

HC32A136 系列

32 位 ARM[®] Cortex[®]-M0+ 微控制器

数据手册

Rev1.20 2026 年 08 月

产品特性

- **48MHz Cortex-M0+ 32 位 CPU 平台**
- **HC32A136 系列具有灵活的功耗管理系统，超低功耗性能**
 - 0.5μA @ 3V 深度休眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - 0.9μA @3V 深度休眠模式+ RTC 工作
 - 7μA @32.768kHz 低速工作模式：CPU 和外设运行，从 Flash 运行程序
 - 35μA/MHz@3V@24MHz 休眠模式：CPU 停止，外设运行，主时钟运行
 - 130μA/MHz@3V@24MHz 工作模式：CPU 和外设运行，从 Flash 运行程序
 - 4μs 超低功耗唤醒时间，使模式切换更加灵活高效，系统反应更为敏捷
- 64K 字节 Flash 存储器，具有擦写保护功能
- 8K 字节 RAM 存储器，附带奇偶校验，增强系统的稳定性
- 通用 I/O 引脚(56IO/64pin)
- 时钟、晶振
 - 外部高速晶振 8 ~ 32MHz
 - 外部低速晶振 32.768kHz
 - 内部高速时钟 4/8/16/22.12/24MHz
 - 内部低速时钟 32.8/38.4kHz
 - PLL 时钟 8 ~ 48MHz
 - 硬件支持内外时钟校准和监控
- 定时器/计数器
 - 3 个 1 通道互补通用 16 位定时器
 - 1 个 3 通道互补输出 16 位定时器
 - 1 个低功耗 16 位定时器
 - 3 个高性能 16 位定时器/计数器，支持 PWM 互补，死区保护功能
 - 1 个可编程 16 位定时器 PCA，支持捕获比较，PWM 输出
 - 1 个超低功耗脉冲计数器 PCNT，具备低功耗模式下自动定时唤醒功能，最大定时达 1024 秒
 - 1 个 20 位可编程看门狗电路，内建专用 10kHz 振荡器提供 WDT 计数
- 通讯接口
 - 2 路 UART 标准通讯接口
 - 2 路 LPUART 低功耗通讯接口，深度休眠模式下可工作
 - 2 路 SPI 标准通讯接口
 - 2 路 I2C 标准通讯接口
- 蜂鸣器频率发生器，支持互补输出
- 硬件万年历 RTC 模块
- 硬件 CRC-16/32 模块
- 硬件 32 位除法器
- AES-128 硬件协处理器
- TRNG 真随机数发生器
- 2 通道 DMAC
- 4*40 / 6*38 / 8*36 LCD 驱动
- 全球唯一 10 字节 ID 号
- 12 位 1Msps 采样的高速高精度 SARADC，内置运放，可测量外部微弱信号
- 集成 3 个多功能运算放大器
- 集成 6 位 DAC 和可编程基准输入的 2 路 VC
- 集成低电压侦测器，可配置 16 阶比较电压，可监控端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：-40 ~ 105°C
AEC-Q100 Grade 2, 1.8 ~ 5.5V
- 封装形式：LQFP64

支持型号：

HC32A136K8TB-LQ64	-
-------------------	---

声 明

- ★ 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- ★ 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- ★ XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- ★ XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- ★ 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- ★ 重要提示：在使用本产品前，请务必查阅官方发布的最新勘误表，充分知悉产品已知修正信息，规避使用风险。
- ★ 本通知中的信息取代并替换先前版本中的信息。

©2026 小华半导体有限公司 保留所有权利

目 录

产品特性.....	2
声 明.....	3
目 录.....	4
表索引.....	7
图索引.....	8
1 简介.....	9
1.1 32 位 CORTEX M0+ 内核.....	10
1.2 64K Byte Flash.....	10
1.3 8K Byte RAM	10
1.4 时钟系统	10
1.5 工作模式	11
1.6 实时时钟 RTC.....	11
1.7 端口控制器 GPIO	11
1.8 中断控制器 NVIC	12
1.9 复位控制器 RESET	13
1.10 DMA 控制器 DMAC.....	13
1.11 定时器 TIM.....	13
1.12 脉冲计数器 PCNT.....	15
1.13 看门狗 WDT.....	16
1.14 通用同步异步收发器 UART0~UART1	16
1.15 低功耗同步异步收发器 LPUART0~LPUART1	16
1.16 串行外设接口 SPI.....	17
1.17 I2C 总线	17
1.18 蜂鸣器 Buzzer	17
1.19 时钟校准电路模块 CLKTRIM	18
1.20 器件电子签名	18
1.21 循环冗余校验 CRC	18
1.22 硬件除法器模块 HDIV	18
1.23 高级加密标准模块 AES	19
1.24 真随机数发生器 TRNG	19
1.25 模数转换器 ADC	19
1.26 模拟电压比较器 VC.....	19
1.27 低电压检测器 LVD.....	20
1.28 运算放大器 OPA.....	20

1.29	液晶控制器 LCD.....	20
1.30	嵌入式调试系统.....	21
1.31	编程模式	21
1.32	高安全性	21
2	产品阵容	22
2.1	产品名称	22
2.2	功能	23
3	引脚配置及功能	24
3.1	引脚配置图.....	24
3.2	引脚功能说明	25
3.3	模块信号说明	35
4	框图	37
5	存储区映射图	38
6	典型应用电路图	40
7	电气特性	41
7.1	测试条件	41
7.1.1	最小和最大数值.....	41
7.1.2	典型数值	41
7.2	绝对最大额定值.....	42
7.3	工作条件	43
7.3.1	通用工作条件	43
7.3.2	上电和掉电时的工作条件.....	43
7.3.3	内嵌复位和 LVD 模块特性.....	44
7.3.4	内置的参考电压.....	46
7.3.5	供电电流特性	47
7.3.6	从低功耗模式唤醒的时间.....	53
7.3.7	外部时钟源特性.....	54
7.3.8	内部时钟源特性.....	59
7.3.9	PLL 特性.....	60
7.3.10	存储器特性.....	60
7.3.11	EFT 特性.....	61
7.3.12	ESD 特性.....	61
7.3.13	I/O 端口特性.....	62
7.3.14	RESETB 引脚特性	65
7.3.15	ADC 特性	66

7.3.16	VC 特性	69
7.3.17	OPA 特性	70
7.3.18	LCD 控制器	70
7.3.19	TIM 定时器特性	71
7.3.20	通信接口	73
8	封装信息	77
8.1	封装尺寸	77
8.2	焊盘示意图	79
8.3	丝印说明	80
8.4	封装热阻系数	81
9	订购信息	82
	版本修订记录	83

表索引

表 7-1 电压电流特性.....	42
表 7-2 温度特性.....	42
表 7-3 通用工作条件.....	43
表 7-4 上电和掉电的工作条件.....	43
表 7-5 POR/PDR.....	44
表 7-6 LVD 模块特性.....	45
表 7-7 工作电流特性.....	47
表 7-8 端口输出特性.....	62
表 7-9 高级定时器 (ADVTIM) 特性.....	71
表 7-10 通用定时器特性.....	71
表 7-11 PCA 特性.....	72
表 7-12 低功耗定时器特性.....	72
表 7-13 WDT 特性.....	72
表 7-14 I2C 接口特性.....	73
表 7-15 SPI 接口特性 ⁽¹⁾ ⁽²⁾	74
表 8-1 各封装热阻系数表.....	81

图索引

图 4-1 功能模块.....	37
图 7-1 POR/PDR 示意图	44
图 7-2 输出端口 VOH/VOL 实测曲线.....	63
图 7-3 I2C 接口时序.....	73
图 7-4 SPI 时序图（主机模式）	75
图 7-5 SPI 时序图（从机模式 cpha=0）	75
图 7-6 SPI 时序图（从机模式 cpha=1）	76

1 简介

HC32A136 系列是一款旨在延长便携式测量系统的电池使用寿命的超低功耗、宽电压工作范围的 MCU。集成 12 位 1MSPS 高精度 SARADC 以及集成了比较器、运放、内置高性能 PWM 定时器、LCD 显示、多路 UART、SPI、I2C 等丰富的通讯外设，内建 AES、TRNG 等信息安全模块，具有高整合度、高抗干扰、高可靠性和超低功耗的特点。本产品内核采用 Cortex-M0+ 内核，配合成熟的 Keil & IAR 调试开发软件，支持 C 语言及汇编语言，汇编指令。

超低功耗 MCU 典型应用

- ETC 不停车收费 OBU 终端；
- 传感器应用，物联网应用；
- 智能交通，智慧城市，智能家居；
- 火警探头，智能门锁，无线监控等智能传感器应用；
- 各种对于电池供电和对于功耗苛求的便携式设备等。

1.1 32 位 CORTEX M0+ 内核

ARM® Cortex®-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每条指令循环（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器全面支持已整合 Keil & IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试界面。

ARM Cortex-M0+ 特性：

指令集	Thumb / Thumb-2
流水线	2 级流水线
性能效率	2.46 CoreMark / MHz
性能效率	0.95 DMIPS / MHz in Dhrystone
中断	32 个快速中断
中断优先级	可配置 4 级中断优先级
增强指令	单周期 32 位乘法器
调试	Serial-wire 调试端口，支持 4 个硬中断（break point）以及 2 个观察点（watch point）

1.2 64K Byte Flash

内建全集成 Flash 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

1.3 8K Byte RAM

根据客户选择不同的超低功耗模式，RAM 数据都会被保留。自带硬件奇偶校验位，万一数据被意外破坏，在数据被读取时，硬件电路会立刻产生中断，保证系统的可靠性。

1.4 时钟系统

一个频率为 4~24MHz 可配置的高精度内部时钟 RCH。在配置 24MHz 下，从低功耗模式到工作模式的唤醒时间为 4us，全电压全温度范围内的频率偏差小，可以不外接昂贵的高频晶体。

一个频率为 8~32MHz 的外部晶振 XTH。

一个频率为 32.768kHz 的外部晶振 XTL，主要提供 RTC 实时时钟。

一个频率为 32.768/38.4kHz 的内部时钟 RCL。

一个频率为 8~48MHz 输出的 PLL。

1.5 工作模式

- 1) 运行模式 Active: CPU 运行, 周边功能模块运行。
- 2) 休眠模式 Sleep: CPU 停止运行, 周边功能模块运行。
- 3) 深度休眠模式 Deep sleep: CPU 停止运行, 高速时钟停止, 低功耗功能模块运行。

1.6 实时时钟 RTC

RTC (Real Time Counter) 是一个支持 BCD 数据的寄存器, 采用 32.768kHz 晶振作为其时钟, 能实现万年历功能, 中断周期可配置为年/月/日/小时/分钟/秒。24/12 小时时间模式, 硬件自动修正闰年。具有精确度补偿功能, 最高精度为 0.96ppm。可使用内部温度传感器或外部温度传感器进行精确度补偿, 可用软件+1/-1 调整年/月/日/小时/分钟/秒, 最小可调精度为 1 秒。

用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会清除保留值, 是需要永久高精度实时时钟的测量设备仪表的最佳选择。

1.7 端口控制器 GPIO

最多可提供 56 个 GPIO 端口, 其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制, 支持 FAST I/O。支持边沿触发中断和电平触发中断, 可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位, 位清零, 位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻, 带有施密特触发器输入滤波功能。输出驱动能力可配置, 最大支持 20mA 的电流驱动能力。56 个通用 I/O 可支持外部异步中断。

1.8 中断控制器 NVIC

Cortex-M0+处理器内置了嵌套向量中断控制器（NVIC），支持最多 32 个中断请求（IRQ）输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

32 个中断入口向量地址，分别为：

中断向量号	中断来源
[0]	GPIO_PA
[1]	GPIO_PB
[2]	GPIO_PC
[3]	GPIO_PD
[4]	DMAC
[5]	TIM3
[6]	UART0
[7]	UART1
[8]	LPUART0
[9]	LPUART1
[10]	SPI0
[11]	SPI1
[12]	I2C0
[13]	I2C1
[14]	TIM0
[15]	TIM1
[16]	TIM2
[17]	LPTIM
[18]	TIM4
[19]	TIM5
[20]	TIM6
[21]	PCA
[22]	WDT
[23]	RTC
[24]	ADC
[25]	PCNT
[26]	VC0
[27]	VC1
[28]	LVD
[29]	LCD
[30]	RAM FLASH
[31]	CLKTRIM

1.9 复位控制器 RESET

本产品具有 7 个复位信号来源, 每个复位信号可以让 CPU 重新运行, 绝大多数寄存器会被重新复位, 程序计数器 PC 会复位指向 00000000。

	复位来源
[0]	上电掉电复位 POR BOR
[1]	外部 Reset Pin 复位
[2]	WDT 复位
[3]	PCA 复位
[4]	Cortex-M0+ LOCKUP 硬件复位
[5]	Cortex-M0+ SYSRESETREQ 软件复位
[6]	LVD 复位

1.10 DMA 控制器 DMAC

DMAC (直接内存访问控制器) 功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

1.11 定时器 TIM

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
通用定时器	TIM0	16/32	1/2/4/8/16 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM1	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM2	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM3	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	6	6	3
低功耗定时器	LPTIM	16	无	上计数	无	无	无
可编程计数阵列	PCA	16	2/4/8/16/32	上计数	5	5	无
高级定时器	TIM4	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	TIM5	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/	2	2	1

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
				上下计数			
	TIM6	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1

通用定时器包含四个定时器 TIM0/1/2/3。

通用定时器特性：

- PWM 独立输出，互补输出
- 捕获输入
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能

TIM0/1/2 功能完全相同。TIM0/1/2 是同步定时/计数器，可以作为 16 位自动重载功能的定时/计数器，也可以作为 32 位无重载功能的定时/计数器。TIM0/1/2 每个定时器都具有 2 路捕获比较功能，可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

TIM3 是多通道的通用定时器，具有 TIM0/1/2 的所有功能，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

低功耗定时器 LPTIM 是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通过内部低速 RC 或者外部低速晶体振荡计时/计数。通过中断在低功耗模式下唤醒系统。

PCA(可编程计数器阵列 Programmable Counter Array)支持最多 5 个 16 位的捕获/比较模块。该定时/计数器可用作为一个通用的时钟计数/事件计数器的捕获/比较功能。PCA 的每个模块都可以进行独立编程，以提供输入捕捉，输出比较或脉冲宽度调制。另外模块 4 有额外的看门狗定时器模式。

高级定时器 Advanced Timer 包含三个定时器 TIM4/5/6。TIM4/5/6 是功能相同的高性能计数器，可用于计数产生不同形式的时钟波形，1 个定时器可以产生互补的一对 PWM 或者独立的 2 路 PWM 输出，可以捕获外界输入进行脉冲宽度或周期测量。

Advanced Timer 基本的功能及特性如表所示：

波形模式	锯齿波、三角波
基本功能	• 递加、递减计数方向
	• 软件同步
	• 硬件同步
	• 缓存功能
	• 正交编码计数
	• 通用 PWM 输出
	• 保护机制
	• AOS 关联动作
中断类型	计数比较匹配中断
	计数周期匹配中断
	死区时间错误中断

1.12 脉冲计数器 PCNT

PCNT (Pulse Counter) 模块用以对外部脉冲进行计数，支持单路以及双路（正交编码与非交叉编码）脉冲。它可以在低功耗休眠模式下无需软件参与进行计数。

脉冲计数器特性：

- 支持重载功能的 16 bit 计数器
- 单通道脉冲计数
- 双通道非交脉冲计数
- 双通道正交脉冲计数，不失码
- 加/减计数溢出中断
- 脉冲超时中断
- 4 种解码错误中断，非交脉冲模式
- 1 种方向改变中断，正交脉冲模式
- 多级脉冲宽度滤波
- 输入脉冲极性可配置
- 支持低功耗模式计数
- 支持唤醒低功耗模式下 MCU
- 支持任意脉冲沿间距不小于 1 个计数时钟周期
- 具备低功耗模式下自动定时唤醒功能，最大定时达 1024 秒

1.13 看门狗 WDT

WDT (Watch Dog Timer) 是一个可配置的 20 位定时器，在 MCU 异常的情况下提供复位；内建 10kHz 低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 WDT。

1.14 通用同步异步收发器 UART0~UART1

2 路通用同步异步收发器 (Universal Asynchronous Receiver/Transmitter)，UART0/UART1。

通用 UART 基本功能：

- 半双工和全双工传输
- 8/9-Bit 传输数据长度
- 硬件奇偶校验
- 1/1.5/2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器
- 多机通讯
- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控

1.15 低功耗同步异步收发器 LPUART0~LPUART1

2 路低功耗模式下可以工作的同步异步收发器 (Low Power Universal Asynchronous Receiver/Transmitter)，LPUART0/LPUART1。

LPUART 基本功能：

- 传输时钟 SCLK (SCLK 可选择 XTL、RCL 以及 PCLK)
- 系统低功耗模式下收发数据
- 半双工和全双工传输
- 8/9-Bit 传输数据长度
- 硬件奇偶校验
- 1/1.5/2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器
- 多机通讯

- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控

1.16 串行外设接口 SPI

2 路同步串行接口 (Serial Peripheral Interface)。

SPI 基本特性：

- 通过编程可以配置为主机或者从机
- 四线传输方式，全双工通信
- 主机模式 7 种波特率可配置
- 主机模式最大分频系数为 PCLK/2
- 从机模式最大分频系数为 PCLK/4
- 可配置的串行时钟极性和相位
- 支持中断
- 8 位数据传输，先传输高位后低位
- 支持 DMA 软件/硬件访问

1.17 I2C 总线

2 路 I2C，采用串行同步时钟，可实现设备之间以不同的速率传输数据。

I2C 基本特性：

- 支持主机发送/接收，从机发送/接收四种工作模式
- 支持标准(100Kbps) / 快速(400Kbps) / 高速(1Mbps) 三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持广播地址
- 支持中断状态查询功能

1.18 蜂鸣器 Buzzer

4 个通用定时器与 1 个低功耗定时器功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 20mA 的 sink 电流，互补输出，不需要额外的三极管。

1.19 时钟校准电路模块 CLKTRIM

内建时钟校准电路，可以通过外部精准的晶振时钟校准内部 RC 时钟，亦可使用内部 RC 时钟去检验外部晶振时钟是否工作正常。

时钟校准基本特性：

- 校准模式
- 监测模式
- 32 位参考时钟计数器可加载初值
- 32 位待校准时钟计数器可配置溢出值
- 6 种参考时钟源
- 5 种待校准时钟源
- 支持中断方式

1.20 器件电子签名

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。
UID 地址为：0X00100E74 - 0X00100E7D。

1.21 循环冗余校验 CRC

CRC16 符合 ISO/IEC13239 中给出的多项式 $=X^{16} + X^{12} + X^5 + 1$

CRC32 符合 ISO/IEC13239 中给出的多项式 $=X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$

1.22 硬件除法器模块 HDIV

HDIV (Hardware Divider) 是一个 32 位有/无符号整数硬件除法器。

HDIV 硬件除法器基本特性：

- 可配置有符号/无符号整数除法计算
- 32 位被除数，16 位除数
- 输出 32 位商和 32 位余数
- 除数为零警告标志位，除法运算结束标志位
- 10 个时钟周期完成一次除法运算
- 写除数寄存器触发除法运算开始
- 读商寄存器/余数寄存器时自动等待计算结束

1.23 高级加密标准模块 AES

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 在 2000 年 10 月 2 日正式宣布的新的数据加密标准。AES 的分组长度固定为 128 Bit, 而密钥长度支持 128 Bit。

1.24 真随机数发生器 TRNG

TRNG 是一个真随机数发生器, 用来产生真随机数。

1.25 模数转换器 ADC

单调不失码的 12 位逐次逼近型模数转换器, 在 24MHz ADC 时钟下工作时, 采样率达到 1Msps。参考电压可选择片内精准电压 (1.5V 或 2.5V) 或从外部输入或电源电压。29 个输入通道, 包括 24 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 电源电压、3 路 OPA 输出。内建可配置的输入信号放大器以检测弱信号。

SAR ADC 基本特性:

- 12 位转换精度;
- 1Msps 转换速度;
- 29 个输入通道, 包括 24 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 AVCC 电压、3 路 OPA 输出;
- 4 种参考源: AVCC 电压、ExRef 引脚、内置 1.5V 参考电压、内置 2.5V 参考电压;
- ADC 的电压输入范围: 0~Vref;
- 4 种转换模式: 单次转换、顺序扫描连续转换、插队扫描连续转换、连续转换累加;
- 输入通道电压阈值监测;
- 软件可配置 ADC 的转换速率;
- 内置信号放大器, 可转换高阻信号;
- 支持片内外设自动触发 ADC 转换, 有效降低芯片功耗并提高转换的实时性。

1.26 模拟电压比较器 VC

芯片引脚电压监测/比较电路。16 个可配置的正外部输入通道, 11 个可配置的负外部输入通道; 4 个内部负输入通道, 包括 1 路内部温度传感器电压、1 路内建 BGR 2.5V 参考电压、1 路 64 阶电阻分压。VC 输出可供通用定时器 TIM0/1/2/3, 低功耗定时器 LPTIM 与可编程计数阵列 PCA 捕获、门控、外部计数时钟使用。可根据上升/下降边沿产生异步中断, 从低功耗模式下唤醒 MCU。可配置的软件防抖功能。

1.27 低电压检测器 LVD

对芯片电源电压或芯片引脚电压进行检测。16 档电压监测值（1.8 ~ 3.3V）。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

LVD 基本特性：

- 4 路监测源，AVCC、PC13、PB08、PB07；
- 16 阶阈值电压，1.8~3.3V 可选；
- 8 种触发条件，高电平、上升沿、下降沿组合；
- 2 种触发结果，复位、中断；
- 8 阶滤波配置，防止误触发；
- 具备迟滞功能，强力抗干扰。

1.28 运算放大器 OPA

OPA 模块可以灵活配置，适用于简易滤波器和 Buffer 应用。内部的三个运放可以配置为反向、同向具有不同增益的组合运放，也可以使用外部电阻进行级联。

1.29 液晶控制器 LCD

LCD 控制器是一款适用于单色无源液晶显示器（LCD）的数字控制器/驱动器，最多具有 8 个公用端子（COM）和 40 个区段端子（SEG），用以驱动 160（4x40）或 288（8x36）个 LCD 图像元素。可以选择电容分压或电阻分压，支持内部电阻分压。内部电阻分压可以调节对比度。支持 DMA 硬件数据传输。

LCD 基本特性：

- 高度灵活的帧速率控制。
- 支持静态、1/2、1/3、1/4、1/6 和 1/8 占空比。
- 支持 1/2、1/3 偏置。
- 多达 16 个寄存器的 LCD 数据 RAM。
- 可通过软件配置 LCD 的对比度。
- 3 种驱动波形生成方式
 - 内部电阻分压、外部电阻分压，外部电容分压方式
 - 可通过软件配置内部电阻分压方式的功耗，从而匹配 LCD 面板所需的电容电荷
- 支持低功耗模式：LCD 控制器可在 Active、Sleep、DeepSleep 模式下进行显示。
- 可配置帧中断。
- 支持 LCD 闪烁功能且可配置多种闪烁频率。
- 未使用的 LCD 区段和公共引脚可配置为数字或模拟功能。

1.30 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

1.31 编程模式

支持两种编程模式：在线编程、离线编程。

支持两种编程协议：ISP 协议、SWD 协议。

ISP 协议编程接口：PA9、PA10 或 PA13、PA14。

SWD 协议编程接口：PA13、PA14。

当复位时 BOOT0 (PD03) 管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 Flash 进行编程。

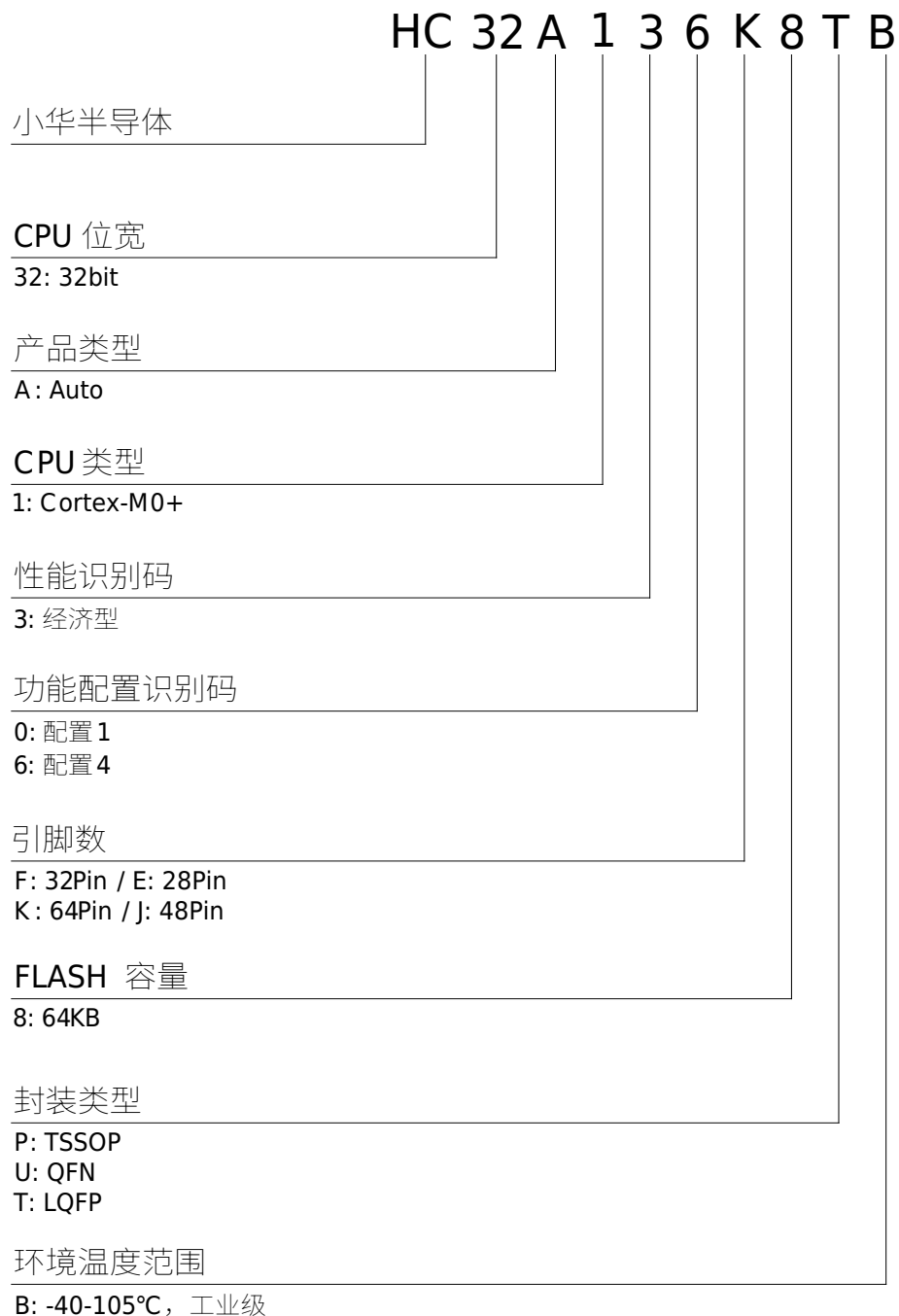
当复位时 BOOT0 (PD03) 管脚为低电平，芯片工作于用户模式，芯片执行 Flash 内的程序代码，可通过 SWD 协议对 Flash 进行编程。

1.32 高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

2 产品阵容

2.1 产品名称



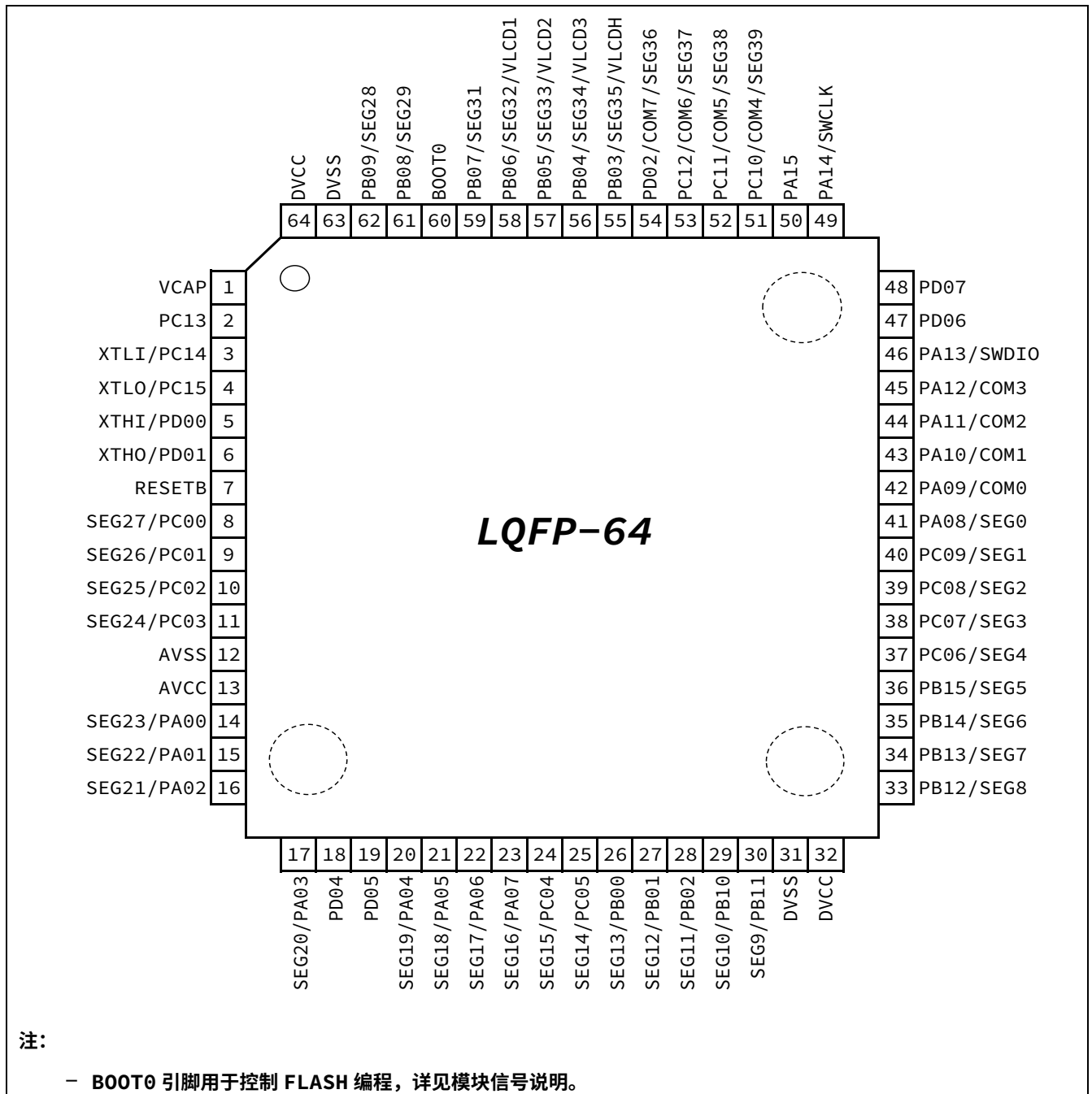
2.2 功能

产品名称		HC32A136K8TB
引脚数		64
GPIO 引脚数		56
CPU	内核	Cortex M0+
	频率	48MHz
电源电压范围		1.8 ~5.5V
单/双电源		单电源
温度范围		-40 ~ 105°C
调试功能		SWD 调试接口
唯一识别码		支持
通信接口	UART0/1	
	LPUART0/1 SPI0/1 I ² C0/1	
定时器	通用定时器 TIM0/1/2/3	
	低功耗定时器 LPTIM	
	高级定时器 TIM4/5/6	
液晶控制器 (LCDC)		有
12 位 A/D 转换器		24ch
模拟电压比较器		VC0/1
实时时钟		1
端口中断		56
低电压检测复位/中断		1
时钟	内部高速振荡器	RCH 4/8/16/22.12/24MHz
	内部低速振荡器	RCL 32.8/38.4kHz
	外部高速晶振振荡器	8~32MHz
	外部低速晶振振荡器	32.768kHz
	PLL 震荡器	8~48MHz
蜂鸣器		Max 5ch
Flash 安全保护		支持
RAM 奇偶校验		支持

3 引脚配置及功能

3.1 引脚配置图

HC32A136K8TB



3.2 引脚功能说明

64	NAME	DIGITAL	ANALOG
1	VCAP		
2	PC13	RTC_1HZ TIM3_CH1B	LVD_IN0
3	PC14		XTLI
4	PC15		XTLO
5	PD00	I2C0_SDA UART1_TXD	XTHI
6	PD01	I2C0_SCL TIM4_CHB UART1_RXD	XTHO
7	RESETB		
8	PC00	LPTIM_GATE PCNT_S0 UART1_CTS	AIN10 VC0_INP0 VC1_INN0 SEG27
9	PC01	LPTIM_TOG TIM5_CHB UART1_RTS	AIN11 VC0_INP1 VC1_INN1 SEG26
10	PC02	SPI1_MISO LPTIM_TOGN PCNT_S1	AIN12 VC0_INP2 VC1_INN2 SEG25
11	PC03	SPI1_MOSI LPTIM_ETR LPTIM_TOGN	AIN13 VC0_INP3 VC1_INN3 SEG24
12	AVSS		
13	AVCC		
14	PA00	UART1_CTS LPUART1_TXD TIM0_ETR VC0_OUT TIM1_CHA TIM3_ETR TIM0_CHA	AIN0 VC0_INP4 VC0_INN0 VC1_INP0 VC1_INN4 SEG23

64	NAME	DIGITAL	ANALOG
15	PA01	UART1_RTS LPUART1_RXD TIM0_CHB TIM1_ETR TIM1_CHB HCLK_OUT SPI1_MOSI	AIN1 VC0_INP5 VC0_INN1 VC1_INP1 VC1_INN5 SEG22
16	PA02	UART1_TXD TIM0_CHA VC1_OUT TIM1_CHA TIM2_CHA PCLK_OUT SPI1_MISO	AIN2 VC0_INP6 VC0_INN2 VC1_INP2 SEG21
17	PA03	UART1_RXD TIM0_GATE TIM1_CHB TIM2_CHB SPI1_CS TIM3_CH1A TIM5_CHA	AIN3 VC0_INP7 VC0_INN3 VC1_INP3 SEG20
18	PD04		
19	PD05		
20	PA04	SPI0_CS UART1_TXD PCA_CH4 TIM2_ETR TIM5_CHA LVD_OUT TIM3_CH2B	AIN4 VC0_INP8 VC0_INN4 VC1_INP4 SEG19
21	PA05	SPI0_CLK TIM0_ETR PCA_ECI TIM0_CHA TIM5_CHB XTL_OUT XTH_OUT	AIN5 VC0_INP9 VC0_INN5 VC1_INP5 SEG18
22	PA06	SPI0_MISO PCA_CH0	AIN6 VC0_INP10

64	NAME	DIGITAL	ANALOG
		TIM3_BK TIM1_CHA VC0_OUT TIM3_GATE LPUART0_CTS	VC0_INN6 SEG17
23	PA07	SPI0_MOSI PCA_CH1 HCLK_OUT TIM3_CH0B TIM2_CHA VC1_OUT TIM4_CHB	AIN7 VC0_INP11 VC0_INN7 SEG16
24	PC04	LPUART0_TXD TIM2_ETR IR_OUT	AIN14 VC0_INN8 SEG15
25	PC05	LPUART0_RXD TIM6_CHB PCA_CH4	AIN15 VC0_INN9 SEG14
26	PB00	PCA_CH2 TIM3_CH1B LPUART0_TXD TIM5_CHB RCH_OUT RCL_OUT PLL_OUT	AIN8 VC0_INN10 VC1_INN6 SEG13
27	PB01	PCA_CH3 PCLK_OUT TIM3_CH2B TIM6_CHB LPUART0_RTS	AIN9/EXVREF VC1_INP6 VC1_INN7 SEG12
28	PB02	LPTIM_TOG PCA_ECI LPUART1_TXD TIM4_CHA TIM1_BK TIM0_BK TIM2_BK	AIN16 VC1_INP7 VC1_INN8 OP2_INN SEG11
29	PB10	I2C1_SCL SPI1_CLK	AIN17 VC1_INP8

64	NAME	DIGITAL	ANALOG
		TIM1_CHA LPUART0_TXD TIM3_CH1A LPUART1_RTS UART1_RTS	OP2_INP SEG10
30	PB11	I2C1_SDA TIM1_CHB LPUART0_RXD TIM2_GATE TIM6_CHA LPUART1_CTS UART1_CTS	AIN18 OP2_OUT SEG9
31	DVSS		
32	DVCC		
33	PB12	SPI1_CS TIM3_BK LPUART0_TXD TIM0_BK LPUART0_RTS TIM6_CHA	AIN19 VC1_INP9 OP1_INN SEG8
34	PB13	SPI1_CLK I2C1_SCL TIM3_CH0B LPUART0_CTS TIM1_CHA TIM1_GATE TIM6_CHB	AIN20 VC1_INP10 OP1_INP SEG7
35	PB14	SPI1_MISO I2C1_SDA TIM3_CH1B TIM0_CHA RTC_1HZ LPUART0_RTS TIM1_BK	AIN21 VC1_INP11 OP1_OUT SEG6
36	PB15	SPI1_MOSI TIM3_CH2B TIM0_CHB TIM0_GATE LPUART1_RXD	AIN22 OP0_INN SEG5

64	NAME	DIGITAL	ANALOG
37	PC06	PCA_CH0 TIM4_CHA TIM2_CHA	AIN23 OP0_INP SEG4
38	PC07	PCA_CH1 TIM5_CHA TIM2_CHB	OP0_OUT SEG3
39	PC08	PCA_CH2 TIM6_CHA TIM2_ETR	SEG2
40	PC09	PCA_CH3 TIM4_CHB TIM1_ETR	SEG1
41	PA08	UART0_TXD TIM3_CH0A TIM1_GATE TIM4_CHA TIM3_BK	SEG0
42	PA09	UART0_TXD TIM3_CH1A TIM0_BK I2C0_SCL HCLK_OUT TIM5_CHA	COM0
43	PA10	UART0_RXD TIM3_CH2A TIM2_BK I2C0_SDA TIM2_GATE PCLK_OUT TIM6_CHA	COM1
44	PA11	UART0_CTS TIM3_GATE I2C1_SCL VC0_OUT SPI0_MISO TIM4_CHB	COM2
45	PA12	UART0_RTS TIM3_ETR I2C1_SDA	COM3

64	NAME	DIGITAL	ANALOG
		VC1_OUT SPI0_MOSI PCNT_S0	
46	PA13	IR_OUT UART0_RXD LVD_OUT TIM3_ETR RTC_1HZ PCNT_S1 SWDIO	
47	PD06	I2C1_SCL LPUART1_CTS UART0_CTS	
48	PD07	I2C1_SDA LPUART1_RTS UART0_RTS	
49	PA14	UART1_TXD UART0_TXD TIM3_CH2A LVD_OUT RCH_OUT RCL_OUT PLL_OUT SWCLK	
50	PA15	SPI0_CS UART1_RXD LPUART1_RTS TIM0_ETR TIM0_CHA TIM3_CH1A	
51	PC10	LPUART1_TXD LPUART0_TXD PCA_CH2	COM4/SEG39
52	PC11	LPUART1_RXD LPUART0_RXD PCA_CH3	COM5/SEG38
53	PC12	LPUART0_TXD LPUART1_TXD PCA_CH4	COM6/SEG37

64	NAME	DIGITAL	ANALOG
54	PD02	PCA_ECI LPUART0_RTS TIM1_ETR	COM7/SEG36
55	PB03	SPI0_CLK TIM0_CHB TIM1_GATE TIM3_CH0A LPTIM_GATE XTL_OUT XTH_OUT	VC1_INN9 SEG35/VLCDH
56	PB04	SPI0_MISO PCA_CH0 TIM2_BK UART0_CTS TIM2_GATE TIM3_CH0B LPTIM_ETR	VC0_INP12 VC1_INP12 VC1_INN10 SEG34/VLCD3
57	PB05	SPI0_MOSI TIM1_BK PCA_CH1 LPTIM_GATE PCNT_S0 UART0_RTS	VC0_INP13 VC1_INP13 SEG33/VLCD2
58	PB06	I2C0_SCL UART0_TXD TIM1_CHB TIM0_CHA LPTIM_ETR TIM3_CH0A LPTIM_TOG	VC0_INP14 VC1_INP14 SEG32/VLCD1
59	PB07	I2C0_SDA UART0_RXD TIM2_CHB LPUART1_CTS TIM0_CHB LPTIM_TOGN PCNT_S1	VC0_INP15 VC1_INP15 LVD_IN2 SEG31
60	PD03	BOOT0	SEG30

64	NAME	DIGITAL	ANALOG
61	PB08	I2C0_SCL TIM1_CHA TIM2_CHA TIM0_GATE TIM3_CH2A UART0_TXD	LVD_IN1 SEG29
62	PB09	I2C0_SDA IR_OUT SPI1_CS TIM2_CHA TIM2_CHB UART0_RXD	SEG28
63	DVSS		
64	DVCC		

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

PSEL	1	2	3	4	5	6	7
PA00	UART1_CTS	LPUART1_TXD	TIM0_ETR	VC0_OUT	TIM1_CHA	TIM3_ETR	TIM0_CHA
PA01	UART1_RTS	LPUART1_RXD	TIM0_CHB	TIM1_ETR	TIM1_CHB	HCLK_OUT	SPI1_MOSI
PA02	UART1_TXD	TIM0_CHA	VC1_OUT	TIM1_CHA	TIM2_CHA	PCLK_OUT	SPI1_MISO
PA03	UART1_RXD	TIM0_GATE	TIM1_CHB	TIM2_CHB	SPI1_CS	TIM3_CH1A	TIM5_CHA
PA04	SPI0_CS	UART1_TXD	PCA_CH4	TIM2_ETR	TIM5_CHA	LVD_OUT	TIM3_CH2B
PA05	SPI0_SCK	TIM0_ETR	PCA_ECI	TIM0_CHA	TIM5_CHB	XTL_OUT	XTH_OUT
PA06	SPI0_MISO	PCA_CH0	TIM3_BK	TIM1_CHA	VC0_OUT	TIM3_GATE	LPUART0_CTS
PA07	SPI0_MOSI	PCA_CH1	HCLK_OUT	TIM3_CH0B	TIM2_CHA	VC1_OUT	TIM4_CHB
PA08	UART0_TXD	TIM3_CH0A			TIM1_GATE	TIM4_CHA	TIM3_BK
PA09	UART0_TXD	TIM3_CH1A	TIM0_BK	I2C0_SCL		HCLK_OUT	TIM5_CHA
PA10	UART0_RXD	TIM3_CH2A	TIM2_BK	I2C0_SDA	TIM2_GATE	PCLK_OUT	TIM6_CHA
PA11	UART0_CTS	TIM3_GATE	I2C1_SCL		VC0_OUT	SPI0_MISO	TIM4_CHB
PA12	UART0_RTS	TIM3_ETR	I2C1_SDA		VC1_OUT	SPI0_MOSI	PCNT_S0
PA13	IR_OUT	UART0_RXD	LVD_OUT	TIM3_ETR	RTC_1HZ	PCNT_S1	
PA14	UART1_TXD	UART0_TXD	TIM3_CH2A	LVD_OUT	RCH_OUT	RCL_OUT	PLL_OUT
PA15	SPI0_CS	UART1_RXD	LPUART1_RTS	TIM0_ETR	TIM0_CHA	TIM3_CH1A	
PB00	PCA_CH2	TIM3_CH1B	LPUART0_TXD	TIM5_CHB	RCH_OUT	RCL_OUT	PLL_OUT
PB01	PCA_CH3	PCLK_OUT	TIM3_CH2B	TIM6_CHB	LPUART0_RTS		
PB02	LPTIM_TOG	PCA_ECI	LPUART1_TXD	TIM4_CHA	TIM1_BK	TIM0_BK	TIM2_BK
PB03	SPI0_SCK	TIM0_CHB	TIM1_GATE	TIM3_CH0A	LPTIM_GATE	XTL_OUT	XTH_OUT
PB04	SPI0_MISO	PCA_CH0	TIM2_BK	UART0_CTS	TIM2_GATE	TIM3_CH0B	LPTIM_ETR
PB05	SPI0_MOSI		TIM1_BK	PCA_CH1	LPTIM_GATE	PCNT_S0	UART0_RTS
PB06	I2C0_SCL	UART0_TXD	TIM1_CHB	TIM0_CHA	LPTIM_ETR	TIM3_CH0A	LPTIM_TOG
PB07	I2C0_SDA	UART0_RXD	TIM2_CHB	LPUART1_CTS	TIM0_CHB	LPTIM_TOGN	PCNT_S1
PB08	I2C0_SCL	TIM1_CHA		TIM2_CHA	TIM0_GATE	TIM3_CH2A	UART0_TXD
PB09	I2C0_SDA	IR_OUT	SPI1_CS	TIM2_CHA		TIM2_CHB	UART0_RXD
PB10	I2C1_SCL	SPI1_SCK	TIM1_CHA	LPUART0_TXD	TIM3_CH1A	LPUART1_RTS	UART1_RTS
PB11	I2C1_SDA	TIM1_CHB	LPUART0_RXD	TIM2_GATE	TIM6_CHA	LPUART1_CTS	UART1_CTS
PB12	SPI1_CS	TIM3_BK	LPUART0_TXD	TIM0_BK		LPUART0_RTS	TIM6_CHA
PB13	SPI1_SCK	I2C1_SCL	TIM3_CH0B	LPUART0_CTS	TIM1_CHA	TIM1_GATE	TIM6_CHB
PB14	SPI1_MISO	I2C1_SDA	TIM3_CH1B	TIM0_CHA	RTC_1HZ	LPUART0_RTS	TIM1_BK
PB15	SPI1_MOSI	TIM3_CH2B	TIM0_CHB	TIM0_GATE			LPUART1_RXD
PC00	LPTIM_GATE	PCNT_S0	UART1_CTS				
PC01	LPTIM_TOG	TIM5_CHB	UART1_RTS				
PC02	SPI1_MISO	LPTIM_TOGN	PCNT_S1				
PC03	SPI1_MOSI	LPTIM_ETR	LPTIM_TOGN				
PC04	LPUART0_TXD	TIM2_ETR	IR_OUT				
PC05	LPUART0_RXD	TIM6_CHB	PCA_CH4				
PC06	PCA_CH0	TIM4_CHA	TIM2_CHA				
PC07	PCA_CH1	TIM5_CHA	TIM2_CHB				
PC08	PCA_CH2	TIM6_CHA	TIM2_ETR				
PC09	PCA_CH3	TIM4_CHB	TIM1_ETR				
PC10	LPUART1_TXD	LPUART0_TXD	PCA_CH2				
PC11	LPUART1_RXD	LPUART0_RXD	PCA_CH3				

PSEL	1	2	3	4	5	6	7
PC12	LPUART0_TXD	LPUART1_TXD	PCA_CH4				
PC13		RTC_1HZ	TIM3_CH1B				
PC14							
PC15							
PD00	I2C0_SDA		UART1_TXD				
PD01	I2C0_SCL	TIM4_CHB	UART1_RXD				
PD02	PCA_ECI	LPUART0_RTS	TIM1_ETR				
PD03							
PD04							
PD05							
PD06	I2C1_SCL	LPUART1_CTS	UART0_CTS				
PD07	I2C1_SDA	LPUART1_RTS	UART0_RTS				

3.3 模块信号说明

模块	引脚名称	描述
电源	DVCC	数字电源
	AVCC	模拟电源
	DVSS	数字地
	AVSS	模拟地
	VCAP	LDO 内核供电输出（仅限内部电路使用，需外接不小于 1uF 的去耦电容）
ISP	BOOT0	当复位时 BOOT0（PD03）管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 Flash 进行编程。 当复位时 BOOT0（PD03）管脚为低电平，芯片工作于用户模式，芯片执行 Flash 内的程序代码，可通过 SWD 协议对 Flash 进行编程。
ADC	AIN0~AIN23	ADC 输入通道 0~23
	ADC_VREF	ADC 外部参考电压
VC	VCIN0~VCIN15	VC 输入 0~15
	VC0_OUT	VC0 比较输出
	VC1_OUT	VC1 比较输出
LVD	LVDIN0	电压侦测输入 0
	LVDIN1	电压侦测输入 1
	LVDIN2	电压侦测输入 2
	LVD_OUT	电压侦测输出
OPA x=0,1,2	OPx_INN	OPA 负端输入
	OPx_INP	OPA 正端输入
	OPx_OUT	OPA 输出
LCD x=0~7 y=0~39 z=1,2,3,H	COMx	LCD 公共端输出
	SEgy	LCD 区段端输出
	VLCDz	外部电阻模式，外部电容模式使用引脚
UART x=0,1	UARTx_TXD	UARTx 数据发送端
	UARTx_RXD	UARTx 数据接收端
	UARTx_CTS	UARTx CTS
	UARTx_RTS	UARTx RTS
LPUART x=0,1	LPUARTx_TXD	LPUART 数据发送端
	LPUARTx_RXD	LPUART 数据接收端
	LPUARTx_CTS	LPUART CTS
	LPUARTx_RTS	LPUART RTS
SPI x=0,1	SPIx_MISO	SPI 模块主机输入从机输出数据信号
	SPIx_MOSI	SPI 模块主机输出从机输入数据信号
	SPIx_SCK	SPI 模块时钟信号

模块	引脚名称	描述
	SPIx_CS	SPI 片选
I2C x=0,1	I2Cx_SDA	I2C 模块数据信号
	I2Cx_SCL	I2C 模块时钟信号
通用定时器 TIMx x=0,1,2	TIMx_CHA	Timer 的捕获输入比较输出 A
	TIMx_CHB	Timer 的捕获输入比较输出 B
	TIMx_ETR	Timer 的外部计数输入信号
	TIMx_GATE	Timer 的门控信号
通用定时器 TIM3 y=0,1,2	TIM3_CHyA	Timer 的捕获输入比较输出 A
	TIM3_CHyB	Timer 的捕获输入比较输出 B
	TIM3_ETR	Timer 的外部计数输入信号
	TIM3_GATE	Timer 的门控信号
低功耗定时器 LPTIM	LPTIM_TOG	LPTimer 的翻转输出信号
	LPTIM_TOGN	LPTimer 的翻转输出反向信号
	LPTIM_EXT	LPTimer 的外部计数输入信号
	LPTIM_GATE	LPTimer 的门控信号
可编程计数阵列 PCA	PCA_ECI	外部时钟输入信号
	PCA_CH0	捕获输入/比较输出/PWM 输出 0
	PCA_CH1	捕获输入/比较输出/PWM 输出 1
	PCA_CH2	捕获输入/比较输出/PWM 输出 2
	PCA_CH3	捕获输入/比较输出/PWM 输出 3
	PCA_CH4	捕获输入/比较输出/PWM 输出 4
PCNT	PCNT_S0	PCNT 脉冲计数输入 0
	PCNT_S1	PCNT 脉冲计数输入 1
高级定时器 Advanced Timer	TIM4_CHA	Advanced Timer4 比较输出/捕获输入端 A
	TIM4_CHB	Advanced Timer4 比较输出/捕获输入端 B
	TIM5_CHA	Advanced Timer5 比较输出/捕获输入端 A
	TIM5_CHB	Advanced Timer5 比较输出/捕获输入端 B
	TIM6_CHA	Advanced Timer6 比较输出/捕获输入端 A
	TIM6_CHB	Advanced Timer6 比较输出/捕获输入端 B
	TIMTRIA	硬件计数时钟输入端口或捕获输入端口 硬件启动、停止、清零条件输入端口，端口选择参考用户手册高级定时器章节寄存器控制
	TIMTRIB	
	TIMTRIC	
	TIMTRID	
	TIMBK	刹车输入，端口选择参考用户手册高级定时器章节寄存器控制

注意：

- IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

4 框图

功能模块

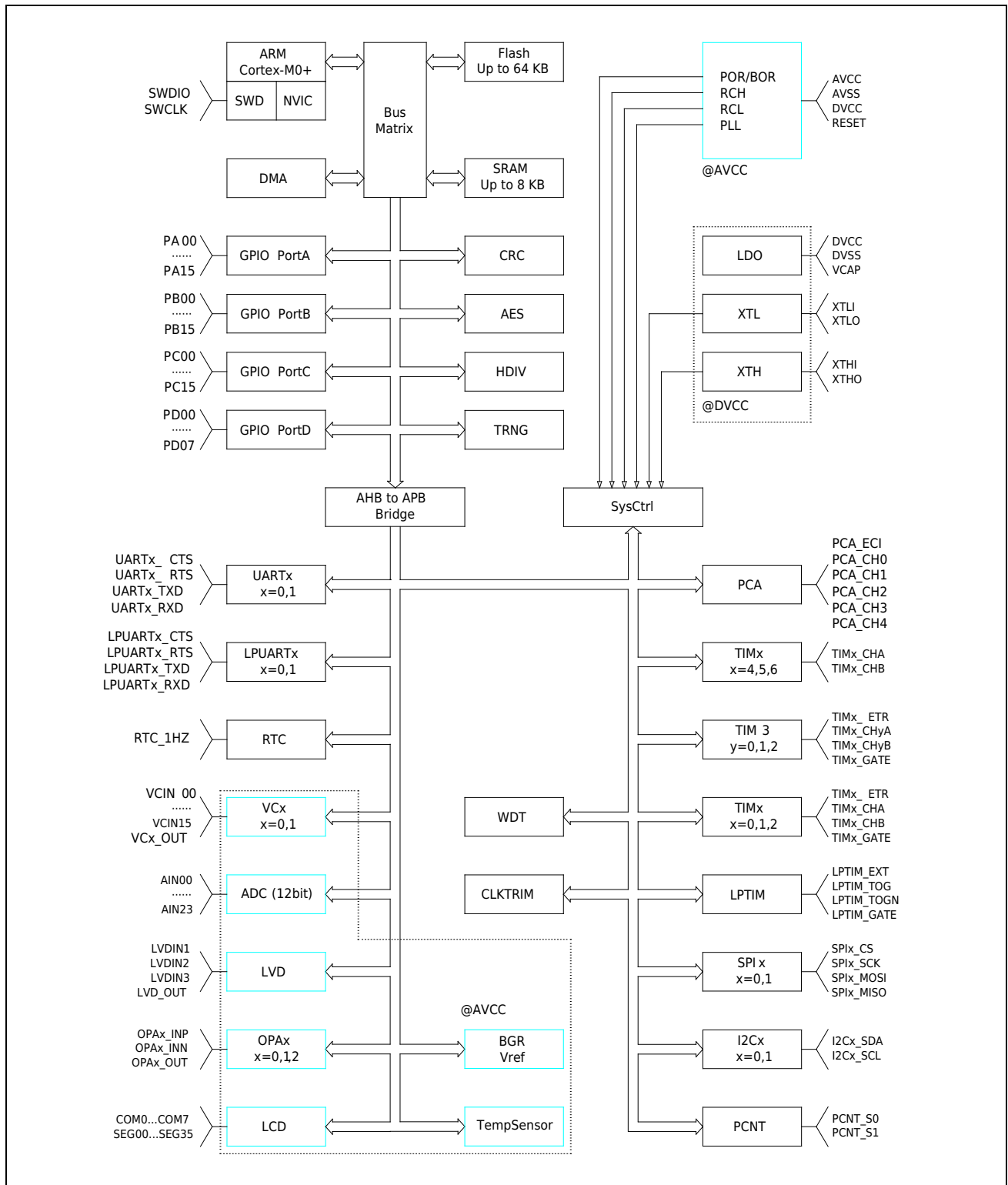
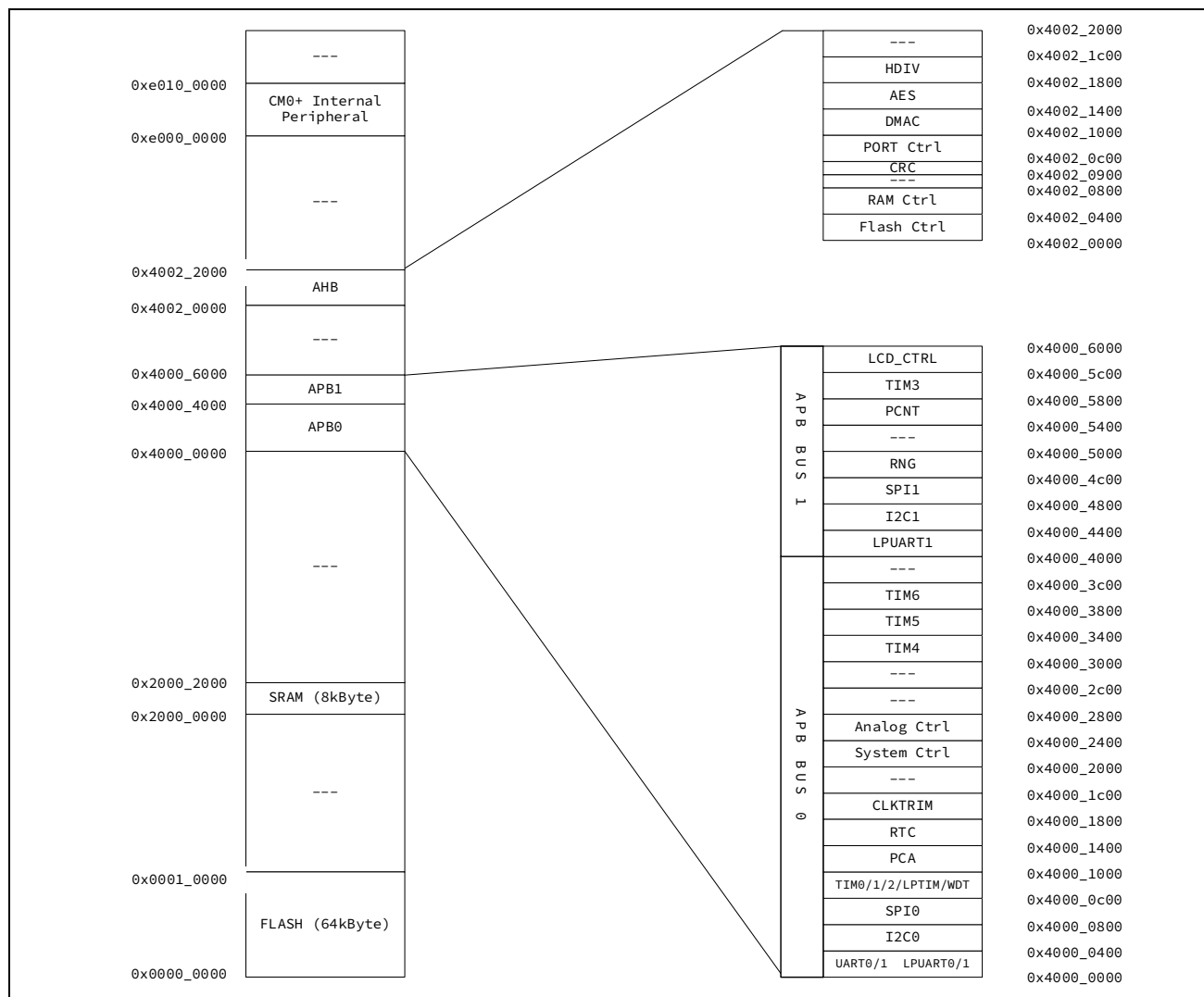
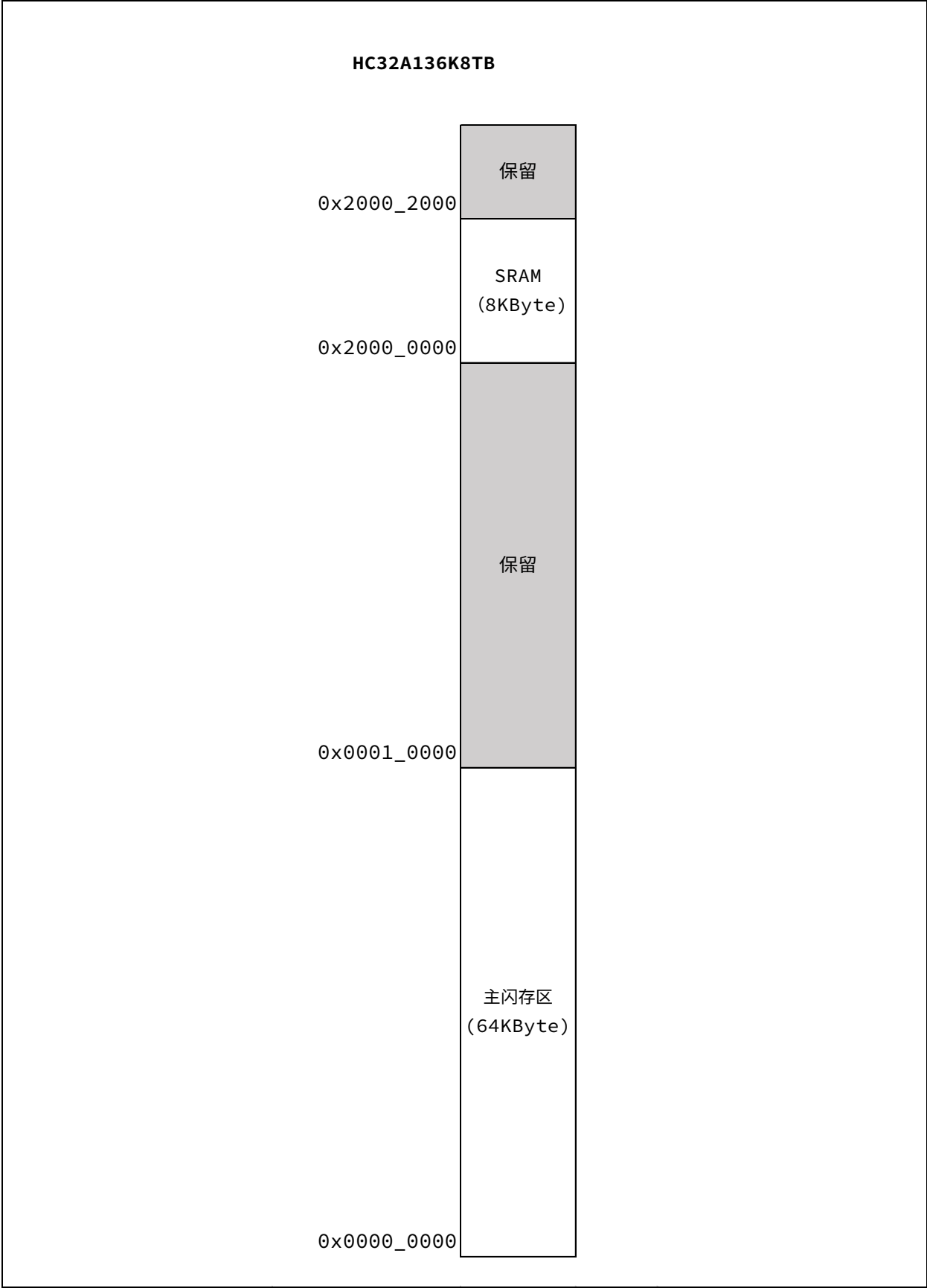


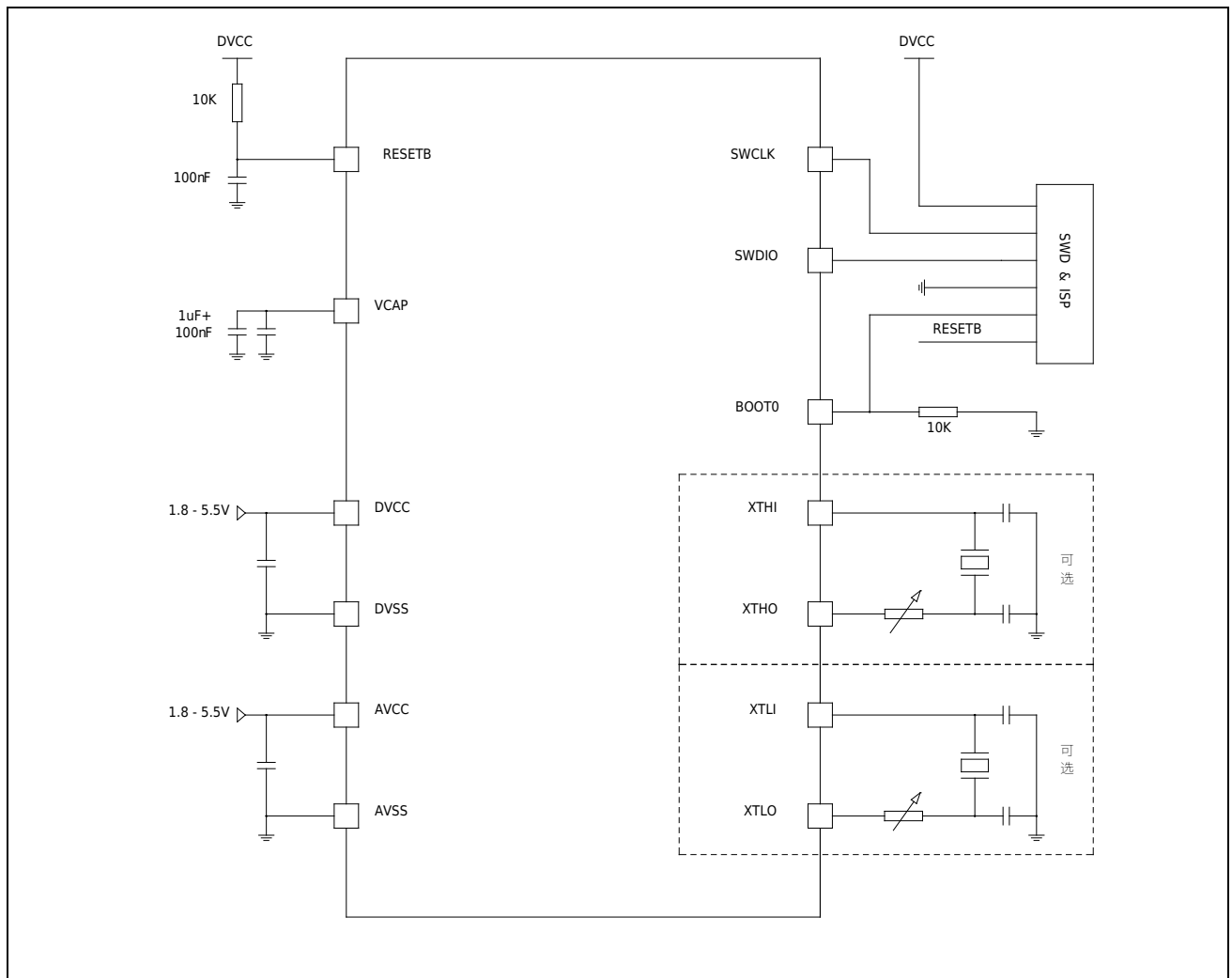
图 4-1 功能模块

5 存储区映射图





6 典型应用电路图



注意:

- AVCC 与 DVCC 电压必须相同。
- 每组电源需要外接去耦电容，为了更好的抗干扰能力，电源/地走线最好先经过去耦电容，再连到芯片。

7 电气特性

7.1 测试条件

除非特别说明，所有的电压都以 VSS 为基准。

7.1.1 最小和最大数值

除非特别说明，在生产线上通过对 100% 的产品在环境温度 $T_A=25^{\circ}\text{C}$ 和 $T_A=T_{A\max}$ 下执行的测试 ($T_{A\max}$ 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布 (平均 $\pm 3\sigma$) 得到。

7.1.2 典型数值

除非特别说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=3.3\text{V}$ ($1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$ 电压范围)。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95% 产品的误差小于等于给出的数值 (平均 $\pm 2\sigma$)。

7.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值,可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷,并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 7-1 电压电流特性

符号	描述	最小值	最大值	单位
$V_{CC} - V_{SS}$	外部主供电电压(包含 AVCC 和 DVCC) ⁽¹⁾	-0.3	5.5	V
V_{IN}	在其它引脚上的输入电压 ⁽²⁾	$V_{SS}-0.3$	$V_{CC} + 0.3$	V
$ \Delta V_{CCx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差	-	50	mV
$V_{ESD}(HBM)$	ESD 静电放电电压(人体模型)	参考绝对最大值电气参数		V
I_{VCC}	经过 DVCC/AVCC 电源线的总电流(供应电流) ⁽¹⁾	-	300	mA
I_{VSS}	经过 VSS 地线的总电流(流出电流) ⁽¹⁾	-	300	mA
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	-	25	mA
	任意 I/O 和控制引脚上的输出电流	-	-25	mA
$I_{INJ(PIN)}^{(2)(3)}$	RESETB 引脚的注入电流	-	+/-5	mA
	XTH 的 XTHI 引脚和 XTL 的 XTLI 引脚的注入电流	-	+/-5	mA
	其他引脚的注入电流 ⁽⁴⁾	-	+/-5	mA
$\Sigma I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	-	+/-25	mA

- 所有的电源(DVCC, AVCC)和地(DVSS, AVSS)引脚必须始终连接到外部允许范围内的供电系统上。
- $I_{INJ(PIN)}$ 绝对不可以超过它的极限,即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值,也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > V_{CC}$ 时,有一个正向注入电流;当 $V_{IN} < V_{SS}$ 时,有一个反向注入电流。
- 反向注入电流会干扰器件的模拟性能。
- 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上 $\Sigma I_{INJ(PIN)}$ 最大值的特性。

表 7-2 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65 ~ + 150	°C
T_{Jmax}	最大结温度	105	°C

7.3 工作条件

7.3.1 通用工作条件

表 7-3 通用工作条件

符号	参数	条件	最小值	最大值	单位
$f_{HCLK}^{(1)}$	内部 AHB 时钟频率	—	0	48	MHz
$f_{PCLK0}^{(1)}$	内部 APB0 时钟频率	—	0	48	MHz
$f_{PCLK1}^{(1)}$	内部 APB1 时钟频率	—	0	48	MHz
DVCC	数字部分工作电压	—	1.8	5.5	V
AVCC ⁽²⁾	模拟部分工作电压	必须与 DVCC ⁽³⁾ 相同	1.8	5.5	V
P _D	功率耗散 T _A =85°C	LQFP64		455	mW
T _A	环境温度	最大功率消耗	-40	85	°C
		低功率消耗 ⁽⁴⁾	-40	105	°C
T _J	结温度范围	—	-40	105	°C

1. 数据基于考核结果，不在生产中测试。
2. 当使用 ADC 时，参见 ADC 电气参数。极限工作电压下的芯片性能基于考核结果，不在生产中测试。
3. 建议使用相同的电源为 DVCC 和 AVCC 供电，在上电和正常操作期间，DVCC 和 AVCC 之间最多允许有 300mV 的差别。
4. 在较低的功率耗散的状态下，只要 T_J 不超过 T_{Jmax}，T_A 可以扩展到这个范围。

7.3.2 上电和掉电时的工作条件

表 7-4 上电和掉电的工作条件

符号	参数	条件	最小值	最大值	单位
t _{VCC}	VCC 上升速率	—	0	5	V/μs
t _{VCC}	VCC 下降速率	—	0	5	V/μs

7.3.3 内嵌复位和 LVD 模块特性

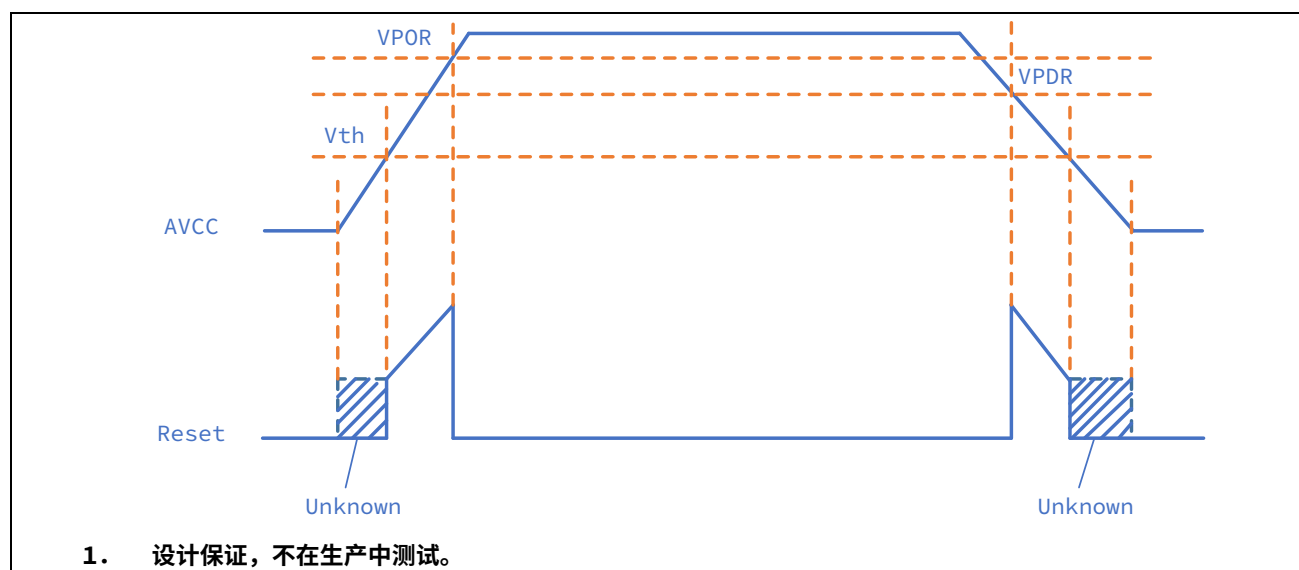


图 7-1 POR/PDR 示意图

表 7-5 POR/PDR

符号	参数	条件	最小值	典型值	最大值	单位
V_{POR}	POR 电压（上电过程）	—	—	1.65	—	V
V_{PDR}	PDR 电压（下电过程）	—	—	1.50	—	V

表 7-6 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
Vex	外部输入电压范围	–	0	–	VCC	V
Vlevel	检测阈值	LVD_CR.VTDS=0000 LVD_CR.VTDS=0001 LVD_CR.VTDS=0010 LVD_CR.VTDS=0011 LVD_CR.VTDS=0100 LVD_CR.VTDS=0101 LVD_CR.VTDS=0110 LVD_CR.VTDS=0111 LVD_CR.VTDS=1000 LVD_CR.VTDS=1001 LVD_CR.VTDS=1010 LVD_CR.VTDS=1011 LVD_CR.VTDS=1100 LVD_CR.VTDS=1101 LVD_CR.VTDS=1110 LVD_CR.VTDS=1111	1.7 1.8 1.9 2.0 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 3.0 3.1 3.2	1.8 1.9 2.0 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 3.0 3.1 3.2 3.3	1.9 2.0 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 3.0 3.1 3.2 3.3 3.4	V
Icomp	功耗	–	–	0.12	–	μA
Tresponse	响应时间	–	–	80	–	μs
Tsetup	建立时间	–	–	400	–	μs
Vhyste	迟滞电压	–	–	40	–	mV
Tfilter	滤波时间	LVD_debounce = 000 LVD_debounce = 001 LVD_debounce = 010 LVD_debounce = 011 LVD_debounce = 100 LVD_debounce = 101 LVD_debounce = 110 LVD_debounce = 111	–	7 14 28 112 450 1800 7200 28800	–	μs

1. 数据基于考核结果，不在生产中测试。

7.3.4 内置的参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V_{REF25}	Internal 2.5V Reference Voltage	常温 25°C 3.3V	2.475	2.5	2.525	V
		-40~85°C 2.8~5.5V	2.463	2.5	2.525	V ^[1]
		-40~105°C 2.8~5.5V	2.45	2.5	2.55	V ^[1]
V_{REF15}	Internal 1.5V Reference Voltage	常温 25°C 3.3V	1.485	1.5	1.515	V
		-40~85°C 1.8~5.5V	1.477	1.5	1.519	V ^[1]
		-40~105°C 1.8~5.5V	1.47	1.5	1.53	V ^[1]
$T_{Coeff}^{(1)}$	Internal 2.5V 1.5V temperature coefficient	-40 ~ 85°C	-	-	120	ppm/°C
		-40 ~ 105°C	-	-	190	ppm/°C

1. 数据基于考核结果，不在生产中测试。

7.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS (无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率 (0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期)。
- 当开启外设时： $f_{PCLK0} = f_{HCLK}$, $f_{PCLK1} = f_{HCLK}$ 。

表 7-7 工作电流特性

符号	参数	条件			典型值 (1)	最大值 (2)	最大值 (3)	单位
I _{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	V _{CAP} =1.5V V _{CC} =3.3V T _A =2xC	RCH clock source	4M	655	—	—	μA
				8M	1290	—	—	
				16M	2470	—	—	
				22.12M	3500	—	—	
			24M	3790	—	—		
			PLL RCH4M to xxM clock source	32M	5090	—	—	
				48M	7580	—	—	
	All peripherals clock OFF, Run while(1) in RAM	V _{CAP} =1.5V V _{CC} =3.3V T _A =2xC	RCH clock source	4M	270	—	—	μA
				8M	510	—	—	
				16M	950	—	—	
				22.12M	1320	—	—	
			24M	1420	—	—		
			PLL RCH4M to xxM clock source	32M	1980	—	—	
				48M	2920	—	—	
I _{DD} (Run CoreMark)	All peripherals clock OFF, Run	V _{CAP} =1.5V V _{CC} =3.3V T _A =2xC	RCH clock source	4M	735	—	—	μA
				8M	1415	—	—	
				16M	2643	—	—	
				22.12M	3573	—	—	
				24M	3808	—	—	

符号	参数	条件			典型值 (1)	最大值 (2)	最大值 (3)	单位
	CoreMark in Flash		PLL RCH4M to xxM	48M FlashWait=1	5815	—	—	
I _{DD} (Run mode)	All peripherals clock ON, Run while(1) in Flash	V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	1000	1300	1320	μA
				8M	1910	2420	2460	
				16M	3650	4590	4660	
				22.12M	5080	6330	6350	
				24M	5440	6820	6840	
		V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH4M to xxM clock source	16M	3960	4850	4880	μA
				24M	5700	7000	6998	
				32M FlashWait=1	6600	7480	7520	
				40M FlashWait=1	8140	9190	9220	
				48M FlashWait=1	9550	10860	10880	
		V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH8M to xxM clock source	16M	4030	4940	4970	μA
				24M	5780	7060	7080	
				32M FlashWait=1	6670	7560	7580	
				40M FlashWait=1	8240	9340	9360	
				48M FlashWait=1	9630	10970	10990	
	All peripherals clock OFF, Run while(1) in Flash	V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	610	875	890	μA
				8M	1330	1570	1600	
				16M	2110	2900	2930	
				22.12M	2860	3860	3910	
				24M	3060	4120	4160	
		V _{CAP} =1.5V V _{CC} =1.8-	PLL RCH4M	16M	2360	3110	3150	μA
				24M	3360	4330	4360	

符号	参数	条件			典型值 (1)	最大值 (2)	最大值 (3)	单位
		5.5V $T_A=N40C-85C$	to xxM clock source	32M FlashWait=1	3490	4010	4060	
				40M FlashWait=1	4240	4890	4920	
				48M FlashWait=1	4910	5720	5750	
		$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$ $T_A=N40C-85C$	PLL RCH8M to xxM clock source	16M	2430	3190	3230	μA
				24M	3420	4405	4440	
				32M FlashWait=1	3560	4090	4130	
				40M FlashWait=1	4320	4960	4990	
				48M FlashWait=1	4980	5760	5790	
I_{DD} (Sleep mode)	All peripherals clock ON	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$ $T_A=N40C-85C$	RCH clock source	4M	545	625	645	μA
				8M	1060	1200	1230	
				16M	2030	2290	2330	
				22.12M	2870	3230	3270	
				24M	3100	3470	3500	
		$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$ $T_A=N40C-85C$	PLL RCH4M to xxM clock source	16M	2280	2560	2590	μA
				24M	3350	3745	3780	
				32M FlashWait=1	4190	4690	4710	
				40M FlashWait=1	5210	5830	5860	
				48M FlashWait=1	6210	6935	6960	
		$V_{CAP}=1.5V$ $V_{CC}=1.8-$	PLL RCH8M	16M	2340	2625	2650	μA
				24M	3410	3810	3840	

符号	参数	条件			典型值 (1)	最大值 (2)	最大值 (3)	单位
		5.5V T _A =N40C-85C	to xxM clock source	32M FlashWait=1	4260	4760	4790	
				40M FlashWait=1	5290	5900	5930	
				48M FlashWait=1	6290	7020	7050	
	All peripherals clock OFF	V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	RCH clock source	4M	155	190	210	μA
				8M	280	338	360	
				16M	500	586	610	
				22.12M	680	800	820	
				24M	735	855	880	
		V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH4M to xxM clock source	16M	715	820	840	μA
				24M	1005	1150	1180	
				32M FlashWait=1	1060	1210	1240	
				40M FlashWait=1	1290	1470	1500	
				48M FlashWait=1	1520	1730	1770	
		V _{CAP} =1.5V V _{CC} =1.8-5.5V T _A =N40C-85C	PLL RCH8M to xxM clock source	16M	775	888	920	μA
				24M	1060	1210	1250	
				32M FlashWait=1	1120	1280	1300	
				40M FlashWait=1	1345	1530	1560	
				48M FlashWait=1	1580	1800	1830	
I _{DD} (LP Run)	All peripherals		XTL32K clock	T _A =N40-25C	10.3	15.5		μA
			T _A =50C	11	15.5			

符号	参数	条件			典型值 (1)	最大值 (2)	最大值 (3)	单位
	clock ON, Run while(1) in Flash	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	source Driver= 0x0	$T_A=85C$	14.3	20		
				$T_A=105C$	20.3	28		
	All peripherals clock OFF, Run while(1) in Flash	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K clock source Driver= 0x0	$T_A=N40-25C$	7.1	12	μA	
				$T_A=50C$	7.7	12		
				$T_A=85C$	11	16		
				$T_A=105C$	17.2	25		
	I_{DD} (LP Sleep)	All peripherals clock ON	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K clock source Driver= 0x0	$T_A=N40-25C$	5.6	6.2	μA
					$T_A=50C$	6	6.8	
$T_A=85C$					9.2	11		
$T_A=105C$					15.3	19.3		
All peripherals clock OFF		$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K clock source Driver= 0x0	$T_A=N40-25C$	2.4	2.7	μA	
				$T_A=50C$	2.8	3.3		
				$T_A=85C$	6	7.7		
				$T_A=105C$	12	15.8		
LpTimer+RTC +32K clk ON, Other clk OFF		$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K clock source Driver= 0x0	$T_A=N40-25C$	2.5	2.8	μA	
				$T_A=50C$	3	3.5		
				$T_A=85C$	6.1	7.8		
				$T_A=105C$	12.1	15.8		
I_{DD} (DeepSleep mode)	RTC+WDT+LPT +XTL32K +DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K Driver= 0x0	$T_A=N40-25C$	930	1110	nA	
				$T_A=50C$	1290	1610		
				$T_A=85C$	3600	4700		
				$T_A=105C$	7770	10380		
	LPT+XTL32K +DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K Driver= 0x0	$T_A=N40-25C$	825	1000	nA	
				$T_A=50C$	1195	1500		
				$T_A=85C$	3490	4540		
				$T_A=105C$	7730	10300		
	RTC+XTL32K +DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K Driver= 0x0	$T_A=N40-25C$	800	970	nA	
				$T_A=50C$	1165	1470		
				$T_A=85C$	3460	4480		
				$T_A=105C$	7700	10280		
					$T_A=N40-25C$	790	970	nA

符号	参数	条件			典型值 (1)	最大值 (2)	最大值 (3)	单位
	XTL32K +DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	XTL32K Driver= 0x0	$T_A=50C$	1155	1450		
				$T_A=85C$	3450	4530		
				$T_A=105C$	7650	10240		
	IRC32K +DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	-	$T_A=N40-25C$	745	888		nA
				$T_A=50C$	1110	1370		
				$T_A=85C$	3400	4420		
				$T_A=105C$	7590	10100		
	WDT +DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	-	$T_A=N40-25C$	515	650		nA
				$T_A=50C$	865	1130		
				$T_A=85C$	3130	4110		
				$T_A=105C$	7360	9860		
	DeepSleep	$V_{CAP}=1.5V$ $V_{CC}=1.8-5.5V$	-	$T_A=N40-25C$	420	550		nA
				$T_A=50C$	770	1020		
				$T_A=85C$	3050	4040		
				$T_A=105C$	7250	9760		

1. 若没有其他指定条件, 该 Typ 的值是在 $25^{\circ}C$ & $V_{CC}=3.3V$ 测得。
2. 若没有其他指定条件, 该 Max 的值是 $V_{CC}=1.8-5.5$ & Temperature = N40 - $85^{\circ}C$ 范围内的最大值。
3. 若没有其他指定条件, 该 Max 的值是 $V_{CC}=1.8-5.5$ & Temperature = N40 - $105^{\circ}C$ 范围内的最大值。
4. 数据基于考核结果, 不在生产中测试。

7.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是进入深度休眠时所使用的时钟是 RCH 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
T _{wu}	休眠模式唤醒时间	—	—	1.8	—	μs
	深度休眠唤醒时间	F _{MCLK} = 4MHz	—	9.0	—	μs
		F _{MCLK} = 8MHz	—	6.0	—	μs
		F _{MCLK} = 16MHz	—	5.0	—	μs
		F _{MCLK} = 24MHz	—	4.0	—	μs

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。
2. 数据基于考核结果，不在生产中测试。

7.3.7 外部时钟源特性

7.3.7.1 外部输入高速时钟

符号	参数	条件	最小值	典型值	最大值	单位
f_{XTH_ext}	用户外部时钟频率 ⁽¹⁾	—	0	8	32	MHz
V_{XTHH}	输入引脚高电平电压	—	0.7VCC	—	VCC	V
V_{XTHL}	输入引脚低电平电压	—	VSS	—	0.3VCC	V
$T_{r(XTH)}$	上升的时间 ⁽¹⁾	—	—	—	20	ns
$T_{f(XTH)}$	下降的时间 ⁽¹⁾	—	—	—	20	ns
$T_{w(XTH)}$	输入高或低的时间 ⁽¹⁾	—	16	—	—	ns
$C_{in(XTH)}$	输入容抗 ⁽¹⁾	—	—	5	—	pF
Duty	占空比	—	40	—	60	%
I_L	输入漏电流	—	—	—	±1	μA

1. 由设计保证，不在生产中测试。

7.3.7.2 外部输入低速时钟

符号	参数	条件	最小值	典型值	最大值	单位
f_{XTL_ext}	用户外部时钟频率 ⁽¹⁾	—	0	32.768	1000	kHz
V_{XTLH}	输入引脚高电平电压	—	0.7VCC	—	VCC	V
V_{XTLL}	输入引脚低电平电压	—	VSS	—	0.3VCC	V
$T_{r(XTL)}$	上升的时间 ⁽¹⁾	—	—	—	50	ns
$T_{f(XTL)}$	下降的时间 ⁽¹⁾	—	—	—	50	ns
$T_{w(XTL)}$	输入高或低的时间 ⁽¹⁾	—	450	—	—	ns
$C_{in(XTL)}$	输入容抗 ⁽¹⁾	—	—	5	—	pF
Duty	占空比	—	30	—	70	%
I_L	输入漏电流	—	—	—	±1	μA

1. 由设计保证，不在生产中测试。

7.3.7.3 高速外部时钟 XTH

高速外部时钟(XTH)可以使用一个 8~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	—	8	—	32	MHz
ESR_{CLK}	支持的晶振 ESR 范围	32MHz	—	—	60	Ω
		24MHz	—	—	80	
		16MHz	—	—	100	
		8MHz	—	—	120	
$C_{LX}^{(3)}$	匹配电容	按晶体制造商要求进行配置。	4	12	20	pF
Duty	占空比	—	40	50	60	%
$I_{dd}^{(4)}$	电流	XTH_CR[3:0]=0b1111	—	1000	—	μA
		XTH_CR[3:0]=0b1110	—	600	—	
		XTH_CR[3:0]=0b1010	—	370	—	
		XTH_CR[3:0]=0b0110	—	300	—	
		XTH_CR[3:0]=0b0010	—	160	—	
g_m	跨导	XTH_CR[3:0]=0b1111	—	11.75	—	mA/V
		XTH_CR[3:0]=0b1110 (32MHz, 24MHz 推荐值)	—	6.34	—	
		XTH_CR[3:0]=0b1101	—	4.38	—	
		XTH_CR[3:0]=0b1100	—	3.38	—	
		XTH_CR[3:0]=0b1011	—	7.41	—	
		XTH_CR[3:0]=0b1010 (16MHz 推荐值)	—	4.01	—	
		XTH_CR[3:0]=0b1001	—	2.77	—	
		XTH_CR[3:0]=0b1000	—	2.14	—	
		XTH_CR[3:0]=0b0111	—	5.59	—	
		XTH_CR[3:0]=0b0110 (12MHz 推荐值)	—	3.01	—	
		XTH_CR[3:0]=0b0101	—	2.08	—	
		XTH_CR[3:0]=0b0100	—	1.60	—	
		XTH_CR[3:0]=0b0011	—	2.50	—	
		XTH_CR[3:0]=0b0010 (8MHz 推荐值)	—	1.30	—	
		XTH_CR[3:0]=0b0001	—	0.93	—	

符号	参数	条件	最小值	典型值	最大值	单位
		$XTH_CR[3:0]=0b0000$	–	0.72	–	
$T_{start}^{(5)}$	启动时间	32MHz, $CL=16pF$ @ $XTH_CR[3:0]=0b1110$	–	500	–	μs
		8MHz, $CL=16pF$ @ $XTH_CR[3:0]=0b0010$	–	2	–	ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出, 不在生产中测试。
3. C_{Lx} 指晶体两个管脚的匹配电容 C_{L1} 和 C_{L2} , 建议使用高质量陶瓷电容, 并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。在选择 C_{Lx} 时, 应该根据晶振的频率和 ESR 等参数, 并且将 PCB 和 MCU 引脚的总对地寄生电容 C_P 考虑在内。

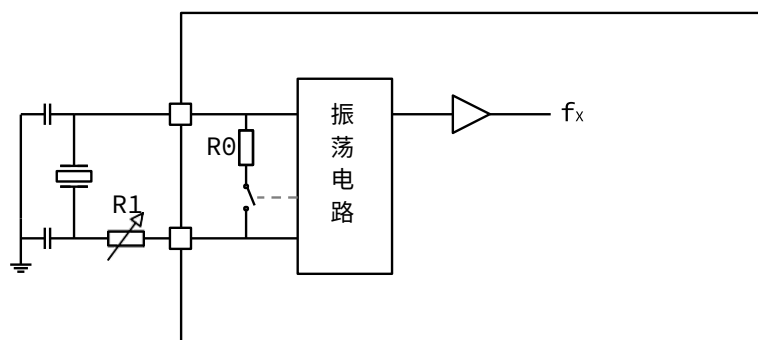
匹配电容 C_{Lx} 建议按照晶体制造商的技术手册的要求进行配置:

- 如果晶体制造商给出了负载电容的容值 (C_L), 则 $C_{Lx} = 2 \times C_L - C_P$
- 如果晶体制造商给出了匹配电容的容值, 则 $C_{Lx} = \text{匹配电容容值} - C_P$

实际使用中, 如果选择的 C_{Lx} 较大, 建议选用合适的电流档位设置。

例:

- 晶体制造商给出晶体的负载电容为 8pF 时, 考虑 PCB 与 MCU 引脚之间的分布电容, 建议选择容值为 12pF 的匹配电容。
 - 晶体制造商给出晶体的匹配电容为 12pF 时, 考虑 PCB 与 MCU 引脚之间的分布电容, 建议选择容值为 10pF 或 8pF 的匹配电容。
4. 电流跟随频率和驱动能力的选择而变化。频率越高, 驱动能力越强, 电流消耗就越大。
 5. T_{start} 是启动时间, 是从软件使能 XTH 开始测量, 直至得到稳定的 32MHz/8MHz 振荡这段时间。这个数值是在 $XTH_CR[5:4] = 0b10$ 设置下, 使用一个标准的晶体谐振器上测量得到, 它可能因晶体制造商和型号的不同而变化较大。



注意:

- 芯片内已集成反馈电阻 R_0 。
- 阻尼电阻 R_1 可选, 阻值的取值取决于晶体特性, 默认为 0Ω 。

7.3.7.4 低速外部时钟 XTL

低速外部时钟 (XTL) 可以使用一个 32.768kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于典型外部元器件, 通过综合特性评估得到的结果。在应用中, 谐振器和负载电容必须尽可能地靠近振荡器的引脚, 以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数 (频率、封装、精度等), 请咨询相应的生产厂商。

符号	参数	条件	最小值	典型值	最大值	单位
FCLK	振荡频率	—	—	32.768	—	kHz
ESR _{CLK}	支持的晶振 ESR 范围	—	—	—	60	kΩ
C _{Lx} ⁽²⁾	匹配电容	按晶体制造商要求进行配置。	4	12	20	pF
DCACLK	占空比	—	30	50	70	%
I _{dd} ⁽³⁾	电流	XTL_CR[3:0]=0b1111	—	1330	—	nA
		XTL_CR[3:0]=0b1011	—	1230	—	
		XTL_CR[3:0]=0b0111	—	1140	—	
		XTL_CR[3:0]=0b0011	—	1050	—	
		XTL_CR[3:0]=0b1110	—	630	—	
		XTL_CR[3:0]=0b1010 (推荐值)	—	580	—	
		XTL_CR[3:0]=0b0110	—	530	—	
		XTL_CR[3:0]=0b0010	—	490	—	
g _m	跨导	XTL_CR[3:0]=0b1111	—	14.64	—	μA/V
		XTL_CR[3:0]=0b1011	—	13.17	—	
		XTL_CR[3:0]=0b0111	—	11.67	—	
		XTL_CR[3:0]=0b0011	—	10.15	—	
		XTL_CR[3:0]=0b1110	—	7.37	—	
		XTL_CR[3:0]=0b1010 (推荐值)	—	6.62	—	
		XTL_CR[3:0]=0b0110	—	5.87	—	
		XTL_CR[3:0]=0b0010	—	5.10	—	
T _{start} ⁽⁴⁾	启动时间	ESR=30kΩ C _L =12pF XTL_CR[3:0]=0b1010	—	2000	—	ms

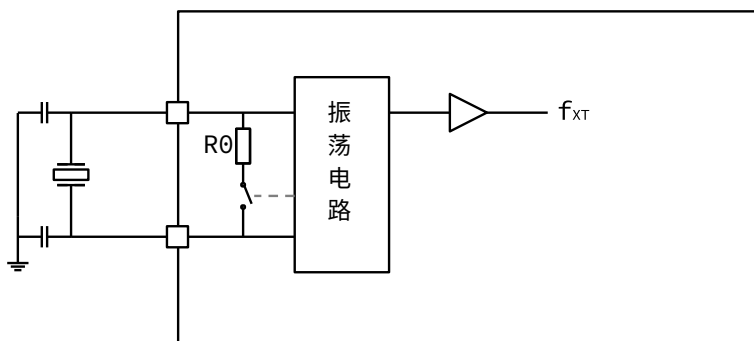
1. 由综合评估得出, 不在生产中测试。
2. C_{Lx} 指晶体两个管脚的匹配电容 C_{L1} 和 C_{L2}, 建议使用高质量陶瓷电容, 并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。在选择 C_{Lx} 时, 应该根据晶振的频率和 ESR 等参数, 并且将 PCB 和 MCU 引脚的总对地寄生电容 C_P 考虑在内。

匹配电容 C_{Lx} 建议按照晶体制造商的技术手册的要求进行配置:

- 如果晶体制造商给出了负载电容的容值 (C_L), 则 C_{Lx} = 2 × C_L - C_P
- 如果晶体制造商给出了匹配电容的容值, 则 C_{Lx} = 匹配电容容值 - C_P

实际使用中，如果选择的 C_{Lx} 较大，建议选用合适的电流档位设置。

3. 选择具有较小 ESR 值的高质量振荡器，可以通过调节 $XTL_CR[3:0]$ 设置值以优化电流消耗。电流消耗与电路提供的跨导 (g_m) 成正比。
4. T_{start} 是启动时间，是从软件使能 XTL 开始测量，直至得到稳定的 32768 振荡这段时间。这个数值是在 $XTL_CR[3:0]=0b1010$ 和 $XTL_CR[5:4]=0b11$ 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。



注意：

- 芯片内已集成反馈电阻 $R0$ 。

7.3.8 内部时钟源特性

7.3.8.1 内部 RCH 振荡器

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dev	RCH 振荡器精度	User trimming step for given VCC and T _A conditions	-	0.25	-	%
		VCC = 1.8 ~ 5.5V T _{AMB} = -40 ~ 105°C	-3.5	-	+3.5	%
		VCC = 1.8 ~ 5.5V T _{AMB} ⁽¹⁾ = -20 ~ 50°C	-2.0	-	+2.0	%
F _{CLK}	振荡频率	-	4.0	4.0 8.0 16.0 22.12 24.0	24.0	MHz
I _{CLK}	功耗 ⁽¹⁾	F _{MCLK} = 4MHz	-	80	-	μA
		F _{MCLK} = 8MHz	-	100	-	μA
		F _{MCLK} = 16MHz	-	120	-	μA
		F _{MCLK} = 24MHz	-	140	-	μA
DC _{CLK}	占空比 ⁽¹⁾	-	45	50	55	%

1. 由综合评估得出，不在生产中测试。

7.3.8.2 内部 RCL 振荡器

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dev	RCL 振荡器精度	User trimming step for given VCC and T _A conditions	-	0.5	-	%
		VCC = 1.8 ~ 5.5V T _{AMB} = -40 ~ 105°C	-5	-	+5	%
		VCC = 1.8 ~ 5.5V T _{AMB} ⁽¹⁾ = -20 ~ 50°C	-3	-	+3	%
F _{CLK}	振荡频率	-	-	38.4 32.768	-	kHz
T _{CLK}	启动时间 ⁽¹⁾	-	-	150	-	μs
DC _{CLK}	占空比 ⁽¹⁾	-	25	50	75	%
I _{CLK}	功耗 ⁽¹⁾	-	-	0.35	-	μA

1. 由综合评估得出，不在生产中测试。

7.3.8.3 内部低速时钟 10k 振荡器

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V	Operation voltage	—	1.8	—	5.5	V
Dev	振荡器精度 ⁽¹⁾	VCC = 1.8 ~ 5.5V T _{AMB} = -20 ~ 50°C	-50	—	50	%
F _{CLK}	振荡频率	VCC=3.3v T _{AMB} = 25°C	—	10	—	KHz

1. 由综合评估得出, 不在生产中测试。

7.3.9 PLL 特性

符号	参数	条件	最小值	典型值	最大值	单位
F _{in} ⁽¹⁾	输入时钟	—	4	4	24	MHz
	输入时钟占空比	—	40	—	60	%
F _{out}	输出频率	—	8	—	48	MHz
Duty ⁽¹⁾	输出占空比	—	48%	—	52%	—
T _{lock} ⁽¹⁾	锁定时间	输入频率 4MHz	—	100	200	μs

1. 由综合评估得出, 不在生产中测试。

7.3.10 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
E _{CFLASH}	编程、块擦除次数	编程、块擦除: T _A = -40°C~85°C	RET _{FLASH} 数据 保存期限: 数据保持 10 年, T _A = 85° C	—	100000	—
			RET _{FLASH} 数据 保存期限: 数据保持 20 年, T _A = 85° C	20000	—	—
T _{b_prog}	编程时间 (字节)	—	22	—	30	μs
T _{w_prog}	编程时间 (字)	—	40	—	52	μs
T _{p_erase}	页擦除时间	—	4	—	5	ms
T _{m_erase}	整片擦除时间	—	30	—	40	ms

7.3.11 EFT 特性

芯片复位可以使系统恢复正常操作。

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class:4A
EFT to Power (IEC61000-4-4)	Class:2A (4B)

软件建议

软件的流程中必须包含应对程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等）

在进行 EFT 测试时，可以把超出应用要求的干扰直接施加在芯片电源或 IO 上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

7.3.12 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

符号	参数	条件	最小值	典型值	最大值	单位
VESD _{HBM}	ESD @ Human Body Mode	—	—	4	—	KV
VESD _{CDM}	ESD @ Charge Device Mode	—	—	1	—	KV
VESD _{MM}	ESD @ machine Mode	—	—	200	—	V
I _{latchup}	Latch up current	—	—	100	—	mA

7.3.13 I/O 端口特性

7.3.13.1 输出特性—端口

表 7-8 端口输出特性

符号	参数	条件	最小值	最大值	单位
V_{OH}	High level output voltage Source Current	Sourcing 5 mA, $V_{CC} = 3.3\text{ V}$ (see Note 2)	$V_{CC}-0.25$	–	V
		Sourcing 10 mA ⁽¹⁾ , $V_{CC} = 3.3\text{ V}$ (see Note 3)	$V_{CC}-0.6$	–	V
V_{OL}	Low level output voltage Sink Current	Sinking 6 mA, $V_{CC} = 3.3\text{ V}$ (see Note 2)	–	$V_{SS}+0.25$	V
		Sinking 15 mA ⁽¹⁾ , $V_{CC} = 3.3\text{ V}$ (see Note 3)	–	$V_{SS}+0.6$	V
V_{OHD}	High level output voltage Double source Current	Sourcing 10 mA, $V_{CC} = 3.3\text{ V}$ (see Note 2)	$V_{CC}-0.25$	–	V
		Sourcing 20 mA ⁽¹⁾ , $V_{CC} = 3.3\text{ V}$ (see Note 3)	$V_{CC}-0.6$	–	V
V_{OLD}	Low level output voltage Double Sink Current	Sinking 10 mA, $V_{CC} = 3.3\text{ V}$ (see Note 2)	–	$V_{SS}+0.25$	V
		Sinking 20 mA ⁽¹⁾ , $V_{CC} = 3.3\text{ V}$ (see Note 3)	–	$V_{SS}+0.6$	V

NOTES:

1. Data is based on assessment results and is not tested in production.
2. The maximum total current, $I_{OH}(\text{max})$ and $I_{OL}(\text{max})$, for all outputs combined, should not exceed 40 mA to satisfy the maximum specified voltage drop.
3. The maximum total current, $I_{OH}(\text{max})$ and $I_{OL}(\text{max})$, for all outputs combined, should not exceed 100 mA to satisfy the maximum specified voltage drop.

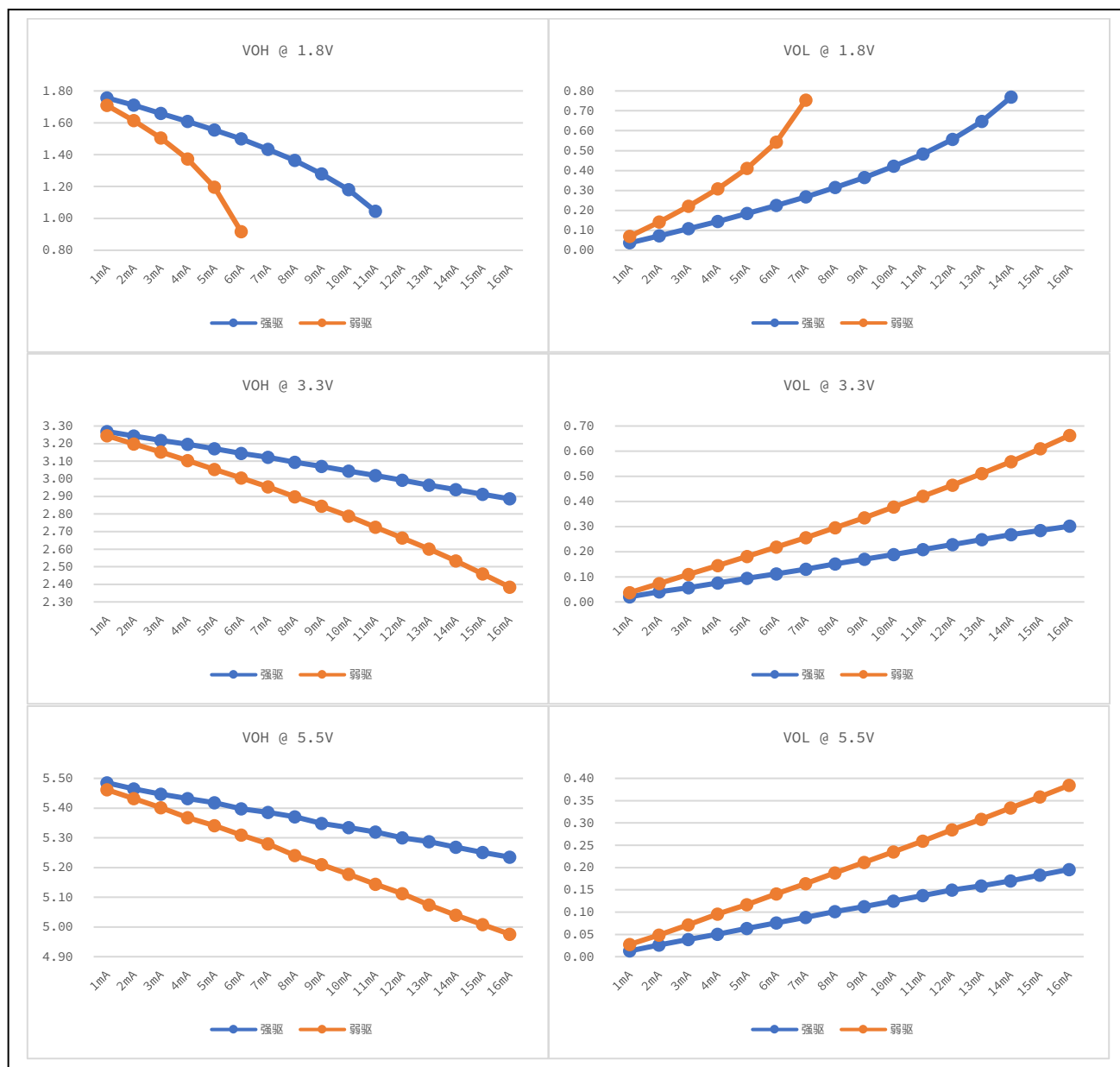


图 7-2 输出端口 V_{OH}/V_{OL} 实测曲线

7.3.13.2 输入特性—端口 PA, PB, PC, PD

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	Positive-going input threshold voltage	VCC=1.8V	0.7VCC	—	—	V
		VCC=3.3V	0.7VCC	—	—	V
		VCC=5.5V	0.7VCC	—	—	V
V_{IL}	Negative-going input threshold voltage	VCC=1.8V	—	—	0.3VCC	V
		VCC=3.3V	—	—	0.3VCC	V
		VCC=5.5V	—	—	0.3VCC	V
$V_{hys(1)}$	Input voltage hysteresis ($V_{IH} - V_{IL}$)	VCC=1.8V	—	0.3	—	V
		VCC=3.3V	—	0.4	—	V
		VCC=5.5V	—	0.6	—	V
$R_{pullhigh}$	Pullup resistor	Pullup enabled VCC=3.3V	—	80	—	k Ω
$R_{pulllow}$	Pulldown resistor	Pulldown enabled VCC=3.3V	—	40	—	k Ω
C_{input}	Input capacitance	—	—	5	—	pf

1. 由综合评估得出, 不在生产中测试。

7.3.13.3 端口外部输入采样要求—Timer Gate/Timer Clock

符号	参数	条件	最小值	典型值	最大值	单位
$t(int)$	External interrupt timing	External trigger signal for the interrupt flag (see Note 1)	1.8V	30	—	ns
			3.3V	30	—	ns
			5.5V	30	—	ns
$t(cap)$	Timer capture timing	Timer4/5/6 capture pulse width Fsystem = 4MHz	1.8V	0.5	—	μ s
			3.3V	0.5	—	μ s
			5.5V	0.5	—	μ s
$t(clk)$	Timer clock frequency applied to pin	Timer0/1/2/4/5/6 external clock input Fsystem = 4MHz	1.8V	—	PCLK/2	MHz
			3.3V	—	PCLK/2	MHz
			5.5V	—	PCLK/2	MHz
$t(pca)$	PCA clock frequency applied to pin	PCA external clock input Fsystem = 4MHz	1.8V	—	PCLK/8	MHz
			3.3V	—	PCLK/8	MHz
			5.5V	—	PCLK/8	MHz

NOTES:

1. Data is based on assessment results and is not tested in production.

7.3.13.4 端口漏电特性—PA, PB, PC, PD

符号	参数	条件	最小值	典型值	最大值	单位
$I_{\text{LKG}}(P_{x.y})$	Leakage current	$V_{(P_{x.y})}$ (see Note 1,2)	–	±50	–	nA

NOTES:

1. The leakage current is measured with VSS or VCC applied to the corresponding pin(s), unless otherwise noted.
2. The port pin must be selected as input.

7.3.14 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

符号	参数	条件	最小值	典型值	最大值	单位
$V_{\text{IL}}(\text{RESETB})$	输入低电平电压	–	–0.3	–	0.3VCC	V
$V_{\text{IH}}(\text{RESETB})$	输入高电平电压	–	0.7VCC	–	VCC+0.3	V
$V_{\text{hys}}(\text{RESETB})^{(1)}$	施密特触发器电压迟滞	–	–	200	–	mV
$R_{\text{PU}}^{(1)}$	弱上拉等效电阻	$V_{\text{IN}} = V_{\text{SS}}$	–	80	–	K Ω
$V_{\text{F}}(\text{RESETB})^{(1)}$	输入滤波脉冲	–	–	–	2	μs
$V_{\text{NF}}(\text{RESETB})^{(1)}$	输入非滤波脉冲	–	10	–	–	μs

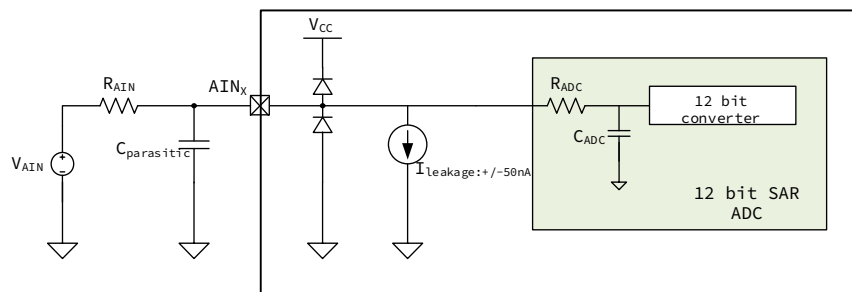
1. 由设计保证，不在生产中测试。

7.3.15 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ADCIN}	Input voltage range	Single ended	0	—	$V_{ADCREFIN}$	V
$V_{ADCREFIN}$	Input range of external reference voltage	Single ended	0	—	AVCC	V
$DEV_{AVCC/3}$	AVCC/3 精度	—	—	3	—	%
I_{ADC1}	Active current including reference generator and buffer	200Ksps	—	2	—	mA
I_{ADC2}	Active current without reference generator and buffer	1Msps	—	0.5	—	mA
C_{ADCIN}	ADC input capacitance	—	—	16	19.2	pF
R_{ADC}	ADC sampling switch impedance	—	—	1.5	—	K Ω
R_{AIN}	ADC external input resistor	—	—	—	100	K Ω
F_{ADCCLK}	ADC clock Frequency	—	—	—	24M	Hz
$T_{ADCSTART}$	Startup time of reference generator and ADC core	—	—	30	—	μ s
$T_{ADCCONV}$	Conversion time	—	20	24	28	cycles
ENOB	Effective Bits	1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=1.8V REF=EXREF	—	10.3	—	Bit
		1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=1.8V REF=VCC	—	10.3	—	Bit
		200Ksps@VCC>=1.8V REF=internal 1.5V	—	9.4	—	Bit
		200Ksps@VCC>=2.8V REF=internal 2.5V	—	9.4	—	Bit

符号	参数	条件	最小值	典型值	最大值	单位
SNR	Signal to Noise Ratio	1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=1.8V REF=EXREF	-	68.2	-	dB
		1Msps@VCC>=2.7V 500Ksps@VCC>=2.4V 200Ksps@VCC>=1.8V REF=VCC	-	68.2	-	dB
		200Ksps@VCC>=1.8V REF=internal 1.5V	-	60	-	dB
		200Ksps@VCC>=2.8V REF=internal 2.5V	-	60	-	dB
DNL	Differential non-linearity	200KSps ; VREF=EXREF/AVCC	-1	-	1	LSB
INL	Integral non-linearity	200KSps ; VREF=EXREF/AVCC	-3	-	3	LSB
E _o	Offset error	-	-	0	-	LSB
E _g	Gain error	-	-	0	-	LSB

1. 综合评估得出，不在生产中测试。
2. ADC 的典型应用如下图所示：



对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} = \frac{M}{F_{ADC} * C_{ADC} * (N + 1) * \ln(2)} - R_{ADC}$$

其中 F_{ADC} 为 ADC 时钟频率，寄存器 ADC_CR0<3:2>可设定其与 PCLK 的关系，如下表：

下表为 ADC 时钟频率 F_{ADC} 和 PCLK 分频比关系：

ADC_CR0<3:2>	N
00	1
01	2
10	4
11	8

M 为采样周期个数，由寄存器 ADC_CR0<13:12>设定。

下表为采样时间 t_{sa} 和 ADC 时钟频率 F_{ADC} 的关系：

ADC_CR0<13:12>	M
00	4
01	6
10	8
11	12

下表为 ADC 时钟频率 F_{ADC} 和外部电阻 R_{AIN} 的关系 (M=12, 采样误差 0.5LSB 的条件下)：

R_{AIN} (k Ω)	F_{ADC} (kHz)
10	5600
30	2100
50	1300
80	820
100	660
120	550
150	450

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{PARASITIC}$ ；
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

7.3.16 VC 特性

符号	参数	条件	最小值	典型值	最大值	单位
Vin	Input voltage range	–	0	–	5.5	V
Vincom	Input common mode range	–	0	–	VCC–0.2	V
Voffset	Input offset	常温 25°C, VCC 3.3V, 输入 1V	–10	–	+10	mV
Icomp	Comparator' s current	VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11	–	0.3 1.2 10 20	–	μA
Tresponse	Comparator' s response time when one input cross another	VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11	–	20 5 1 0.2	–	μs
Tsetup	Comparator' s setup time when ENABLE. Input signals unchanged.	VCx_BIAS_SEL=00 VCx_BIAS_SEL=01 VCx_BIAS_SEL=10 VCx_BIAS_SEL=11	–	20 5 1 0.2	–	μs
Twarmup	From main bandgap enable to Temp sensor voltage、ADC internal 1.5V、2.5V reference stable	–	–	20	–	μs
Tfilter	Digital filter time	VC_debounce = 000 VC_debounce = 001 VC_debounce = 010 VC_debounce = 011 VC_debounce = 100 VC_debounce = 101 VC_debounce = 110 VC_debounce = 111	–	7 14 28 112 450 1800 7200 28800	–	μs

1. 基于考核结果, 不在生产中测试。

7.3.17 OPA 特性

OPA: (AVCC=2.2V ~ 5.5V, AVSS=0V, Ta=-40°C ~ +85°C)

符号	参数	条件	最小值	典型值	最大值	单位
Vi	输入电压	-	0	-	AVCC	V
Vo	输出电压 ⁽¹⁾	在没有负载的情况下	0.1	-	AVCC-0.1	V
Io	输出电流 ⁽¹⁾	-	-	-	0.5	mA
RL	负载电阻 ⁽¹⁾	-	10K	-	-	Ω
Tstart	初始化时间 ⁽²⁾	-	-	-	20	μs
Vio ⁽¹⁾	输入失调电压	Vic=AVCC/2, Vo=AVCC/2, RL=10kΩ, Rs=50Ω	-	±6	-	mV
PM	相位范围 ⁽¹⁾	RL=10kΩ, CL=20pF	-	65	-	deg
GM	增益范围 ⁽²⁾	RL=10kΩ, CL=20pF	-	15	-	dB
UGBW	单位增益带宽 ⁽¹⁾	CL=20pF	-	2.5	-	MHz
SR	压摆率 ⁽¹⁾	CL=15pF	-	2.6	-	V/μs
CMRR	共模抑制比 ⁽¹⁾	-	-	70	-	dB

1. 由设计保证, 不在生产中测试。
2. 需要同时设置 BGR_CR<0>=1。

7.3.18 LCD 控制器

符号	参数	工作条件	最小	典型	最大	单位
ILCD	工作电流 ⁽¹⁾	VCC=3.3V, 外部电容模式	-	0.2	-	μA
		VCC=3.3V, 外部电阻模式	-	0.2	-	μA
		VCC=3.3V, 内部电阻模式	-	3.3	-	μA
RH	低驱动电阻 ⁽¹⁾	-	-	1M	-	Ω
RL	高驱动电阻 ⁽¹⁾	-	-	360K	-	Ω
VLCDH	LCD 可调最高电压	-	-	-	VCC	V
VLCD3	LCD 最高电压	-	-	VLCDH	-	V
VLCD2	LCD 2/3 电压	-	-	2/3 VLCDH	-	V
VLCD1	LCD 1/3 电压	-	-	1/3 VLCDH	-	V
VLCD0	LCD 最低电压	-	0	-	-	V
△Vxx	LCD 电压偏差 ⁽¹⁾	TA=-40~85°C	-	-	±50	mV

1. 基于考核结果, 不在生产中测试。

7.3.19 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 7-9 高级定时器 (ADVTIM) 特性

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	—	1	—	t_{TIMCLK}
		$f_{TIMCLK}=48MHz$	20.8	—	ns
f_{ext}	外部时钟频率	—	0	$f_{TIMCLK}/2$	MHz
		$f_{TIMCLK}=48MHz$	0	24	MHz
Res_{Tim}	定时器分辨率	—	—	16	位
$T_{counter}$	选择内部时钟时，16 位计数器时钟周期	—	1	65536	t_{TIMCLK}
		$f_{TIMCLK}=48MHz$	0.0208	1363	μs
T_{MAX_COUNT}	最大可能计数	—	—	67108864	t_{TIMCLK}
		$f_{TIMCLK}=48MHz$	—	1.4	s

1. 由设计保证，不在生产中测试。

表 7-10 通用定时器特性

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	—	1	—	t_{TIMCLK}
		$f_{TIMCLK}=48MHz$	20.8	—	ns
f_{ext}	外部时钟频率	—	0	$f_{TIMCLK}/2$	MHz
		$f_{TIMCLK}=48MHz$	0	24	MHz
Res_{Tim}	定时器分辨率	—	—	16	位
		模式 0 自由计数	—	32	位
$T_{counter}$	选择内部时钟时，16 位计数器时钟周期	—	1	65536	t_{TIMCLK}
		$f_{TIMCLK}=48MHz$	0.0208	1363	μs
T_{MAX_COUNT}	最大可能计数 (重载模式)	—	—	16777216	t_{TIMCLK}
		$f_{TIMCLK}=48MHz$	—	349.5	ms

1. 由设计保证，不在生产中测试。

表 7-11 PCA 特性

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间	—	1	—	t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8	—	ns
f _{ext}	外部时钟频率	—	0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
Res _{Tim}	定时器分辨率	—	—	16	位
T _{counter}	选择内部时钟时, 16 位计数器 时钟周期	—	1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1363	μs
T _{MAX_COUNT}	最大可能计数	—	—	2097152	t _{TIMCLK}
		f _{TIMCLK} =48MHz	—	43.69	ms

1. 由设计保证, 不在生产中测试。

表 7-12 低功耗定时器特性

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间	—	1	—	t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8	—	ns
f _{ext}	外部时钟频率	—	0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
Res _{Tim}	定时器分辨率	—	—	16	位
T _{counter}	选择内部时钟时, 16 位计数器 时钟周期	—	1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1363	μs
T _{MAX_COUNT}	最大可能计数	—	—	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	—	1.37	ms

1. 由设计保证, 不在生产中测试。

表 7-13 WDT 特性

符号	参数	条件	最小值	最大值	单位
t _{res}	WDT 溢出时间	f _{WDTCLK} =10kHz	1.6	52000	ms

1. 由设计保证, 不在生产中测试。

7.3.20 通信接口

7.3.20.1 I2C 特性

I2C 接口特性如下表：

表 7-14 I2C 接口特性

符号	参数	标准模式 (100K)		快速模式 (400K)		高速模式 (1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t_{SCLL}	SCL 时钟低时间	4.7	—	1.25	—	0.5	—	μs
t_{SCLH}	SCL 时钟高时间	4.0	—	0.6	—	0.26	—	μs
$t_{SU,SDA}$	SDA 建立时间	250	—	100	—	50	—	ns
$t_{HD,SDA}$	SDA 保持时间	0	—	0	—	0	—	μs
$t_{HD,STA}$	开始条件保持时间	2.5	—	0.625	—	0.25	—	μs
$t_{SU,STA}$	重复的开始条件建立时间	2.5	—	0.6	—	0.25	—	μs
$t_{SU,STO}$	停止条件建立时间	0.25	—	0.25	—	0.25	—	μs
t_{BUF}	总线空闲 (停止条件至开始条件)	4.7	—	1.3	—	0.5	—	μs

1. 由设计保证, 不在生产中测试。

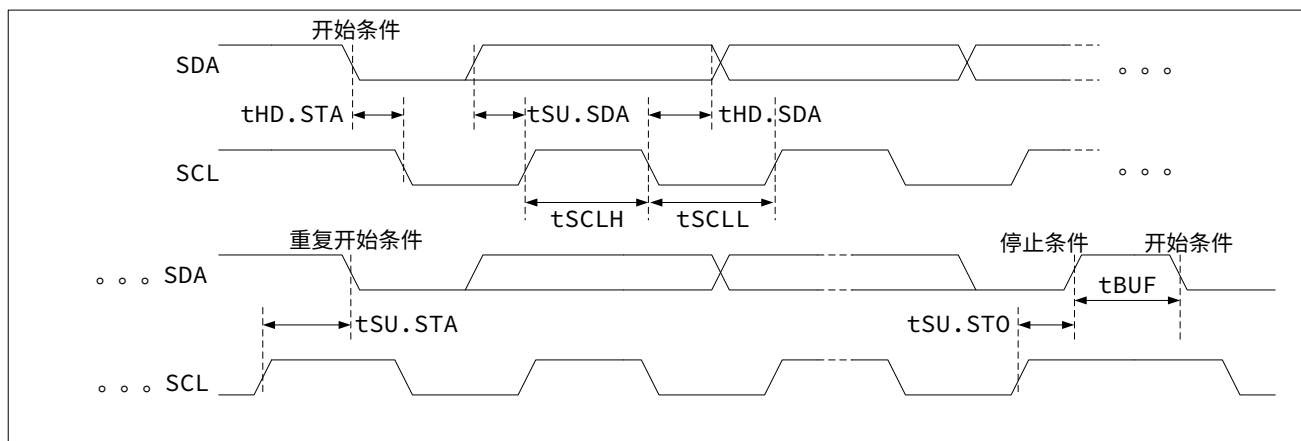


图 7-3 I2C 接口时序

7.3.20.2 SPI 特性

表 7-15 SPI 接口特性 (1) (2)

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期 ⁽³⁾	主机发送模式 $f_{PCLK} = 32\text{MHz}$	62.5	—	ns
		主机接收模式 $f_{PCLK} = 48\text{MHz}$	160	—	ns
		从机发送模式 $f_{PCLK} = 48\text{MHz}$	160	—	ns
		从机接收模式 $f_{PCLK} = 48\text{MHz}$	84	—	ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	$0.45 \times t_{c(SCK)}$	—	ns
		从机模式	$0.45 \times t_{c(SCK)}$	—	ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	$0.45 \times t_{c(SCK)}$	—	ns
		从机模式	$0.45 \times t_{c(SCK)}$	—	ns
$t_{su(SSN)}$	从机选择的建立时间	从机模式	$0.45 \times t_{c(SCK)}$	—	ns
$t_h(SSN)$	从机选择的保持时间	从机模式	$0.45 \times t_{c(SCK)}$	—	ns
$t_{v(MO)}$	主机数据输出的生效时间	—	—	3	ns
$t_h(MO)$	主机数据输出的保持时间	—	2	—	ns
$t_{v(SO)}$	从机数据输出的生效时间	—	—	$20 + 1.5 \times T_{PCLK}$	ns
$t_h(SO)$	从机数据输出的保持时间	—	$10 + 0.5 \times T_{PCLK}$	—	ns
$t_{su(MI)}$	主机数据输入的建立时间	—	10	—	ns
$t_h(MI)$	主机数据输入的保持时间	—	2	—	ns
$t_{su(SI)}$	从机数据输入的建立时间	—	10	—	ns
$t_h(SI)$	从机数据输入的保持时间	—	2	—	ns

1. 由设计保证, 不在生产中测试。
2. 数据基于VCC=3.0V条件给出。
3. 主机模式最大分频系数为PCLK/2, 从机模式最大分频系数为PCLK/4。

SPI 接口信号的波形和时序参数如下：

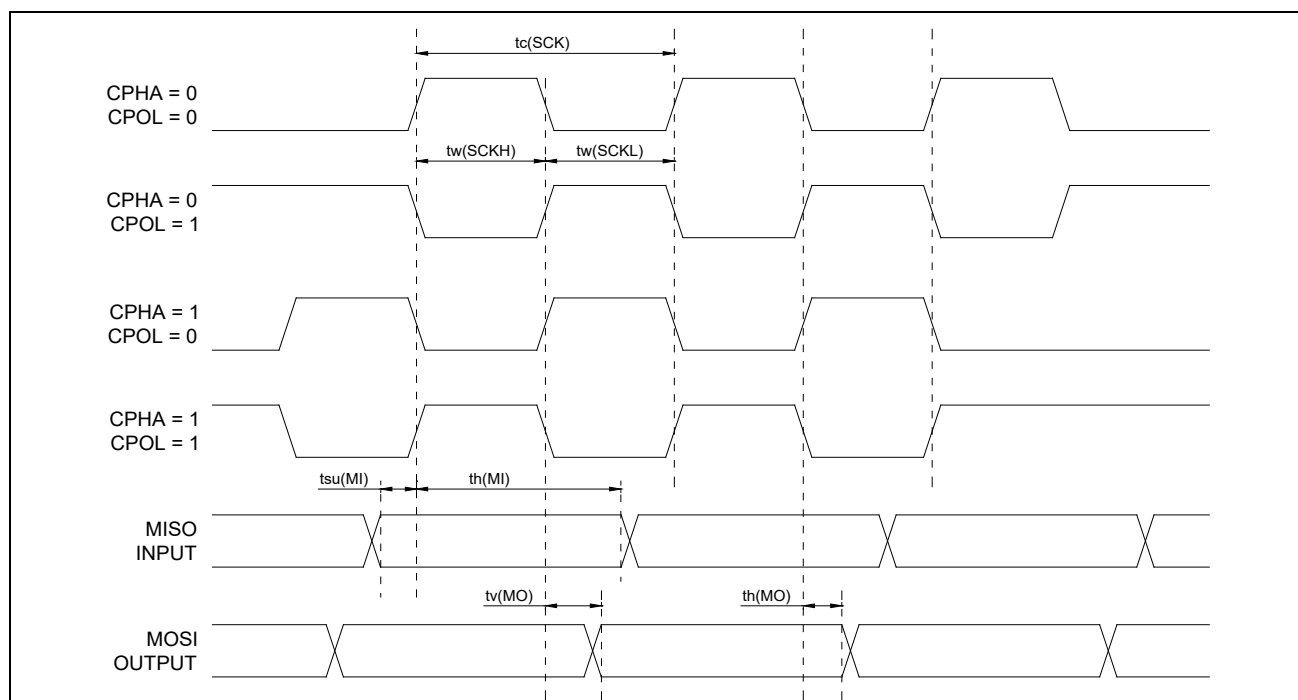


图 7-4 SPI 时序图（主机模式）

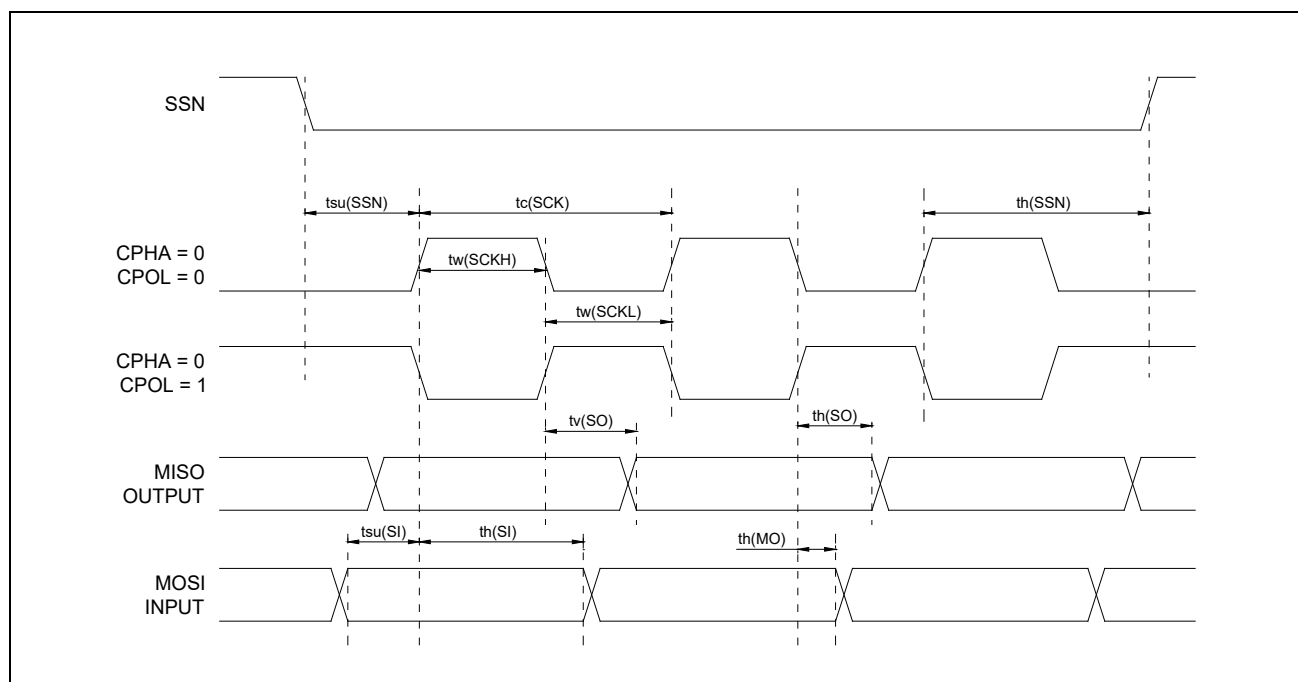


图 7-5 SPI 时序图（从机模式 cpha=0）

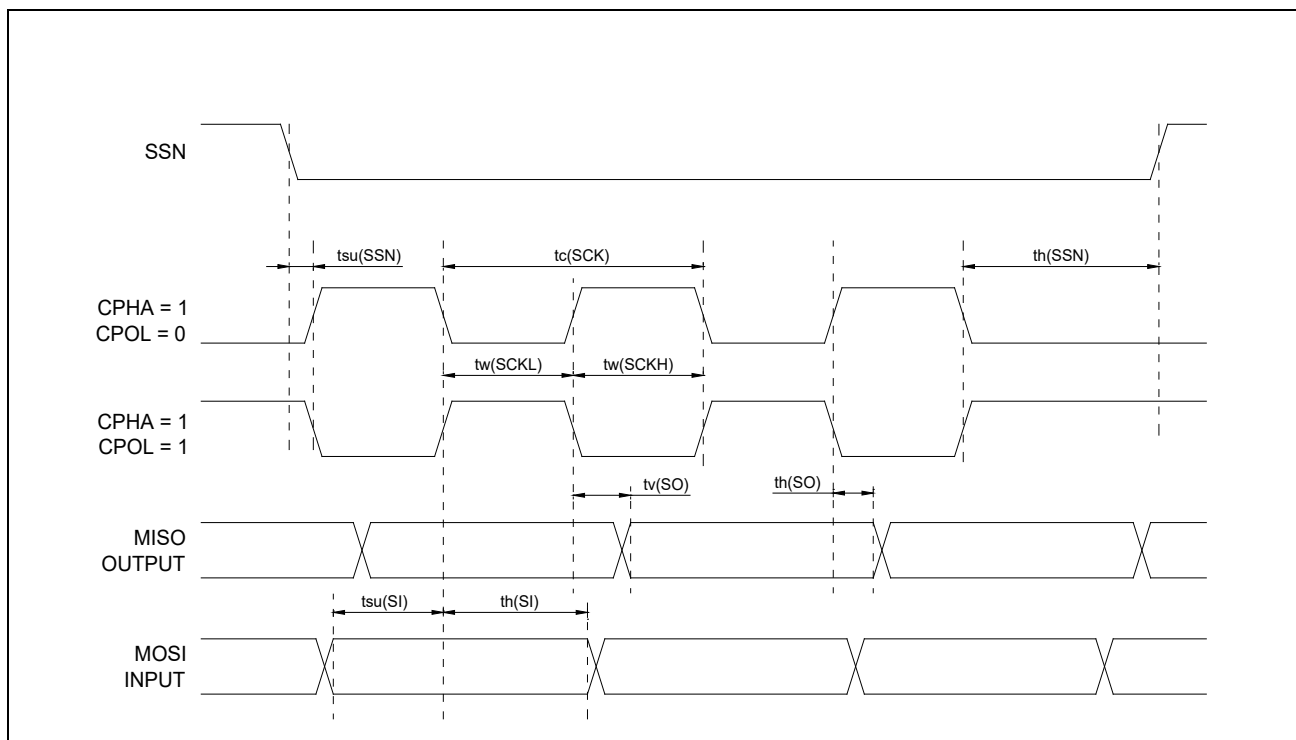
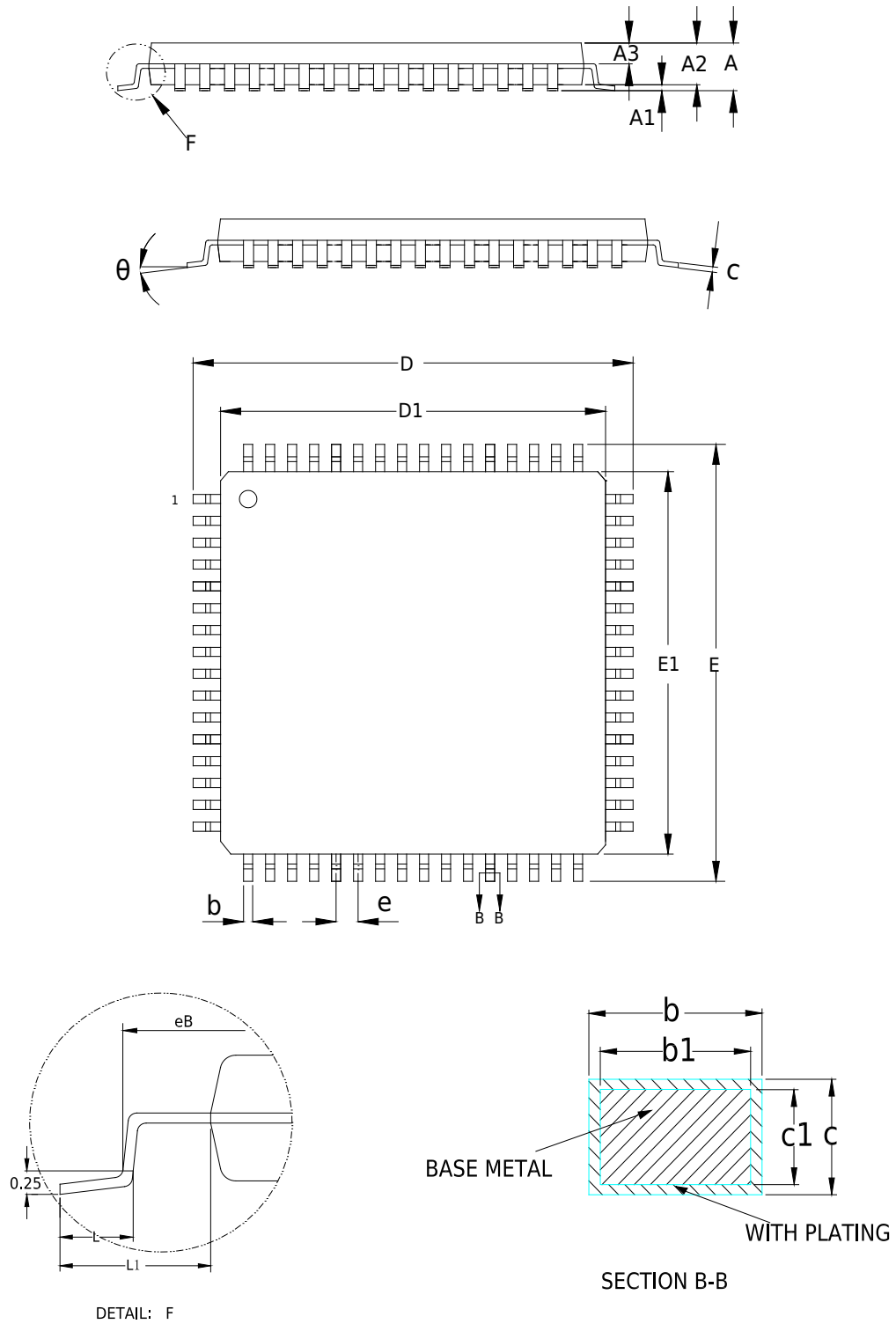


图 7-6 SPI 时序图 (从机模式 cpha=1)

8 封装信息

8.1 封装尺寸

LQFP64 封装



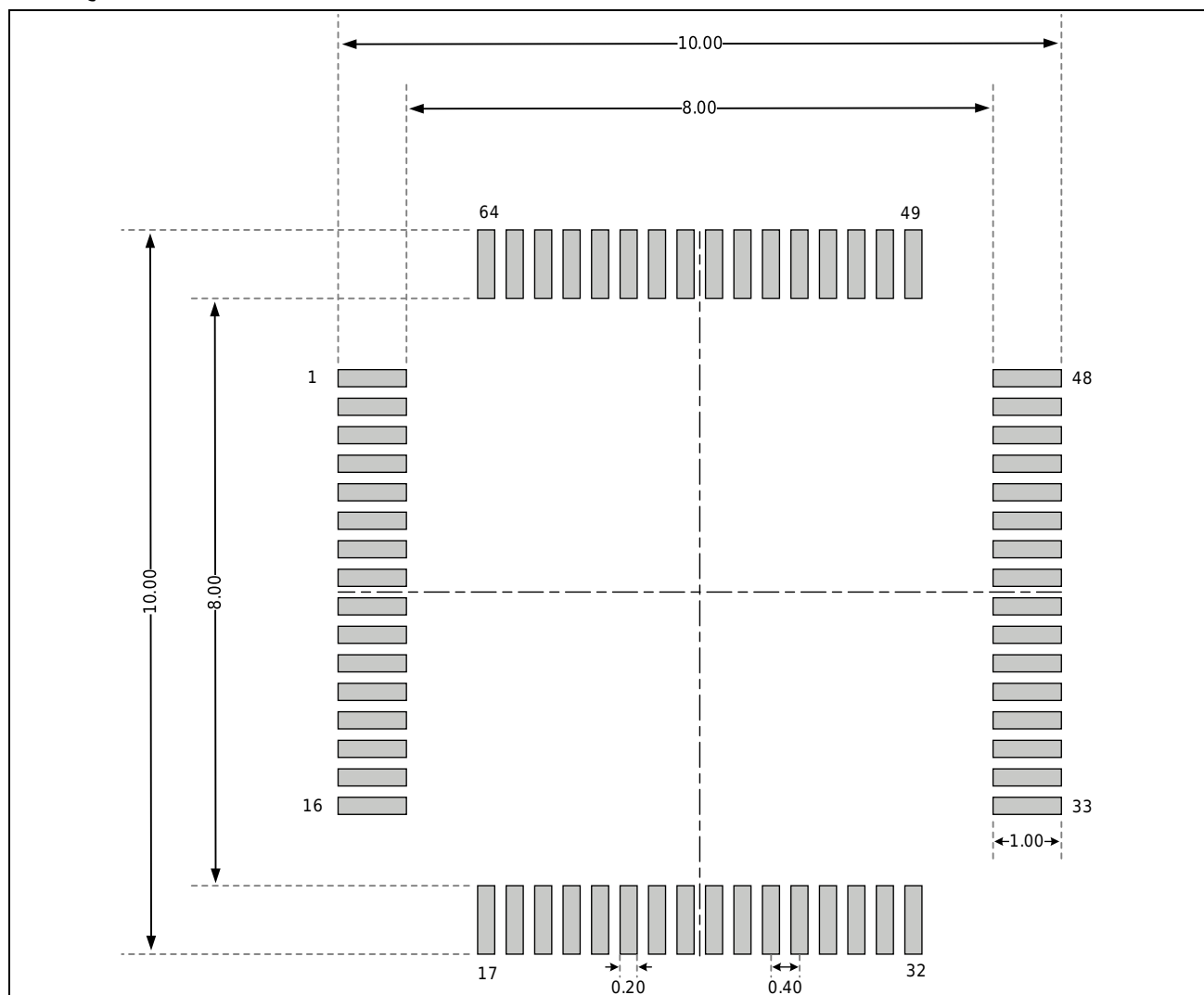
Symbol	LQFP64 (7x7)		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.16	--	0.24
b1	0.15	0.18	0.21
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	--	8.25
e	0.40BSC		
L	0.40	--	0.65
L1	1.00REF		
θ	0°	--	7°

NOTE:

- Dimensions “D1” and “E1” do not include mold flash.

8.2 焊盘示意图

LQFP64 封装 (7mm x 7mm)



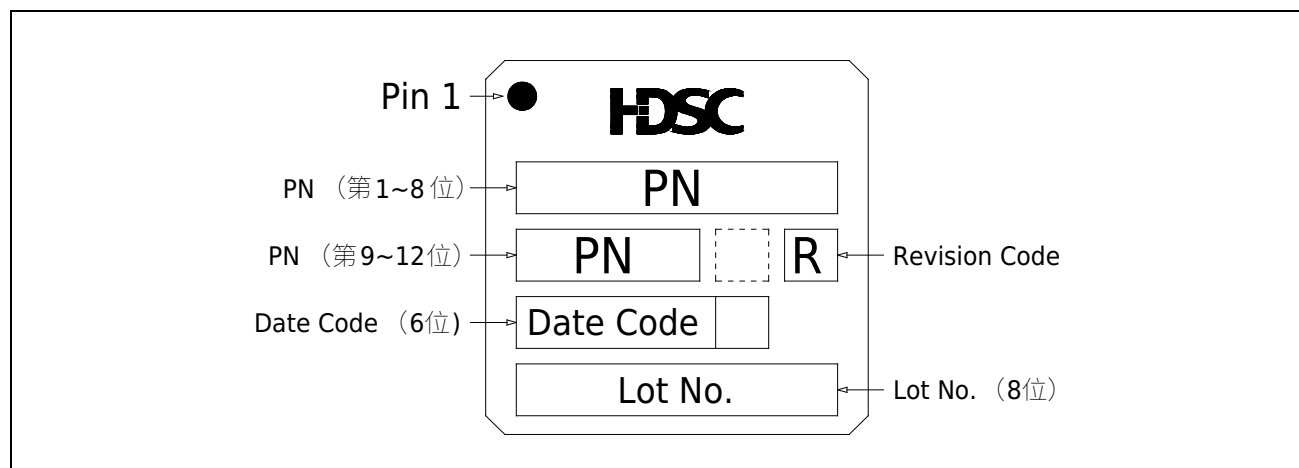
NOTE:

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

8.3 丝印说明

以下给出各封装正面丝印的 Pin 1 位置和信息说明。

LQFP64 封装 (7mm x 7mm)



8.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j (°C) 可以按照下面的公式计算：

$$T_j = T_{amb} + (P_D \times \theta_{JA})$$

- T_{amb} 是指封装芯片工作时的环境温度，单位是°C；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是°C/W；
- P_D 等于芯片的内部功耗和 I/O 功耗之和，单位是 W。芯片的内部功耗是产品的 $I_{DD} \times V_{DD}$ ，I/O 功耗指的是指芯片工作时 I/O 引脚产生的功耗，通常该部分值很小，可以忽略。

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温度 T_{JO} 。

表 8-1 各封装热阻系数表

Package Type and Size	Thermal Resistance Junction-ambient Value (θ_{JA})	Unit
LQFP64 7mm x 7mm / 0.4mm pitch	75 +/- 10%	°C/W

9 订购信息

Part Number	HC32A136K8TB-LQ64
Flash	64K
RAM	8K
UART	2
LPUART	2
SPI	2
I2C	2
ADC	24*12
PWM	23
VComp	2
OP	3
I/O	56
RTC	✓
LVD	✓
LVR	✓
AES	✓
LCD	4*40
Vdd	1.8~5.5v
Package	LQFP64 (7*7)
出货形式	盘装
脚间距	0.4mm

订购前，请联系销售窗口咨询最新量产信息。

版本修订记录

版本号	修订日期	修订内容
Rev1.00	2023/04/13	初版发布。
Rev1.01	2023/06/21	“产品特性”章节，删除多余 IO 引脚描述。
Rev1.02	2024/07/05	1 简介中 ADC 和 VC 通道数修改、删除 1.2V 相关描述。 7 电气特性中修改表 7-3 温度特性中储存温度范围；添加“7.3.8.3 内部低速时钟 10k 振荡器”章节；删除 7.3.16 VC 特性中 1.2V 相关描述。 删除 HC32A136K8TB-LQFP64 封装及相关信息。
Rev1.10	2024/12/12	更新“7.3.7.3 高速外部时钟 XTH”与“7.3.7.4 低速外部时钟 XTL”章节内容。
Rev1.11	2025/03/28	更新表 7-16 SPI接口特性中相关参数；7.3.14 RESETB引脚特性中输入滤波脉冲最大值修改，输入非滤波脉冲最小值修改。
Rev1.12	2025/12/26	7.3.10 存储器特性更新。
Rev1.13	2026/02/11	7 电气特性“绝对最大额定值”章节，表7-3 温度特性中符号 T_J 修改为“ T_{Jmax} ”；“高速外部时钟XTH”章节 C_{Lx} 描述修改为“匹配电容”，注释描述优化；“低速外部时钟XTL”章节 C_{Lx} 描述修改为“匹配电容”，同时最小值修改为4pF，注释描述优化。
Rev1.20	2026/08/19	“产品特性”章节补充关于AEC-Q100认证描述。 “1 简介”章节补充超低功耗MCU典型应用场景描述；“1.16 串行外设接口SPI”章节，修改从机模式最大分频系数，删除最高通信速率描述。 “6 典型应用电路图”章节关于去耦电容描述修改。 “7.2 绝对最大额定值”章节，电压、电流特性表合一；“7.3.4 内置的参考电压”“7.3.5 供电电流特性”“7.3.8 内部时钟源特性”章节，补充105℃相关数据；“7.3.15 ADC特性”章节，补充公式及部分描述。 “8.2 焊盘示意图”章节，焊盘尺寸优化，删除冗余数据。