

# HC32F334 系列

## 32 位 ARM<sup>®</sup> Cortex<sup>®</sup>-M4 微控制器

---

# 数据手册

Rev1.00 2024 年 06 月

## 产品特性

ARM Cortex-M4 32bit MCU+FPU, 120MHz/ 150DMIPS, 128KB Flash, 36KB SRAM, 5KB OTP, 15Timers, 6HRPWMs, 3ADCs, 3DACs, 3CMPs, 4UARTs, 3LINS, 1SPI, 1I2C, 2CAN FDs (FD/ 2.0B)

- **ARMv7-M 架构 32bit Cortex-M4 CPU**
    - 集成 FPU、MPU
    - 支持 SIMD 指令的 DSP 和 CoreSight 标准调试单元
    - 最高工作主频 120MHz, 达到 150DMIPS 或 410Coremarks 的运算性能
  - **内置存储器**
    - 最大 128KB 的 Flash memory
    - 最大 36KB 的单周期访问高速 SRAM
  - **系统电源: 1.8~3.63V**
  - **丰富的时钟和复位管理资源**
    - 7 个独立时钟源:
      - 外部主时钟晶振 (4-25MHz)
      - 外部副晶振 (32.768KHz)
      - 内部高速 RC (16/20MHz)
      - 内部中速 RC (8MHz)
      - 内部低速 RC (32KHz)
      - PLLH 时钟
      - 内部 WDT 专用 RC (10KHz)
    - 具有 15 种复位源, 每个复位源有独立标志位。复位源包括上电复位 (POR), 低电压检测复位 (PVD1R/ PVD2R), 端口复位 (NRST) 等
  - **集成低功耗运行模式、满足功率控制和上位机监控应用需求**
    - 支持 Sleep/ Stop/ Power Down 三种低功耗运行模式
    - 外设功能可以独立关闭或开启
  - **灵活的外设运行支持系统、能显著降低 CPU 处理负荷**
    - 8 通道单主机 DMAC
    - 支持外设事件相互触发 (AOS)
    - 集成 16 个可编程逻辑单元 PLA, 支持自定义发波设计
  - **内置高性能模拟、能有效减少外围 BOM 器件**
    - 3 个独立 12bit 2.5MSPS ADC
    - 3 个独立 12bit 15MSPS DAC
    - 3 个独立电压比较器 (CMP)
  - **丰富的定时器和 PWM 外设、满足各种计数/定时和发波需求**
    - 6\*2 路 130ps 高分辨率 PWM (HRPWM), 即 12 路 HRPWM
    - 4 个多功能 16bit PWM Timer (Timer6), 支持 4\*2 路 PWM
    - 1 个 16bit 电机 PWM Timer (Timer4), 支持 1\*8 路 PWM
    - 1 个 32bit 通用 Timer (TimerA), 支持 1\*4 路 PWM
    - 4 个 16bit 通用 Timer (TimerA), 支持 4\*4 路 PWM
    - 2 个 16bit 基础 Timer (Timer0)
    - 实时时钟 Timer (RTC)
  - 2 个 WDT, 1 个支持内部专用时钟
  - **特色高精度 HRPWM、满足数字电源发波和控制需求**
    - 具有 12 路 130ps 高精度 PWM 输出, 占空比、频率、移相角度和死区都支持高精度; 并且自带电压与温度补偿功能, 确保全温度范围内高精度
    - 灵活多样的发波模式: 支持边沿对齐、中心对齐 PWM、交错和动态移相等发波模式, 满足数字电源多样的发波需求
    - 独立的计数模式: 6 个独立的 22-bit 计数单元, 支持锯齿波 (向上) 或三角波计数模式
    - 丰富的比较事件: 6 个通用事件/ 2 个专用事件/ 10 个外部事件/零点/周期点等, 提供更加灵活的发波配置
    - 支持单次缓存全局标志设置和强制关断功能, 此功能可以有效解决变频拓扑控制 (如 LLC 等) 连波和丢波的问题
    - 支持捕获功能
    - 支持外部事件快速异步模式
    - 支持 EMB 功能
    - 支持同步 DAC 功能
    - 其它特色功能: 如支持立即空闲、间隔输出、延迟空闲等
  - **最大 53 个 GPIO、高达约 83% 的 GPIO 可用率**
    - 最大 53 个, 均支持 5V-tolerant IO
  - **最大 8 个通信接口、兼顾功率控制与上位机监控应用需求**
    - 4 个 USART (其中有 3 路支持 LIN), 支持 ISO7816-3 协议
    - 1 个 SPI
    - 1 个 I2C, 支持 SMBus 协议
    - 2 个 CAN FD 控制器 (MCAN), 支持 CAN2.0A/B
  - **封装形式:**
    - LQFP64 (10×10mm)
    - LQFP48 (7×7mm)
    - QFN48 (5×5mm)
    - QFN32 (4×4mm)
  - **目标行业应用**
    - 面向 AC/DC、DC/DC 数字电源应用, 如通信与服务器电源、砖块电源、微逆、直流充电桩电源模块、储能 DC/DC、户外电源等
- 支持型号:**
- |                      |                      |
|----------------------|----------------------|
| HC32F334KATI-LQFP64  | HC32F334K8TI-LQFP64  |
| HC32F334JATI-LQ48    | HC32F334J8TI-LQ48    |
| HC32F334JAUI-ZFN48TR | HC32F334J8UI-ZFN48TR |
| HC32F334FAUI-QFN32TR | HC32F334F8UI-QFN32TR |

## 声 明

- ★ 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- ★ 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- ★ XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- ★ XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- ★ 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- ★ 本通知中的信息取代并替换先前版本中的信息。

©2024 小华半导体有限公司 保留所有权利

## 目 录

产品特性.....	2
声 明.....	3
目 录.....	4
表索引.....	7
图索引.....	9
<b>1 简介 (Overview) .....</b>	<b>10</b>
1.1 型号命名规则.....	11
1.2 型号功能对比表.....	12
1.3 功能框图.....	14
1.4 功能简介.....	15
1.4.1 CPU.....	15
1.4.2 总线架构 (BUS) .....	15
1.4.3 复位控制 (RMU) .....	16
1.4.4 时钟控制 (CMU) .....	16
1.4.5 电源控制 (PWC) .....	17
1.4.6 初始化配置 (ICG) .....	17
1.4.7 嵌入式 Flash 接口 (EFM) .....	17
1.4.8 内置 SRAM (SRAM) .....	18
1.4.9 通用 IO (GPIO) .....	18
1.4.10 中断控制 (INTC) .....	18
1.4.11 自动运行系统 (AOS) .....	19
1.4.12 存储保护单元 (MPU) .....	19
1.4.13 内部时钟校准器 (CTC) .....	19
1.4.14 DMA 控制器 (DMA) .....	20
1.4.15 电压比较器 (CMP) .....	20
1.4.16 模数转换器 (ADC) .....	21
1.4.17 数模转换器 (DAC) .....	22
1.4.18 高级控制定时器 (Timer6) .....	22
1.4.19 高精度 PWM (HRPWM) .....	23
1.4.20 通用控制定时器 (Timer4) .....	23
1.4.21 紧急刹车模块 (EMB) .....	23
1.4.22 通用定时器 (TimerA) .....	24
1.4.23 通用定时器 (Timer0) .....	24

1.4.24	实时时钟 (RTC)	24
1.4.25	看门狗计数器 (WDT/ SWDT)	24
1.4.26	通用同步异步收发器 (USART)	25
1.4.27	集成电路总线 (I2C)	25
1.4.28	可编程逻辑阵列 (PLA)	26
1.4.29	串行外设接口 (SPI)	26
1.4.30	控制器局域网 (MCAN)	27
1.4.31	CRC 计算单元 (CRC)	27
1.4.32	调试控制器 (DBGC)	27
<b>2</b>	<b>引脚配置及功能 (Pinouts)</b>	<b>29</b>
2.1	引脚配置图	29
2.2	引脚功能表	33
2.3	引脚功能说明	38
2.4	引脚使用说明	41
<b>3</b>	<b>电气特性 (ECs)</b>	<b>42</b>
3.1	参数条件	42
3.1.1	最小值和最大值	42
3.1.2	典型值	42
3.1.3	典型曲线	42
3.1.4	负载电容	42
3.1.5	引脚输入电压	42
3.1.6	电源方案	43
3.1.7	电流消耗测量	44
3.2	绝对最大额定值	45
3.3	工作条件	46
3.3.1	通用工作条件	46
3.3.2	上电/掉电时的工作条件	46
3.3.3	复位和电源控制模块特性	47
3.3.4	供电电流特性	48
3.3.5	低功耗模式唤醒时序	56
3.3.6	外部时钟源特性	56
3.3.7	内部时钟源特性	59
3.3.8	PLL 特性	60
3.3.9	存储器 (闪存) 特性	61
3.3.10	电气敏感性	62

3.3.11	I/O 端口特性 .....	63
3.3.12	HRPWM 特性 .....	66
3.3.13	I2C 接口特性 .....	68
3.3.14	SPI 接口特性 .....	69
3.3.15	USART 接口特性 .....	72
3.3.16	JTAG 接口特性 .....	74
3.3.17	SWD 接口特性 .....	76
3.3.18	TRACE 接口特性 .....	77
3.3.19	12 位 ADC 特性 .....	78
3.3.20	12 位 DAC 特性 .....	82
3.3.21	比较器特性 .....	84
3.3.22	EIRQ 滤波特性 .....	85
3.3.23	USART1 Stop 模式下 RX 滤波特性 .....	85
<b>4</b>	<b>封装信息 .....</b>	<b>86</b>
4.1	封装尺寸 .....	86
4.2	焊盘示意图 .....	94
4.3	丝印说明 .....	98
4.4	封装热阻系数 .....	99
<b>5</b>	<b>订购信息 .....</b>	<b>100</b>
	<b>版本修订记录 .....</b>	<b>102</b>

## 表索引

表 1-1	型号功能对比表 .....	12
表 2-1	引脚功能表 .....	33
表 2-2	Func32~63 表 .....	35
表 2-3	端口配置 .....	36
表 2-4	通用功能规格 .....	37
表 2-5	引脚功能说明 .....	38
表 2-6	引脚使用说明 .....	41
表 3-1	电压特性 .....	45
表 3-2	电流特性 .....	45
表 3-3	热特性 .....	45
表 3-4	通用工作条件 .....	46
表 3-5	上电/掉电时的工作条件 .....	46
表 3-6	复位和电源控制模块特性 .....	47
表 3-7	运行模式电流消耗 1 .....	49
表 3-8	运行模式电流消耗 2 .....	50
表 3-9	运行模式电流消耗 3 .....	51
表 3-10	运行速模式电流消耗 4 .....	52
表 3-11	运行模式电流消耗 5 .....	53
表 3-12	低功耗模式电流消耗 .....	54
表 3-13	模拟模块电流消耗 .....	55
表 3-14	低功耗模式唤醒时间 .....	56
表 3-15	高速外部用户时钟特性 .....	56
表 3-16	XTAL 4-25MHz 振荡器特性 .....	57
表 3-17	XTAL32 振荡器特性 .....	58
表 3-18	HRC 振荡器特性 .....	59
表 3-19	MRC 振荡器特性 .....	59
表 3-20	LRC 振荡器特性 .....	59
表 3-21	SWDTLRC 振荡器特性 .....	59
表 3-22	PLLH 主要性能指标 .....	60
表 3-23	闪存特性 .....	61
表 3-24	闪存编程擦除时间 .....	61
表 3-25	闪存可擦写次数和数据保存期限 .....	61
表 3-26	ESD 特性 .....	62

表 3-27	静态 Latch-up 特性 .....	62
表 3-28	I/O 静态特性 .....	63
表 3-29	输出电压特性 .....	64
表 3-30	I/O 交流特性 .....	65
表 3-31	HRPWM 特性 .....	66
表 3-32	HRPWM EMB 响应时间 .....	66
表 3-33	HRPWM 外部事件 1~5 响应时间 <sup>(2)</sup> (快速异步模式) .....	66
表 3-34	HRPWM 外部事件 1~5 响应时间 (同步模式) .....	67
表 3-35	HRPWM 同步输入和输出特性 .....	67
表 3-36	I2C 电气特性 .....	68
表 3-37	SPI 电气特性 .....	69
表 3-38	USART AC 时序 .....	72
表 3-39	USART 最高波特率 .....	72
表 3-40	JTAG 接口特性 .....	74
表 3-41	SWD 接口特性 .....	76
表 3-42	TRACE 接口特性 .....	77
表 3-43	ADC 特性 .....	78
表 3-44	输入通道静态精度@f <sub>ADC</sub> =60MHz .....	79
表 3-45	输入通道静态精度@f <sub>ADC</sub> =8MHz/ 30MHz .....	79
表 3-46	输入通道动态精度@f <sub>ADC</sub> =60MHz .....	79
表 3-47	输入通道动态精度@f <sub>ADC</sub> =8MHz/ 30MHz .....	79
表 3-48	12bit DAC 端口输出允许且输出放大器允许时特性 .....	82
表 3-49	12bit DAC 端口输出允许且输出放大器禁止时特性 .....	82
表 3-50	12bit DAC 端口输出禁止且输出放大器禁止时特性 .....	83
表 3-51	比较器特性 .....	84
表 3-52	EIRQ 滤波特性 .....	85
表 3-53	USART1 STOP 模式下 RX 滤波特性 .....	85
表 4-1	各封装热阻系数表 .....	99



## 图索引

图 1-1 功能框图.....	14
图 2-1 引脚配置图.....	32
图 3-1 引脚负载条件（左）与输入电压测量（右）.....	42
图 3-2 电源方案.....	43
图 3-3 电流消耗测量方案.....	44
图 3-4 采用8MHz 晶振的典型应用.....	57
图 3-5 采用 32.768KHz 晶振的典型应用.....	58
图 3-6 I/O 交流特性定义.....	65
图 3-7 I2C 总线时序定义.....	68
图 3-8 SPI 时序定义（从机模式，CPHA=0）.....	70
图 3-9 SPI 时序定义（从机模式，CPHA=1）.....	70
图 3-10 SPI 时序定义（主机模式）.....	71
图 3-11 USART 时钟时序.....	72
图 3-12 USART（CSI）输入输出时序.....	73
图 3-13 JTAG TCK 时钟.....	74
图 3-14 JTAG 输入输出.....	75
图 3-15 SWD SWCLK 时钟.....	76
图 3-16 SWDIO 输入输出.....	76
图 3-17 TRACE 时钟.....	77
图 3-18 TRACE 数据输出.....	77
图 3-19 ADC 精度特性.....	80
图 3-20 使用 ADC 的典型连接.....	81
图 3-21 电源和参考电源去耦例.....	81
图 3-22 CMP 迟滞特性.....	84

## 1 简介 (Overview)

HC32F334 系列是基于 ARM® Cortex®-M4 32-bit RISC CPU，最高工作频率 120MHz 的高性能 MCU。Cortex-M4 内核集成了浮点运算单元 (FPU) 和 DSP，实现单精度浮点算术运算，支持所有 ARM 单精度数据处理指令和数据类型，支持完整 DSP 指令集。内核集成了 MPU 单元，同时叠加 DMAC 专用 MPU 单元，保障系统运行的安全性。

HC32F334 系列集成了高速片上存储器，包括最大 128KB 的 Flash，最大 36KB 的 SRAM；集成了 Flash 访问加速单元，实现 CPU 在 Flash 上的单周期程序执行。轮询式总线矩阵支持多个总线主机同时访问存储器和外设，提高运行性能。总线主机包括 CPU，DMA。除总线矩阵外，支持外设间数据传递，基本算术运算和事件相互触发，可以显著降低 CPU 的事务处理负荷。

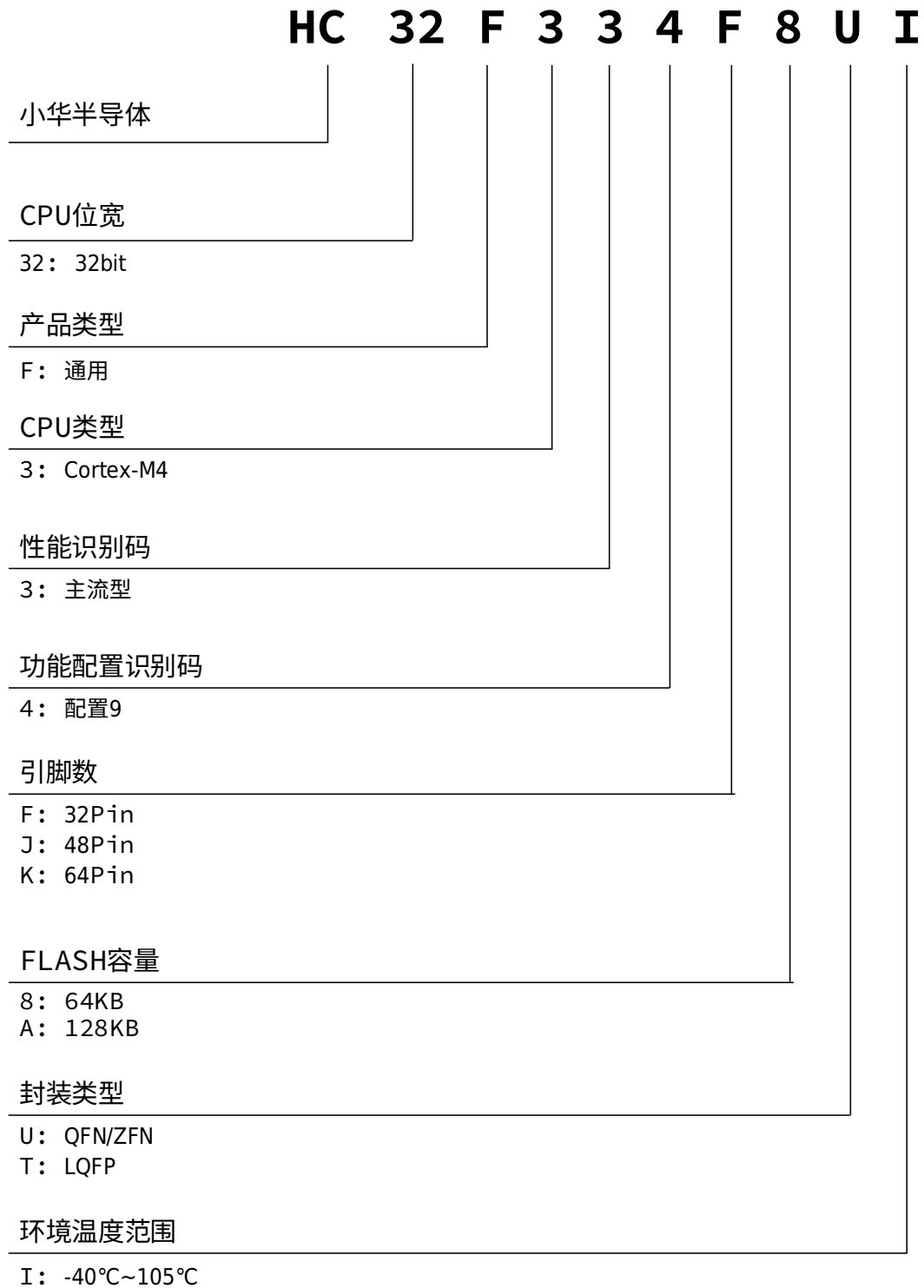
HC32F334 系列集成了丰富的外设功能，包括：3 个独立的 12bit 2.5MSPS ADC；3 个 12 位 15MSPS 的 DAC；3 个高速电压比较器 (CMP)；4 个多功能 PWM Timer (Timer6)，支持正交编码输入及 8 路互补 PWM 输出；6 个 22bit 高精度 PWM (HRPWM)，支持 12 路 130ps 高分辨率 PWM 波形输出；1 个电机 PWM Timer (Timer4)，支持 8 路互补 PWM 输出；4 个 16bit 通用 Timer (TimerA) 及 1 个 32bit 通用 Timer (TimerA)，支持正交编码输入及 20 路占空比可设 PWM 输出；6 个串行通信接口 (I2C/UART/SPI)；2 路 MCAN 控制器。

HC32F334 系列支持宽电压范围 (1.8~3.63V)，宽运行温度范围 (-40~105°C) 和各种低功耗模式。

### 典型应用

HC32F334 系列提供 64pin、48pin 的 LQFP 封装，48pin、32pin 的 QFN 封装，可用于 AC/DC、DC/DC 数字电源应用，如通信与服务器电源、砖块电源、微逆、充电桩模块、储能双向 DC/DC、高性能变频控制等领域。

## 1.1 型号命名规则



## 1.2 型号功能对比表

表 1-1 型号功能对比表

功能		产品型号							
		HC32F334F8UI-QFN32TR	HC32F334FAUI-QFN32TR	HC32F334J8UI-ZFN48TR	HC32F334JAUUI-ZFN48TR	HC32F334J8TI-LQ48	HC32F334JATI-LQ48	HC32F334K8TI-LQFP64	HC32F334KATI-LQFP64
引脚数		32	32	48	48	48	48	64	64
GPIO数		27	27	39	39	39	39	53	53
5V Tolerant GPIO数		27	27	39	39	39	39	53	53
封装		QFN	QFN	QFN	QFN	LQFP	LQFP	LQFP	LQFP
工作温度范围		-40~105°C							
电源电压范围		1.8~3.63V							
存储空间	Flash	64KB	128KB	64KB	128KB	64KB	128KB	64KB	128KB
	OTP	5KB							
	SRAM	36KB							
DMA控制器		1unit * 8ch							
外部端口中断		EIRQ * 16							
通信接口	USART <sup>(1)</sup>	4ch							
	SPI	1ch							
	I2C	1ch							
	CAN FD	2ch							
定时器和计数器 <sup>(2) (3)</sup>	Timer0	2unit							
	TimerA	5unit							
	Timer4	1unit							
	Timer6	4unit							
	HRPWM	6unit							

功能		产品型号							
		HC32F334F8UI-QFN32TR	HC32F334FAUI-QFN32TR	HC32F334J8UI-ZFN48TR	HC32F334JAUI-ZFN48TR	HC32F334J8TI-LQ48	HC32F334JATI-LQ48	HC32F334K8TI-LQFP64	HC32F334KATI-LQFP64
定时器和计数器	WDT	1ch							
	SWDT	1ch							
	RTC	1ch							
模拟	12bit ADC	3unit ,9ch	3unit ,9ch	3unit ,16ch	3unit ,16ch	3unit ,16ch	3unit ,16ch	3unit ,22ch	3unit ,22ch
	12bitDAC	3ch							
	CMP	3ch							
可编程逻辑阵列 (PLA)		✓							
频率监测模块 (FCM)		✓							
可编程电压检测功能 (PVD)		✓							
调试控制器 (DBGC)	SWD	✓							
	JTAG	✓							

**注:**

- 1) USART\_2/3/4 单元带有 LIN 功能
- 2) Timer6、HRPWM、TimerA、Timer0 带有捕获输入功能
- 3) Timer6、TimerA 支持 2 相正交编码计数和 3 相正交编码计数功能

### 1.3 功能框图

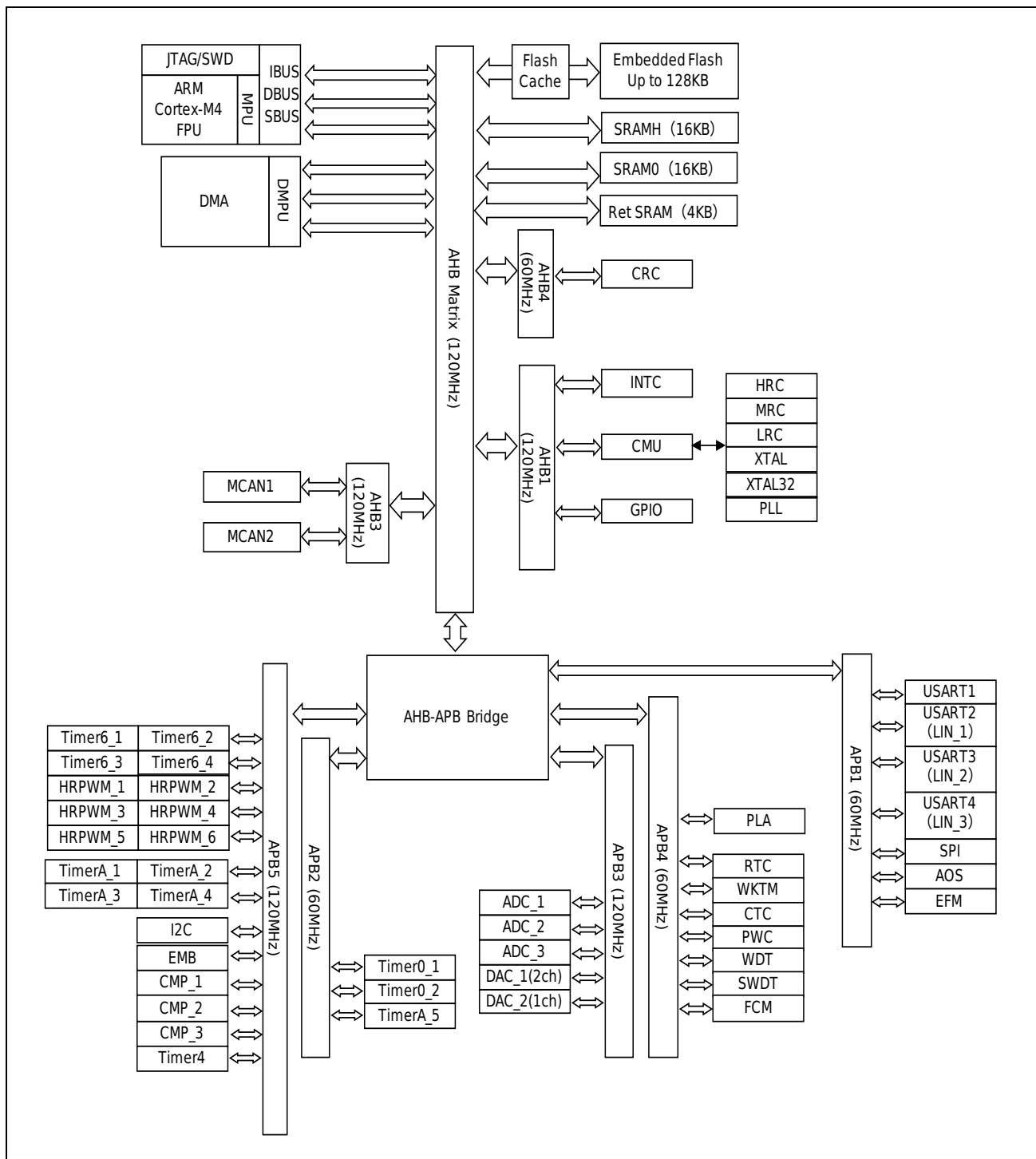


图 1-1 功能框图

## 1.4 功能简介

### 1.4.1 CPU

HC32F334 系列集成了最新一代的嵌入式 ARM® Cortex®-M4 with FPU 32bit 精简指令 CPU，实现了管脚少功耗低的同时，提供出色的运算性能和迅速的中断反应能力。片上集成的存储容量可以充分发挥出 Cortex-M4 出色的指令效率。CPU 支持 DSP 指令，可以实现高效信号处理运算和复杂算法。单点精度 FPU (Floating Point Unit) 单元可以避免指令饱和，加快软件开发。

### 1.4.2 总线架构 (BUS)

主系统由 32 位多层 AHB 总线矩阵构成，可实现以下主机总线和从机总线的互连：

- 主机总线
  - Cortex-M4 内核 CPU-I 总线，CPU-D 总线，CPU-S 总线
  - 系统 DMA 总线
- 从机总线
  - Flash ICODE 总线
  - Flash DCODE 总线
  - Flash MCODE 总线 (CPU 以外其他主机访问 Flash 的总线)
  - 高速 SRAMH (SRAMH 16KB) 总线
  - 系统 SRAM (SRAM0 16KB) 总线
  - 系统 SRAM (Ret SRAM 4KB) 总线
  - APB1 外设总线 (SPI/ USART/ EFM/ AOS)
  - APB2 外设总线 (TimerA/ Timer0)
  - APB3 外设总线 (ADC/ DAC)
  - APB4 外设总线 (FCM/ WDT/ SWDT/ PWC/ CTC/ RTC/ WKTM/ PLA)
  - APB5 外设总线 (TimerA/ Timer4/ Timer6/ EMB/ HRPWM/ CMP/ I2C)
  - AHB1 外设总线 (CMU/ GPIO/ DMA/ INTC/ DMPU)
  - AHB3 外设总线 (MCAN)
  - AHB4 外设总线 (CRC)

借助总线矩阵，可以实现主机总线到从机总线高效率的并发访问。

### 1.4.3 复位控制 (RMU)

芯片配置了 15 种复位方式。

- 上电复位 (POR)
- NRST 引脚复位 (NRST)
- 欠压复位 (BOR)
- 可编程电压检测 1 复位 (PVD1R)
- 可编程电压检测 2 复位 (PVD2R)
- 看门狗复位 (WDTR)
- 专用看门狗复位 (SWDTR)
- 掉电唤醒复位 (PDRST)
- 软件复位 (SRST)
- MPU 错误复位 (MPUR)
- RAM 奇偶校验复位 (RAMPR)
- RAMECC 复位 (RAMECCR)
- 时钟异常复位 (CKFER)
- 外部高速振荡器异常停振复位 (XTALER)
- Cortex-M4 Lock-Up 复位 (LKUPR)

### 1.4.4 时钟控制 (CMU)

时钟控制单元提供了一系列频率的时钟功能，包括：一个外部高速振荡器、一个外部低速振荡器、一个 PLL 时钟、一个内部高速振荡器、一个内部中速振荡器、一个内部低速振荡器、一个 SWDT 专用内部低速振荡器、时钟预分频器、时钟多路复用和时钟门控电路。

时钟控制单元还提供时钟频率测量功能。时钟频率测量电路 (FCM) 使用测定基准时钟对测定对象时钟进行监视测定，在时钟频率超出设定范围时将发生中断或者复位。

AHB、APB 和 Cortex-M4 时钟都源自系统时钟。系统时钟的最大运行时钟频率可以达到 120MHz，有 6 个可选择的时钟源：

- 1) 外部高速振荡器 (XTAL)
- 2) 外部低速振荡器 (XTAL32)
- 3) PLLH 时钟 (PLLH)
- 4) 内部高速振荡器 (HRC)
- 5) 内部中速振荡器 (MRC)
- 6) 内部低速振荡器 (LRC)



对于每一个时钟源，在未使用时都可以单独打开和关闭，以降低功耗。SWDT 有独立的时钟源：SWDT 专用内部低速振荡器（SWDTLRC）。实时时钟（RTC）使用外部低速振荡器、内部低速振荡器或者 XTAL 小数分频时钟作为时钟源。

对于每一个时钟源，在未使用时都可以单独打开和关闭，以降低功耗。

### 1.4.5 电源控制（PWC）

电源控制器用来控制芯片的多个电源域在多个运行模式和低功耗模式下的电源供给、切换和检测。电源控制器由功耗控制逻辑（PWC）、电源电压检测单元（PVD）构成。

芯片的工作电压（VCC）为 1.8V 到 3.63V。电压调节器（LDO）为 VDD 域和 VDDR 域供电，VDDR 电压调节器（RLDO）在掉电模式为 VDDR 域供电。芯片通过功耗控制逻辑（PWC）提供睡眠、停止和掉电等三种低功耗模式。

电源电压检测单元（PVD）提供了上电复位（POR）、掉电复位（PDR）、欠压复位（BOR）、可编程电压检测 1（PVD1）、可编程电压检测 2（PVD2）等功能，其中 POR、PDR、BOR 通过检测 VCC 电压，控制芯片复位动作。PVD1 通过检测 VCC 电压，根据寄存器设定使芯片产生复位或者中断。PVD2 通过检测 VCC 电压或者外部输入检测电压，根据寄存器选择产生复位或者中断。

VDDR 区域在芯片进入掉电模式通过 RLDO 维持电源，保持 4KB 的 Ret SRAM 的数据。

模拟模块配备了专用供电引脚，提高了模拟性能。

### 1.4.6 初始化配置（ICG）

芯片复位解除后，硬件电路会读取 FLASH 地址 0x0000 0400~0x0000 045F 把数据加载到初始化配置寄存器。地址 0x0000 0408~0x0000 040B、0x0000 0410~0x0000 041F、0x0000 0438~0x0000 045F 为保留地址，请写入全 1 保证芯片正常动作。FLASH 引导交换无效时，该区域存在 FLASH 扇区 0；FLASH 引导交换有效，并且 FLASH 扇区 0 的 OTP 没有锁存（0x0300 0A80~0x0300 0A83 数据全 1）时，该区域存在 FLASH 扇区 1；否则该区域存在 FLASH 扇区 0。用户可通过编程或擦除扇区 0 来修改初始化配置寄存器（ICG）。地址 0x0000 0420~0x0000 0437 为数据安全保护使能区。寄存器复位值由 FLASH 地址数据确定。

### 1.4.7 嵌入式 Flash 接口（EFM）

FLASH 接口通过 ICODE、DCODE 和 MCODE 总线对 FLASH 进行访问，可对 FLASH 执行编程、擦除和全擦除操作；通过指令预取和缓存机制加速代码执行。

#### 主要特性：

- 最大 5KBytes 的 OTP 空间
- ICODE 总线 16Bytes 预取指

- 两个独立缓存区：ICODE 总线缓存空间 1KBytes；DCODE 总线缓存空间 128Bytes
- 支持引导交换功能
- 支持数据安全保护

#### 1.4.8 内置 SRAM (SRAM)

本产品带有 32KB 系统 SRAM (SRAMH/ SRAM0) 和 4KB 掉电模式保持 SRAM (Ret SRAM)。

各 SRAM 可按照字节、半字 (16 位) 或全字 (32 位) 访问。所有 SRAM 读写操作最快可以在 CPU 最高速度 (120MHz) 下执行。

Ret SRAM 可在 Power Down 模式 1/2 下提供 4KB 的数据保持空间。

SRAMH, SRAM0 和 Ret SRAM 带有 ECC 校验 (Error Checking and Correcting), ECC 校验为纠一检二码, 即可以纠正一位错误, 检查两位错误。

#### 1.4.9 通用 IO (GPIO)

##### GPIO 主要特性:

- 每组 Port 配有 16 个 I/O Pin, 根据实际配置可能不足 16 个
- 支持上拉和下拉
- 支持推挽, 开漏输出模式
- 支持高、中、低型驱动模式
- 支持 CMOS/Schmitt 两种输入模式自由切换
- 支持外部中断的输入
- 支持 I/O pin 周边功能复用, 每个 I/O pin 最多有 51 个可选择的复用功能
- 各个 I/O pin 可独立编程
- 各个 I/O pin 可以选择 2 个功能同时有效 (不支持 2 个输出功能同时有效)

#### 1.4.10 中断控制 (INTC)

中断控制器 (INTC) 选择中断事件作为中断请求送到 NVIC 唤醒 WFI; 选择中断事件作为事件输入 (RXEV) 唤醒 WFE; 选择中断事件唤醒系统低功耗模式 (休眠模式和停止模式); 控制外部中断和软件中断。

##### INTC 的主要规格如下:

- NVIC 中断请求: INTC 配备了 303 个中断事件, 处理后作为中断请求 (IRQ) 发送给 NVIC, 支持 145 个 IRQ, 每个 IRQ 对应一个或多个中断事件。
- 可编程优先级: 16 个可编程优先级 (使用了 4 位中断优先级寄存器)。
- 不可屏蔽中断: 可以独立选择多种系统中断事件作为不可屏蔽中断, 且各中断事件配备独立的使能选择、标志、标志清除寄存器。

- 配备 16 个外部管脚中断事件。
- 配备多个中断事件，具体请参考中断事件列表。
- 配备 32 个软件中断事件。
- 中断可唤醒系统休眠模式和停止模式。

#### 1.4.11 自动运行系统 (AOS)

自动运行系统 (Automatic Operation System) 用于在不借助 CPU 的情况下实现外设硬件电路之间的联动。利用外设电路产生的事件作为 AOS 源 (AOS Source)，如定时器的比较匹配、定时溢出，RTC 的周期信号、通信模块的收发数据的各种状态 (空闲，接收数据满，发送数据结束，发送数据空)，ADC 的转换结束等，来触发其他外设电路动作。被触发的外设电路动作称为 AOS 目标 (AOS Target)。

#### 1.4.12 存储保护单元 (MPU)

MPU 可以提供对存储器的保护，通过阻止非授权的访问，可以提高系统的安全性。

本芯片内置了 1 个针对 CPU 的 MPU 单元，1 个针对 CPU 主栈指针的 MPU 单元，1 个针对 CPU 线程栈指针的 MPU 单元，1 个针对 DMA 的 MPU 单元和 1 个针对 IP 的 MPU 单元。

其中 ARM MPU 提供 CPU 对全部 4G 地址空间的访问权限控制。

MSPMPU/ PSPMPU 分别提供对 CPU 的主栈指针/线程栈指针的保护，指针超出设定范围时，可以设置 MPU 动作为不可屏蔽中断/复位。

SMPU1 提供系统 DMA 对全部 4G 地址空间的读写访问权限控制。对禁止空间发生访问时，可以设置 MPU 动作为无视/总线错误/不可屏蔽中断/复位。

IPMPU 提供非特权模式时对系统 IP 和安全相关 IP 的访问权限控制。

#### 1.4.13 内部时钟校准器 (CTC)

内部时钟校准器 (Clock Trimming Controller, 以下称 CTC) 可以自动校准内部高速振荡器 (HRC)。由于工作环境的影响 HRC 的频率可能会产生偏差，用 CTC 基于外部高精度参考时钟，采用硬件方式自动调整 HRC 的频率以得到一个精准的 HRC 时钟。

**CTC 的主要特性如下：**

- 硬件自动校准无需软件参与
- 三个外部参考时钟源：XTAL、XTAL32、CTCREF
- 连续校准和单次校准两种模式
- 用于频率测量并具有重载功能的 16 位校准计数器
- 用于频率校准的 8 位校准偏差值和 6 位校准值
- 用于提示校准失败的错误中断

#### 1.4.14 DMA 控制器 (DMA)

DMA 用于在存储器和外围功能模块之间传送数据，能够在 CPU 不参与的情况下，实现存储器之间，存储器和外围功能模块之间以及外围功能模块之间的数据交换。

- DMA 总线独立于 CPU 总线，按照 AMBA AHB-Lite 总线协议传输
- 拥有 1 个 DMA 控制单元，共 8 个独立通道，可以独立操作不同的 DMA 传输功能
- 每个通道的启动源通过独立的触发源选择寄存器配置
- 每次请求传输一个数据块
- 数据块最小为 1 个数据，最多 1024 个数据
- 每个数据的宽度可配置为 8bit、16bit 或 32bit
- 可以配置 1~65535 次或无限次传输
- 源地址和目标地址可以独立配置为固定、自增、自减、循环或指定偏移量的跳转
- 可产生 3 种中断：块传输完成中断、传输完成中断和传输错误中断。每种中断都可以配置是否屏蔽。其中块传输完成、传输完成可作为事件输出，可作为其它外围模块的触发源
- 支持连锁传输功能，可实现一次请求传输多个数据块
- 支持外部事件触发通道重置
- 不使用时可设置进入模块停止状态以降低功耗
- 支持软件启动和软件触发通道重置功能

#### 1.4.15 电压比较器 (CMP)

电压比较器 (Comparator, 以下简称 CMP) 是将两个模拟电压进行比较并且输出比较结果的外设模块。本产品搭载两组共 3 个比较通道：CMP1/ CMP2、CMP3。

**CMP 具有以下主要特性：**

- 3 个比较通道可独立进行普通比较
- CMP1/ CMP2 两个比较通道组合使用可实现窗口比较
- 每个比较通道的正/负端电压均有多个输入源 (IO/ DAC) 供选择
- 迟滞电压可配置
- 噪声滤波器可以对比较器输出滤波，7 种采样时钟可选
- 可使用定时器 PWM 进行比较器输出空白窗口控制
- 可在比较结果的变化边沿产生中断、触发其他外设以及唤醒 STOP 模式
- 比较结果可通过寄存器监视，也可输出到外部管脚
- 比较结果可用于紧急刹车 (EMB) 控制事件
- 比较结果可用于 HRPWM 的外部事件源
- 软件复位和看门狗复位发生时比较器输出保持

### 1.4.16 模数转换器 (ADC)

12 位 ADC 是一种采用逐次逼近方式的模拟数字转换器。本 MCU 搭载 3 个 ADC 单元，单元 1 最大支持 16 个通道，单元 2 最大支持 12 个通道，单元 3 最大支持 10 个通道，可以转换来自外部引脚和芯片内部的模拟信号。模拟输入通道可以任意组合成一个序列，一个序列可以进行单次扫描转换，或连续扫描转换。支持对任意指定通道进行连续多次转换并对转换结果进行平均。ADC 模块还搭载模拟看门狗功能，对任意指定通道的转换结果进行监视，检测其是否超出用户设定的范围。

#### ADC 主要特性如下：

- 高性能
  - 可配置 12 位、10 位和 8 位分辨率
  - ADC 数字接口时钟 PCLK4 和转换时钟 PCLK2（也称作 ADCLK）的频率比可设置为 1:1、2:1、4:1、8:1、1:2、1:4  
PCLK2 可选与系统时钟 HCLK 异步的 PLL 时钟，此时频率比 PCLK4:PCLK2=1:1
  - PCLK2 频率最高支持 60MHz
  - 采样率：2.5MSPS（PCLK2=60MHz，12 位，采样 11 周期，转换 13 周期）
  - 各通道采样时间独立编程
  - 各通道独立数据寄存器
  - 数据寄存器可配置左/右对齐方式
  - 连续多次转换平均功能
  - 过采样功能
  - 模拟看门狗，监视转换结果
  - 不使用时可以将 ADC 模块设定成停止状态
- 模拟输入通道
  - 最大 22 个外部模拟输入通道
  - 1 个内部模拟输入：内部基准电压
- 转换开始条件
  - 软件设置转换开始
  - 周边外设同步触发转换开始
  - 外部引脚触发转换开始
- 转换模式
  - 2 个扫描序列 A、B，可任意指定单个或多个通道
  - 序列 A 单次扫描
  - 序列 A 连续扫描
  - 序列 A 多重数据缓存模式

- 双序列扫描，序列 A、B 独立选择触发源，序列 B 优先级高于 A
- 协同工作模式（适用于具有两个或三个 ADC 的设备）
- 中断与事件信号输出
  - 序列 A 扫描结束中断和事件 ADC\_EOCA
  - 序列 B 扫描结束中断和事件 ADC\_EOCB
  - 模拟看门狗 0 比较中断和事件 ADC\_CMP0
  - 模拟看门狗 1 比较中断和事件 ADC\_CMP1
  - 上述的 4 个事件输出都可启动 DMA

### 1.4.17 数模转换器 (DAC)

本 MCU 搭载了 2 个 12 位转换精度的数模转换器单元 DAC。DAC1 单元包含 2 个 DAC 转换通道，两个通道可以独立转换也可以同步转换。DAC2 单元包含 1 个 DAC 转换通道。模拟电压输出范围有两档可设。每个转换通道配有输出放大器，可以在没有外部运放时直接驱动外部负载。

**DAC 主要特性如下：**

- 三个 D/A 转换通道
- 12 位转换数据可配置成左对齐或者右对齐格式
- 同一个 DAC 的两个转换通道可实现同步转换
- 输出可用于电压比较器 (CMP) 的负端输入
- 输出配有放大功能，可直接驱动外部负载
- A/D 转换优先模式可减少 ADC 转换时的干扰

### 1.4.18 高级控制定时器 (Timer6)

高级控制定时器 6 (Timer6) 是一个 16 位计数宽度的高性能定时器，能在各种复杂应用场景中提供丰富、灵活的搭配组合和各种中断、事件、PWM 输出。本系列产品中搭载 4 个单元的 Timer6。

**Timer6 主要功能如下：**

- 支持锯齿波和三角波两种计数波形模式
- 可生成各种 PWM 波形（单边对齐独立 PWM、双边对称独立 PWM、双边对称互补 PWM、双边非对称 PWM 等）
- 单元间可实现软件同步和硬件同步（同步启动、停止、清零、刷新等）
- 支持缓存功能（单级缓存和双级缓存）
- 支持脉宽测量和周期测量
- 支持 2 相正交编码计数和 3 相正交编码计数
- 支持 EMB 功能
- 支持 4\*2 组捕获输入

### 1.4.19 高精度 PWM (HRPWM)

高精度 PWM (HRPWM) 是一个 22 位定时器，最多能够产生 12 个高分辨率 PWM 波形。本系列产品 HRPWM 搭载 6 个计数单元，最多支持 6 对高精度 PWM 输出。

**HRPWM 主要功能如下：**

- 支持锯齿波和三角波两种波形模式
- 灵活的 PWM 输出
- 130ps 分辨率，支持周期校准
- 单元间可实现软件同步和硬件同步（同步启动、停止、清零、刷新等）；
- 支持同步输出
- 各基准值寄存器支持缓存功能
- 支持间隔输出和延迟空闲
- 外部事件支持消隐和窗口模式
- 支持快速异步控制
- 支持 EMB 功能
- 支持同步 DAC 功能
- 支持多相单元间交错移相功能
- 支持 6 \* 2 路捕获输入

### 1.4.20 通用控制定时器 (Timer4)

通用控制定时器 4 (Timer4) 是一个用于三相电机控制的定时器模块，提供各种不同应用的三相电机控制方案。本系列产品中搭载 1 个单元的 Timer4。

**Timer4 主要功能如下：**

- 支持三角波和锯齿波两种计数波形模式
- 可生成各种 PWM 波形
- 支持缓存功能
- 支持 EMB 功能

### 1.4.21 紧急刹车模块 (EMB)

紧急刹车模块是在满足一定条件时产生控制事件输出给定时器，以控制定时器停止或更改向外部电机输出 PWM 信号的功能模块，下列源可用于产生控制事件：

- 外部端口输入电平变化
- PWM 输出端口电平发生同相（同高或同低）
- 电压比较器比较结果

- 系统错误发生
- 写寄存器软件控制

#### 1.4.22 通用定时器 (TimerA)

通用定时器 A (TimerA) 是一个具有 16/32 位计数宽度、4 路 PWM 输出的定时器。本系列产品搭载 5 个单元 TimerA (单元 1 为 32 位定时器; 单元 2~5 为 16 位定时器), 最多可实现 20 路 PWM 输出。

**TimerA 主要功能如下:**

- 该定时器支持三角波和锯齿波两种计数波形模式
- 可生成各种 PWM 波形 (单边对齐 PWM、双边对称 PWM)
- 支持计数器同步启动
- 支持比较基准值寄存器缓存功能
- 支持 32 位级联计数
- 支持 2 相正交编码计数和 3 相正交编码计数
- 支持 5\*4 路捕获输入

#### 1.4.23 通用定时器 (Timer0)

通用定时器 0 (Timer0) 是一个可以实现同步计数和异步计数方式的基本定时器。该定时器内含 2 个通道 (CH-A 和 CH-B), 可以在计数期间产生比较匹配事件与计数溢出事件, 该事件可以触发中断, 也可作为事件输出来控制其它模块等。本系列产品中搭载 2 个单元的 Timer0。

**Timer0 主要功能如下:**

- 支持硬件触发
- 支持软件同步启动
- 支持 2\*2 路捕获输入

#### 1.4.24 实时时钟 (RTC)

实时时钟 (RTC) 是一个以 BCD 码格式保存时间信息的计数器。记录从 00 年到 99 年间的具体日历时间。支持 12/24 小时两种时制, 可根据月份和年份自动计算日数 28、29 (闰年)、30 和 31 日。

#### 1.4.25 看门狗计数器 (WDT/ SWDT)

本产品有两个看门狗计数器, 一个是计数时钟源为专用内部 RC (SWDTLRC: 10KHz) 的专用看门狗计数器 (SWDT), 另一个是计数时钟源为 PCLK3 的通用看门狗计数器 (WDT)。专用看门狗和通用看门狗都是 16 位递减计数器, 用来监测由于外部干扰或不可预见的逻辑条件造成的应用程序背离正常的运行而产生的软件故障。



两个看门狗都支持窗口比较功能。在计数开始前可预设窗口区间，计数值位于窗口区间时，可刷新计数器，计数重新开始。

#### 1.4.26 通用同步异步收发器 (USART)

本产品搭载通用同步异步收发器 (USART) 模块 4 个单元，能够灵活地与外部设备进行全双工数据交换。本产品搭载的 USART 支持通用异步串行通信接口 (UART)、时钟同步通信接口、智能卡接口 (ISO/IEC7816-3) 和 LIN 通信接口；支持调制解调器操作 (CTS/RTS 操作)，处理器操作，Driver Enable (DE) 功能。与 Timer0 模块配合支持 UART 接收超时功能。USART\_1 支持通过 RX 管脚 STOP 模式唤醒功能。

具体功能分配如下：

- UART：全通道支持
- 多处理器通信：全通道支持
- 时钟同步通信：全通道支持
- RX 管脚唤醒 Stop 模式功能：USART\_1 支持
- 小数波特率：全通道支持
- LIN：USART\_2、USART\_3、USART\_4 支持
- 智能卡：USART\_1 支持
- UART 接收超时功能：USART\_1、USART\_2、USART\_3、USART\_4 支持
- RS485 Driver Enable：USART\_1、USART\_2、USART\_3、USART\_4 支持

#### 1.4.27 集成电路总线 (I2C)

I2C (集成电路总线) 用作微控制器和 I2C 串行总线之间的接口。提供多主模式功能，可以控制所有 I2C 总线的协议、仲裁。支持标准模式、快速模式。还支持 SMBus 总线。

I2C 主要特性：

- I2C 总线方式、SMBus 总线方式可选。主机模式、从机模式可选。自动确保与传送速率相对于的各种准备时间、保持时间和总线空闲时间
- 标准模式最大 100Kbps，快速模式最大 400Kbps，FM+模式最大 1Mbps
- 自动生成开始条件、重新开始条件和停止条件，并能检测到总线的开始条件、重新开始条件和停止条件
- 最大支持 128 个从机地址。支持 7 位地址格式和 10 位地址格式。能检测到广播呼叫地址、SMBus 主机地址、SMBus 设备默认地址、SMBus 报警地址
- 发送时可以自动判定应答位。接收时可以自动发送应答位
- 握手功能
- 仲裁功能
- 超时功能，可以检测 SCL 时钟长时间停止

- SCL 输入和 SDA 输入内置数字滤波器，滤波能力可编程
- 通信错误，接收数据满，发送数据空，一帧发送结束，地址匹配一致中断
- 2 级发送 FIFO 和 2 级接收 FIFO

#### 1.4.28 可编程逻辑阵列 (PLA)

可配置逻辑阵列为外部引脚、ADC 和定时器提供 256 个可编程数字逻辑操作，而无需 CPU 干预。本模块实现 16 个独立的 PLA 单元。每个 PLA 单元支持 GPIO 端口的输出。

#### 1.4.29 串行外设接口 (SPI)

本产品搭载 1 个通道的串行外设接口 SPI，支持高速全双工串行同步传输，可方便地与外围设备进行数据交换。用户可根据需要进行三线/四线，主机/从机及波特率范围的设置。

##### SPI 主要特性：

- 串行通信功能
  - 支持 4 线式 SPI 模式和 3 线式时钟同步运行模式
  - 支持全双工和只发送两种通信方式
  - 可调整通信时钟 SCK 的极性和相位
- 数据格式
  - 可选择数据移位顺序：MSB 开始/ LSB 开始
  - 可选择数据宽度：4/ 5/ 6/ 7/ 8/ 9/ 10/ 11/ 12/ 13/ 14/ 15/ 16/ 20/ 24/ 32 位
  - 单次最多可传送或接收 4 帧宽度为 32 位的数据
- 波特率
  - 主机模式下可通过内置专用波特率发生器对波特率进行调整，波特率范围为 PCLK1 的 2 分频 ~256 分频
  - 从机模式下允许的最大波特率为 PCLK1 的 6 分频
- 数据缓冲
  - 带有 16 字节的数据缓冲区域
  - 支持双重缓冲
- 错误监测
  - 模式故障错误监测
  - 数据过载错误监测
  - 数据欠载错误监测
  - 奇偶校验错误监测
- 片选信号控制
  - 每个通道配置四根片选信号线

- 可对片选信号和通信时钟的相对时序关系进行调整
- 可对连续两次通信之间的片选信号无效时间进行调整
- 极性可调
- 主机模式下的传输控制
  - 通过将数据写入数据寄存器启动传输
  - 通信自动挂起功能
- 中断
  - 接受数据区域已满
  - 发送数据区域已空
  - SPI 错误（模式/过载/欠载/奇偶校验）
  - SPI 空置
  - 传输完成（仅为事件源）
- 低功耗控制
  - 可设置模块停止
- 其他功能
  - SPI 初始化功能

### 1.4.30 控制器局域网（MCAN）

本产品搭载两个单元 MCAN 通信接口模块（MCAN1 和 MCAN2），并为两个 MCAN 控制器配备了 2KB 的 RAM。

两个 CAN 模块（MCAN1 和 MCAN2）均符合 ISO 11898-1: 2015（CAN 协议规范第 2.0 版 A、B 部分）和 CAN FD 协议规范第 1.0 版（CAN with Flexible Data-Rate Specification Version 1.0）。

2KB 的 RAM 可自由配置，用于实现消息过滤（filters），接收 FIFO（Receive FIFOs），接收缓冲（Receive buffers），发送 FIFO（Transmit event FIFOs），发送缓冲（Transmit buffers）。该消息 RAM 在 MCAN1 和 MCAN2 模块之间共用。

### 1.4.31 CRC 计算单元（CRC）

本模块 CRC 算法遵从 ISO/IEC13239 的定义，分别采用 32 位和 16 位的 CRC。CRC32 的生成多项式为  $X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$ ，32 位初值为 0xFFFF FFFF。CRC16 的生成多项式为  $X^{16}+X^{12}+X^5+1$ ，16 位初值为 0xFFFF。

### 1.4.32 调试控制器（DBGC）

本 MCU 的内核是 Cortex-M4，该内核包含用于高级调试功能的硬件。利用这些调试功能，可以在取指（指令断点）或访问数据（数据断点）时停止内核。内核停止时，可以查询内核的内部状态和系统的外部状态，查询完成后，将恢复内核和系统并恢复程序执行。

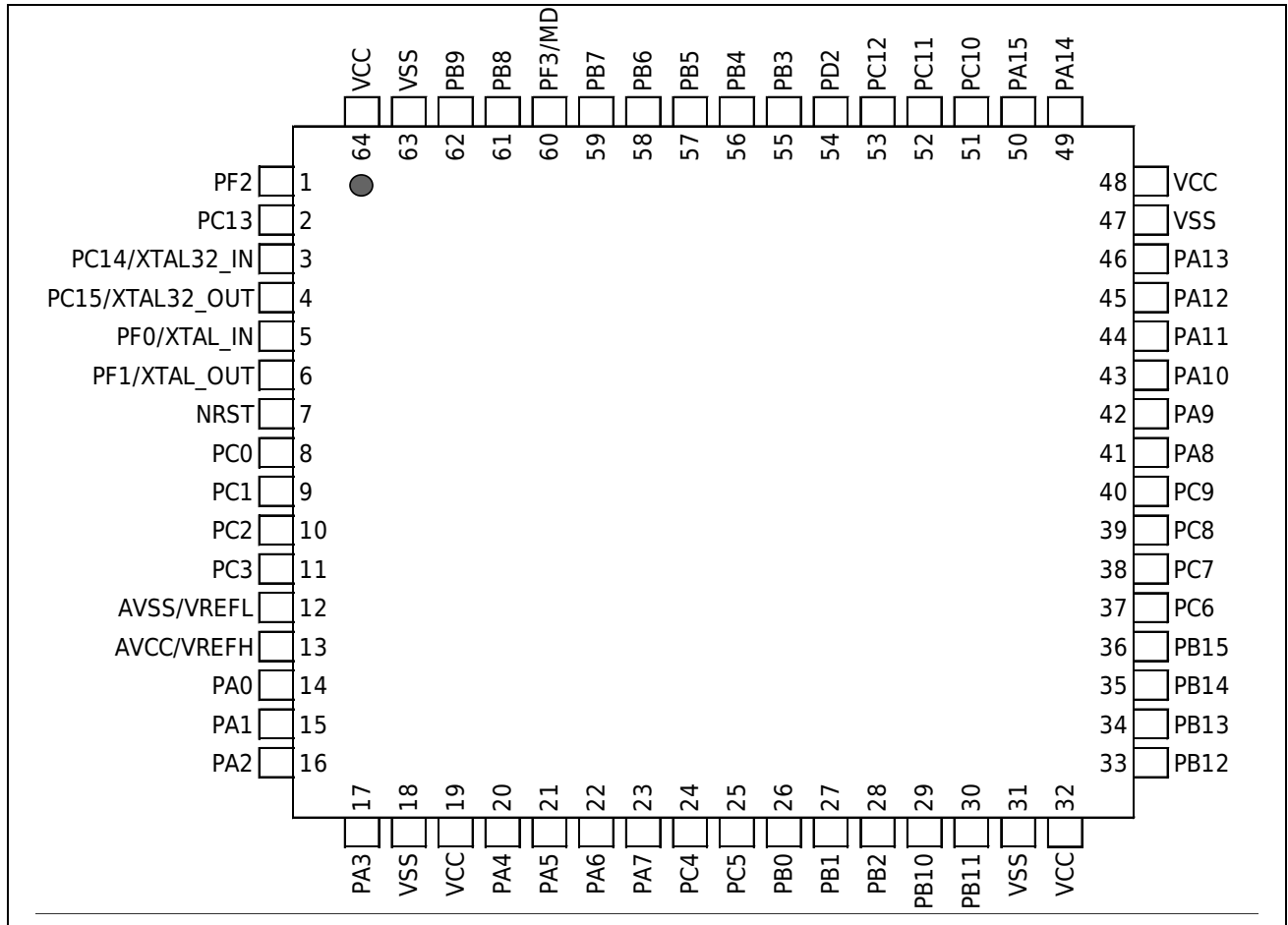
提供两个调试接口：

- 串行调试跟踪接口 SWD
- 并行调试跟踪接口 JTAG

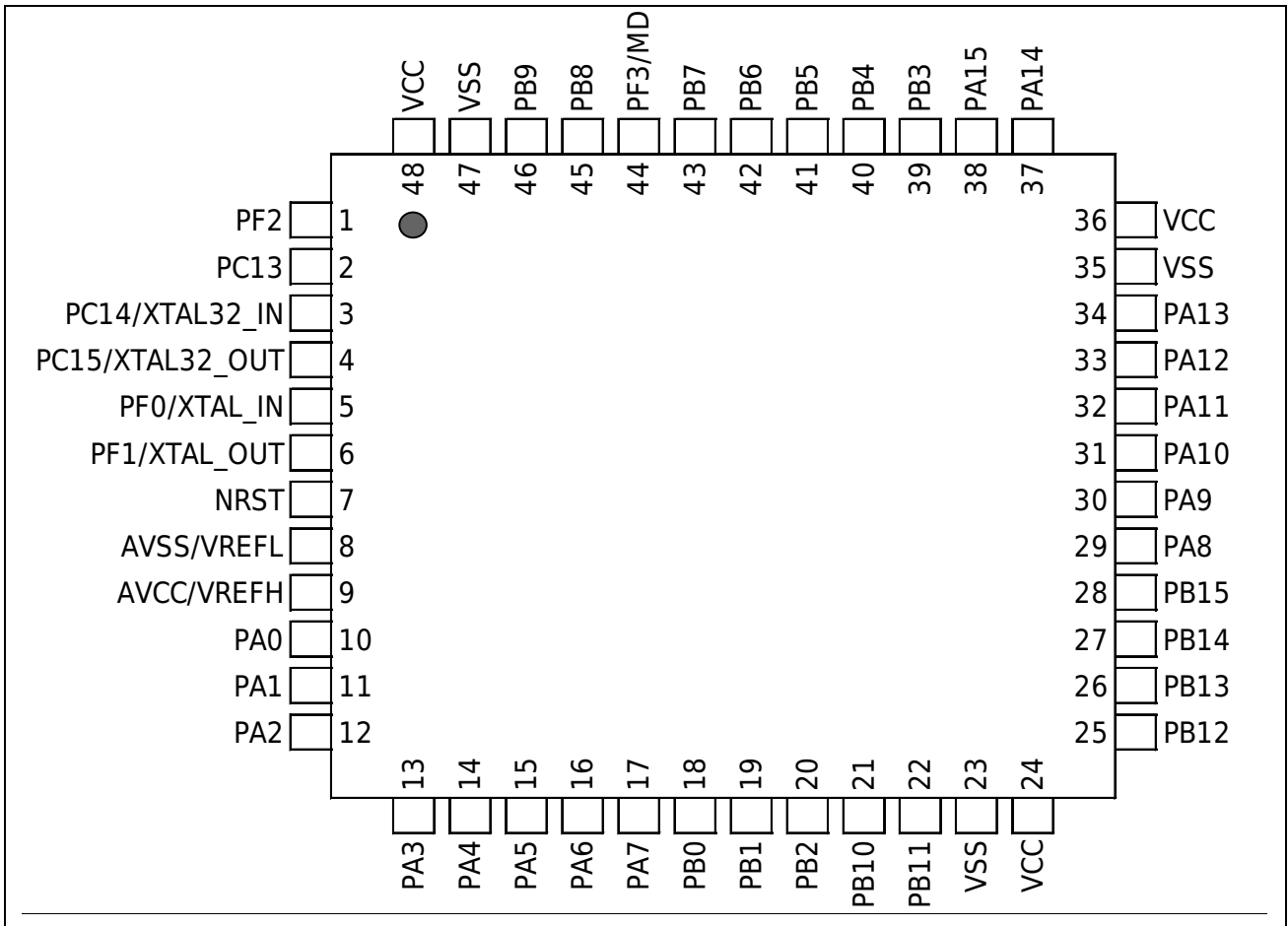
## 2 引脚配置及功能 (Pinouts)

### 2.1 引脚配置图

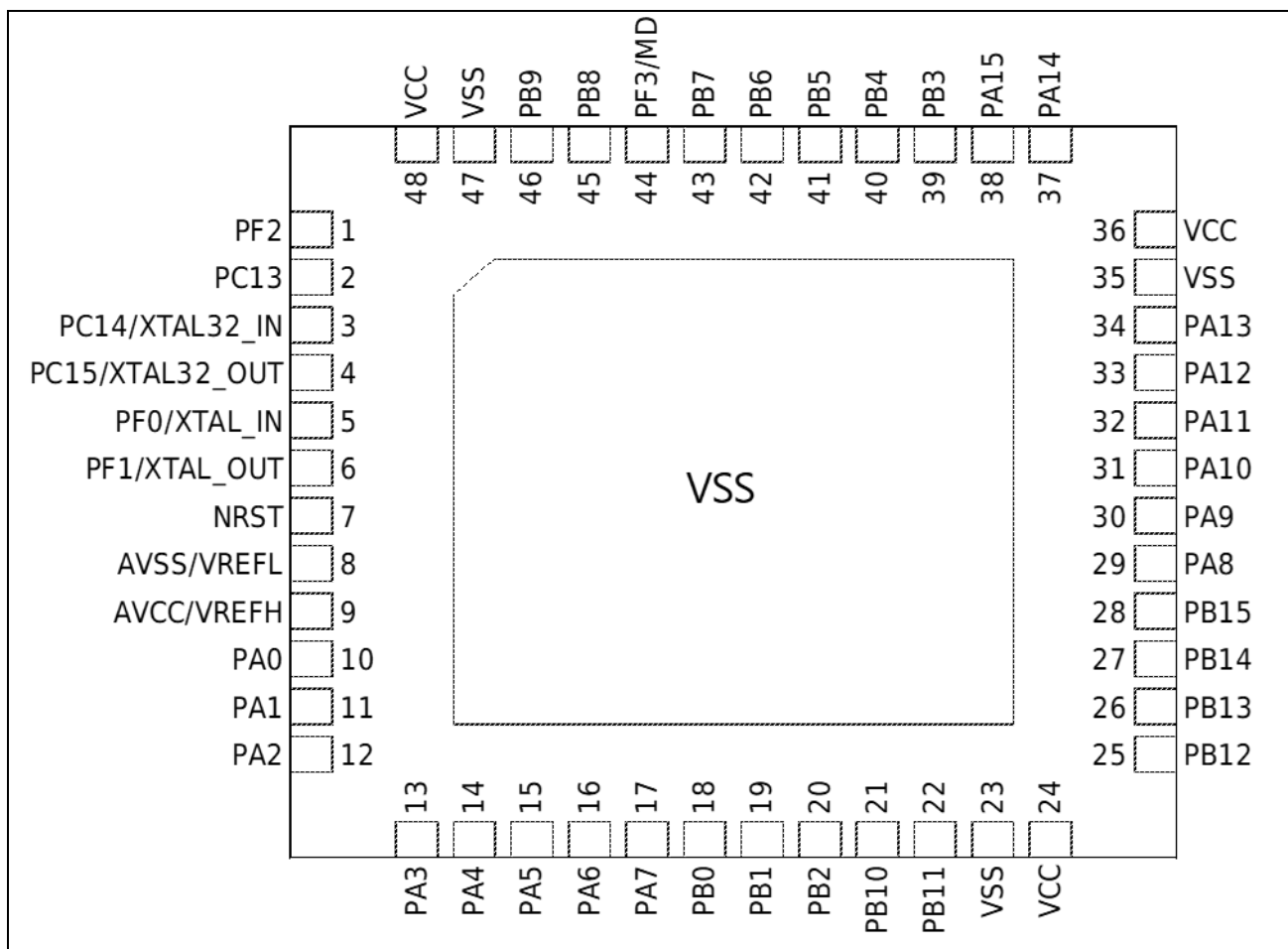
**LQFP64**



**LQFP48**

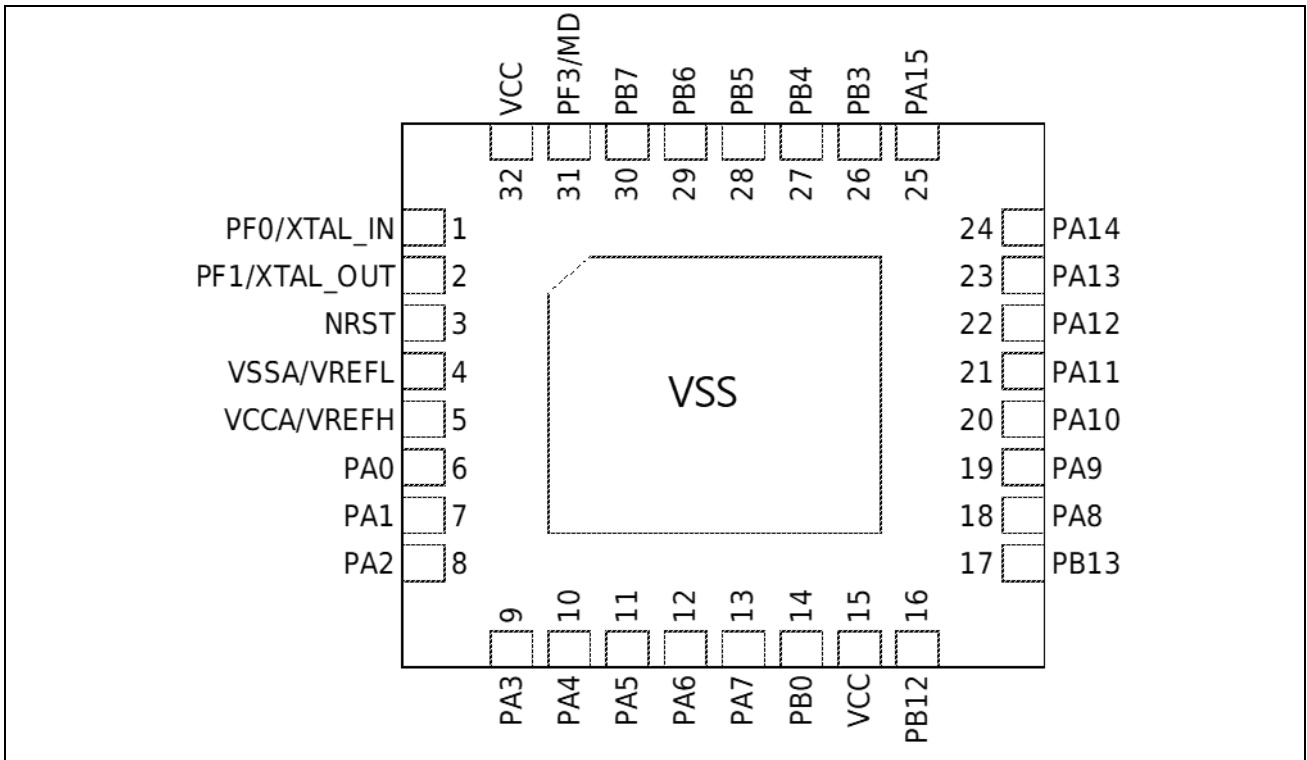


QFN48



注：上图为 QFN48 的顶视图 (Top View)。

QFN32



注：上图为 QFN32 的顶视图 (Top View)。

图 2-1 引脚配置图





LQFP 64	QFN/LQFP48	QFN 32	PinName	Analog	EIRQ/WKUP	TRACE/JTAG	HRPWM	Func0	Func1	Func2	Func3	Func4	Func5	Func6	Func7	Func8	Func9	Func10	Func11	Func12	Func13	Func14	Func15	Func16	Func17	Func18~19	Func20	Func21	Func22	Func23	Func24	Func25	Func26	Func27~31	Func Group		
								GPO	ADTRG	CMP	CMP	SPI	HRPWM/EMB	HRPWM/EMB	USART/HRPWM	USART	PLA	PLA/HRPWM/TIME	TIMER6	TIMER6	TMR6/TMRA	TMR6/TMRA	TMR6/TMRA	TMR6/TMRA/ADTRG	TIMER4		TIMER4/CTC	EMB/CTC/FCM	EMB/CMP	TMR4/ADTRG	Other	EVENTOUT	EVENTPORT/ADTRG				
33	25	16	PB12	ADC3_IN0	EIRQ12		HRPWM_4_PWMA	GPO					EMB_PORT1_IN1		USART1_CK	USART3_CK	PLAIN0	PLA8OUT		TMR6_3_P_WMB	TMR6_TRI_GB	TMR6_3_PWMA			TMRA_4_P_WM3		EMB_POR_T2_IN1				EVENTOUT	EVNTP212		FG1			
34	26	17	PB13	ADC3_IN1	EIRQ13		HRPWM_4_PWMB	GPO									PLAIN1	PLA9OUT		TMR6_3_P_WMA	TMR6_3_PWMB				TMRA_4_P_WM4						EVENTOUT	EVNTP213		FG1			
35	27	-	PB14	ADC3_IN2	EIRQ14		HRPWM_5_PWMA	GPO									PLAIN2	PLA10OUT		TMR6_4_P_WMB		TMR6_4_PWMA	TMRA_3_PWM1/CLKA		TMRA_4_P_WM1/CLKA		TMRA_4_OU_H				EVENTOUT	EVNTP214		FG1			
36	28	-	PB15	ADC3_IN3+CMP3_INM2+RTC_CLK2	EIRQ15		HRPWM_5_PWMB	GPO		CMP1_OUT							PLAIN3	PLA11OUT		TMR6_4_P_WMA		TMR6_4_PWMB	TMRA_3_PWM2/CLKB	TMRA_4_P_WM3	TMRA_4_P_WM2/CLKB		TMRA_4_OU_L				EVENTOUT	EVNTP215		FG1			
37	-	-	PC6		EIRQ6		HRPWM_1_PWMA	GPO		CMP3_OUT				HRPWM_EEV10			PLAIN4	PLA12OUT		TMR6_1_P_WMB	TMR6_TRI_GD	TMR6_1_PWMA			TMRA_2_P_WM1/CLKA		TMRA_4_OU_H				EVENTOUT	EVNTP306		FG1			
38	-	-	PC7		EIRQ7		HRPWM_1_PWMB	GPO						EMB_PORT1_IN5			PLAIN5	PLA13OUT		TMR6_2_P_WMB		TMR6_2_PWMA			TMRA_2_P_WM2/CLKB		TMRA_4_OU_L				EVENTOUT	EVNTP307		FG1			
39	-	-	PC8		EIRQ8		HRPWM_6_PWMA	GPO									PLAIN6	PLA14OUT		TMR6_3_P_WMB		TMR6_3_PWMA			TMRA_2_P_WM3		TMRA_4_OU_H				MCO_2	EVENTOUT	EVNTP308		FG1		
40	-	-	PC9		EIRQ9		HRPWM_6_PWMB	GPO									PLAIN7	PLA15OUT		TMR6_4_P_WMB		TMR6_4_PWMA			TMRA_2_P_WM4		TMRA_4_OU_L				MCO_1	EVENTOUT	EVNTP309		FG1		
41	29	18	PA8	EXVREF	EIRQ8+WKP2_0	TRACED0	HRPWM_2_PWMA	GPO							USART2_CK	USART1_CK	PLAIN1	PLA0OUT	TMR6_1_P_WMB		TMR6_1_P_WMA				TMRA_2_P_WM1/CLKA		CTCREF			TMR4_OU_H	MCO_1	EVENTOUT	EVNTP108		FG1		
42	30	19	PA9		EIRQ9	TRACELK	HRPWM_2_PWMB	GPO					EMB_PORT1_IN3				PLAIN2	PLA1OUT	TMR6_1_P_WMA		TMR6_1_P_WMB		TMRA_1_PWM3	TMRA_3_P_WM3	TMRA_2_P_WM2/CLKB		TMRA_4_OU_L	EMB_POR_T2_IN3		TMR4_OU_L	MCO_2	EVENTOUT	EVNTP109		FG1		
43	31	20	PA10		EIRQ10+WKP2_2	TRACED1	HRPWM_3_PWMA	GPO		CMP3_OUT			EMB_PORT1_IN5				PLAIN3	PLA2OUT	TMR6_2_P_WMB		TMR6_2_P_WMA		TMRA_1_PWM4	TMRA_3_P_WM4	TMRA_2_P_WM3		TMRA_4_OU_L	EMB_POR_T2_IN5		TMR4_OU_H		EVENTOUT	EVNTP110		FG1		
44	32	21	PA11		EIRQ11+WKP2_3	TRACED2	HRPWM_3_PWMB	GPO		CMP1_OUT			EMB_PORT1_IN2				PLAIN4	PLA3OUT					TMR6_2_PWMA	TMR6_2_P_WMA	TMRA_2_P_WM4		TMRA_4_OU_L	EMB_POR_T2_IN2				EVENTOUT	EVNTP111		FG1		
45	33	22	PA12		EIRQ12+WKP3_0	TRACED3		GPO		CMP2_OUT	CMP1_OUT	SPI_NSS1	HRPWM_EEV2	EMB_PORT1_IN1			PLAIN5	PLA7OUT	TMR6_TRI_GC	TMR6_TRI_GB	TMR6_TRI_GA		TMRA_1_TRIG	TMRA_5_P_WM1/CLKA		TMRA_4_OU_H				FCMREF	EVENTOUT	EVNTP112		FG1			
46	34	23	PA13		EIRQ13	JTMS_SWDIO		GPO					EMB_PORT1_IN5	HRPWM_EEV3	USART4_CK			PLA8OUT			TMR6_TRI_GD				TMRA_5_P_WM2/CLKB		TMRA_4_OU_L		CMP3_OUT	ADTRG3		EVENTOUT	EVNTP113		FG1		
47	35	-	VSS																																		
48	36	-	VCC																																		
49	37	24	PA14		EIRQ14+WKP3_2	JTCK_SWCLK		GPO											TMR6_4_P_WMB	TMR6_4_P_WMA							TMRA_4_OU_H	EMB_POR_T2_IN1		ADTRG2		EVENTOUT	EVNTP114		FG1		
50	38	25	PA15		EIRQ15+WKP3_3	JTDI		GPO					HRPWM_EEV1	EMB_PORT1_IN2			PLAIN0	PLA3OUT			TMR6_TRI_GC	TMRA_1_PWM1/CLKA	TMRA_1_TRIG	TMRA_3_P_WM3	TMRA_3_P_WM1/CLKA		TMRA_4_OU_L		EMB_POR_T2_IN1			EVENTOUT	EVNTP115		FG1		
51	-	-	PC10		EIRQ10			GPO										PLA2OUT	TMR6_1_P_WMA	TMR6_1_P_WMB													EVENTOUT	EVNTP310		FG1	
52	-	-	PC11		EIRQ11			GPO						HRPWM_EEV2				PLA14OUT														TMR4_OU_H		EVENTOUT	EVNTP311		FG1
53	-	-	PC12		EIRQ12			GPO						HRPWM_EEV1	USART1_CK	USART3_CK		PLA15OUT														TMR4_OU_L		EVENTOUT	EVNTP312		FG1
54	-	-	PD2		EIRQ2			GPO		CMP3_OUT				HRPWM_EEV10					TMR6_3_P_WMB	TMR6_3_P_WMA	TMR6_TRI_GD					TMRA_2_P_WM2/CLKB		EMB_POR_T2_IN5				EVENTOUT	EVNTP402		FG1		
55	39	26	PB3		EIRQ3+WKP0_3	JTDO_TRACE_SWO		GPO					HRPWM_EEV9	HRPWM_S_COUT			PLAIN1	PLA0OUT			TMR6_TRI_GC	TMRA_1_PWM2/CLKB	TMRA_3_PWM2/CLKB	TMRA_2_P_WM2	TMRA_4_P_WM1/CLKA		TMRA_4_OU_L			TMR4_OU_L		EVENTOUT	EVNTP203		FG1		
56	40	27	PB4		EIRQ4+WKP1_0	NJTRST		GPO					HRPWM_EEV7				PLAIN2	PLA1OUT	TMR6_2_P_WMB	TMR6_2_P_WMA		TMRA_5_PWM1/CLKA		TMRA_2_P_WM2/CLKA	TMRA_4_P_WM2/CLKB		TMRA_4_OU_H	EMB_POR_T2_IN5		TMR4_OU_H	MCO_2	EVENTOUT	EVNTP204		FG1		
57	41	28	PB5		EIRQ5+WKP1_1			GPO					HRPWM_EEV6	USART1_CK	USART2_CK		PLAIN3	PLA2OUT	TMR6_4_P_WMB	TMR6_4_P_WMA				TMRA_2_P_WM2/CLKB	TMRA_4_P_WM3		TMRA_4_OU_H	EMB_POR_T2_IN4		TMR4_OU_H	MCO_1	EVENTOUT	EVNTP205		FG1		
58	42	29	PB6		EIRQ6+WKP1_2			GPO				SPI_NSS2		HRPWM_EEV4			PLAIN4	HRPWM_TRIGB	TMR6_TRI_GA		TMR6_TRI_GC	TMRA_5_PWM2/CLKB	TMR6_TRI_GD	TMRA_4_P_WM1/CLKA	TMRA_4_P_WM4		TMRA_4_OU_L	CTCREF	CMP1_OUT	TMR4_OU_L	ADTRG1	EVENTOUT	EVNTP206		FG1		
59	43	-	PB7		EIRQ7+WKP1_3			GPO					EMB_PORT1_IN1	HRPWM_EEV3			PLAIN5			TMR6_TRI_GD	TMRA_5_PWM3		TMRA_4_P_WM2/CLKB	TMRA_2_P_WM4		TMRA_4_OU_L	FCMREF	CMP2_OUT		ADTRG2	EVENTOUT	EVNTP207		FG1			
60	44	31	PF3					GPO		ADTRG3			EMB_PORT1_IN2	HRPWM_EEV2			PLAIN7			TMR6_TRI_GC	TMRA_4_TRIG	TMRA_3_TRIG	TMRA_2_P_WM2	TMRA_1_P_WM1		TMRA_4_OU_H			CMP3_OUT			EVENTOUT		FG1			
61	45	-	PB8	PVD2EXINP	EIRQ8			GPO				SPI_NSS3	EMB_PORT1_IN3	HRPWM_EEV8			PLAIN6	PLA3OUT			TMR6_TRI_GB	TMRA_4_PWM1/CLKA	TMRA_5_PWM1/CLKA	ADTRG1	TMRA_4_P_WM3		TMRA_4_OU_H	EMB_POR_T2_IN1			FCMREF	EVENTOUT	EVNTP208		FG1		
62	46	-	PB9		EIRQ9+WKP2_1			GPO		CMP2_OUT	CMP1_OUT		EMB_PORT1_IN4	HRPWM_EEV5			PLAIN7		TMR6_1_P_WMA	TMR6_1_P_WMB		TMRA_5_PWM4	TMRA_5_PWM2/CLKB	TMRA_4_P_WM4		TMRA_4_OU_H				TMR4_AD_SM		EVENTOUT	EVNTP209		FG1		
63	47	-	VSS																																		
64	48	32	VCC																																		

注:

- 上表中, Func32~57 主要为串行通信功能 (包含 USART、SPI、I2C、MCAN), 为一组 FunctionGroup, 简称 FG1。详细请参考表 2-2。

表 2-2 Func32~63 表

	Func32	Func33	Func34	Func35	Func36	Func37	Func38	Func39	Func40	Func41	Func42	Func43	Func44	Func45	Func46	Func47
<b>FG1</b>	USART1_TX	USART1_RX	USART1_RTS_D E	USART1_CTS	USART2_TX	USART2_RX	USART2_RTS_D E	USART2_CTS	USART3_TX	USART3_RX	USART3_RTS_D E	USART3_CTS	USART4_TX	USART4_RX	USART4_RTS_D E	USART4_CTS

	Func48	Func49	Func50	Func51	Func52	Func53	Func54	Func55	Func56	Func57	Func58	Func59	Func60	Func61	Func62	Func63
<b>FG1</b>	SPI_NSS0	SPI_SCK	SPI_MOSI	SPI_MISO	I2C1_SDA	I2C1_SCL	CAN1_TX	CAN1_RX	CAN2_TX	CAN2_RX	-	-	-	-	-	-

表 2-3 端口配置

Package	Port Group	Bits															Pin Count Total		
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
LQFP64	PortA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	53
	PortB	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	
	PortC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	
	PortD	-	-	-	-	-	-	-	-	-	-	-	-	-	0	-	-	1	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	0	0	0	0	4	
LQFP48	PortA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	39
	PortB	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	
	PortC	0	0	0	-	-	-	-	-	-	-	-	-	-	-	-	-	3	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	0	0	0	0	4	
QFN48	PortA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	39
	PortB	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	
	PortC	0	0	0	-	-	-	-	-	-	-	-	-	-	-	-	-	3	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	0	0	0	0	4	
QFN32	PortA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	16	27
	PortB	-	-	0	0	-	-	-	-	0	0	0	0	0	-	-	0	8	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	0	-	0	0	3	
-	-	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	-	-

表 2-4 通用功能规格

Port		上拉/下拉	开漏输出	驱动能力	5V 耐压
PortA	PA0~PA15	支持	支持	低,中,高	支持
PortB	PB0~PB15	支持	支持	低,中,高	支持
PortC	PC0~PC15	支持	支持	低,中,高	支持
PortD	PD2	支持	支持	低,中,高	支持
PortF	PF0~PF3	支持	支持	低,中,高	支持

**注:**

- 用作模拟功能时，输入电压不得高于  $AVCC/VREFH$ 。

## 2.3 引脚功能说明

表 2-5 引脚功能说明

类别	功能名	I/O	说明
Power System	VCC	I	电源
	VSS	I	电源地
	AVCC/ VREFH	I	模拟电源/模拟参考电压
	AVSS/ VREFL	I	模拟电源地/模拟参考电压
	NRST	I	复位端子, 低电平有效
	MD	I	模式端子
PVD	PVD2EXINP	I	PVD2 外部输入比较电压
Clock	XTAL_IN	I	外部主时钟振荡器接口
	XTAL_EXT/ XTAL_OUT	O	XTAL_EXT 外部时钟输入
	XTAL32_IN	I	外部副时钟 (32KHz) 振荡器接口
	XTAL32_OUT	O	
	MCO_x (x=1~2)	O	内部时钟输出
GPIO	GPIOxy (x=A~D, F y=0~15)	IO	通用输入输出
EVENTOUT	EVENTOUT	O	Cortex-M4 CPU 事件输出
EIRQ	EIRQx (x=0~15)	I	可屏蔽外部中断
	WKUPx_y (x=0~3 y=0~3)	I	Power Down 模式外部唤醒输入
Event Port	EVNTPxy (x=1~4 y=0~15)	IO	事件端口输入输出功能
JTAG/ SWD	JTCK_SWCLK	I	在线调试接口
	JTMS_SWDIO	IO	
	JTDO_TRACESWO	O	
	JTDI	I	
	NJTRST	I	
TRACE	TRACECLK	O	跟踪调试同步时钟输出
	TRACEDx (x=0~3)	O	跟踪调试数据输出
FCM	FCMREF	I	时钟频率测量功能的外部管脚输入基准时钟
RTC	RTC_OUT	O	1Hz 时钟输出
	RTC_CLK x (x=1~2)	I	外部时钟输入
Timer4	TMR4_CLK	I	计数时钟端口输入
	TMR4_OUH	IO	PWM 端口 U 相输出
	TMR4_OUL	IO	PWM 端口 U 相输出
	TMR4_OVH	IO	PWM 端口 V 相输出
	TMR4_OVL	IO	PWM 端口 V 相输出
	TMR4_OWH	IO	PWM 端口 W 相输出
	TMR4_OWL	IO	PWM 端口 W 相输出
	TMR4_OXH	IO	PWM 端口 X 相输出

类别	功能名	I/O	说明
Timer4	TMR4_OXL	IO	PWM 端口 X 相输出
	TMR4_ADSM	O	专用事件输出监测
	TMR4_PCT	O	PWM 周期输出监测
Timer6 ( $\langle t \rangle = 1 \sim 4$ )	TMR6_TRIGA	I	外部事件触发 A 输入
	TMR6_TRIGB	I	外部事件触发 B 输入
	TMR6_TRIGC	I	外部事件触发 C 输入
	TMR6_TRIGD	I	外部事件触发 D 输入
	TMR6_<t>_PWMA	IO	外部事件触发输入或 PWM 端口输出
	TMR6_<t>_PWMB	IO	外部事件触发输入或 PWM 端口输出
TimerA ( $\langle t \rangle = 1 \sim 5$ )	TMRA_<t>_TRIG	I	外部事件触发输入
	TMRA_<t>_PWM1/ CLKA	IO	外部事件触发输入或 PWM 端口输出或计数时钟端口输入
	TMRA_<t>_PWM2/ CLKB	IO	外部事件触发输入或 PWM 端口输出或计数时钟端口输入
	TMRA_<t>_PWMy (y=3~4)	IO	外部事件触发输入或 PWM 端口输出
EMB	EMB_PORT1_INx (x=1~5)	I	端口输入控制信号
	EMB_PORT2_INx (x=1~5)	I	端口输入控制信号
HRPWM	HRWPM_x_PWMA (x=1~6)	O	PWM 输出端口
	HRWPM_x_PWMB (x=1~6)	O	PWM 输出端口
	HRPWM_TRIGx (x=A~D)	I	硬件启动、停止、清零、刷新条件同步输入端口
	HRPWM_EEVx (x=1~10)	I	外部事件输入端口
	HRPWM_SCOUT	O	同步输出端口
USARTx (x=1~4)	USARTx_TX	IO	发送数据
	USARTx_RX	IO	接收数据
	USARTx_CK	IO	通信时钟
	USARTx_RTS	O	请求发送信号
	USARTx_CTS	I	清除发送信号
SPI	SPI_MISO	IO	主输入/从输出数据传输引脚
	SPI_MOSI	IO	主输出/从输入数据传输引脚
	SPI_SCK	IO	传输时钟
	SPI_NSS0	IO	从机选择输入输出引脚
	SPI_NSSy (y=1~3)	O	从机选择输出引脚
I2C	I2C_SCL	IO	时钟线
	I2C_SDA	IO	数据线
MCANx (x=1~2)	MCANx_TX	O	发送数据
	MCANx_RX	I	接收数据
CMP	CMP1_OUT	O	CMP1 结果输出
	CMP2_OUT	O	CMP2 结果输出
	CMP3_OUT	O	CMP3 结果输出
	CMPx_INPy (x=1~3 y=1~2)	I	CMPx 正端模拟输入

类别	功能名	I/O	说明
	CMPx_INMy (x=1~3 y=1~2)	I	CMPx 负端模拟输入
ADC	ADTRG1	I	ADC1 AD 转换外部启动源
	ADTRG2	I	ADC2 AD 转换外部启动源
	ADTRG3	I	ADC3 AD 转换外部启动源
	ADC123_INx (x=6~9)	I	ADC1/2/3 共用外部模拟输入端口
	ADC12_INx (x=4~5,10~15)	I	ADC1/2 共用外部模拟输入端口
	ADC1_INx (x=0~3)	I	ADC1 外部模拟输入端口
	ADC3_INx (x=0~3,10,11)	I	ADC3 外部模拟输入端口
DAC	DAC_OUTy (y=1,2)	O	DAC 模拟输出



## 2.4 引脚使用说明

表 2-6 引脚使用说明

引脚名	使用说明
VCC	电源，接 1.8V~3.63V 电压，并就近与 VSS 引脚接去耦电容（参考【电气特性（ECs）】）
VSS	电源地，接 0V
AVCC	模拟电源，给模拟模块供电，接与 VCC 相同电压（参考【电气特性（ECs）】） 不使用模拟模块时，请与 VCC 短接
AVSS	模拟电源地，给模拟模块供电，接与 VSS 相同电压（参考【电气特性（ECs）】） 不使用模拟模块时，请与 VSS 短接
PF3/ MD	模式输入。复位引脚（NRST）解除（从低电平变为高电平）时，本管脚必须固定为低电平。 推荐接电阻（4.7KΩ）到 VSS（下拉）
NRST	复位引脚，低电平有效。不使用时接电阻到 VCC（上拉）
Pxy (x=A~D, F y=0~15)	通用引脚。用作输入功能时,支持 5V 耐压的引脚输入电压不要超过 5V，输入电压超过 VCC 时禁止内部上拉/下拉，不支持 5V 耐压的引脚输入电压不要超过 VCC。用作模拟输入时，模拟电压不要超过 VREFH/ AVCC 不使用时悬空，或者接电阻到 VCC（上拉）/ VSS（下拉）

## 3 电气特性 (ECs)

### 3.1 参数条件

若无另行说明, 所有电压都以 VSS 为基准。

#### 3.1.1 最小值和最大值

除非特别说明, 所有器件的最小值和最大值在最坏的环境温度、供电电压和时钟频率条件下通过样本测试综合评估得到。

#### 3.1.2 典型值

除非特别说明, 典型数据都是在  $T_A=25^{\circ}\text{C}$ 、 $V_{CC}=3.3\text{V}$  条件下通过样本测试综合评估得到。

#### 3.1.3 典型曲线

除非特别说明, 否则所有典型曲线未经测试, 仅供设计参考。

#### 3.1.4 负载电容

图 3-1 (左) 中显示了用于测量引脚参数的负载条件。

#### 3.1.5 引脚输入电压

图 3-1 (右) 中显示了器件引脚上输入电压的测量方法。

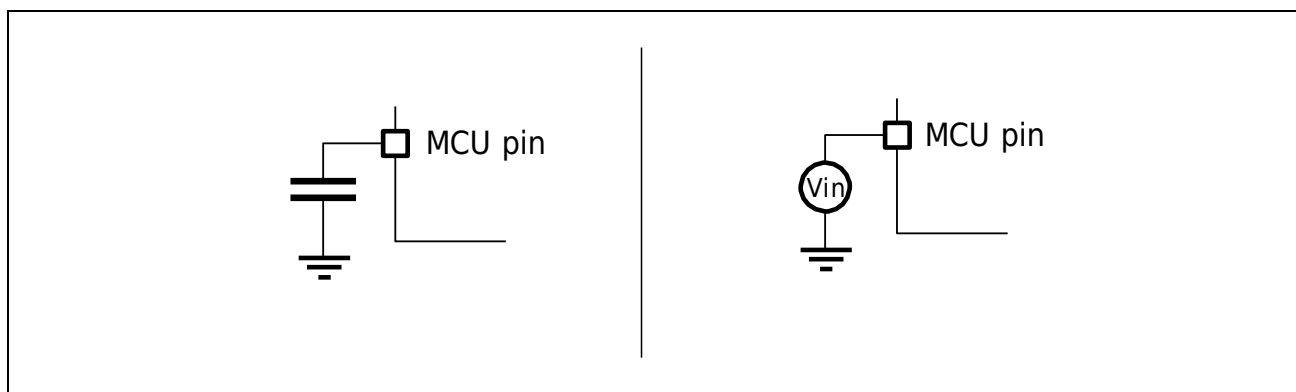


图 3-1 引脚负载条件 (左) 与输入电压测量 (右)

### 3.1.6 电源方案

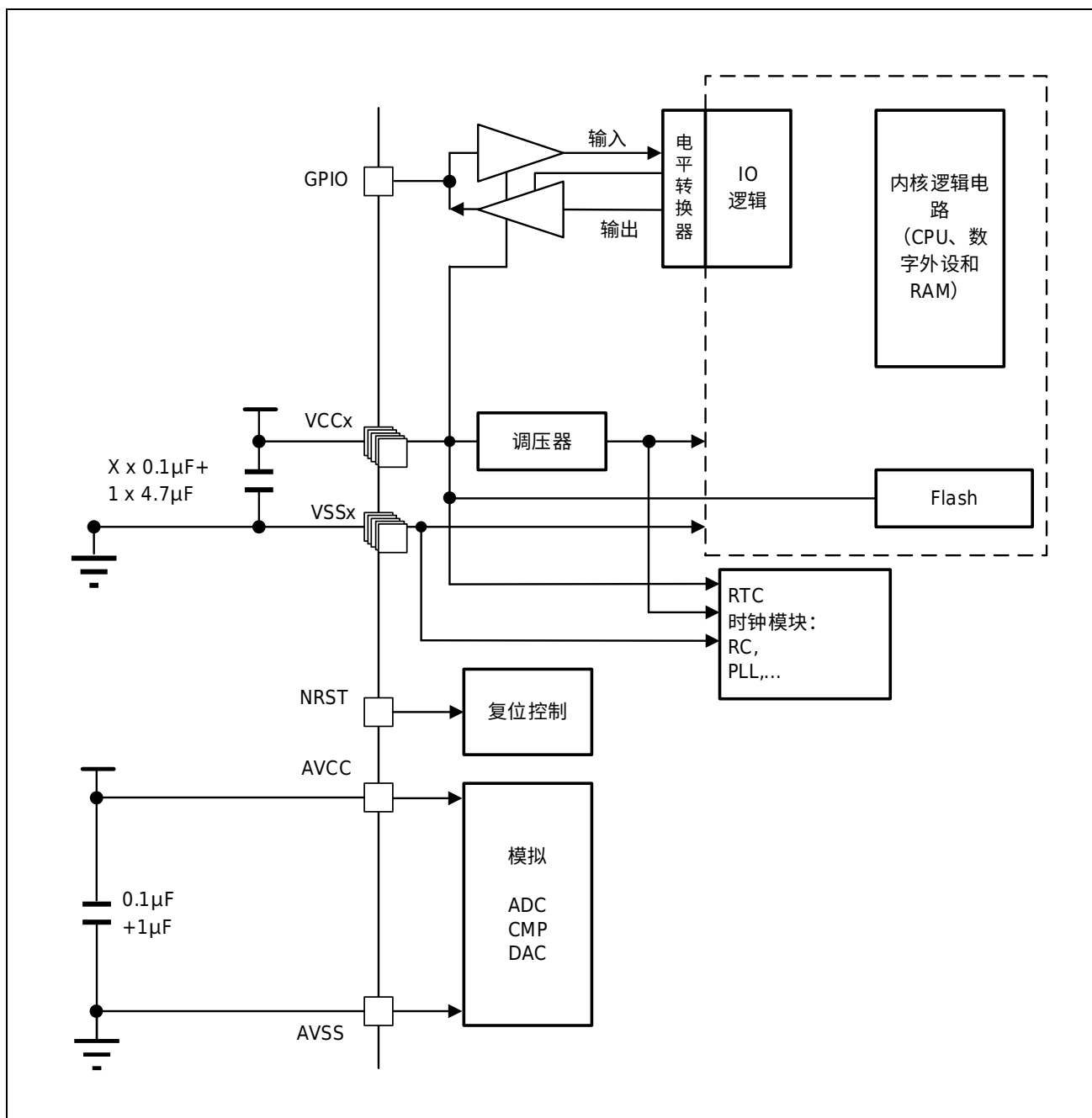


图 3-2 电源方案

1. 4.7µF 陶瓷电容必须连至 VCC 引脚之一。
2. AVSS=VSS。
3. 每个电源对（例如 VCC/VSS，AVCC/AVSS ...）必须使用上述的滤波陶瓷电容去耦。这些电容必须尽量靠近或在 PCB 下侧的电源对引脚下方，以确保器件正常工作。不建议去掉滤波电容来降低 PCB 尺寸或成本，这可能导致器件工作不正常。

### 3.1.7 电流消耗测量

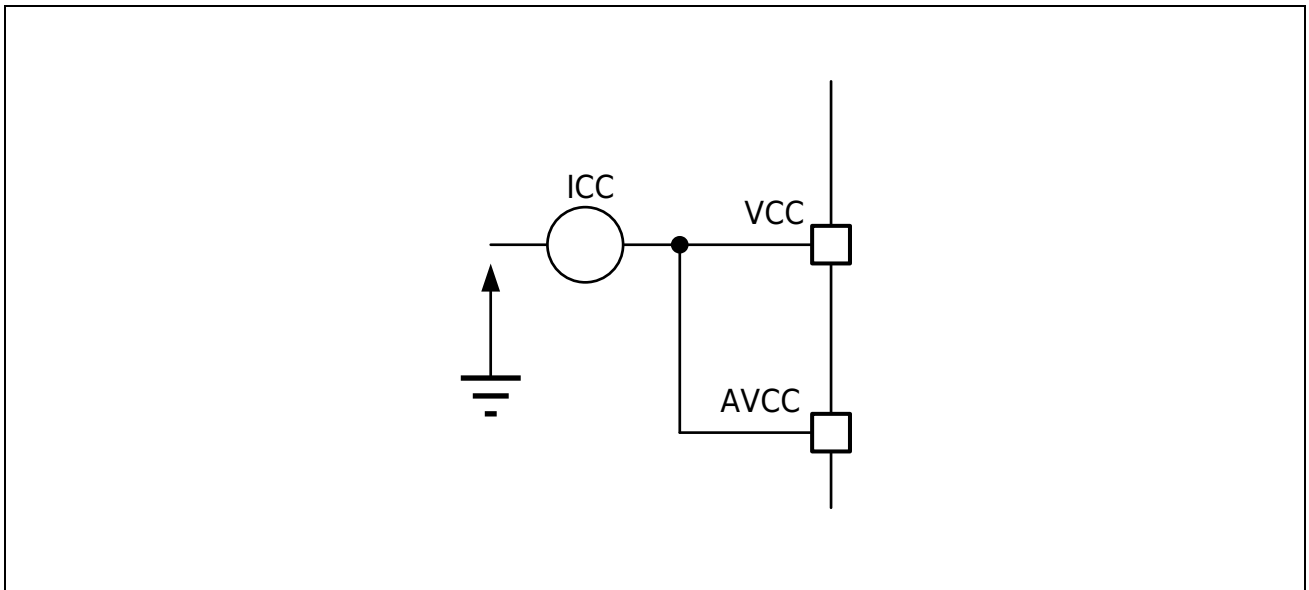


图 3-3 电流消耗测量方案

### 3.2 绝对最大额定值

如果加在器件上的载荷超过表 3-1、表 3-2 和表 3-3 中列出的绝对最大额定值，则可能导致器件永久损坏。这些数值只是额定应力，并不意味着器件在这些条件下功能正常。长期工作在最大额定值条件下可能会影响器件的可靠性。

**表 3-1 电压特性**

符号	项目	最小值	最大值	单位
V <sub>CC-VSS</sub>	外部主电源电压（包括 AV <sub>CC</sub> 、V <sub>CC</sub> ） <sup>(1)</sup>	-0.3	4.0	V
V <sub>IN</sub>	引脚上的输入电压 <sup>(2)</sup>	V <sub>SS</sub> -0.3	V <sub>CC</sub> +4.0(最大5.8V)	
V <sub>SSx-VSS</sub>	不同接地引脚之间的电压差	-	50	mV
V <sub>ESD(HBM)</sub>	静电放电电压（人体模型）	请参考【电气敏感性】		-

1. 在允许的范围内，所有主电源（V<sub>CC</sub>、AV<sub>CC</sub>）和接地（V<sub>SS</sub>、AV<sub>SS</sub>）引脚必须始终连接到外部电源。
2. 必须始终遵循 V<sub>IN</sub> 的最大值。有关允许的最大电流值的信息，请参见表 3-2。

**表 3-2 电流特性**

符号	项目	最大值	单位
∑I <sub>VCC</sub>	流入所有V <sub>CCX</sub> 电源线的总电流（拉电流） <sup>(1)</sup>	240	mA
∑I <sub>VSS</sub>	流出所有V <sub>SSX</sub> 接地线的总电流（灌电流） <sup>(1)</sup>	-240	
I <sub>VCC</sub>	流入每个V <sub>CCX</sub> 电源线的最大电流（拉电流） <sup>(1)</sup>	100	
I <sub>VSS</sub>	流出每个V <sub>SSX</sub> 接地线的最大电流（灌电流） <sup>(1)</sup>	-100	
I <sub>I/O</sub>	任意I/O和控制引脚的输出灌电流	20	
	任意I/O和控制引脚的输出拉电流	-20	
∑I <sub>I/O</sub>	所有I/O和控制引脚上的总输出灌电流 <sup>(2)</sup>	120	
	所有I/O和控制引脚上的总输出拉电流 <sup>(2)</sup>	-120	

1. 在允许的范围内，所有主电源（V<sub>CC</sub>、AV<sub>CC</sub>）和接地（V<sub>SS</sub>、AV<sub>SS</sub>）引脚必须始终连接到外部电源。
2. 此总输出电流必须正确分布在所有电源域内；此总输出电流适用于 64 PINs 封装，对于 48 PINs 封装，总输出电流最大值为±80mA，对于 32 PINs 封装，总输出电流最大值为±40mA。

**表 3-3 热特性**

符号	项目	数值	单位
T <sub>STG</sub>	储存温度范围	-65~150	°C
T <sub>J</sub>	结温范围	-40~125	°C

### 3.3 工作条件

#### 3.3.1 通用工作条件

表 3-4 通用工作条件

符号	参数	条件	最小值	典型值	最大值	单位
f <sub>HCLK</sub>	内部AHB时钟频率	-	-	-	120	MHz
V <sub>CC</sub>	标准工作电压	-	1.8	-	3.63	V
V <sub>AVCC</sub>	模拟工作电压	-	1.8	-	3.63	V
V <sub>IN</sub>	5V耐压引脚上的输入电压 (2)(3)(4)	2V ≤ V <sub>CC</sub> ≤ 3.63V 2V ≤ V <sub>AVCC</sub> ≤ 3.63V	-0.3	-	5.5	
		V <sub>CC</sub> < 2V V <sub>AVCC</sub> < 2V	-0.3	-	5.2	
T <sub>J</sub>	结温范围	-	-40	-	125	°C
T <sub>A</sub>	工作温度范围	-	-40	-	105	°C

1. 量产测试保证。
2. 要使电压保持在高于 V<sub>CC</sub>+0.3V，必须禁止内部上拉/下拉电阻。
3. 需保证器件的电源(V<sub>CC</sub>、AV<sub>CC</sub>)稳定后，此电压再加到器件的 5V 耐压引脚。
4. 禁止此输入电压直接连接外部电源。建议通过 100Ω 以上的电阻串接外部电源。

#### 3.3.2 上电/掉电时的工作条件

表 3-5 上电/掉电时的工作条件

符号	参数	最小值	最大值	单位
t <sub>VCC</sub>	V <sub>CC</sub> 上升时间速率	20	20000	μs/V
	V <sub>CC</sub> 下降时间速率	20	20000	

### 3.3.3 复位和电源控制模块特性

表 3-6 复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>BOR</sub>	BOR的监测电压	ICG1.BOR_LEV[1:0]=0b00	1.70 <sup>(1)</sup>	1.90	2.10	V
		ICG1.BOR_LEV [1:0]=0b01	1.80	2.00	2.20	V
		ICG1.BOR_LEV [1:0]=0b10	1.90	2.10	2.30	V
		ICG1.BOR_LEV [1:0]=0b11	2.10 <sup>(1)</sup>	2.30	2.50	V
V <sub>PVD1</sub>	PVD1监测电压 <sup>(3)</sup>	PVD1LVL[2:0]=0b000	1.80	2.00	2.20	V
		PVD1LVL[2:0]=0b001	1.90	2.10	2.30	V
		PVD1LVL[2:0]=0b010	2.10	2.30	2.50	V
		PVD1LVL[2:0]=0b011	2.33	2.55	2.77	V
		PVD1LVL[2:0]=0b100	2.43	2.65	2.87	V
		PVD1LVL[2:0]=0b101	2.53	2.75	2.97	V
		PVD1LVL[2:0]=0b110	2.63	2.85	3.07	V
		PVD1LVL[2:0]=0b111	2.73	2.95	3.17	V
V <sub>PVD2</sub>	PVD2监测电压 <sup>(3)</sup>	PVD2LVL[2:0]=0b000	1.90	2.10	2.30	V
		PVD2LVL[2:0]=0b001	2.10	2.30	2.50	V
		PVD2LVL[2:0]=0b010	2.33	2.55	2.77	V
		PVD2LVL[2:0]=0b011	2.43	2.65	2.87	V
		PVD2LVL[2:0]=0b100	2.53	2.75	2.97	V
		PVD2LVL[2:0]=0b101	2.63	2.85	3.07	V
		PVD2LVL[2:0]=0b110 <sup>(1)</sup>	2.73	2.95	3.17	V
		PVD2LVL[2:0]=0b111 <sup>(1)(5)</sup>	0.90	1.10	1.30	V
V <sub>pvdhyst</sub>	PVD1,2的迟滞 <sup>(4)</sup>	-	-	100	-	mV
V <sub>POR</sub>	上电/掉电复位阈值 <sup>(1)</sup>	上升沿VPOR	1.56	1.68	1.80	V
		下降沿VPDR	1.52	1.64	1.76	V
V <sub>PORhyst</sub>	POR迟滞	-	-	40	-	mV
I <sub>RUSH</sub>	调压器上电时的浪涌电流 (POR或从待机唤醒)	-	-	100	150	mA
T <sub>NRST</sub>	NRST复位最低宽度	-	10	-	-	μs
T <sub>IPVD1</sub>	PVD1复位解除时间 <sup>(2)</sup>	-	300	380	460	μs
T <sub>IPVD2</sub>	PVD2复位解除时间 <sup>(2)</sup>	-	300	380	460	μs
T <sub>INRST</sub>	NRST复位解除时间 <sup>(2)</sup>	-	25	35	50	μs
T <sub>RIPT</sub>	内部复位时间 <sup>(2)</sup>	-	140	160	200	μs
T <sub>RSTBOR</sub>	BOR复位解除时间 <sup>(2)</sup>	-	440	520	610	μs
T <sub>RSTPOR</sub>	上电复位解除时间 <sup>(2)</sup>	-	-	2500	3000	μs

1. 量产测试保证。
2. 设计保证。

3. PVD1 监测电压是 VCC 电压下降时的监测电压；PVD2LVL[2:0]设置为 0b111 时 PVD2 监测电压是 PVDEXINP 电压下降时的监测电压，在 PVD2LVD[2:0]设置为 0b111 之外的值时 PVD2 监测电压是 VCC 电压下降时的监测电压。
4. PVD1/2 的迟滞是 VCC 上升时的监测电压与 VCC 下降时的监测电压的差值。  
VCC 上升时的 PVD1 监测电压= $V_{pvd1}+V_{pvdhyst}$ 。  
VCC 上升时的 PVD2 监测电压= $V_{pvd2}+V_{pvdhyst}$ 。
5. PVD2LVDL[2:0]=0b111 时，比较电压是 PVD2EXINP 管脚的外部输入比较电压。

### 3.3.4 供电电流特性

电流消耗受多个参数和因素影响，其中包括工作电压、环境温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚开关速率、程序在存储器中的位置以及运行的代码等。

图 3-3 中介绍了电流消耗的测量方法。本节所述各种模式下的电流消耗测量值都是在实验室条件下通过一套运行在 FLASH 的测试代码得出。

具体条件如下：

- 1) 所有 I/O 引脚都处于高阻模式（无负载）。
- 2) 时钟频率选择  $f_{HCLK}=120\text{MHz}/60\text{MHz}/24\text{MHz}/8\text{MHz}/1\text{MHz}$ 。
- 3) 功耗模式分为：正常工作模式 ICC\_RUN、休眠模式 ICC\_SLEEP、停止模式 ICC\_STP、掉电模式 ICC\_PD、Dhrystone 工作模式 ICC\_DHRYSTONE。
- 4) 外设时钟 ON/OFF 请参考具体电流条件说明。
- 5) 高速模式  $f_{HCLK}=120\text{MHz}/60\text{MHz}$  下 PLL 处于开启状态。



表 3-7 运行模式电流消耗 1

模式	参数	符号	条件	T <sub>A</sub> (°C)	产品规格			单位
					最小值	经典值 <sup>(1)</sup>	最大值 <sup>(2)</sup>	
运行模式	f <sub>HCLK</sub> =120MHz	ICC_RUN	while(1),全模块时钟OFF <sup>(3)</sup>	-40	-	14.0	-	mA
			while(1),全模块时钟ON <sup>(3)</sup>	-40	-	25.0	-	mA
		ICC_DHRystone	CACHE OFF	-40	-	14.0	-	mA
			CACHE ON	-40	-	14.0	-	mA
		ICC_SLEEP	全模块时钟OFF <sup>(3)</sup>	-40	-	9.0	-	mA
			全模块时钟ON <sup>(3)</sup>	-40	-	20.0	-	mA
		ICC_RUN	while(1),全模块时钟OFF <sup>(3)</sup>	25	-	14.0	-	mA
			while(1),全模块时钟ON <sup>(3)</sup>	25	-	25.0	-	mA
		ICC_DHRystone	CACHE OFF	25	-	14.0	-	mA
			CACHE ON	25	-	14.0	-	mA
		ICC_SLEEP	全模块时钟OFF <sup>(3)</sup>	25	-	9.0	-	mA
			全模块时钟ON <sup>(3)</sup>	25	-	20.0	-	mA
		ICC_RUN	while(1),全模块时钟OFF <sup>(3)</sup>	85	-	-	18.0	mA
			while(1),全模块时钟ON <sup>(3)</sup>	85	-	-	30.0	mA
		ICC_DHRystone	CACHE OFF	85	-	-	17.5	mA
			CACHE ON	85	-	-	18.0	mA
		ICC_SLEEP	全模块时钟OFF	85	-	-	13.0	mA
			全模块时钟ON	85	-	-	25.0	mA
		ICC_RUN	while(1),全模块时钟OFF <sup>(3)</sup>	105	-	-	23.0	mA
			while(1),全模块时钟ON <sup>(3)</sup>	105	-	-	36.0	mA
ICC_DHRystone	CACHE OFF	105	-	-	23.6	mA		
	CACHE ON	105	-	-	24.0	mA		
ICC_SLEEP	全模块时钟OFF <sup>(3)</sup>	105	-	-	17.5	mA		
	全模块时钟ON <sup>(3)</sup>	105	-	-	30.5	mA		

1. 典型值电压条件 VCC=3.3V。
2. 最大值电压条件 VCC=1.8~3.63V。
3. 量产测试保证。

表 3-8 运行模式电流消耗 2

模式	参数	符号	条件	T <sub>A</sub> (°C)	产品规格			单位
					最小值	经典值 <sup>(1)</sup>	最大值 <sup>(2)</sup>	
运行模式	f <sub>HCLK</sub> =60MHz	ICC_RUN	while(1)全模块时钟OFF	-40	-	9.0	-	mA
			while(1),全模块时钟ON	-40	-	15.0	-	mA
		ICC_DHRystone	CACHE OFF	-40	-	9.0	-	mA
			CACHE ON	-40	-	9.0	-	mA
		ICC_SLEEP	全模块时钟OFF	-40	-	6.0	-	mA
			全模块时钟ON	-40	-	12.0	-	mA
		ICC_RUN	while(1),全模块时钟OFF	25	-	9.0	-	mA
			while(1),全模块时钟ON	25	-	15.0	-	mA
		ICC_DHRystone	CACHE OFF	25	-	9.0	-	mA
			CACHE ON	25	-	9.0	-	mA
		ICC_SLEEP	全模块时钟OFF	25	-	6.0	-	mA
			全模块时钟ON	25	-	12.0	-	mA
		ICC_RUN	while(1),全模块时钟OFF	85	-	-	12.0	mA
			while(1),全模块时钟ON	85	-	-	19.0	mA
		ICC_DHRystone	CACHE OFF	85	-	-	12.1	mA
			CACHE ON	85	-	-	12.3	mA
		ICC_SLEEP	全模块时钟OFF	85	-	-	10.0	mA
			全模块时钟ON	85	-	-	16.5	mA
		ICC_RUN	while(1),全模块时钟OFF	105	-	-	17.0	mA
			while(1),全模块时钟ON	105	-	-	24.5	mA
ICC_DHRystone	CACHE OFF	105	-	-	17.6	mA		
	CACHE ON	105	-	-	17.8	mA		
ICC_SLEEP	全模块时钟OFF	105	-	-	14.0	mA		
	全模块时钟ON	105	-	-	21.5	mA		

1. 典型值电压条件 VCC=3.3V。
2. 最大值电压条件 VCC=1.8~3.63V。

表 3-9 运行模式电流消耗 3

模式	参数	符号	条件	T <sub>A</sub> (°C)	产品规格			单位
					最小值	经典值(1)	最大值(2)	
运行模式	f <sub>HCLK</sub> =24MHz	ICC_RUN	while(1),全模块时钟OFF	-40	-	4.5	-	mA
			while(1),全模块时钟ON	-40	-	8.5	-	mA
		ICC_DHRYSTONE	CACHE OFF	-40	-	4.6	-	mA
		ICC_SLEEP	全模块时钟OFF	-40	-	3.5	-	mA
			全模块时钟ON	-40	-	7.5	-	mA
		ICC_RUN	while(1),全模块时钟OFF	25	-	4.5	-	mA
			while(1),全模块时钟ON	25	-	8.5	-	mA
		ICC_DHRYSTONE	CACHE OFF	25	-	4.6	-	mA
		ICC_SLEEP	全模块时钟OFF	25	-	3.5	-	mA
			全模块时钟ON	25	-	7.5	-	mA
		ICC_RUN	while(1),全模块时钟OFF	85	-	-	9.0	mA
			while(1),全模块时钟ON	85	-	-	12.0	mA
		ICC_DHRYSTONE	CACHE OFF	85	-	-	9.0	mA
		ICC_SLEEP	全模块时钟OFF	85	-	-	7.5	mA
			全模块时钟ON	85	-	-	11.1	mA
		ICC_RUN	while(1),全模块时钟OFF	105	-	-	14.0	mA
			while(1),全模块时钟ON	105	-	-	18.0	mA
		ICC_DHRYSTONE	CACHE OFF	105	-	-	15.0	mA
ICC_SLEEP	全模块时钟OFF	105	-	-	12.5	mA		
	全模块时钟ON	105	-	-	17.0	mA		

1. 典型值电压条件 VCC=3.3V。
2. 最大值电压条件 VCC=1.8~3.63V。

表 3-10 运行速模式电流消耗 4

模式	参数	符号	条件	T <sub>A</sub> (°C)	产品规格			单位
					最小值	典型值(1)	最大值(2)	
运行模式	f <sub>HCLK</sub> =8MHz	ICC_RUN	while(1),全模块时钟OFF	-40	-	3.2	-	mA
			while(1),全模块时钟ON	-40	-	5.5	-	mA
		ICC_DHRYSTONE	CACHE OFF	-40	-	3.3	-	mA
		ICC_SLEEP	全模块时钟OFF	-40	-	2.8	-	mA
			全模块时钟ON	-40	-	5.0	-	mA
		ICC_RUN	while(1),全模块时钟OFF	25	-	3.3	-	mA
			while(1),全模块时钟ON	25	-	5.0	-	mA
		ICC_DHRYSTONE	CACHE OFF	25	-	3.3	-	mA
		ICC_SLEEP	全模块时钟OFF	25	-	2.8	-	mA
			全模块时钟ON	25	-	4.6	-	mA
		ICC_RUN	while(1),全模块时钟OFF	85	-	-	7.1	mA
			while(1),全模块时钟ON	85	-	-	8.2	mA
		ICC_DHRYSTONE	CACHE OFF	85	-	-	7.5	mA
		ICC_SLEEP	全模块时钟OFF	85	-	-	6.5	mA
			全模块时钟ON	85	-	-	7.8	mA
		ICC_RUN	while(1),全模块时钟OFF	105	-	-	12.2	mA
			while(1),全模块时钟ON	105	-	-	13.8	mA
		ICC_DHRYSTONE	CACHE OFF	105	-	-	13.0	mA
ICC_SLEEP	全模块时钟OFF	105	-	-	11.4	mA		
	全模块时钟ON	105	-	-	13.3	mA		

1. 典型值电压条件 VCC=3.3V。
2. 最大值电压条件 VCC=1.8~3.63V。

表 3-11 运行模式电流消耗 5

模式	参数	符号	条件	T <sub>A</sub> (°C)	产品规格			单位
					最小值	典型值 <sup>(1)</sup>	最大值 <sup>(2)</sup>	
运行模式	f <sub>HCLK</sub> =1MHz	ICC_RUN	while(1),全模块时钟OFF	-40	-	2.7	-	mA
			while(1),全模块时钟ON	-40	-	4.9	-	mA
		ICC_DHRYSTONE	CACHE OFF	-40	-	2.7	-	mA
		ICC_SLEEP	全模块时钟OFF	-40	-	2.5	-	mA
			全模块时钟ON	-40	-	4.0	-	mA
		ICC_RUN	while(1),全模块时钟OFF	25	-	2.7	-	mA
			while(1),全模块时钟ON	25	-	3.6	-	mA
		ICC_DHRYSTONE	CACHE OFF	25	-	2.7	-	mA
		ICC_SLEEP	全模块时钟OFF	25	-	2.5	-	mA
			全模块时钟ON	25	-	3.3	-	mA
		ICC_RUN	while(1),全模块时钟OFF	85	-	-	6.4	mA
			while(1),全模块时钟ON	85	-	-	6.6	mA
		ICC_DHRYSTONE	CACHE OFF	85	-	-	6.5	mA
		ICC_SLEEP	全模块时钟OFF	85	-	-	6.1	mA
			全模块时钟ON	85	-	-	6.5	mA
		ICC_RUN	while(1),全模块时钟OFF	105	-	-	11.5	mA
			while(1),全模块时钟ON	105	-	-	12.1	mA
		ICC_DHRYSTONE	CACHE OFF	105	-	-	12.1	mA
ICC_SLEEP	全模块时钟OFF	105	-	-	11.0	mA		
	全模块时钟ON	105	-	-	12.0	mA		

1. 典型值电压条件 VCC=3.3V。
2. 最大值电压条件 VCC=1.8~3.63V。

表 3-12 低功耗模式电流消耗

模式	参数	符号	条件(VCC=3.3V)	Ta(°C)	产品规格			单位
					最小值	典型值 <sup>(1)</sup>	最大值 <sup>(2)</sup>	
停止模式	-	ICC_STP	停止模式	-40	-	46	-	μA
				25	-	71	-	μA
				85	-	-	2.5	mA
				105	-	-	5.2	mA
掉电模式	-	ICC_PD	掉电模式1	-40	-	9.0	-	μA
			掉电模式2	-40	-	4.0	-	μA
			掉电模式3	-40	-	2.0	-	μA
			掉电模式4	-40	-	2.0	-	μA
			掉电模式2+XTAL32+RTC	-40	-	6.0	-	μA
			掉电模式2+LRC+RTC	-40	-	9.0	-	μA
			掉电模式1	25	-	10.0	-	μA
			掉电模式2	25	-	4.0	-	μA
			掉电模式3	25	-	2.0	-	μA
			掉电模式4	25	-	2.0	-	μA
			掉电模式2+XTAL32+RTC	25	-	7.0	-	μA
			掉电模式2+LRC+RTC	25	-	10.0	-	μA
			掉电模式1	85	-	-	17.0	μA
			掉电模式2	85	-	-	9.0	μA
			掉电模式3	85	-	-	6.0	μA
			掉电模式4	85	-	-	6.0	μA
			掉电模式2+XTAL32+RTC	85	-	-	16.0	μA
			掉电模式2+LRC+RTC	85	-	-	21.0	μA
			掉电模式1	105	-	-	30.0	μA
			掉电模式2	105	-	-	22.0	μA
掉电模式3	105	-	-	19.0	μA			
掉电模式4 <sup>[3]</sup>	105	-	-	19.0	μA			
掉电模式2+XTAL32+RTC	105	-	-	44.0	μA			
掉电模式2+LRC+RTC	105	-	-	49.0	μA			

1. 典型值电压条件 VCC=3.3V。
2. 最大值电压条件 VCC=1.8~3.63V。
3. 量产测试保证。

表 3-13 模拟模块电流消耗

Item	参数	符号	条件(VCC=AVCC=3.3V)	TA(°C)	产品规格			单位	
					最小值	典型值	最大值		
模块 电流	-	ICC_MODULE	XTAL 振荡模式高驱动24MHz	25	-	1.8	-	mA	
			振荡模式中驱动16MHz	25	-	1.0	-	mA	
			振荡模式低驱动10MHz	25	-	0.8	-	mA	
			振荡模式超低驱动8MHz	25	-	0.6	-	mA	
			XTAL 32.768KHz	25	-	1.1	-	μA	
			HRC	25	-	0.3	-	mA	
			PLLH (VCO=480MHz)	25	-	3.5	-	mA	
			PLLH (VCO=240MHz)	25	-	1.8	-	mA	
			ADC	25	-	1.3	-	mA	
			DAC	放大器允许	25	-	0.8	-	mA
				放大器禁止	25	-	0.2	-	mA
CMP	25	-	0.3	-	mA				

### 3.3.5 低功耗模式唤醒时序

唤醒时间测量方法为，从唤醒事件触发至 CPU 执行的第一条指令：

- 对于停止或睡眠模式：唤醒事件为 WFE。
- WKUP 引脚用于从待机、停止、睡眠模式唤醒。所有时序均在环境温度及 VCC=3.3V 测试得出。

表 3-14 低功耗模式唤醒时间

符号	参数	条件	典型值	最大值	单位
T <sub>STOP</sub>	从停止模式唤醒	系统时钟为MRC	20.4	35	μs
T <sub>PD1</sub>	从掉电模式1唤醒	-	70	76	
T <sub>PD2</sub>	从掉电模式2唤醒	-	125	135	
T <sub>PD3</sub>	从掉电模式3唤醒	-	2140	2397	
T <sub>PD4</sub>	从掉电模式4唤醒	-	181	194	

### 3.3.6 外部时钟源特性

#### 3.3.6.1 外部源产生的高速外部用户时钟

在旁路模式，XTAL 振荡器关闭，输入引脚为标准 I/O。外部时钟信号必须考虑表 3-15 中对外输入时钟特性的要求。

表 3-15 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f <sub>XTAL_EXT</sub>	用户外部时钟源频率	-	1	-	25 <sup>(1)</sup>	MHz
V <sub>IH_XTAL</sub>	XTAL_EXT输入引脚高电平电压		0.8×V <sub>CC</sub>	-	V <sub>CC</sub>	V
V <sub>IL_XTAL</sub>	XTAL_EXT输入引脚低电平电压		V <sub>SS</sub>	-	0.2×V <sub>CC</sub>	
t <sub>r(XTAL)</sub> t <sub>f(XTAL)</sub>	XTAL_EXT上升或下降时间		-	-	5	ns
Duty(XTAL)	占空比	-	40	-	60	%

1. 量产测试保证。



### 3.3.6.2 晶振/陶瓷谐振器产生的高速外部时钟

高速外部 (XTAL)时钟可以使用一个 4 到 25MHz 的晶振/陶瓷谐振振荡器产生。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性 (频率、封装、精度等) 的详细信息，请咨询晶振谐振器制造商。

表 3-16 XTAL 4-25MHz 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{XTAL\_IN}$	振荡器频率	-	4	-	25	MHz
$R_F$	反馈电阻 <sup>(1)</sup>	-	-	300	-	k $\Omega$
$A_{XTAL}$	XTAL精度 <sup>(2)(3)</sup>	-	-500	-	500	ppm
$G_{mmax}$	振荡器 $G_m$ <sup>(2)</sup>	起振	4	-	-	mA/V
$t_{SU(XTAL)}$	启动时间 <sup>(4)</sup>	VCC稳定, 晶振=8MHz	-	2.0	-	ms
		VCC稳定, 晶振=4MHz	-	4.0	-	ms

1. 量产测试保证。
2. 设计保证。
3. 这个参数取决于应用系统上使用到的谐振器。
4.  $t_{SU(XTAL)}$ 是起振时间，即从软件使能 XTAL 开始测量，直至得到稳定的振荡频率这段时间。该值基于标准晶振谐振器测得，可能随晶振制造商的不同而显著不同。

对于  $C_{L1}$  和  $C_{L2}$ ，建议使用专为高频应用设计、可满足晶振或谐振器要求的高质量外部陶瓷电容 (请参见下图)。 $C_{L1}$  和  $C_{L2}$  的大小通常相同， $C_{L1}=C_{L2}=2*(C_L-C_s)$ 。 $C_s$  是 PCB 与 MCU 引脚 (XTAL\_IN、XTAL\_OUT) 之间的寄生电容总和。 $C_L$  为晶振或陶瓷谐振器的负载电容，请咨询晶振谐振器制造商。

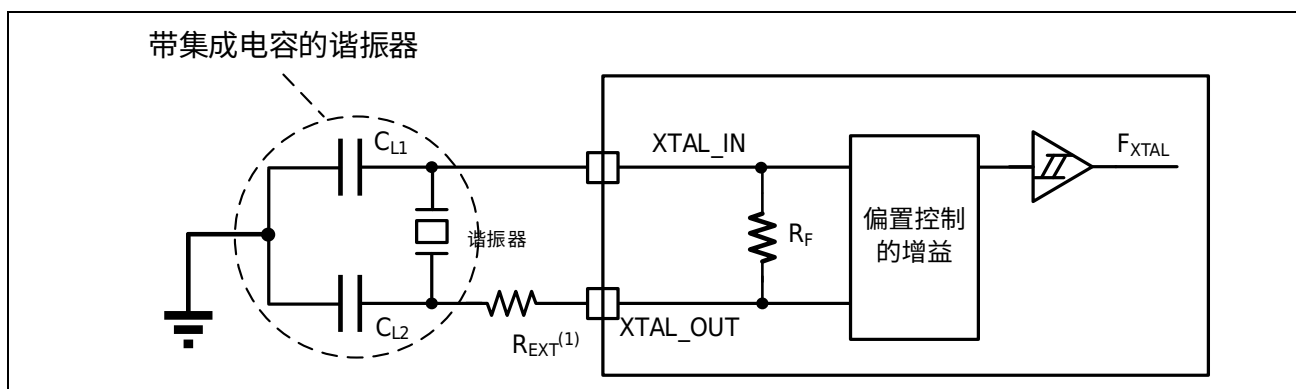


图 3-4 采用8MHz 晶振的典型应用

1.  $R_{EXT}$  的值取决于晶振特性。

### 3.3.6.3 晶振/陶瓷谐振器产生的低速外部时钟

低速外部时钟可以使用一个由 32.768KHz 的晶振/陶瓷谐振器构成的振荡器产生。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性（频率、封装、精度等）的详细信息，请咨询晶振谐振器制造商。

表 3-17 XTAL32 振荡器特性

符号	参数	条件	规格			单位
			最小值	典型值	最大值	
F <sub>XTAL32</sub>	频率	-	-	32.768	-	KHz
R <sub>F</sub>	反馈电阻 <sup>(1)</sup>	-	-	15	-	MΩ
I <sub>DD_XTAL32</sub>	功耗	XTAL32DRV[2:0]=0b000	-	0.8	-	μA
A <sub>XTAL32</sub>	XTAL32精度 <sup>(3)</sup>	-	-500	-	500	ppm
G <sub>mmax</sub>	振荡器G <sub>m</sub> <sup>(2)</sup>	XTAL32DRV[2:0]=0b000	5.6	-	-	μA/V
T <sub>SUXTAL32</sub>	启动时间 <sup>(4)</sup>	VCC稳定状态下	-	2	-	s

1. 量产测试保证。
2. 设计保证。
3. 这个参数取决于应用系统上使用到的谐振器。
4. T<sub>SUXTAL32</sub> 是起振时间，即从软件使能 XTAL32 开始测量，直至得到稳定的 32.768KHz 振荡频率这段时间。该值基于标准晶振谐振器测得，可能随晶振制造商的不同而显著不同。

对于 C<sub>L1</sub> 和 C<sub>L2</sub>，建议使用高质量外部陶瓷电容（请参见下图）。C<sub>L1</sub> 和 C<sub>L2</sub> 的大小通常相同，C<sub>L1</sub>=C<sub>L2</sub>=2\*(C<sub>L</sub>-C<sub>s</sub>)。C<sub>s</sub> 是 PCB 与 MCU 引脚 (XTAL32\_IN、XTAL32\_OUT) 之间的寄生电容总和。如果 C<sub>L1</sub> 或 C<sub>L2</sub> 大于 18 pF，建议设置 XTAL32DRV[2:0]=0b001（高驱动，功耗典型值增加 0.2μA）。C<sub>L</sub> 为晶振或陶瓷谐振器的负载电容，请咨询晶振谐振器制造商。

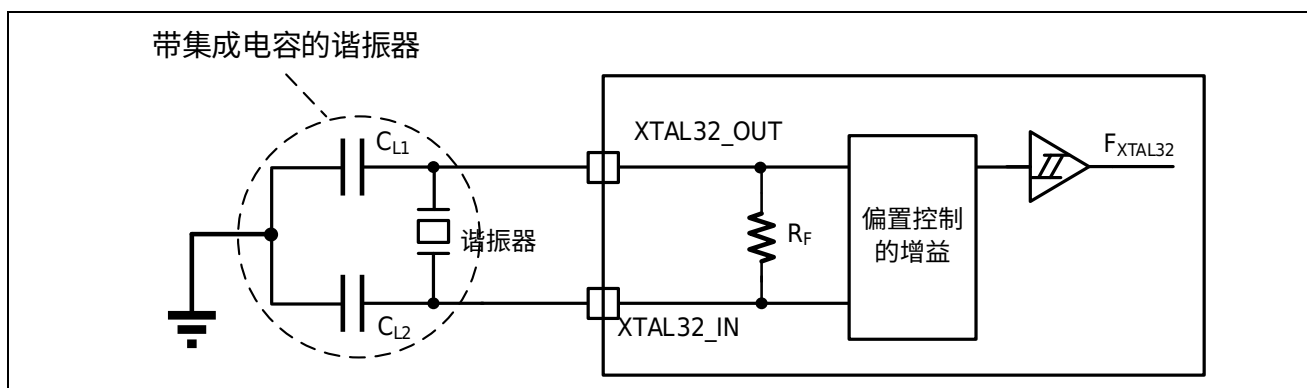


图 3-5 采用 32.768KHz 晶振的典型应用

### 3.3.7 内部时钟源特性

#### 3.3.7.1 内部高速 (HRC) 振荡器

表 3-18 HRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f <sub>HRC</sub>	频率 <sup>(1)</sup>	模式1	-	16	-	MHz
		模式2	-	20	-	
	用户调整刻度	-	-	-	0.2	%
	频率精度	T <sub>A</sub> = -40到105°C <sup>(1)</sup>	-2	-	2	%
T <sub>A</sub> = 25°C <sup>(1)</sup>		-1.5	-	1.5	%	
t <sub>st(HRC)</sub>	HRC 振荡器振荡稳定时间 <sup>(1)</sup>	-	-	-	15	μs

1. 量产测试保证。

#### 3.3.7.2 内部中速 (MRC) 振荡器

表 3-19 MRC 振荡器特性

符号	参数	最小值	典型值	最大值	单位
f <sub>MRC</sub>	频率 <sup>(1)</sup>	7.2	8	8.8	MHz
t <sub>st(MRC)</sub>	MRC振荡器稳定时间 <sup>(1)</sup>	-	-	3	μs

1. 量产测试保证。

#### 3.3.7.3 内部低速 (LRC) 振荡器

表 3-20 LRC 振荡器特性

符号	参数	最小值	典型值	最大值	单位
f <sub>LRC</sub>	频率 <sup>(1)</sup>	27.853	32.768	37.683	KHz
t <sub>st(LRC)</sub>	LRC振荡器稳定时间 <sup>(1)</sup>	-	-	36	μs

1. 量产测试保证。

#### 3.3.7.4 SWDT 专用内部低速 (SWDTLRC) 振荡器

表 3-21 SWDTLRC 振荡器特性

符号	参数	最小值	典型值	最大值	单位
f <sub>SWDTLRC</sub>	频率 <sup>(1)</sup>	9	10	11	KHz
t <sub>st(SWDTLRC)</sub>	SWDTLRC振荡器稳定时间 <sup>(1)</sup>	-	-	57.1	μs

1. 量产测试保证。

### 3.3.8 PLL 特性

表 3-22 PLLH 主要性能指标

符号	参数	条件	最小值	典型值	最大值	单位
f <sub>PLL_IN</sub>	PLL鉴相鉴频器 (PFD) 的输入时钟 <sup>(1)(2)</sup>	-	1	-	25	MHz
f <sub>PLL_OUT</sub>	PLL倍增器的输出时钟	-	15	-	120	MHz
f <sub>VCO_OUT</sub>	PLL压控振荡器 (VCO) 的输出 <sup>(1)</sup>	-	240	-	480	MHz
t <sub>LOCK</sub>	PLL锁定时间	-	-	80	120	μs
Jitter <sub>PLL</sub>	周期抖动	PLL PFD输入时钟为8MHz, 系统时钟为120MHz, 峰峰值	-	±100	-	ps
	相邻周期间抖动	PLL PFD输入时钟为8MHz, 系统时钟为120MHz, 峰峰值-	-	±150	-	

1. 量产测试保证。
2. 推荐使用较高的输入时钟, 以获得良好的抖动特性。

### 3.3.9 存储器（闪存）特性

器件交付给客户时，闪存已被擦除。

表 3-23 闪存特性

符号	参数	条件	最小值	典型值	最大值	单位
I <sub>vcc</sub>	供电电流 <sup>(1)</sup>	读模式, V <sub>CC</sub> =1.8V~3.63V	-	-	5	mA
		编程模式, V <sub>CC</sub> =1.8V~3.63V	-	-	10	
		块擦除模式, V <sub>CC</sub> =1.8V~3.63V	-	-	10	
		全擦除模式, V <sub>CC</sub> =1.8V~3.63V	-	-	10	

1. 设计保证。

表 3-24 闪存编程擦除时间

符号	参数	条件	最小值	典型值	最大值	单位
T <sub>prog</sub>	字编程时间 <sup>(1)</sup>	单编程模式	$43+2 \times T_{\text{hclk}}^{(2)}$	$48+4 \times T_{\text{hclk}}^{(2)}$	$53+6 \times T_{\text{hclk}}^{(2)}$	μs
	字编程时间 <sup>(1)</sup>	连续编程模式	$12+2 \times T_{\text{hclk}}^{(2)}$	$14+4 \times T_{\text{hclk}}^{(2)}$	$16+6 \times T_{\text{hclk}}^{(2)}$	μs
T <sub>erase</sub>	块擦除时间 <sup>(1)</sup>	-	$16+2 \times T_{\text{hclk}}^{(2)}$	$18+4 \times T_{\text{hclk}}^{(2)}$	$20+6 \times T_{\text{hclk}}^{(2)}$	ms
T <sub>mas</sub>	全擦除时间 <sup>(1)</sup>	-	$16+2 \times T_{\text{hclk}}^{(2)}$	$18+4 \times T_{\text{hclk}}^{(2)}$	$20+6 \times T_{\text{hclk}}^{(2)}$	ms

1. 量产测试保证。
2. T<sub>hclk</sub> 为 CPU 时钟的 1 周期。

表 3-25 闪存可擦写次数和数据保存期限

符号	参数	条件	数值	单位
			最小值	
N <sub>end</sub>	编程, 块擦除次数, 全擦除次数	T <sub>A</sub> = 85°C	10	千次
T <sub>ret</sub>	数据保存期限	T <sub>A</sub> = 85°C, after 10 kcycles	10	年

### 3.3.10 电气敏感性

使用特定的测量方法对芯片进行不同的测试（ESD、LU），以确定其在电气敏感性方面的性能。

#### 3.3.10.1 静电放电（ESD）

根据每种引脚组合，对每个样本的引脚施加静电放电。此项测试符合 JS001，JS002 标准。

表 3-26 ESD 特性

符号	参数	条件	最大值	单位
V <sub>ESD(HBM)</sub>	静电放电电压（人体模型）	T <sub>A</sub> = +25°C，符合JS001标准	4000	V
V <sub>ESD(CDM)</sub>	静电放电电压（充电设备模型）	T <sub>A</sub> = +25°C，符合JS002标准	1000	

#### 3.3.10.2 静态 Latch-up

为评估静态 Latch-up 性能，需要对芯片执行两项互补的静态 Latch-up 测试：

- 对每个电源和模拟输入引脚施加过压
- 对其他输入、输出和可配置 I/O 引脚施加电流注入

这些测试符合 EIA/ JESD 78A IC Latch-up 标准。

表 3-27 静态 Latch-up 特性

符号	参数	条件	最大值	单位
LU	静态Latch-up	T <sub>A</sub> = +105°C，符合JESD78A标准	200	mA

### 3.3.11 I/O 端口特性

#### 常规输入/输出特性

表 3-28 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位	
V <sub>IL</sub>	Schmitt输入低电平 <sup>(1)</sup>	1.8≤V <sub>CC</sub> ≤3.63	-	-	0.3V <sub>CC</sub>	V	
V <sub>IH</sub>	Schmitt输入高电平 <sup>(1)</sup>	1.8≤V <sub>CC</sub> ≤3.63	0.7V <sub>CC</sub>	-	-	V	
V <sub>HYS</sub>	Schmitt输入迟滞	1.8≤V <sub>CC</sub> ≤3.63	0.1	0.2	-	V	
V <sub>IL</sub>	CMOS输入低电平 <sup>(1)</sup>	1.8≤V <sub>CC</sub> ≤3.63	-	-	0.3V <sub>CC</sub>	V	
V <sub>IH</sub>	CMOS输入高电平 <sup>(1)</sup>	1.8≤V <sub>CC</sub> ≤3.63	0.7V <sub>CC</sub>	-	-	V	
TTL_V <sub>IL</sub>	CMOS/ Schmitt兼容TTL输入低电平 <sup>(1)</sup>	2.7≤V <sub>CC</sub> ≤3.63	-	-	0.8	V	
TTL_V <sub>IH</sub>	CMOS/ Schmitt兼容TTL输入高电平 <sup>(1)</sup>	2.7≤V <sub>CC</sub> ≤3.63	2.2	-	-	V	
F <sub>max(in)</sub>	Schmitt输入最高频率	2.7≤V <sub>CC</sub> ≤3.63	-	-	40	MHz	
		1.8≤V <sub>CC</sub> ≤2.7	-	-	20	MHz	
	CMOS输入最高频率	2.7≤V <sub>CC</sub> ≤3.63	-	-	80	MHz	
		1.8≤V <sub>CC</sub> ≤2.7	-	-	40	MHz	
I <sub>LKG</sub>	I/O输入漏电流 <sup>(1)</sup>	V <sub>SS</sub> ≤V <sub>IN</sub> ≤V <sub>CC</sub>	-	-	1	μA	
		V <sub>IN</sub> = 5.5V <sup>(2)</sup>	-	-	10	μA	
R <sub>PU</sub>	弱上拉 等效电阻 <sup>(1)(3)</sup>	V <sub>IN</sub> = V <sub>SS</sub> 1.8≤V <sub>CC</sub> ≤3.63	10	30	150	KΩ	
R <sub>PD</sub>	弱下拉 等效电阻 <sup>(1)(3)</sup>	V <sub>IN</sub> = V <sub>CC</sub> 1.8≤V <sub>CC</sub> ≤3.63	5	20	50	KΩ	
C <sub>IO</sub>	I/O引脚电容 <sup>(2)</sup>	PB6, PB7 (I2C) PF3/MD	-	-	10	-	pF
		上述以外其他输入 引脚	-	-	5	-	pF

1. 量产测试保证。
2. 设计保证。
3. 要使电压保持在高于 VCC+0.3V，必须禁止内部上拉/下拉电阻。

## 输出电流

GPIO（通用输入/输出）可提供最大±20mA 的拉电流或灌电流。

## 输出电压

表 3-29 输出电压特性

驱动设置	符号	参数	条件	最小值	典型值	最大值	单位
低驱动	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±1.5mA, 1.8≤V <sub>CC</sub> <2.7	-	-	0.6	V
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.6	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±3mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	0.6	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.6	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±6mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	1.3	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -1.3	-	-	
中驱动	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±3mA, 1.8≤V <sub>CC</sub> <2.7	-	-	0.4	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.4	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±5mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	0.4	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.4	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±12mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	1.3	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -1.3	-	-	
高驱动	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±6mA, 1.8≤V <sub>CC</sub> <2.7	-	-	0.4	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.4	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±8mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	0.4	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.4	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±20mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	1.3	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -1.3	-	-	
	V <sub>OL</sub>	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =±20mA, 2.97≤V <sub>CC</sub> ≤3.63	-	-	0.88	
	V <sub>OH</sub>	高电平输出 <sup>(1)(3)</sup>		V <sub>CC</sub> -0.88	-	-	
IIC/ FM+	VOLFM+	低电平输出 <sup>(1)(2)</sup>	I <sub>IO</sub> =20 mA, 2.7≤V <sub>CC</sub> ≤3.63	-	-	0.4	V

1. 量产测试保证。
2. 器件的 I<sub>IO</sub> 灌电流必须一直考虑表 3-2 中规定的绝对最大额定。I<sub>IO</sub>（I/O 端口和控制引脚）之和一定不能超过 I<sub>VSS</sub>。
3. 器件的 I<sub>IO</sub> 拉电流必须始终遵循表 3-2 所列的绝对最大额定值，I<sub>IO</sub>（I/O 端口和控制引脚）的总和不得超过 I<sub>VCC</sub>。



输入/输出交流特性

表 3-30 I/O 交流特性

驱动设置	符号	参数	条件 <sup>(3)</sup>	最小值	典型值	最大值	单位
低驱动	$f_{\max}(\text{IO})_{\text{out}}$	最大频率 <sup>(1)</sup>	$C_L=30\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	20	MHz
			$C_L=30\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	10	
			$C_L=10\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	40	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	20	
	$t_r(\text{IO})_{\text{out}}$ $t_f(\text{IO})_{\text{out}}$	输出高至低电平下降时间及输出低至高电平上升时间	$C_L=30\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	15	ns
			$C_L=30\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	25	
			$C_L=10\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	7.5	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	15	
中驱动	$f_{\max}(\text{IO})_{\text{out}}$	最大频率 <sup>(1)</sup>	$C_L=30\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	45	MHz
			$C_L=30\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	22.5	
			$C_L=10\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	90	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	45	
	$t_r(\text{IO})_{\text{out}}$ $t_f(\text{IO})_{\text{out}}$	输出高至低电平下降时间及输出低至高电平上升时间	$C_L=30\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	6	ns
			$C_L=30\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	10	
			$C_L=10\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	4	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	6	
高驱动	$f_{\max}(\text{IO})_{\text{out}}$	最大频率 <sup>(1)</sup>	$C_L=30\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	100	MHz
			$C_L=30\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	50	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	100	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	100	
	$t_r(\text{IO})_{\text{out}}$ $t_f(\text{IO})_{\text{out}}$	输出高至低电平下降时间及输出低至高电平上升时间	$C_L=30\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	4	ns
			$C_L=30\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	6	
			$C_L=10\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	2.5	
			$C_L=10\text{pF}, V_{CC}\geq 1.8\text{V}$	-	-	3.5	

1. 最大频率在图 3-6 中定义。
2. 负载电容  $C_L$  必须将 PCB 和 MCU 引脚的电容考虑在内 (I2C 引脚 PB6、PB7 及 MD 引脚 PF3 与电路板的电容可粗略地估算为 15pF；其他引脚与电路板的电容可粗略地估算为 10pF)。

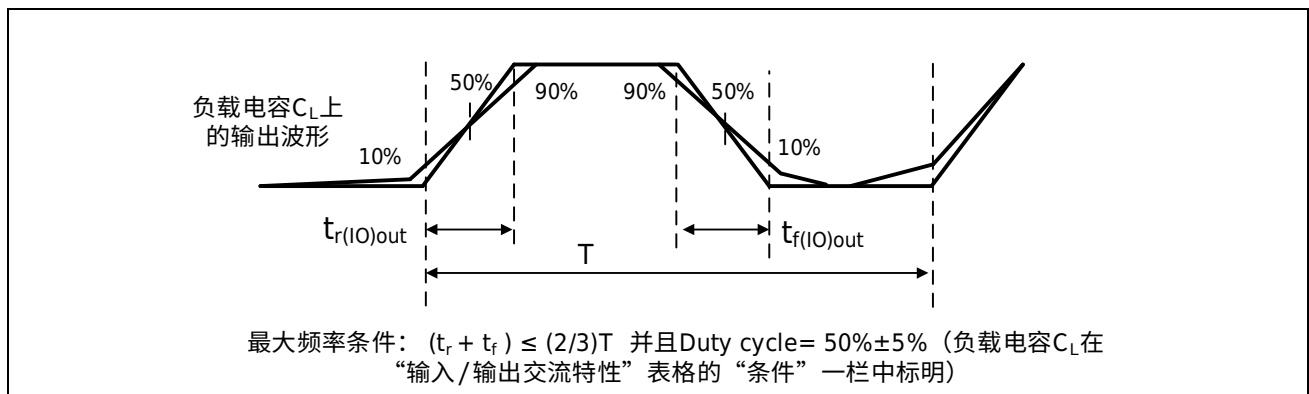


图 3-6 I/O 交流特性定义

### 3.3.12 HRPWM 特性

表 3-31 HRPWM 特性

符号	参数	最小值	典型值	最大值	单位
fPCLK0	HRPWM校准时钟输入	-	120	-	MHz
		-	8.33	-	ns
Tres(HRPWM)	定时器分辨率时间	-	130	-	ps
ResHRPWM	定时器分辨率	-	22	-	bit

表 3-32 HRPWM EMB 响应时间

符号	参数	条件	最小值	典型值	最大值	单位
T <sub>LAT</sub> (DEMB)	数字EMB响应时间	从EMB_PORT1_INx输入到 HRPWM_<t>_PWMA/B 输出端口的延迟	-	15	25	ns
T <sub>W</sub> (EMB)	最小EMB脉冲宽度	-	12.5	-	-	ns
T <sub>LAT</sub> (AEMB)	模拟EMB响应时间	-	-	30	50	ns

表 3-33 HRPWM 外部事件 1~5 响应时间<sup>(2)</sup> (快速异步模式)

符号	参数	条件	最小值	典型值	最大值	单位
T <sub>LAT</sub> (DEEV)	数字外部事件响应时间	从HRPWMEEVy输入到 HRPWM_<t>_PWMA/B输出端口 的延迟 (30pF负载)	-	15	25	ns
T <sub>W</sub> (EEV)	最小外部事件脉冲宽度	-	12.5	-	-	ns
T <sub>LAT</sub> (AEEV)	模拟外部事件响应时间	从CMPy_INPz输入到 HRPWM_<t>_PWMA/B输出端口 的延迟 (30pF负载)	-	30	50	ns
T <sub>JIT</sub> (EEV)	外部事件反应jitter	从HRPWM_EEVy输入到 HRPWM_<t>_PWMA/B输出端口 的jitter	-	-	0	t <sub>PCLK0</sub> <sup>(1)</sup>

1.  $t_{PCLK0} = 1/f_{PCLK0}$

2. 快速异步模式通过 HRPWM\_EECR1.EEyFAST 寄存器位设定, 仅支持外部事件 1~5。

**表 3-34 HRPWM 外部事件 1~5 响应时间（同步模式）**

符号	参数	条件	最小值	典型值	最大值	单位
T <sub>LAT</sub> (DEEV)	数字外部事件响应时间	从HRPWMEEVy输入到 HRPWM_<t>_PWMA/B输出端口的 延迟（30pF负载）	-	60	70	ns
T <sub>W</sub> (EEV)	最小外部事件脉冲宽度	-	12.5	-	-	ns
T <sub>LAT</sub> (AEEV)	模拟外部事件响应时间	从CMPy_INPz输入到 HRPWM_<t>_PWMA/B输出端口的 延迟（30pF负载）	-	75	85	ns
T <sub>JIT</sub> (EEV)	外部事件反应jitter	从HRPWM_EEVy输入到 HRPWM_<t>_PWMA/B输出端口的 jitter	-	-	1	t <sub>PCLK0</sub>

**表 3-35 HRPWM 同步输入和输出特性**

符号	参数	最小值	典型值	最大值	单位
T <sub>W</sub> (TRGA-D)	同步输入信号HRPWM_TRGA~D 最小脉宽	2	-	-	t <sub>PCLK0</sub>
T <sub>RES</sub> (TRGA-D)	同步请求响应时间	-	-	4	t <sub>PCLK0</sub>
T <sub>W</sub> (SYNCOUT)	同步输出信号HRPWM_SYNCOUT 最小脉宽	16	-	65535	t <sub>PCLK0</sub>

### 3.3.13 I2C 接口特性

表 3-36 I2C 电气特性

符号	参数	标准模式 (SM)		快速模式 (FM)		快速模式Plus (FM+) <sup>(3)</sup>		单位
		Min	Max	Min	Max	Min	Max	
f <sub>SCL</sub>	SCL频率	0	100	0	400	0	1000	KHz
t <sub>HD;STA</sub>	开始条件/重新开始条件Hold	4.0	-	0.6	-	0.26	-	μs
t <sub>LOW</sub>	SCL低电平	4.7	-	1.3	-	0.5	-	μs
t <sub>HIGH</sub>	SCL高电平	4	-	0.6	-	0.26	-	μs
t <sub>SU;STA</sub>	重新开始条件Setup	4.7	-	0.6	-	0.26	-	μs
t <sub>HD;DAT</sub>	数据Hold <sup>(1)</sup>	0	-	0	-	0	-	μs
t <sub>SU;DAT</sub>	数据Setup <sup>(1)</sup>	30+ t <sub>I2C</sub> 基准时钟周期 <sup>(2)</sup>	-	30+ t <sub>I2C</sub> 基准时钟周期 <sup>(2)</sup>	-	30+ t <sub>I2C</sub> 基准时钟周期 <sup>(2)</sup>	-	ns
t <sub>R</sub>	SCL/SDA的上升时间	-	1000	-	300	-	120	ns
t <sub>F</sub>	SCL/SDA的下降时间	-	300	-	300	-	120	ns
t <sub>SU;STO</sub>	停止条件Setup	4	-	0.6	-	0.26	-	μs
t <sub>BUF</sub>	停止条件到开始条件间的BUS空闲时间	4.7	-	1.3	-	0.5	-	μs
C <sub>b</sub>	负载电容	-	400	-	400	-	550	pF

1. 量产测试保证。
2. t<sub>I2C</sub> 基准时钟周期即 I2C 基准时钟周期，由 I2C\_CCR.CKDIV[2:0]位设定。
3. FM+模式下，I2C 功能需配置在 PB6、PB7 端口。

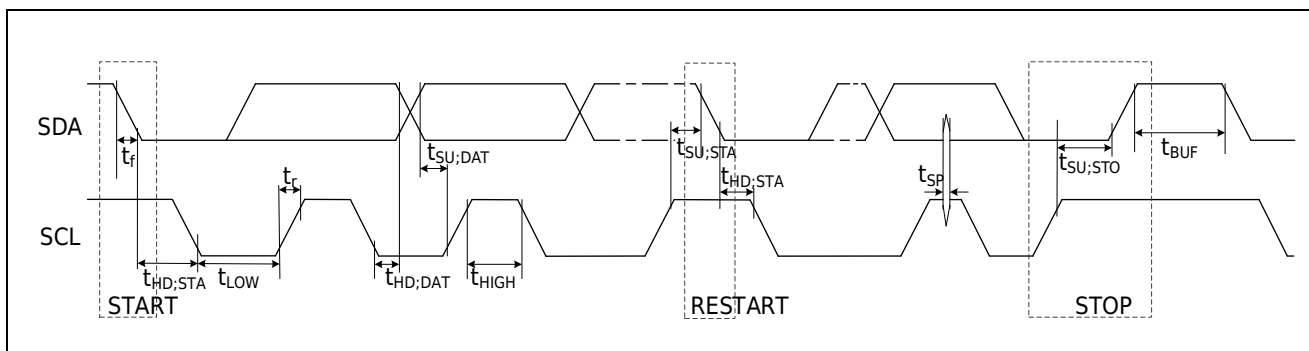


图 3-7 I2C 总线时序定义

### 3.3.14 SPI 接口特性

表 3-37 SPI 电气特性

符号	参数	条件	最小值	最大值	单位
t <sub>w</sub> (SCKH)	SCK高电平时间	主机模式 <sup>(4)</sup> , 1.8V≤V <sub>CC</sub> ≤3.63V	T <sub>pclk1</sub> -1 <sup>(5)</sup>	T <sub>pclk1</sub> +1 <sup>(5)</sup>	ns
		从机模式 <sup>(4)</sup> , 1.8V≤V <sub>CC</sub> ≤3.63V	3×T <sub>pclk1</sub> -1 <sup>(5)</sup>	3×T <sub>pclk1</sub> +1 <sup>(5)</sup>	ns
t <sub>w</sub> (SCKL)	SCK低电平时间	主机模式 <sup>(4)</sup> , 1.8V≤V <sub>CC</sub> <3.63V	T <sub>pclk1</sub> -1 <sup>(5)</sup>	T <sub>pclk1</sub> +1 <sup>(5)</sup>	ns
		从机模式 <sup>(4)</sup> , 1.8V≤V <sub>CC</sub> <3.63V	3×T <sub>pclk1</sub> -1 <sup>(5)</sup>	3×T <sub>pclk1</sub> +1 <sup>(5)</sup>	ns
t <sub>su</sub> (SI)	Data输入建立时间	从机模式, 1.8V≤V <sub>CC</sub> ≤3.63V <sup>(1)</sup>	4	-	ns
t <sub>h</sub> (SI)	Data输入保持时间	从机模式, 1.8V≤V <sub>CC</sub> ≤3.63V <sup>(1)</sup>	3	-	ns
t <sub>v</sub> (SO)	Data输出有效时间	从机模式, 2.7V≤V <sub>CC</sub> ≤3.63V <sup>(1)</sup>	-	15	ns
		从机模式, 1.8V≤V <sub>CC</sub> <2.7V <sup>(1)</sup>	-	26	ns
t <sub>su</sub> (MI)	Data输入建立时间	主机模式, 2.7V≤V <sub>CC</sub> ≤3.63V <sup>(1)</sup>	5	-	ns
		主机模式, 1.8V≤V <sub>CC</sub> <2.7V <sup>(1)</sup>	9	-	ns
t <sub>h</sub> (MI)	Data输入保持时间	主机模式, 2.7V≤V <sub>CC</sub> ≤3.63V	5	-	ns
		主机模式, 1.8V≤V <sub>CC</sub> ≤2.7V	15	-	ns
t <sub>su</sub> (SS)	SS建立时间	从机模式, 1.8V≤V <sub>CC</sub> ≤3.63V	6×T <sub>pclk1</sub> <sup>(5)</sup>	-	ns
		主机模式, 2.7V≤V <sub>CC</sub> ≤3.63V	-5+N×T <sub>sck</sub> <sup>(2)(5)</sup>	-	ns
		主机模式, 1.8V≤V <sub>CC</sub> <2.7V	-10+N×T <sub>sck</sub> <sup>(2)(5)</sup>	-	ns
t <sub>h</sub> (SS)	SS保持时间	从机模式, 1.8V≤V <sub>CC</sub> ≤3.63V	6×T <sub>pclk1</sub> <sup>(5)</sup>	-	ns
		主机模式, 2.7V≤V <sub>CC</sub> ≤3.63V	-5+N×T <sub>sck</sub> <sup>(3)(5)</sup>	-	ns
		主机模式, 1.8V≤V <sub>CC</sub> <2.7V	-10+N×T <sub>sck</sub> <sup>(3)(5)</sup>	-	ns
t <sub>v</sub> (MO)	Data输出有效时间	主机模式, 2.7V≤V <sub>CC</sub> ≤3.63V <sup>(1)</sup>	-	4	ns
		主机模式, 1.8V≤V <sub>CC</sub> ≤2.7V <sup>(1)</sup>	-	9	ns

1. 量产测试保证。
2. N=1~8, 由寄存器 SPI\_CFG1.MSSI[2:0]决定。
3. N=1~8, 由寄存器 SPI\_CFG1.MSSDL[2:0]决定。
4. t<sub>w</sub>(SCKH)和 t<sub>w</sub>(SCKL)数值由 SPI\_CFG2.MBR 决定, 表格中所列值为 SPI\_CFG2.MBR=0 的值。
5. T<sub>pclk1</sub> 是指时钟 PCLK1 的 1 个周期, T<sub>sck</sub> 是指 SPI 通信时钟的 1 个周期。

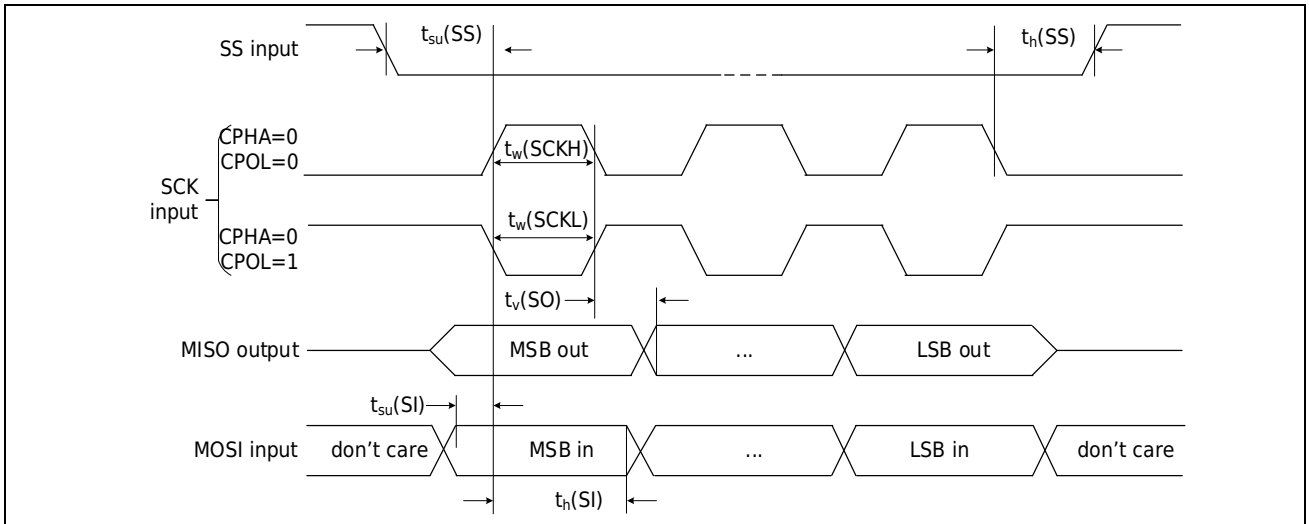


图 3-8 SPI 时序定义 (从机模式, CPHA=0)

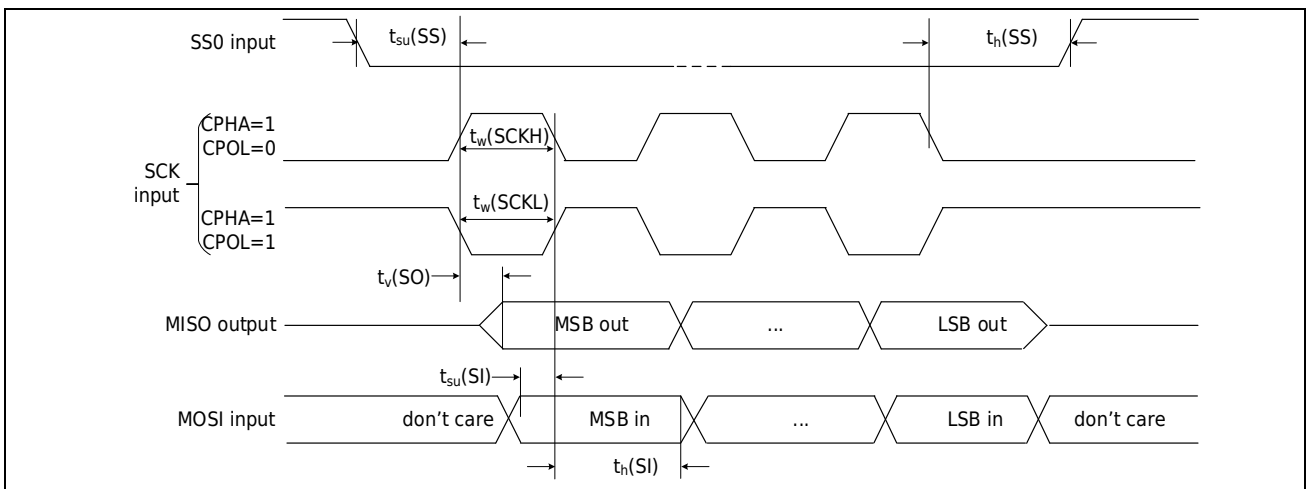


图 3-9 SPI 时序定义 (从机模式, CPHA=1)

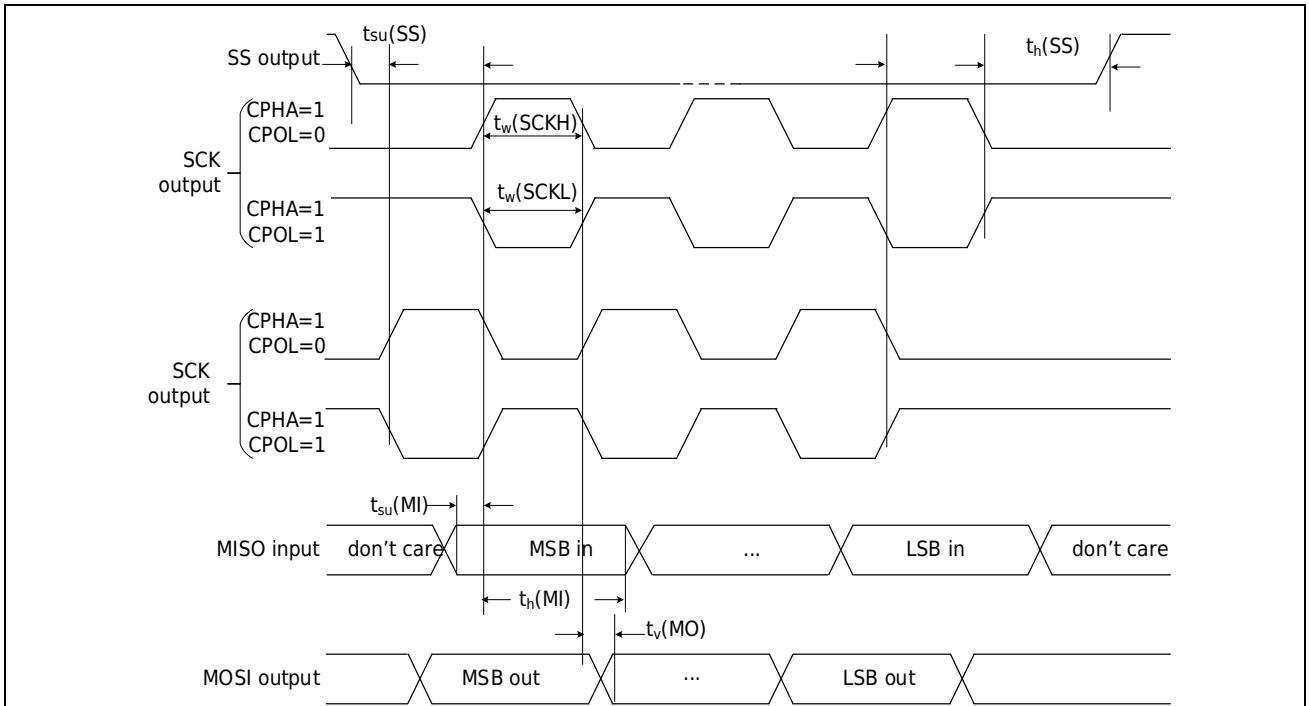


图 3-10 SPI 时序定义 (主机模式)

### 3.3.15 USART 接口特性

表 3-38 USART AC 时序

符号	参数	最小值	最大值	单位	
t <sub>cyc</sub>	输入时钟周期数	UART	4	-	t <sub>PCLK1</sub>
		时钟同步模式	6	-	
t <sub>ckw</sub>	输入时钟宽度	0.4	0.6	t <sub>cyc</sub>	
t <sub>ckr</sub>	输入时钟上升时间	-	5	ns	
t <sub>ckf</sub>	输入时钟下降时间	-	5	ns	
t <sub>TD</sub>	发送延迟时间 2.7V ≤ V <sub>CC</sub> ≤ 3.63V <sup>(1)</sup>	时钟同步模式	-	23	ns
	发送延迟时间 1.8V ≤ V <sub>CC</sub> < 2.7V	时钟同步模式	-	30	ns
t <sub>RDS</sub>	接收数据建立时间 2.7V ≤ V <sub>CC</sub> ≤ 3.63V <sup>(1)</sup>	时钟同步模式	17	-	ns
	接收数据建立时间 1.8V ≤ V <sub>CC</sub> < 2.7V	时钟同步模式	23	-	ns
t <sub>RDH</sub>	接收数据保持时间	时钟同步模式	5	-	ns

1. 量产测试保证。

表 3-39 USART 最高波特率

模式	最高波特率	
UART	内部时钟源	PCLK1/8
	外部时钟源	PCLK1/32
时钟同步模式 2.7V ≤ V <sub>CC</sub> ≤ 3.63V	6.0Mbps	
时钟同步模式 1.8V ≤ V <sub>CC</sub> < 2.7V	4.0Mbps	

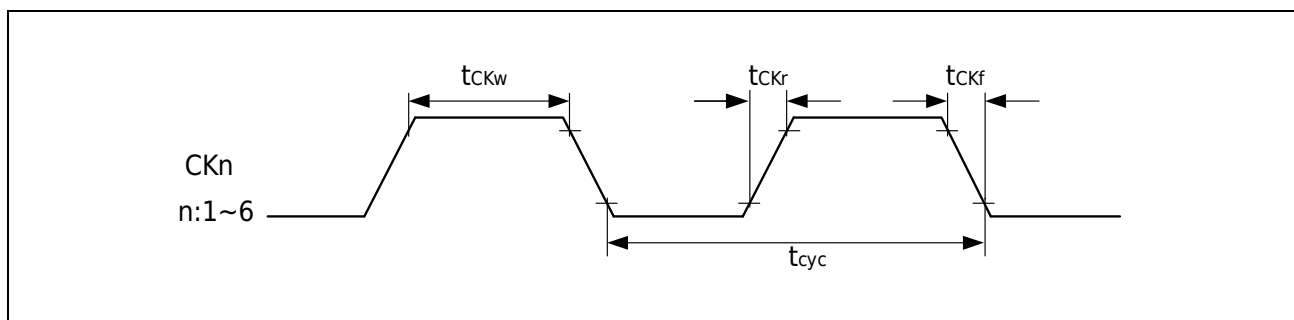


图 3-11 USART 时钟时序



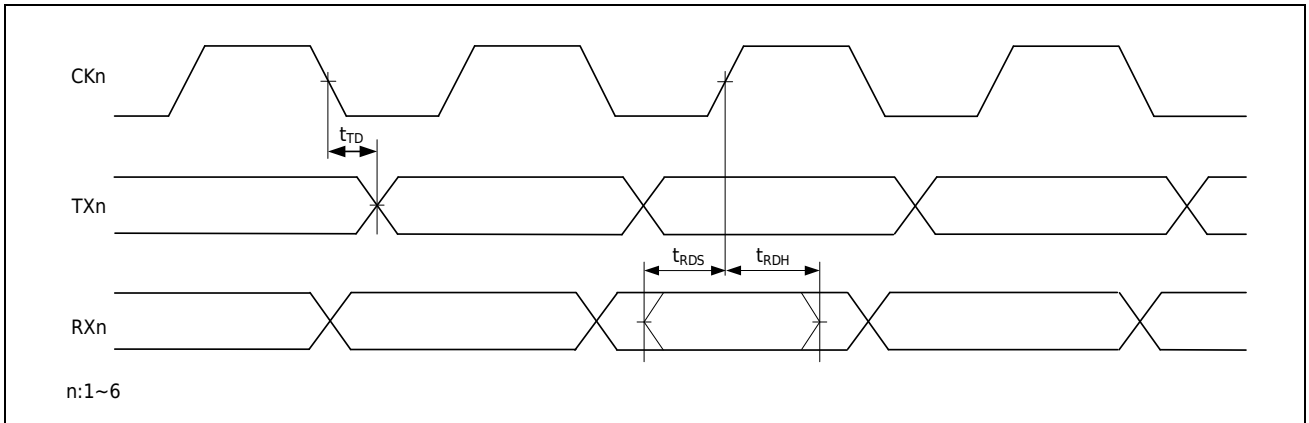


图 3-12 USART (CSI) 输入输出时序

### 3.3.16 JTAG 接口特性

表 3-40 JTAG 接口特性

符号	参数	最小值	典型值	最大值	单位
$t_{TCKcyc}$	JTCK时钟周期	50	-	-	ns
$t_{TCKH}$	JTCK时钟高电平	15	-	-	ns
$t_{TCKL}$	JTCK时钟低电平	15	-	-	ns
$t_{TCKr}$	JTCK时钟上升时间	-	-	5	ns
$t_{TCKf}$	JTCK时钟下降时间	-	-	5	ns
$t_{TMss}$	JTMS建立时间 <sup>(1)</sup>	10	-	-	ns
$t_{TMsh}$	JTMS保持时间 <sup>(1)</sup>	10	-	-	ns
$t_{TDIs}$	JTDI建立时间 <sup>(1)</sup>	10	-	-	ns
$t_{TDIh}$	JTDI保持时间 <sup>(1)</sup>	10	-	-	ns
$t_{DOD}$	JTDO数据延迟 <sup>(1)</sup>	-	-	25	ns

1. 量产测试保证。

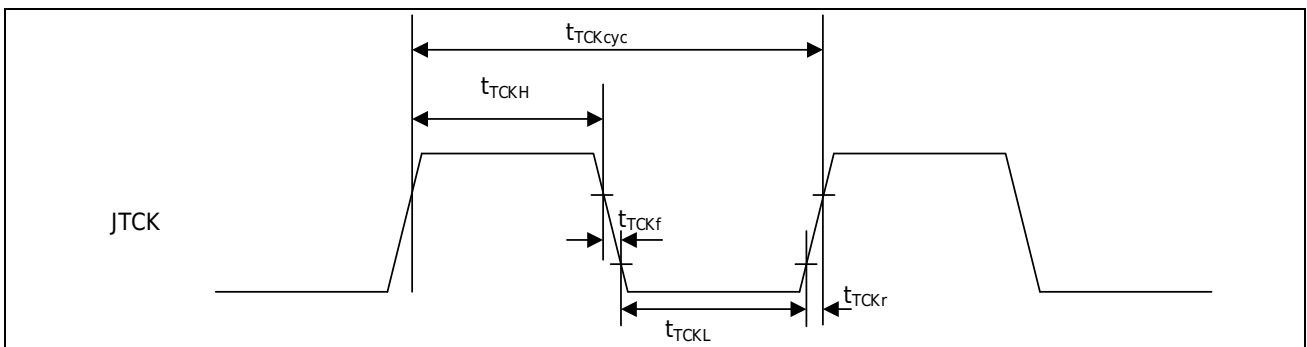


图 3-13 JTAG TCK 时钟

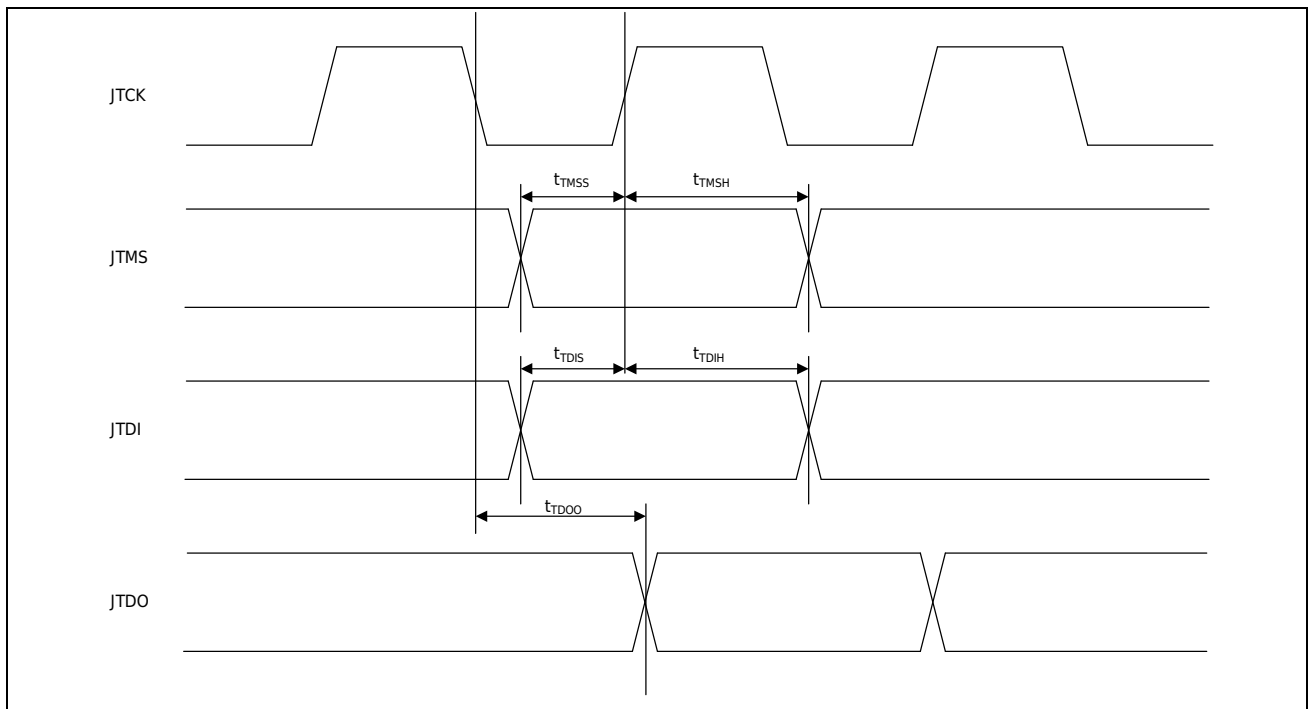


图 3-14 JTAG 输入输出

### 3.3.17 SWD 接口特性

表 3-41 SWD 接口特性

符号	参数	最小值	典型值	最大值	单位
$t_{SWCLKcyc}$	SWCLK时钟周期	50	-	-	ns
$t_{SWCLKH}$	SWCLK时钟高电平	15	-	-	ns
$t_{SWCLKL}$	SWCLK时钟低电平	15	-	-	ns
$t_{SWCLKr}$	SWCLK时钟上升时间	-	-	5	ns
$t_{SWCLKf}$	SWCLK时钟下降时间	-	-	5	ns
$t_{SWDIs}$	SWDI建立时间 <sup>(1)</sup>	10	-	-	ns
$t_{SWDIh}$	SWDI保持时间 <sup>(1)</sup>	10	-	-	ns
$t_{SWDOd}$	SWDO数据延迟 <sup>(1)</sup>	2	-	25	ns

1. 量产测试保证。

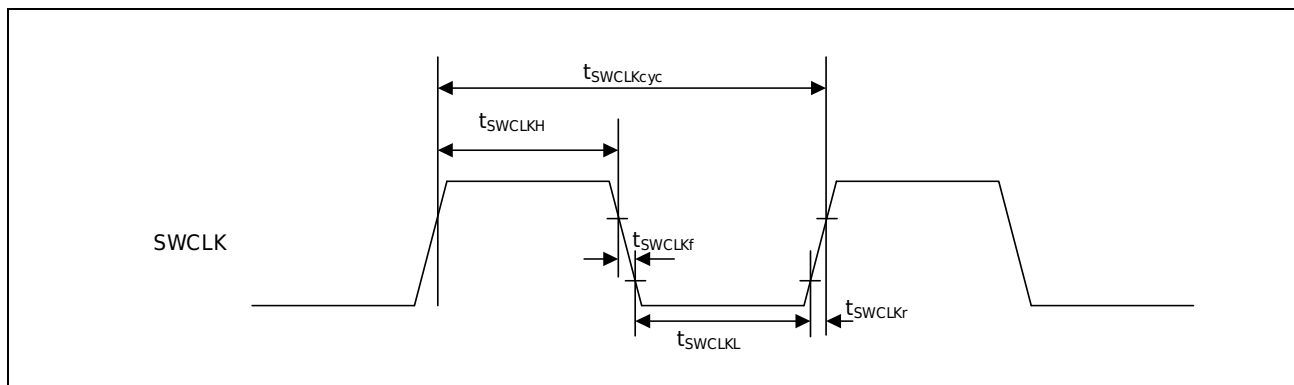


图 3-15 SWD SWCLK 时钟

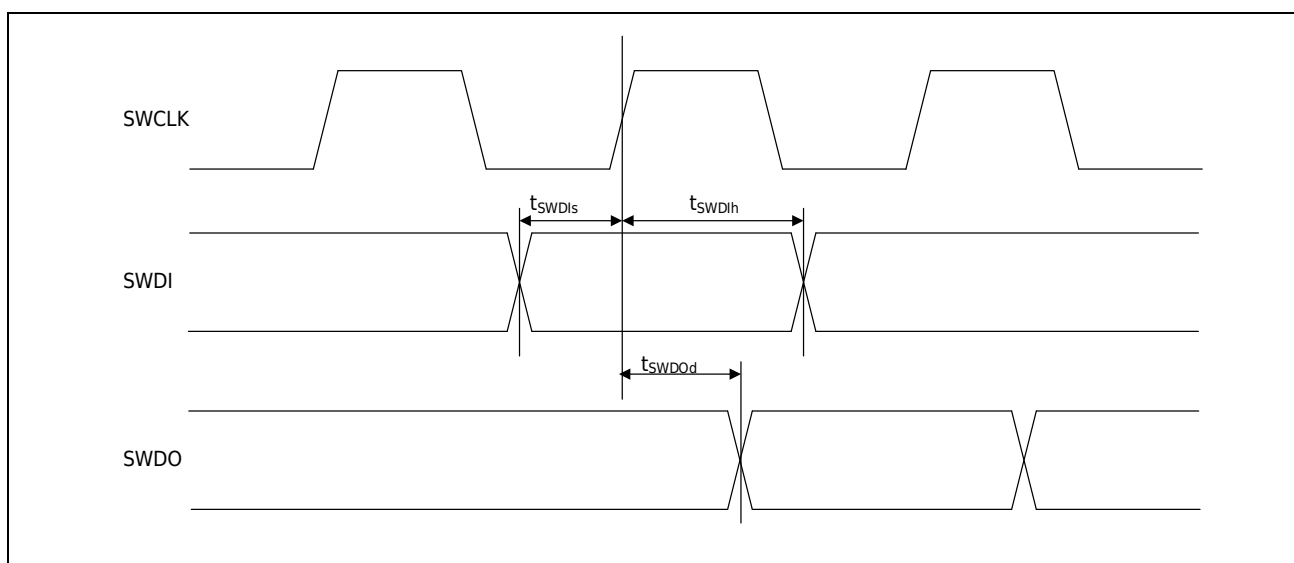


图 3-16 SWDIO 输入输出

### 3.3.18 TRACE 接口特性

表 3-42 TRACE 接口特性

符号	参数	最小值	典型值	最大值	单位
$t_{TRCLKcyc}$	TRACECK时钟周期	20	-	-	ns
$t_{TRCKH}$	TRACECK时钟高电平	7	-	-	ns
$t_{TRCKL}$	TRACECK时钟低电平	7	-	-	ns
$t_{TRCKr}$	TRACECK时钟上升时间	-	-	2.5	ns
$t_{TRCKf}$	TRACECK时钟下降时间	-	-	2.5	ns
$t_{TRDd}$	TRACED0~3数据延迟 <sup>(1)</sup>	1.6	-	8.4	ns

1. 量产测试保证。

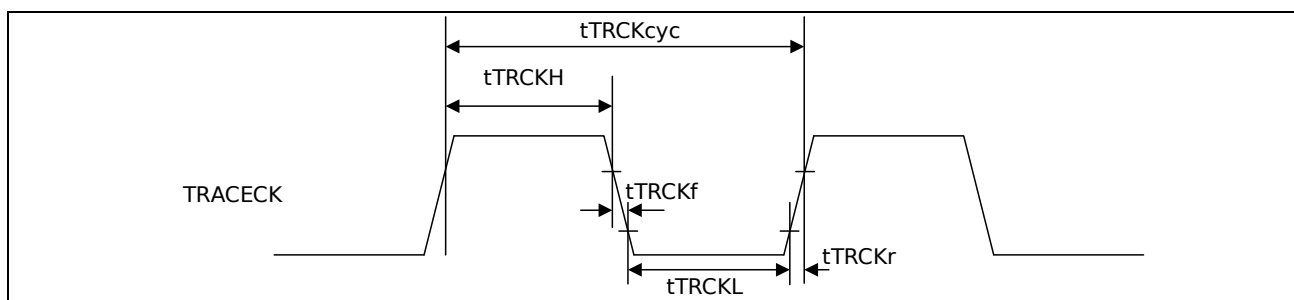


图 3-17 TRACE 时钟

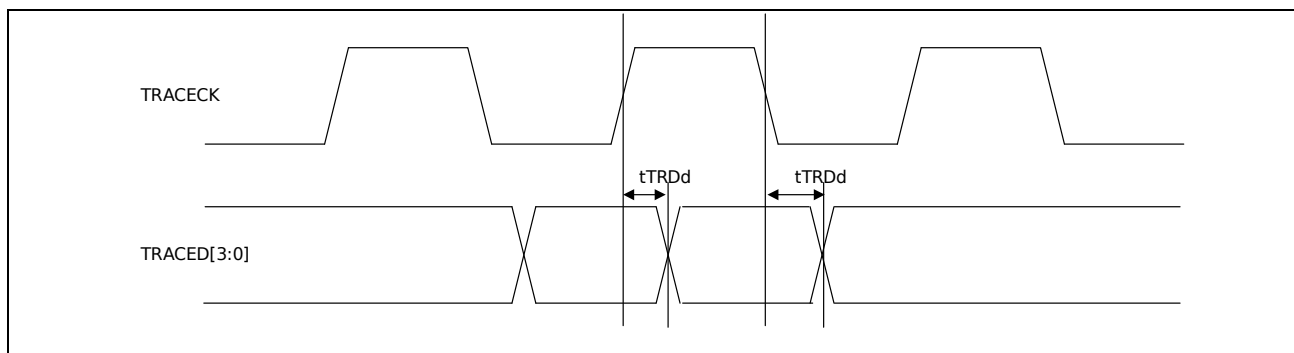


图 3-18 TRACE 数据输出

### 3.3.19 12 位 ADC 特性

表 3-43 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>AVCC/REFH</sub>	电源	-	1.8	-	3.63	V
f <sub>ADC</sub>	ADC 转换时钟频率	高速工作模式下 V <sub>AVCC</sub> =2.4 ~3.63V	1	-	60	MHz
		低速工作模式下 V <sub>AVCC</sub> =1.8 ~2.4V	1	-	30	
		超低速工作模式	1	-	8	
V <sub>AIN</sub>	转换电压范围	-	V <sub>AVSS</sub>	-	V <sub>AVCC/REFH</sub>	V
R <sub>AIN</sub>	外部输入阻抗 <sup>(1)</sup>	详见公式1	-	-	50	kΩ
R <sub>ADC</sub>	采样开关电阻 <sup>(1)</sup>	-	-	3	6	kΩ
C <sub>ADC</sub>	内部采样和保持电容 <sup>(1)</sup>	-	-	4	7	PF
t <sub>D</sub>	触发器转换延迟 <sup>(1)</sup>	f <sub>ADC</sub> =60MHz	-	-	0.3	μs
t <sub>S</sub>	采样时间	f <sub>ADC</sub> =60MHz	0.183	-	4.266	μs
			11	-	255	1/ f <sub>ADC</sub>
t <sub>CONV</sub>	单通道总转换时间 <sup>(1)</sup> (包括采样时间)	f <sub>ADC</sub> =60MHz 12位分辨率	0.4	-	-	μs
		f <sub>ADC</sub> =60MHz 10位分辨率	0.37	-	-	μs
		f <sub>ADC</sub> =60MHz 8位分辨率	0.34	-	-	μs
		20到268 (采样时间t <sub>S</sub> +逐次趋近n位分辨率+1)			1/ f <sub>ADC</sub>	
f <sub>S</sub>	采样率 <sup>(1)</sup> f <sub>ADC</sub> =60MHz	12位分辨率单ADC	-	-	2.5	MSPS
t <sub>ST</sub>	启动时间 <sup>(1)</sup>	-	-	1	2	μs

1. 设计保证。

#### 公式 1: R<sub>AIN</sub> 最大值公式

$$R_{AIN} = \frac{k}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} \cdot R_{ADC}$$

上式(公式 1)用于确定使误差低于 1/4LSB 的最大外部阻抗。其中 N=12(12 位分辨率), k 为 ADC\_SSTR 寄存器中定义的采样周期数。

**表 3-44 输入通道静态精度@f<sub>ADC</sub>=60MHz**

符号	参数	条件	典型值	最大值	单位
E <sub>T</sub>	总未调整误差	f <sub>ADC</sub> =60MHz 输入源阻抗<1KΩ V <sub>AVCC</sub> =2.4~3.63V T <sub>A</sub> =-40°C~105°C	±5.5	±7	LSB
E <sub>O</sub>	偏移误差		±4.5	±7	LSB
E <sub>G</sub>	增益误差		±4.5	±7	LSB
E <sub>D</sub>	微分非线性误差		±1.5	±3	LSB
E <sub>L</sub>	积分非线性误差		±2.0	±4	LSB

**表 3-45 输入通道静态精度@f<sub>ADC</sub>=8MHz/ 30MHz**

符号	参数	条件	典型值	最大值	单位
E <sub>T</sub>	总未调整误差	f <sub>ADC</sub> =8/30MHz 输入源阻抗<1KΩ V <sub>AVCC</sub> =1.8V T <sub>A</sub> =-40°C~105°C	±5.5	±7	LSB
E <sub>O</sub>	偏移误差		±4.5	±7	LSB
E <sub>G</sub>	增益误差		±4.5	±7	LSB
E <sub>D</sub>	微分非线性误差		±1.5	±3	LSB
E <sub>L</sub>	积分非线性误差		±2.0	±4	LSB

**表 3-46 输入通道动态精度@f<sub>ADC</sub>=60MHz**

符号	参数	条件	最小值	最大值	单位
ENOB	有效位数	f <sub>ADC</sub> =60MHz 输入信号频=2KHz 输入源阻抗<1KΩ V <sub>AVCC</sub> =2.4 ~3.63V T <sub>A</sub> =-40°C~105°C	10.5	-	Bits
SINAD	信噪谐波比		65.0	-	dB
SNR	信噪比		65.1	-	dB
THD	总谐波失真		-	-78.1	dB

**表 3-47 输入通道动态精度@f<sub>ADC</sub>=8MHz/ 30MHz**

符号	参数	条件	最小值	最大值	单位
ENOB	有效位数	f <sub>ADC</sub> =8/30MHz 输入信号频=2KHz 输入源阻抗<1KΩ V <sub>AVCC</sub> =1.8V T <sub>A</sub> =-40°C~105°C	10.5	-	Bits
SINAD	信噪谐波比		65.0	-	dB
SNR	信噪比		65.1	-	dB
THD	总谐波失真		-	-78.1	dB

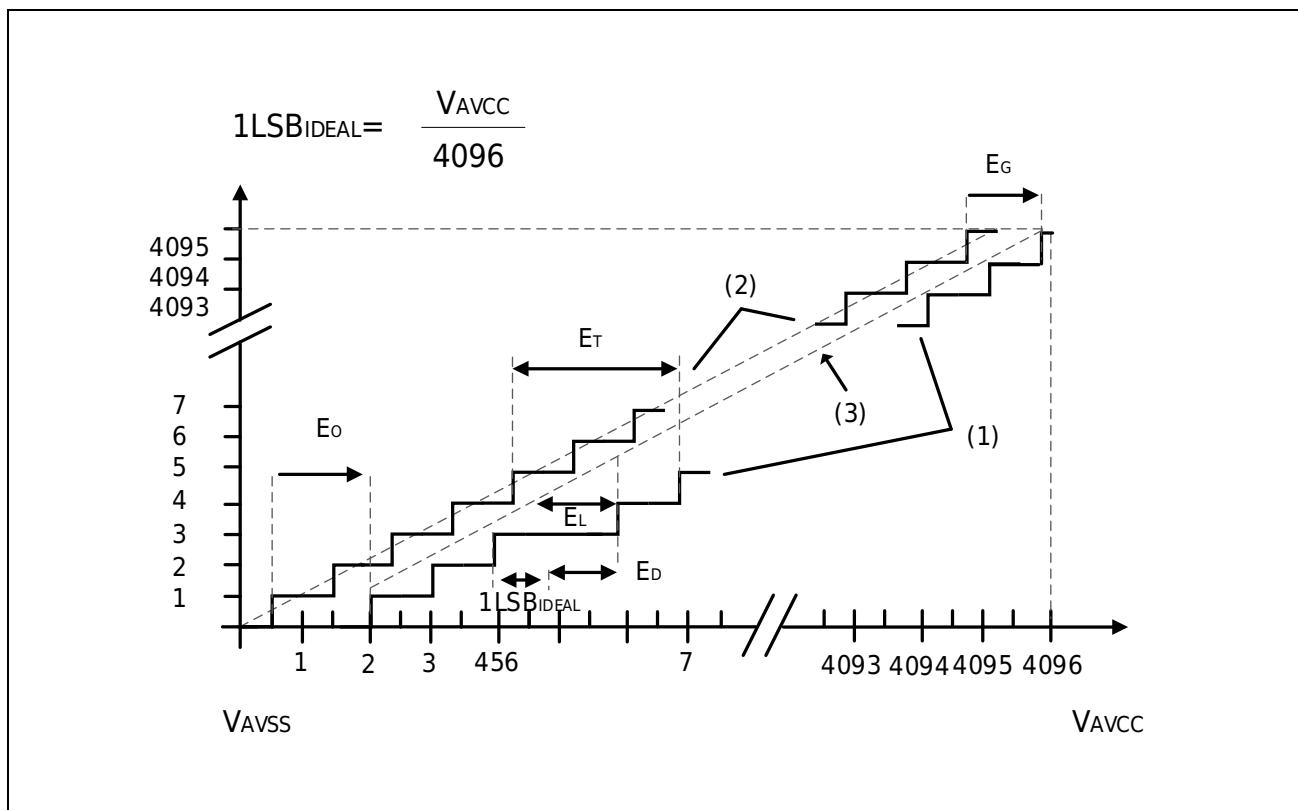


图 3-19 ADC 精度特性

1. 另请参见上述表格。
2. 实际传输曲线举例。
3. 理想传输曲线。
4. 端点相关线。
5.  $E_T$  = 总未调整误差：实际和理想传输曲线间的最大偏离。  
 $E_0$  = 偏移误差：第一次实际转换和第一次理想转换间的偏离。  
 $E_G$  = 增益误差：最后一次理想转换和最后一次实际转换间的偏离。  
 $E_D$  = 微分非线性误差：实际步进和理想值间的最大偏离。  
 $E_L$  = 积分非线性误差：任何实际转换和端点相关线间的最大偏离。



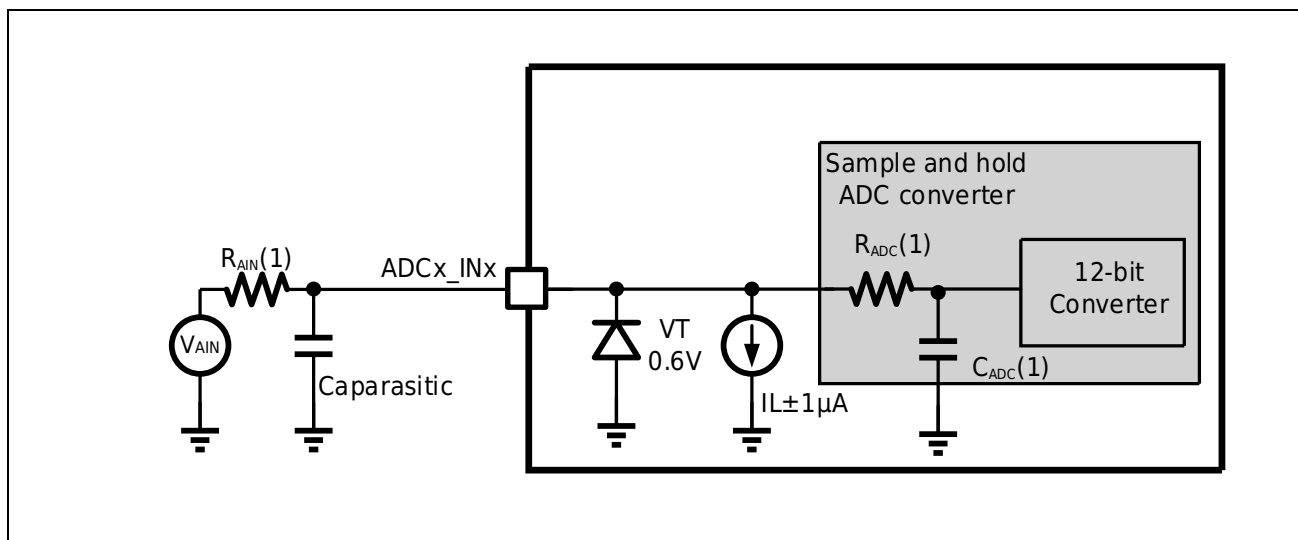


图 3-20 使用 ADC 的典型连接

1. 有关  $R_{AIN}$ 、 $R_{ADC}$  和  $C_{ADC}$  值的信息，请参见表 3-43。
2.  $C_{parasitic}$  表示 PCB 电容（取决于焊接和 PCB 布线质量）以及焊盘电容（约 5pF）。 $C_{parasitic}$  值较高会导致转换精度降低。要解决这一问题，应减小  $f_{ADC}$ 。

### 通用 PCB 设计准则

应按照下图所示对电源进行去耦。0.1µF 电容应为（优质）陶瓷电容。这些电容应尽可能靠近芯片。

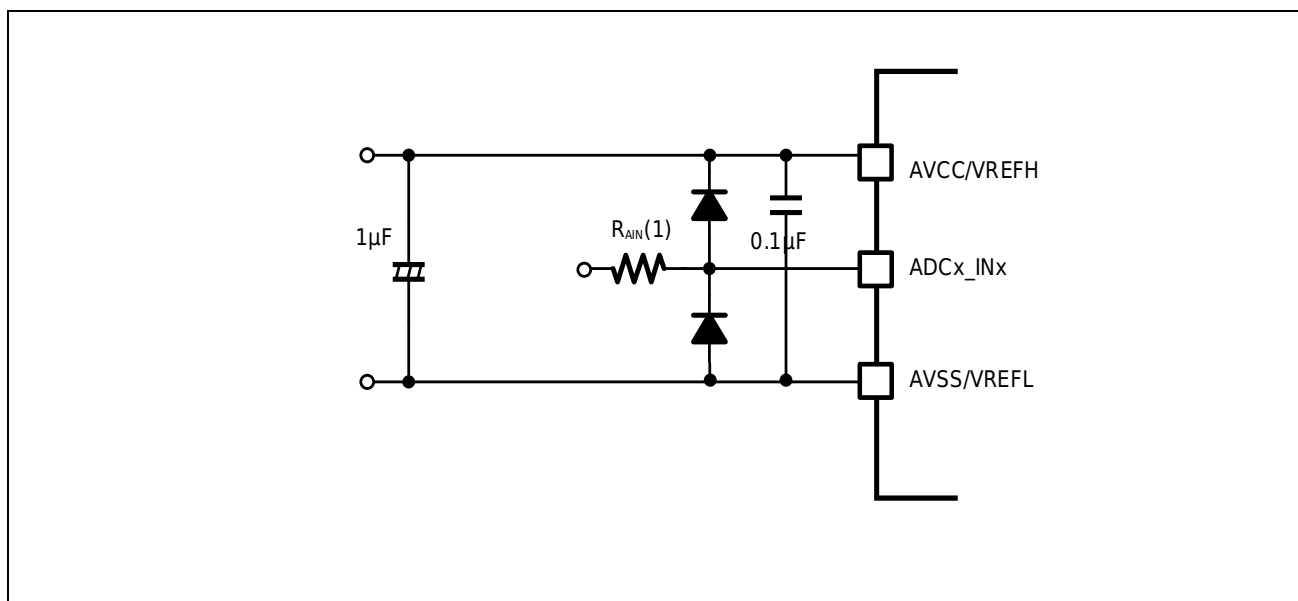


图 3-21 电源和参考电源去耦例

1. 有关  $R_{AIN}$  值的信息，请参见表 3-43。

### 3.3.20 12 位 DAC 特性

表 3-48 12bit DAC 端口输出允许且输出放大器允许时特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>AVCC</sub>	模拟电源电压	-	1.8	3.3	3.63	V
AO	输出电压范围	-	0.2	-	V <sub>AVCC</sub> -0.2	-
RL	负载电阻	-	100	-	-	kΩ
CL	负载电容	-	-	-	50	pF
DNL	微分非线性误差（两个连续代码之间的偏差-1 LSB） <sup>(1)</sup>	RL=100kΩ	-	-	±3	LSB
INL	积分非线性误差（代码I处测得的值与代码0及最后一个代码4095之间连线上代码I处的值之间的差） <sup>(1)</sup>	RL=100kΩ	-	-	±5	LSB
OE	偏移误差（代码 2048 处测得值与理想值 V <sub>REF</sub> +/2 之间的差）	-	-	-	±15	LSB
GE	增益误差	-	-	-	±1	%
T <sub>st</sub>	建立时间（满刻度：适用于到DAC输出达到最终值±4 LSB时，最低输入代码与最高输入代码之间12位输入代码转换） <sup>(2)</sup>	-	-	2	3	μs

1. 量产测试保证。
2. 设计保证。

表 3-49 12bit DAC 端口输出允许且输出放大器禁止时特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>AVCC</sub>	模拟电源电压	-	1.8	3.3	3.63	V
AO	输出电压范围 <sup>(1)</sup>	-	0	-	V <sub>AVCC</sub> -1LSB	V
CL	负载电容	-	-	-	20	pF
RO	输出电阻 <sup>(2)</sup>	-	-	8.6	12	kΩ
DNL	微分非线性误差（两个连续代码之间的偏差-1 LSB） <sup>(1)</sup>	-	-	-	±2	LSB
TUE	总不可调整误差	-	-	-	±24	LSB
T <sub>st</sub>	建立时间（适用于到DAC输出达到最终值±4 LSB时，最低输入代码与最高输入代码之间12位输入代码转换，CL=10pF）	-	-	1.5	2.5	μs

1. 量产测试保证。
2. 设计保证。

表 3-50 12bit DAC 端口输出禁止且输出放大器禁止时特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>AVCC</sub>	模拟电源电压	-	1.8	3.3	3.63	V
AO	输出电压范围	-	0	-	V <sub>AVCC</sub> -1 LSB	-
DNL	微分非线性误差 (两个连续代码之间的偏差-1LSB) (1)	-	-	-	±2	LSB
TUE	总不可调整误差	-	-	-	±5	LSB
T <sub>st</sub>	建立时间 (适用于到DAC输出达到最终值±1 LSB时, 最低输入代码与最高输入代码之间12位输入代码转换, V <sub>avcc</sub> ≥2.7) (1)	-	-	95.5	117.3	ns
	建立时间 (适用于到DAC输出达到最终值±32 LSB时, 最低输入代码与最高输入代码之间12位输入代码转换, V <sub>avcc</sub> ≥2.7) (1)	-	-	57.2	70.5	ns
	建立时间 (适用于到DAC输出达到最终值±1 LSB时, 最低输入代码与最高输入代码之间12位输入代码转换, V <sub>avcc</sub> <2.7) (1)	-	-	-	121.6	ns
	建立时间 (适用于到DAC输出达到最终值±32 LSB时, 最低输入代码与最高输入代码之间12位输入代码转换, V <sub>avcc</sub> <2.7) (1)	-	-	-	79.1	ns

1. 设计保证。

### 3.3.21 比较器特性

表 3-51 比较器特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>AVCC</sub>	模拟电源电压	-	1.8	3.3	3.63	V
V <sub>I</sub>	输入电压范围	-	0	-	V <sub>AVCC</sub>	V
T <sub>cmp</sub>	比较时间 <sup>(1)</sup>	Step=200mV with overdrive 100mV 输入Slew Rate≥4mV/ns	-	-	60	ns
T <sub>set</sub>	输入通道切换稳定时间	-	-	100	200	ns
V <sub>hyst</sub>	迟滞电压	HYST[2:0]=0b000	-	0	-	mv
		HYST[2:0]=0b001	-	10	-	mv
		HYST[2:0]=0b010	-	20	-	mv
		HYST[2:0]=0b011	-	30	-	mv
		HYST[2:0]=0b100	-	40	-	mv
		HYST[2:0]=0b101	-	50	-	mv
		HYST[2:0]=0b110	-	60	-	mv
		HYST[2:0]=0b111	-	70	-	mv
V <sub>offset</sub>	比较器输入失调电压	-	-15	-	+15	mV
I <sub>AVCC</sub>	比较器消耗电流 (单个比较器)	-	-	400	500	μA

1. 性能测试计算方法是从小 CMP 输入管脚输入电压，到 CMP 输出管脚输出比较结果。

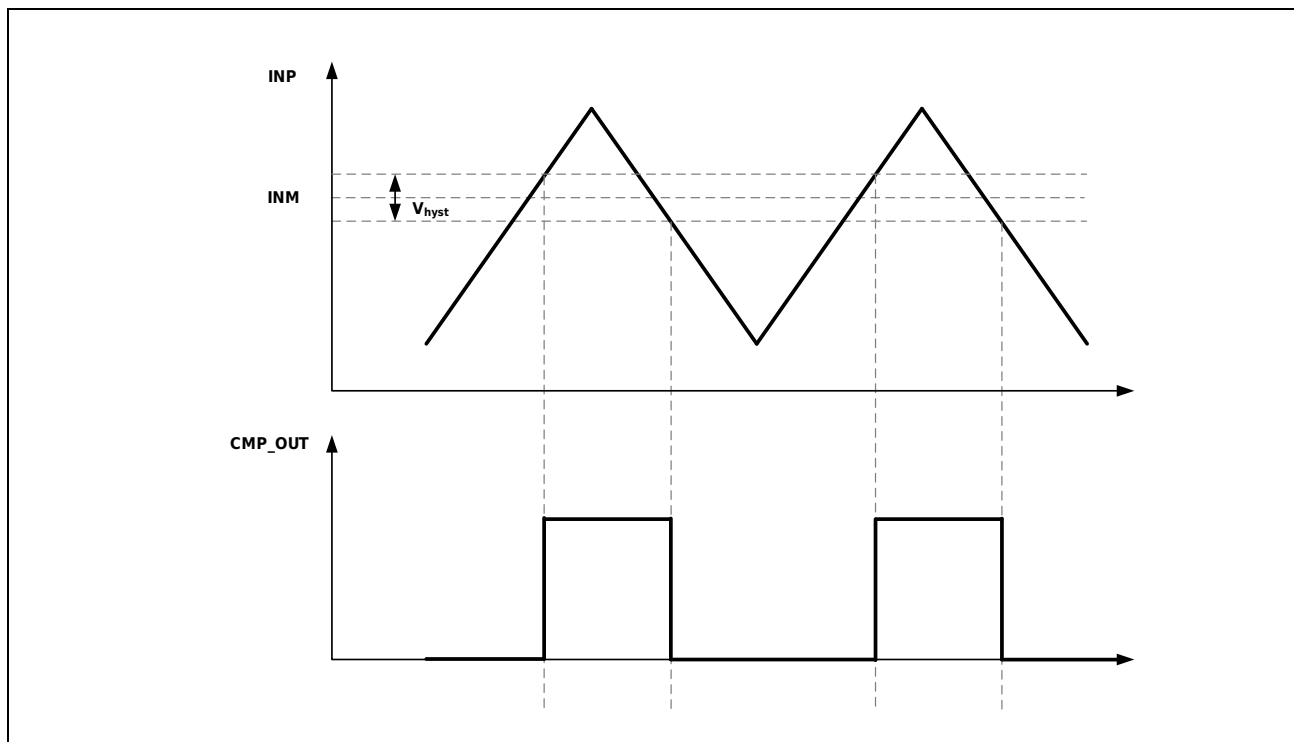


图 3-22 CMP 迟滞特性

### 3.3.22 EIRQ 滤波特性

表 3-52 EIRQ 滤波特性

符号	参数	条件	最小值	典型值	最大值	单位
W <sub>F</sub> _EIRQ	EIRQ输入滤波宽度	INTC_EIRQCR.NOCSEL[1:0] = 0b00	0.4	-	1.2	μs
		INTC_EIRQCR.NOCSEL[1:0] = 0b01	0.8	-	2.3	μs
		INTC_EIRQCR.NOCSEL[1:0] = 0b10	1.7	-	4.5	μs
		INTC_EIRQCR.NOCSEL[1:0] = 0b11	3.4	-	8.9	μs

### 3.3.23 USART1 Stop 模式下 RX 滤波特性

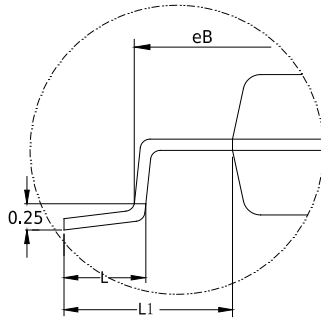
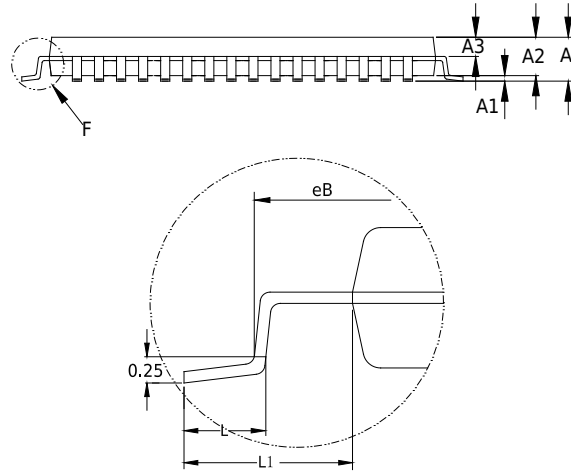
表 3-53 USART1 STOP 模式下 RX 滤波特性

符号	参数	条件	最小值	典型值	最大值	单位
W <sub>F</sub> _USART1	USART1输入滤波宽度	USART1_NFC.USART1_NFS[1:0] = 0b00	0.4	-	1.2	μs
		USART1_NFC.USART1_NFS[1:0] = 0b01	0.8	-	2.3	μs
		USART1_NFC.USART1_NFS[1:0] = 0b10	1.7	-	4.5	μs
		USART1_NFC.USART1_NFS[1:0] = 0b11	3.4	-	8.9	μs

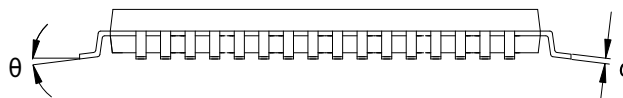
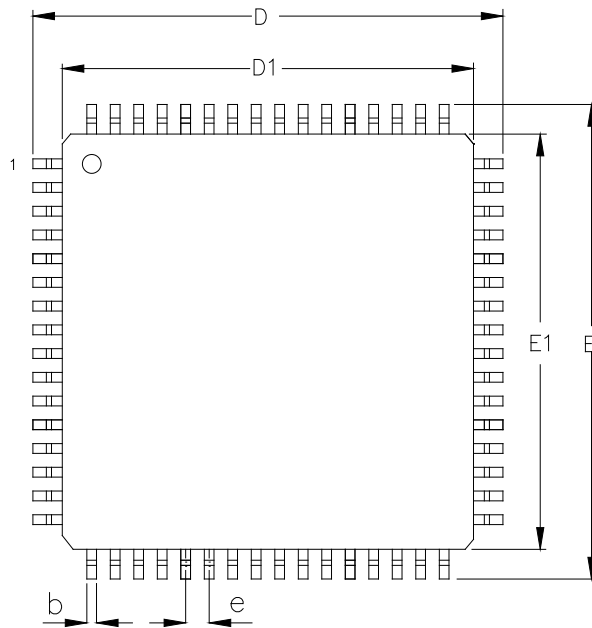
## 4 封装信息

### 4.1 封装尺寸

#### LQFP64 封装



DETAIL: F

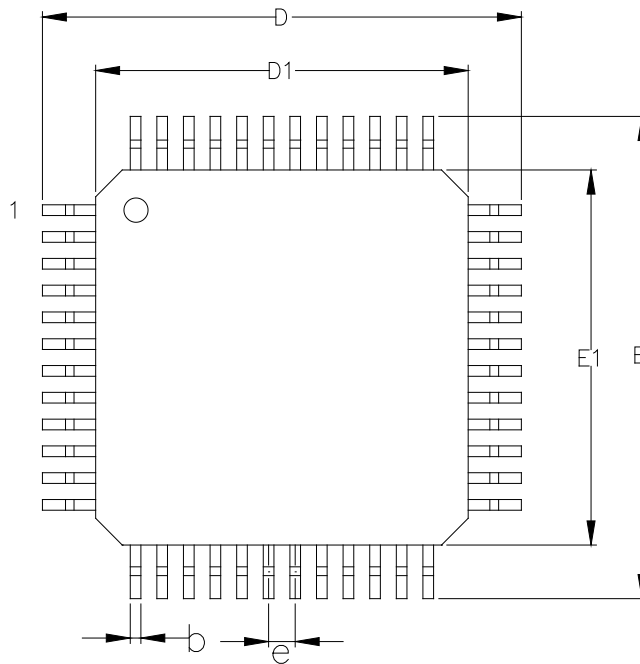
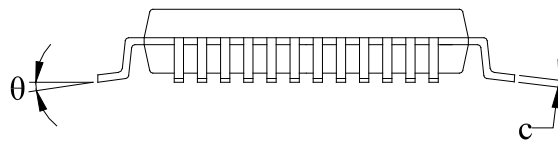
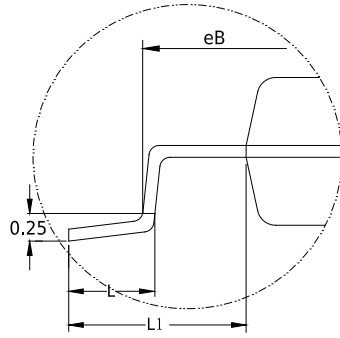
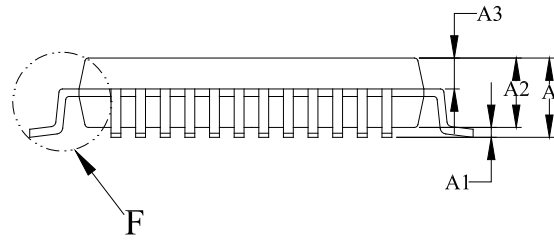


Symbol	10x10 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.17	0.22	0.27
c	0.09	--	0.20
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	--	7°

**注意：**

- 尺寸“D1”和“E1”不包括模具凸起部分

**LQFP48 封装**



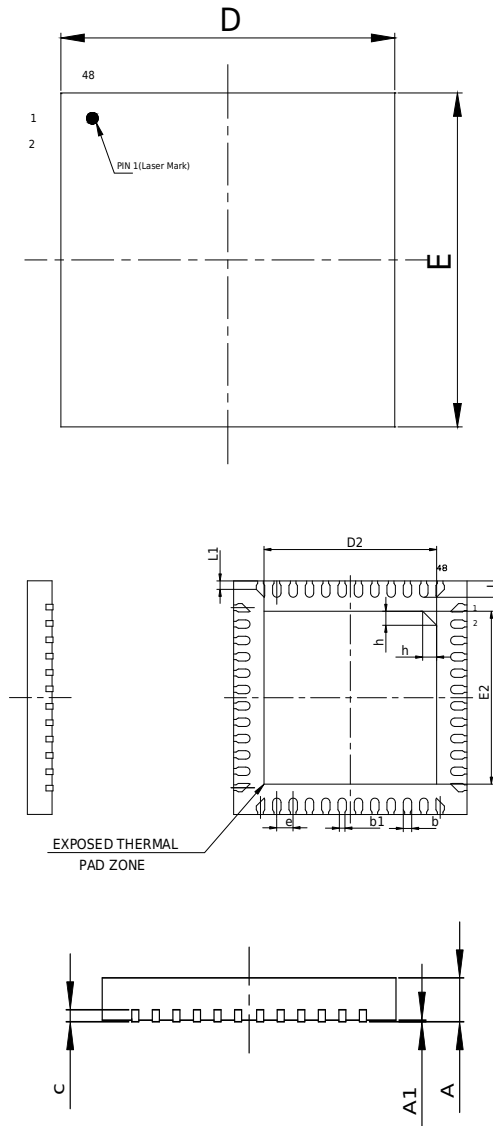


Symbol	7x7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.17	0.22	0.27
c	0.09	--	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
$\theta$	0	--	7°

**注意：**

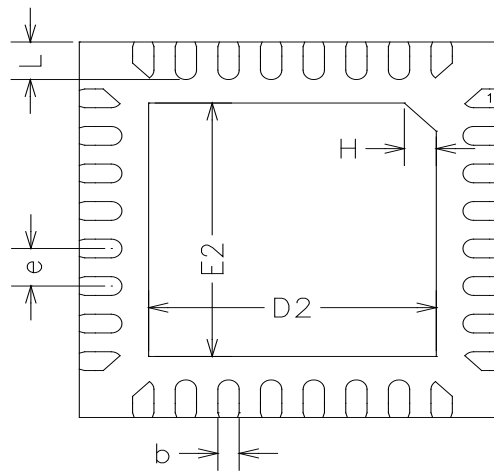
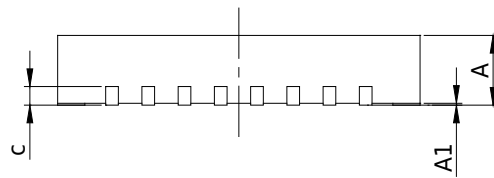
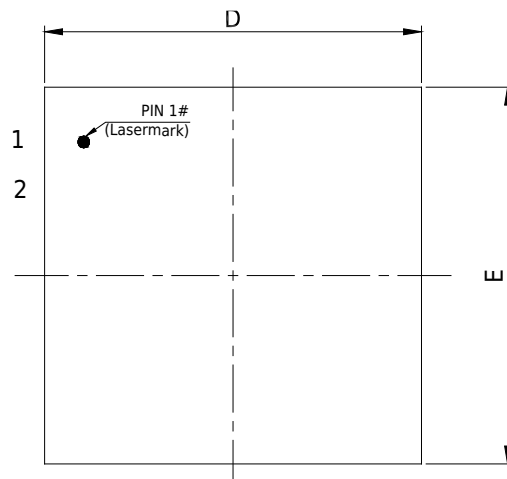
- 尺寸“D1”和“E1”不包括模具凸起部分

**QFN48 封装**



Symbol	5x5 Millimeter		
	Min	Nom	Max
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
b	0.13	0.18	0.23
b1	0.12REF		
c	0.10	0.15	0.20
D	4.90	5.00	5.10
D2	3.60	3.70	3.80
e	0.35BSC		
E	4.90	5.00	5.10
E2	3.60	3.70	3.80
L	0.30	0.35	0.40
L1	0.13	0.18	0.23
h	0.25	0.30	0.35

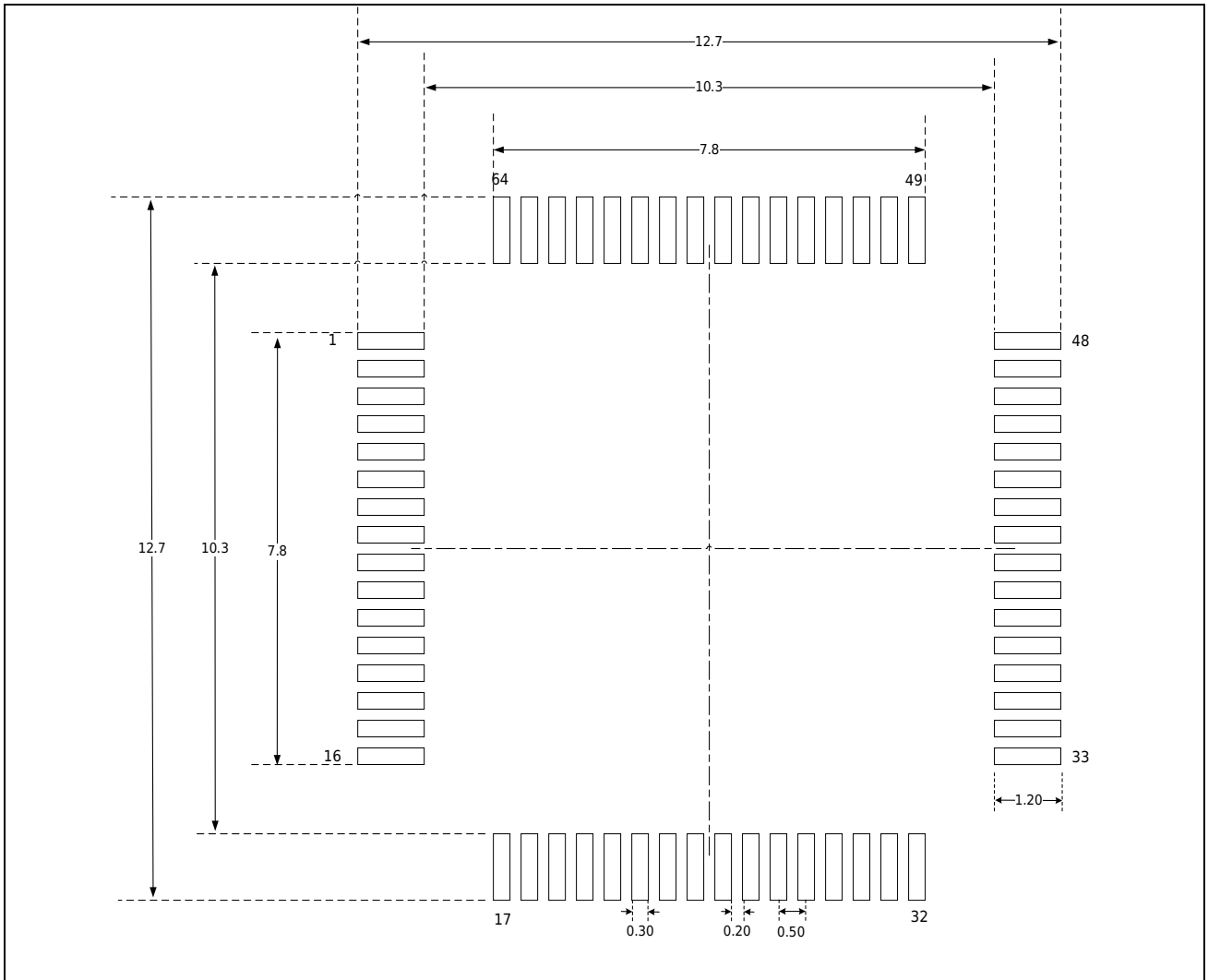
**QFN32 封装**



Symbol	4x4 Millimeter		
	Min	Nom	Max
A	0.7	0.75	0.8
A1	0.00	0.02	0.05
b	0.15	0.20	0.25
c	0.15	0.20	0.25
D	3.90	4.00	4.10
D2	2.50	2.70	2.90
e	0.40BSC		
E	3.90	4.00	4.10
E2	2.50	2.70	2.90
L	0.25	0.35	0.50
h	0.25	--	0.40

## 4.2 焊盘示意图

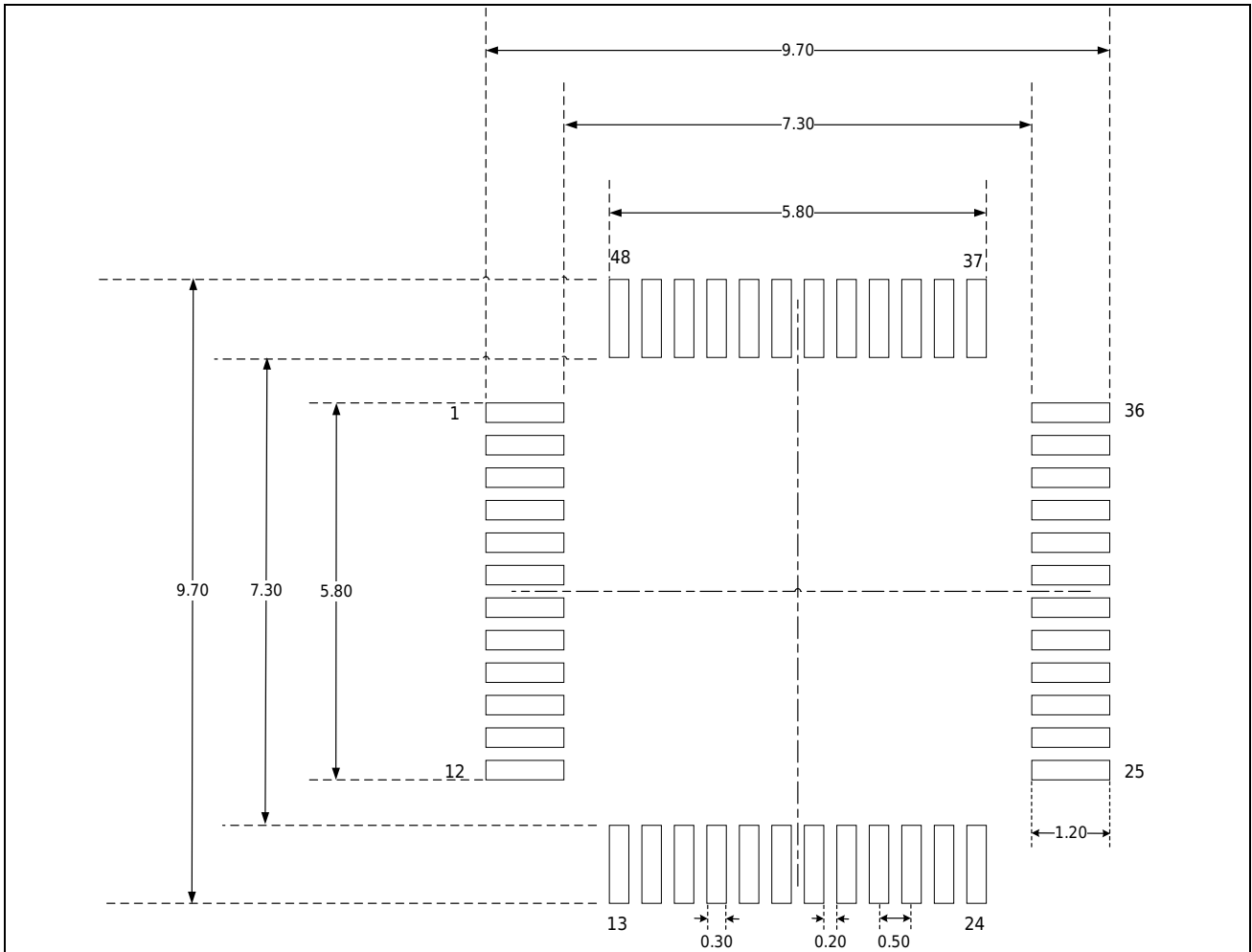
### LQFP64 封装 (10mm x 10mm)



**NOTE:**

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

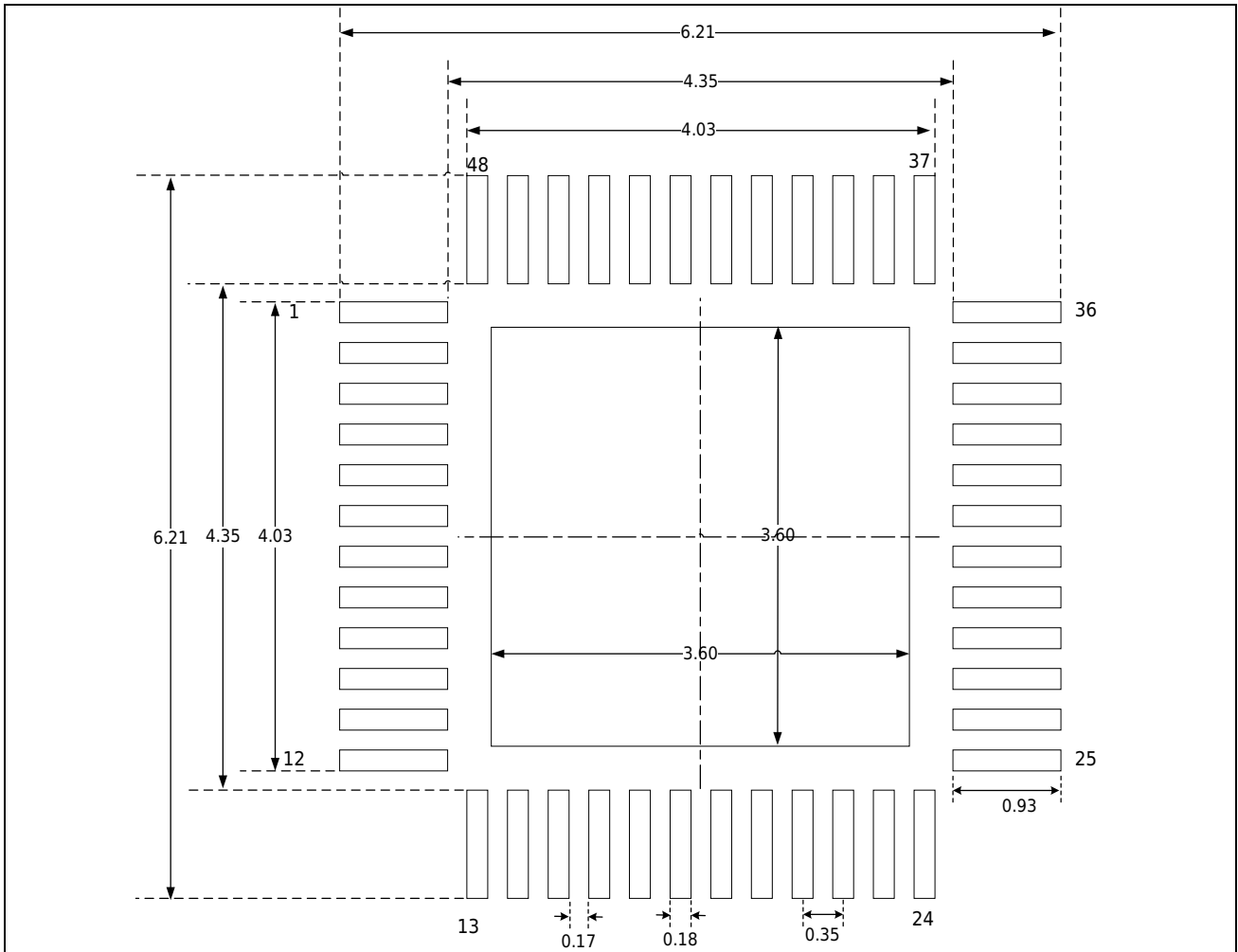
**LQFP48 封装 (7mm x 7mm)**



**NOTE:**

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

**QFN48 封装 (5mm x 5mm)**

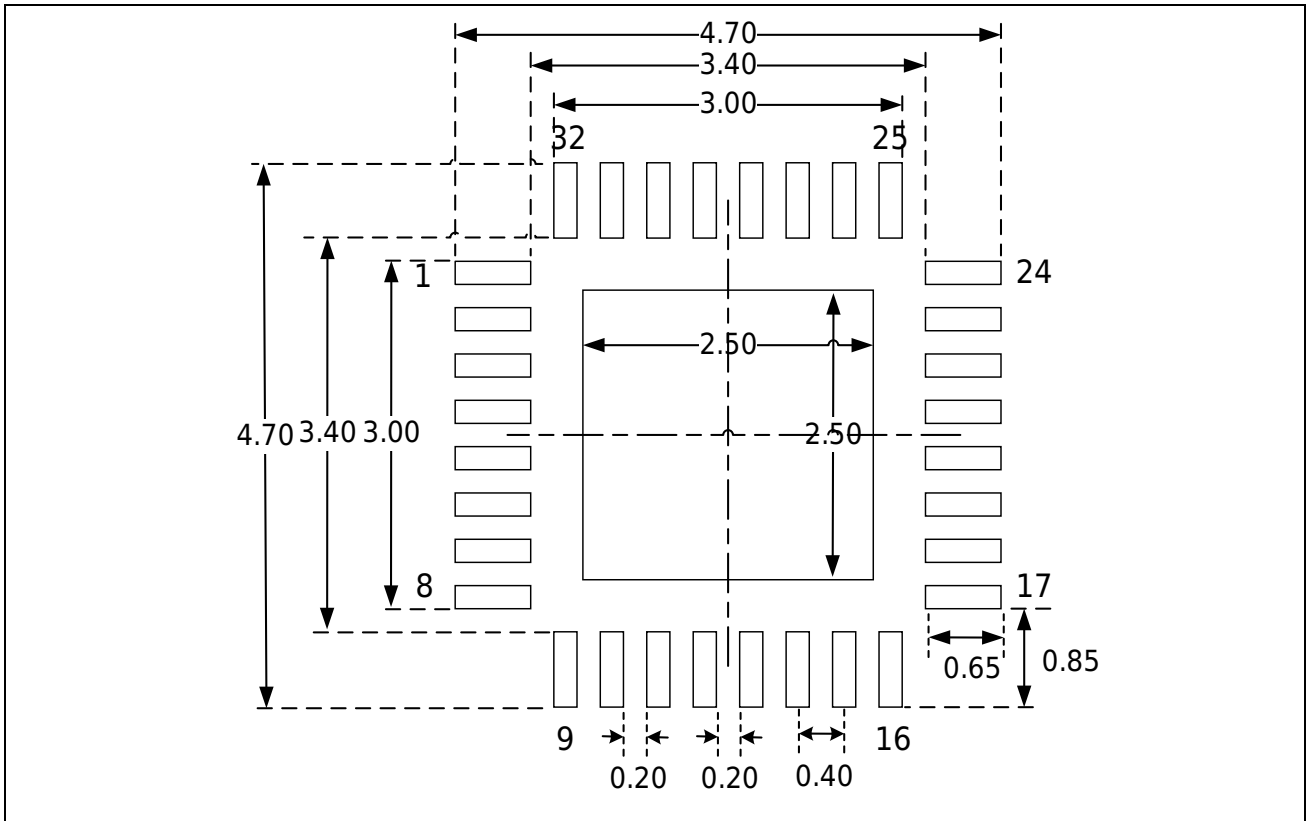


**NOTE:**

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。



**QFN32 封装 (4mm x 4mm)**



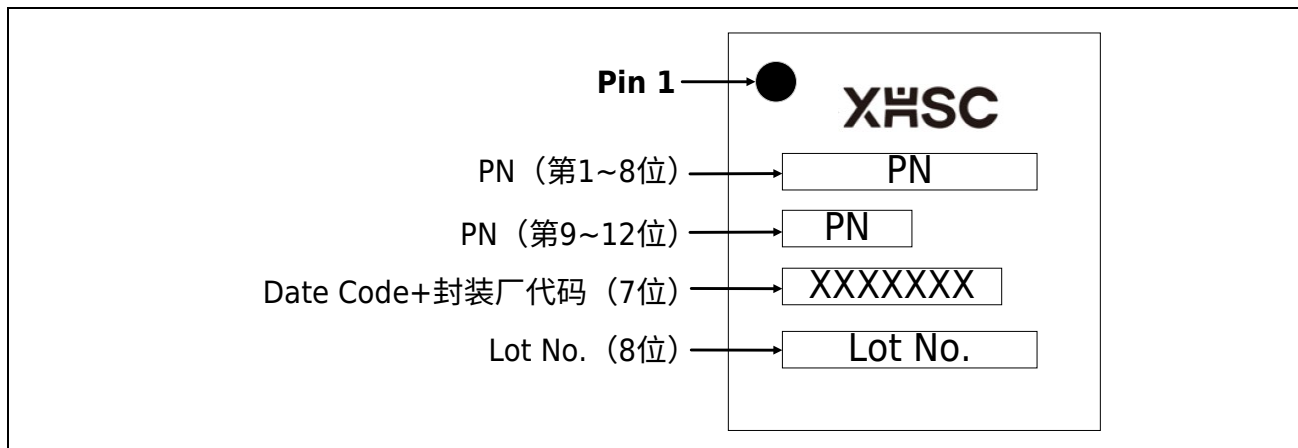
**NOTE:**

- Dimensions are expressed in millimeters.
- 尺寸仅做参考。

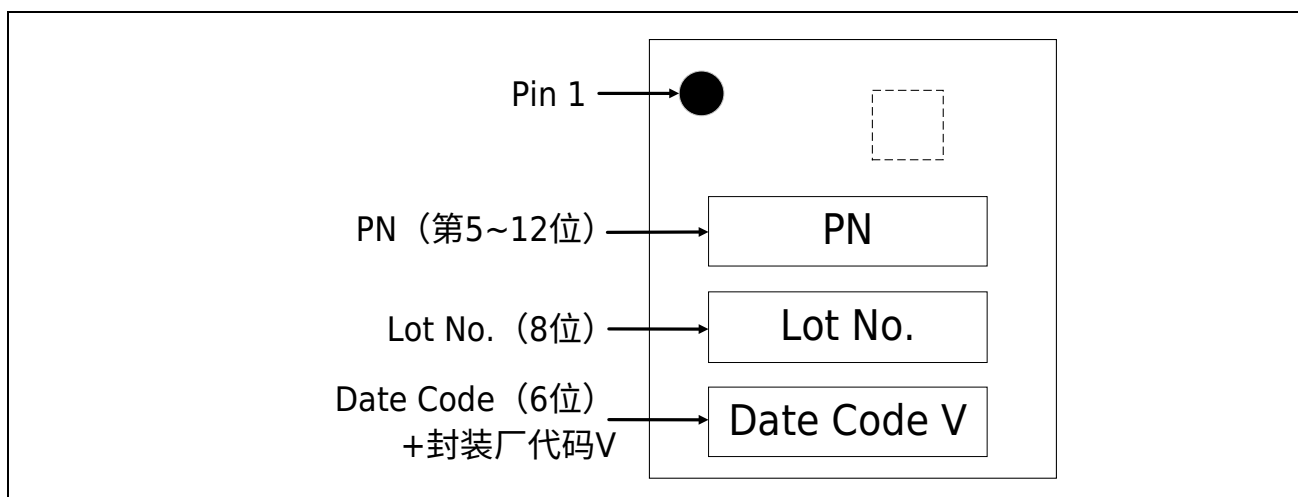
### 4.3 丝印说明

以下给出各封装正面丝印的 Pin 1 位置和信息说明。

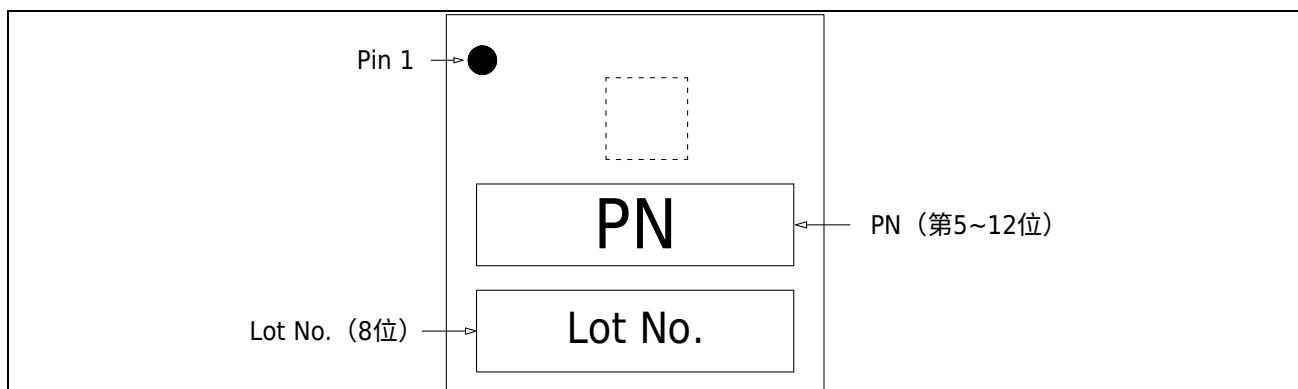
#### LQFP64 封装 (10mm x 10mm) / LQFP48 封装 (7mm x 7mm)



#### QFN48 封装 (5mm x 5mm)



#### QFN32 封装 (4mm x 4mm)



**注意:**

- 上图空白框表示与生产相关的可选标记, 本节不作说明。

## 4.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温  $T_j$  (°C) 可以按照下面的公式计算：

$$T_j = T_A + (P_D \times \theta_{JA})$$

- $T_A$  是指封装芯片工作时的环境温度，单位是°C；
- $\theta_{JA}$  是指封装对工作环境的热阻系数，单位是°C/W；
- $P_D$  等于芯片的内部功耗 ( $P_{INT}$ ) 和芯片工作时 I/O 引脚产生的功耗 ( $P_{I/O}$ ) 之和，单位是 W。  
 $P_{INT} = I_{CC} \times V_{CC}$   
 $P_{I/O} = \sum(V_{OL} \times I_{OL}) + \sum((V_{CC} - V_{OH}) \times I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温  $T_j$ ，不可以超出芯片可容许的最大结温  $T_{jmax}$ 。

表 4-1 各封装热阻系数表

Package Type and Size	Thermal Resistance Junction-ambient Value ( $\theta_{JA}$ )	单位
LQFP64 10*10*1.4 e=0.5	65 +/- 10%	°C/W
LQFP48 7*7*1.4 e=0.5	75 +/- 10%	°C/W
QFN32 4*4*0.75 e=0.4	53 +/- 10%	°C/W
QFN48 5*5*0.55 e=0.35	42 +/- 10%	°C/W

## 5 订购信息

功能		产品型号							
		HC32F334F8UI-QFN32TR	HC32F334FAUI-QFN32TR	HC32F334J8UI-ZFN48TR	HC32F334JAU1-ZFN48TR	HC32F334J8TI-LQ48	HC32F334JATI-LQ48	HC32F334K8TI-LQFP64	HC32F334KATI-LQFP64
主频 (MHz)		120							
内核		M4							
GPIO数		27	27	39	39	39	39	53	53
电源电压范围 (V)		1.8~3.63							
Flash (KB)		64	128	64	128	64	128	64	128
SRAM (KB)		36							
DMA		1unit * 8ch							
通信接口	USART <sup>(1)</sup>	4ch							
	SPI	1ch							
	I2C	1ch							
	CAN FD	2ch							
定时器和计数器 <sup>(2) (3)</sup>	Timer0	2unit							
	TimerA	5unit							
	Timer4	1unit							
	Timer6	4unit							
	HRPWM	6unit							
	WDT	1ch							
	SWDT	1ch							
	RTC	1ch							
模拟	12bit ADC	3unit ,9ch	3unit ,9ch	3unit ,16ch	3unit ,16ch	3unit ,16ch	3unit ,16ch	3unit ,22ch	3unit ,22ch
	12bit DAC	3ch							

功能		产品型号							
		HC32F334F8UI-QFN32TR	HC32F334FAUI-QFN32TR	HC32F334J8UI-ZFN48TR	HC32F334J8UI-ZFN48TR	HC32F334J8TI-LQ48	HC32F334JATI-LQ48	HC32F334K8TI-LQFP64	HC32F334KATI-LQFP64
模拟	CMP	3ch							
	PVD	✓							
工作温度		-40~105°C							
封装 包装 (mm)	封装形式	QFN32 (4*4)	QFN32 (4*4)	QFN48 (5*5)	QFN48 (5*5)	LQFP48 (7*7)	LQFP48 (7*7)	LQFP64 (10*10)	LQFP64 (10*10)
	厚度	0.75	0.75	0.55	0.55	1.6	1.6	1.6	1.6
	包装形式	卷带	卷带	卷带	卷带	托盘	托盘	托盘	托盘

**注:**

- 1) USART\_2/3/4 单元带有 LIN 功能
  - 2) Timer6、HRPWM、TimerA、Timer0 带有捕获输入功能
  - 3) Timer6、TimerA 支持 2 相正交编码计数和 3 相正交编码计数功能
- 订购前, 请联系销售窗口咨询最新量产信息。

## 版本修订记录

版本号	修订日期	修订内容
Rev1.00	2024/06/12	初版发布。