

HC32K11x 系列

32 位 ARM[®] Cortex[®]-M0+ 微控制器

数据手册

Rev1.00
2025 年 11 月

产品特性

ARM Cortex-M0+ 32-bit MCU+FPU, 64MHz, 256KB ProgramFLASH, 32KB DataFLASH, 32KB SRAM, DMA, 7 Timers, 12-bit ADC, 1 CMP, 8 个通信接口

- ARMv6-M 架构 32-bit Cortex-M0+ CPU, 最高工作主频 64MHz
- 内置存储器
 - ▶ 最大 256KByte 的 ProgramFLASH with ECC
 - ▶ 最大 32KByte 的 DataFLASH with ECC
 - ▶ 最大 2KByte 的 EDataFLASH with ECC
 - ▶ 最大 32KByte 的 SRAM with ECC
- 电源, 时钟, 复位管理
 - ▶ 系统电源 (VCC) : 2.7-5.5V
 - ▶ 4 个独立时钟源: 外部高速振荡器 (4-40MHz) /外部低速振荡器 (32.768kHz) /内部高速 (HRC) 振荡器 (最高 64MHz) /内部低速 (LRC) 振荡器 (32.768kHz)
 - ▶ 包括上电复位 (POR), 低电压检测 1 复位, 低电压检测 2 复位, 端口复位 (NRST) 在内的 11 种复位源, 每个复位源有独立标志位
- 低功耗运行
 - ▶ 外设功能可以独立关闭或开启
 - ▶ 低功耗模式: Sleep, Stop 模式
- 外设运行支持系统显著降低 CPU 处理负荷
 - ▶ 4 通道 DMAC
 - ▶ 支持外设事件相互触发 (AOS)
- 模拟功能
 - ▶ 最多 16 通道 12-bit 1Msps ADC, 支持单次/扫描变换, 支持各个 Timer 事件触发开始变换
 - ▶ 1 个独立电压比较器 (CMP) 内置 8 位 DAC
- Timer
 - ▶ 1 个 16-bit 电机 PWM Timer (Timer4), 支持 3 相互补 PWM 输出
 - ▶ 1 个多功能 16-bit 通用 Timer (TimerA), 支持输入捕捉、输出比较、PWM 输出、正交编码输入
 - ▶ 1 个 32-bit 通用 Timer (Timer2), 1 个 16-bit 通用 Timer (Timer2), 均支持异步计数
 - ▶ 1 个 16-bit 基础 Timer (Timer0)
 - ▶ 实时时钟 Timer (RTC)
- ▶ 1 个 SWDT
- 最大 58 个 GPIO
- 最大 8 个通信接口
 - ▶ 4 个 USART (其中 2 个 UART 支持 LIN 总线协议), 支持全双工和半双工异步通信
 - ▶ 2 个 SPI
 - ▶ 1 个 I2C, 支持 7 位/10 位地址格式
 - ▶ 1 个 CAN FD 控制器 (MCAN), 兼容 CAN2.0A/B
- 支持 96 位全球 Unique ID
- 封装形式
 - ▶ QFN32 (5*5mm Wettable)
 - ▶ LQFP48 (7*7mm)
 - ▶ LQFP64 (10*10mm)
- 宽温度范围
 - ▶ -40~125℃
- 满足 AEC-Q100 G1

支持型号

HC32K118KCTJ-LQFP64	HC32K116KATJ-LQFP64
HC32K118JCTJ-LQ48	HC32K116JATJ-LQ48
HC32K118FCUJ-QFN32	HC32K116FAUJ-QFN32

说明事项

版权所有©2025 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

 小华半导体有限公司  和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址：	上海市浦东新区中科路 1867 号 A 座 4 楼
网址：	https://www.xhsc.com.cn
邮箱：	XHSC_MCU@xhsc.com.cn （商务咨询） XHSC_FAE@xhsc.com.cn （技术咨询）

前言

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

目录

产品特性.....	ii
前言.....	iv
1 产品概述.....	7
1.1 产品阵容.....	7
1.2 功能框图.....	9
2 功能描述.....	10
2.1 CPU.....	10
2.2 总线架构 (BUS)	10
2.3 复位控制 (RMU)	10
2.4 时钟控制 (CMU)	10
2.5 电源控制 (PWC)	11
2.6 初始化配置 (ICG)	11
2.7 嵌入式 Flash (EFM)	11
2.8 内置 SRAM (SRAM)	12
2.9 通用 IO (GPIO)	12
2.10 中断控制 (INTC)	12
2.11 自动运行系统 (AOS)	12
2.12 内部时钟校准器 (CTC)	13
2.13 DMA 控制器 (DMA)	13
2.14 电压比较器 (CMP)	13
2.15 模数转换器 (ADC)	13
2.16 通用控制定时器 (Timer4)	14
2.17 紧急刹车模块 (EMB)	14
2.18 通用定时器 (TimerA)	15
2.19 通用定时器 (Timer2)	15
2.20 通用定时器 (Timer0)	15
2.21 实时时钟 (RTC)	15
2.22 看门狗计数器 (SWDT)	15
2.23 串行通信接口 (USART)	15
2.24 集成电路总线 (I2C)	16
2.25 串行外设接口 (SPI)	16
2.26 控制器局域网 (MCAN)	16
2.27 CRC 计算单元 (CRC)	16
2.28 调试控制器 (DBG)	16
3 引脚配置及功能.....	18
3.1 引脚配置图.....	18
3.1.1 LQFP64 封装.....	18
3.1.2 LQFP48 封装.....	19
3.1.3 QFN32 封装.....	20
3.2 引脚功能表.....	21
3.3 引脚功能说明.....	23
3.4 引脚使用说明.....	25

4 电气特性	26
4.1 参数条件	26
4.1.1 最小值和最大值	26
4.1.2 典型数值	26
4.1.3 典型曲线	26
4.1.4 负载电容	26
4.1.5 引脚输入电压	26
4.1.6 电源方案	27
4.1.7 电流消耗测量	28
4.2 绝对最大额定值	28
4.3 工作条件	29
4.3.1 通用工作条件	29
4.3.2 上电和掉电时的工作条件	29
4.3.3 复位和电源控制模块特性	29
4.3.4 供电电流特性	31
4.3.5 低功耗模式唤醒时序	34
4.3.6 外部时钟源特性	35
4.3.7 内部时钟源特性	37
4.3.8 存储器（闪存）特性	38
4.3.9 电气敏感性	39
4.3.10 I/O 端口特性	39
4.3.11 I2C 接口特性	42
4.3.12 SPI 接口特性	43
4.3.13 USART 接口特性	44
4.3.14 SWD 接口特性	45
4.3.15 12 位 ADC 特性	46
4.3.16 比较器特性	49
4.3.17 DAC 特性	49
5 封装信息	51
5.1 封装尺寸	51
5.1.1 LQFP64 封装	51
5.1.2 LQFP48 封装	53
5.1.3 QFN32 封装	55
5.2 焊盘示意图	57
5.2.1 LQFP64 封装（10mm x 10mm）	57
5.2.2 LQFP48 封装（7mm x 7mm）	58
5.2.3 QFN32 封装（5mm x 5mm）	59
5.3 丝印说明	60
5.4 封装热阻系数	60
6 订购信息	62
版本记录	63

1 产品概述

1.1 产品阵容

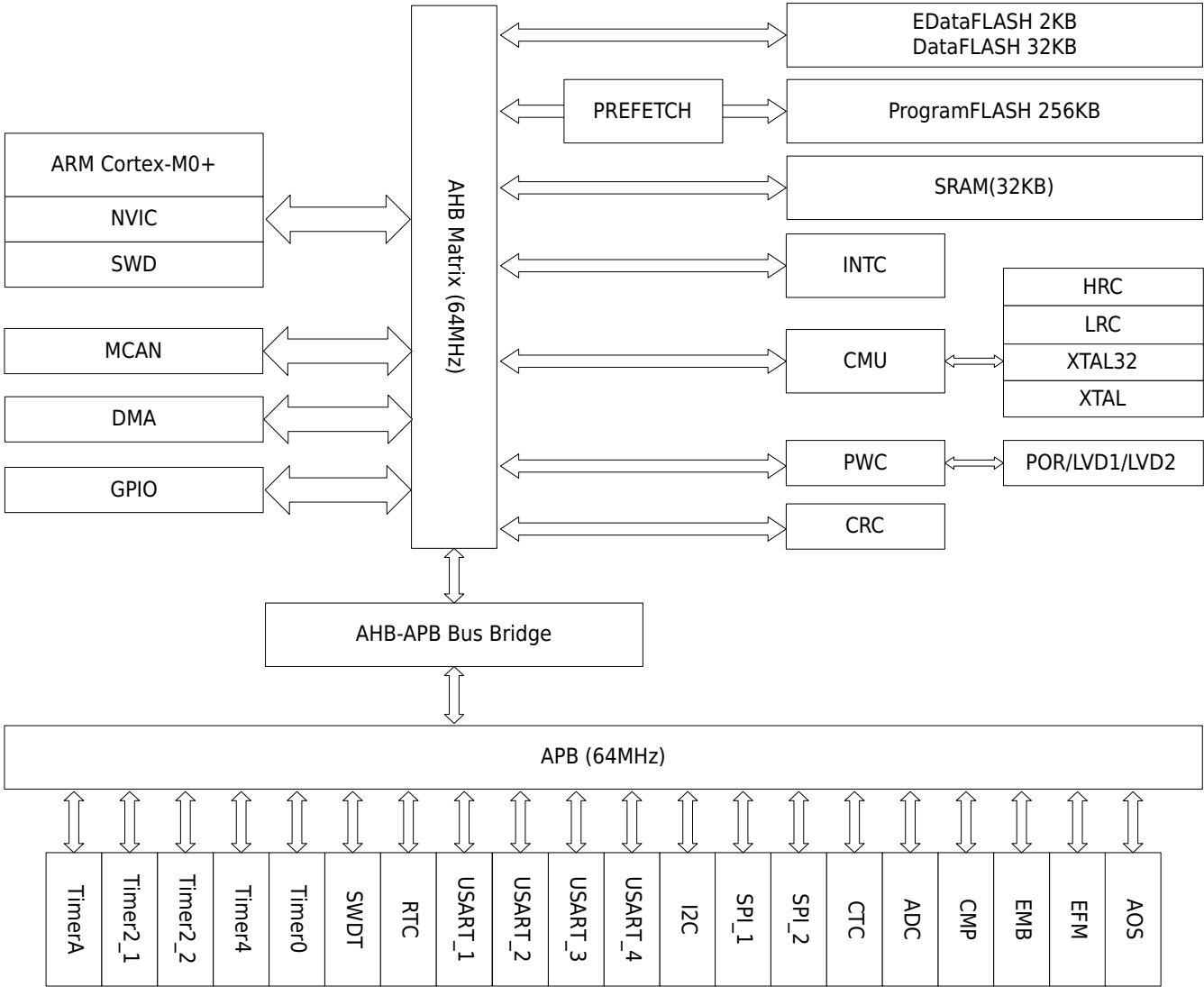
产品名称

	HC	32	K	1	1	8	K	C	T	J
小华半导体										
MCU家族										
32: 32-bit										
产品类型										
K: 车用 (Automotive)										
MCU平台										
1: Cortex-M0+										
MCU规格档次										
1: 入门+										
功能配置流水号										
8: 配置8										
6: 配置6										
管脚数量										
K: 64Pin										
J: 48Pin										
F: 32Pin										
程序容量										
C: 256KB										
A: 128KB										
封装类型										
T: LQFP										
U: QFN										
温度质量范围										
J: -40~125 °C										

型号功能对比表

产品名称		HC32K118KCTJ	HC32K118JCTJ	HC32K118FCUJ	HC32K116KATJ	HC32K116JATJ	HC32K116FAUJ
引脚数		64	48	32	64	48	32
GPIO 数		58	43	28	58	43	28
CPU	内核	Cortex-M0+					
	频率	最高 64MHz					
存储空间	ProgramFLASH	256KB with ECC			128KB with ECC		
	DataFLASH	32KB with ECC					
	EDataFLASH	2KB with ECC					
	SRAM	32KB with ECC					
	时钟	内部高速时钟	HRC 最高 64MHz				
	内部低速时钟	LRC 32.768kHz					
	外部高速晶体	XTAL 4~40MHz					
	外部低速晶体	XTAL32 32.768kHz					
电源电压范围		2.7~5.5V					
温度范围		-40~125℃					
外部端口中断		EIRQ*8					
DMA 控制器		4ch					
定时器和计数器	Timer0	1unit					
	Timer2	2unit					
	TimerA	1unit					
	Timer4	1unit					
	RTC	1ch					
	SWDT	1ch					
	通信接口	USART	4ch (2ch with LIN)				
	I2C	1ch					
	SPI	2ch					
	CAN FD	1ch					
模拟	12-bit ADC	16ch	13ch	9ch	16ch	13ch	9ch
	CMP	1 个，内置 DAC					
低电压检测单元 LVD		2unit					
循环冗余校验 CRC		√					
内部时钟校准器 CTC		1ch					
调试接口	SWD	√					
封装类型		LQFP	LQFP	QFN	LQFP	LQFP	QFN

1.2 功能框图



说明

不同封装的产品支持的资源数量有差异，详细支持情况请参见[型号功能对比表](#)。

2 功能描述

2.1 CPU

HC32K11x 系列集成了嵌入式 ARM® Cortex-M0+ 精简指令 CPU，实现了管脚少功耗低的同时，提供出色的运算性能和迅速的中断反应能力。片上集成的存储容量可以充分发挥出 ARM® Cortex-M0+ 出色的指令效率。

2.2 总线架构 (BUS)

主系统由 32 位 AHB 总线矩阵构成，可实现以下主机总线和从机总线的互连：

- 主机总线
 - ▶ Cortex-M0+ 内核 CPU 总线
CPU 通过该总线获取指令与数据。访问对象是包含内部存储器与外设。
 - ▶ 系统 DMA 总线
系统 DMA 专用总线，DMA 通过该总线访问存储器和外设。
- 从机总线
 - ▶ FLASH 总线
 - ▶ SRAM 总线
 - ▶ 外设总线

借助总线矩阵，可以实现主机总线到从机总线高效率的并发访问，总线矩阵采用固定优先级的总线仲裁方式，访问优先级 DMA 访问>CPU 访问，以保证 DMA 数据传送的连续性。

2.3 复位控制 (RMU)

芯片配置了 11 种复位方式：

- 上电复位 (POR)
- NRST 引脚复位 (NRST)
- 低电压检测 1 复位 (LVD1R)
- 低电压检测 2 复位 (LVD2R)
- 专用看门狗复位 (SWDTR)
- 软件复位 (SRST)
- RAMECC 复位 (RAMECCR)
- FLASHECC 复位 (FLASHECCR)
- 时钟异常复位 (CKFER)
- 外部高速振荡器异常停振复位 (XTALER)
- Cortex-M0+ Lockup 复位

2.4 时钟控制 (CMU)

时钟控制单元提供了一系列频率的时钟功能，包括：一个外部高速振荡器、一个外部低速振荡器、一个内部高速振荡器、一个内部低速振荡器、时钟预分频器和时钟门控电路。

时钟控制单元还提供时钟频率测量功能。时钟频率测量电路 (FCM) 使用测定基准时钟对测定对象时钟进行监视测定。在超出设定范围时发生中断或者复位。

AHB、APB 和 Cortex-M0+ 时钟都源自系统时钟。系统时钟的最大运行时钟频率可以达到 64MHz，有 4 个可选的时钟源：

1. 外部高速振荡器 (XTAL)

2. 外部低速振荡器 (XTAL32)
3. 内部高速振荡器 (HRC)
4. 内部低速振荡器 (LRC)

对于每一个时钟源，在未使用时都可以单独打开和关闭，以降低功耗。

2.5 电源控制 (PWC)

电源控制器用来控制芯片的多个电源域在多个运行模式和低功耗模式下的电源供给、切换、检测。

芯片的工作电压 (VCC) 为 2.7V 到 5.5V。

电压检测单元提供了上电复位 (POR)、掉电复位 (PDR)、低电压检测 1 (LVD1)、低电压检测 2

(LVD2) 等功能，其中 POR、PDR 通过检测 VCC 电压，控制芯片复位动作。LVD1 通过检测 VCC 电压，根据寄存器设定设置使芯片产生复位或者不可屏蔽中断。LVD2 通过检测 VCC 电压或者外部输入比较，根据寄存器设定设置使芯片产生复位或者不可屏蔽中断。

2.6 初始化配置 (ICG)

芯片复位解除后，硬件电路会分别读取 ProgramFLASH 地址 0x01000A00~0x01000A4F，0x01000B00~0x01000B2F，DataFLASH 地址 0x40017800~0x4001781F，并把数据加载到初始化配置 A (ICGA) 寄存器和初始化配置 B (ICGB) 寄存器。用户可通过编程或擦除扇区或全擦除 ProgramFLASH (256KB) 的方式来修改 ICGA 寄存器。用户可通过编程或擦除扇区的方式来修改 ICGB 寄存器。地址 0x01000B00~0x01000B2F 为数据安全保护使能区。寄存器复位值由 FLASH 数据确定。

2.7 嵌入式 Flash (EFM)

本产品最大带有 256KB 的 ProgramFLASH，32KB 的 DataFLASH 和 2KB 的 EDataFLASH。可对 ProgramFLASH、DataFLASH、EDataFLASH 执行编程、扇区擦除和全擦除操作；ProgramFLASH 可通过指令预取加速代码执行。

ProgramFLASH 和 Flash 总线相连，主要用于指令执行和常量读取。DataFLASH 和 EDataFLASH 位于 AHB 外设总线，常用于数据存取：

- ProgramFLASH: 256KBytes 容量，位宽为 72 位，包括 64 位数据和 8 位 ECC 码，编程单位 8Bytes，扇区擦除单位 512Bytes。
- DataFLASH: 32KBytes 容量，位宽为 39 位，包括 32 位数据和 7 位 ECC 码，编程单位 4Bytes，扇区擦除单位 512Bytes。
- EDataFLASH: 2KBytes 容量，位宽为 39 位，包括 32 位数据和 7 位 ECC 码，编程单位 4Bytes，扇区擦除单位 32Bytes。

主要特性：

- ProgramFLASH 和 DataFLASH，EDataFLASH 之间可实现 BGO (BackGroud Operation) 功能
- ProgramFLASH 和 DataFLASH 各有 1 个 OTP 空间：
 - ▶ ProgramFLASH-OTP 空间 (OTPA)：8 个数据区，7 个 64Bytes，1 个 16KBytes
 - ▶ DataFLASH-OTP 空间 (OTPB)：24 个数据区，每个 16Bytes
- Flash 总线 8Bytes 预取指
- 支持引导交换功能
- 支持数据安全保护
- 支持 MARGIN 读模式，可提前预知 Flash 读出错误
- 提供错误注入功能可用于 ECC 电路自检
- D-BUS 读保护功能
- ProgramFLASH，DataFLASH 和 EDataFLASH 带有 ECC (Error Checking and Correcting) 功能，校验纠一检二，对数据可以纠正 1 位错误，检查 2 位错误

2.8 内置 SRAM (SRAM)

本产品带有 32KB 系统 SRAM。

SRAM 可按照字节、半字（16 位）或全字（32 位）访问。读写操作以 CPU 速度执行。

SRAM 带有 ECC 校验（Error Checking and Correcting），ECC 校验为纠一检二码，即可以纠正一位错误，检查两位错误。当读取 SRAM 数据发生 ECC 校验错误时将发生 SRAM ECC 校验复位。

2.9 通用 IO (GPIO)

GPIO 主要特性：

- 每组 Port 配有 18 个 I/O Pin，根据实际配置可能不足 18 个
- 支持上拉与下拉输入
- 支持推挽，开漏输出模式
- 支持普通驱动和高驱动模式
- 支持 CMOS/Schmitt 两种输入模式自由切换
- 支持外部中断的输入
- 支持 I/O pin 周边功能复用，一个 I/O pin 最多可具有 17 个可选的复用功能
- 各个 I/O pin 可独立编程
- 各个 I/O pin 可以选择 2 个功能同时有效（不支持 2 个输出功能同时有效）
- 部分寄存器支持 FASTIO 接口，可单周期访问

2.10 中断控制 (INTC)

中断控制器（INTC）选择中断事件作为中断请求送到 NVIC 唤醒 WFI；选择中断事件作为事件输入（RXEV）唤醒 WFE；选择中断事件唤醒系统低功耗模式（睡眠模式和停止模式）；外部管脚 NMI 和 INTP 的中断或事件控制功能。

INTC 主要特性如下：

1. NVIC 中断向量：实际使用中断向量数请参考中断向量表章节（不包括 Cortex™-M0+ 的 16 根中断线）。



说明

更多关于异常和 NVIC 编程的说明，请参考《ARM Cortex™-M0+ 技术参考手册》中的第 5 章：嵌套向量中断控制器。

2. NVIC 可编程优先级：4 个可编程优先级。
3. 不可屏蔽中断：除 NMI 管脚作为不可屏蔽中断源以外，还可以选择多种系统中断事件作为不可屏蔽中断请求，且各中断事件配备了独立的使能、标志、标志清除寄存器。
4. 配备 8 个外部 EIRQ 管脚（INTP）中断。
5. 配备多种外设中断事件请求，详细信息请参见《参考手册》的“中断控制器（INTC）”章节“中断事件表”。
6. 中断可唤醒系统睡眠模式和停止模式。

2.11 自动运行系统 (AOS)

自动运行系统（Automatic Operation System）用于在不借助 CPU 的情况下实现外设之间的联动。利用外设产生的事件作为 AOS 源（AOS Source），如定时器的比较匹配、定时器的计数溢出、RTC 的周期信号、通信模块的收发数据的各种状态（空闲、接收数据满、发送数据结束、发送数据空）、ADC 的转换结束等事件，来触发其他外设动作。被触发的外设动作称为 AOS 目标（AOS Target）。

2.12 内部时钟校准器 (CTC)

内部时钟校准器 (Clock Trimming Controller, 以下称 CTC) 可以自动校准内部高速振荡器 (HRC)。由于工作环境的影响 HRC 的频率可能会产生偏差, 用 CTC 基于外部高精度参考时钟, 采用硬件方式自动调整 HRC 的频率可以得到一个精准的 HRC 时钟。

CTC 的主要特性如下:

- 三个外部参考时钟源: XTAL、XTAL32、CTCREF
- 用于频率测量并具有重载功能的 16 位校准计数器
- 用于频率校准的 8 位校准偏差值和 4 位校准值
- 用于提示校准失败的错误中断

2.13 DMA 控制器 (DMA)

DMA 用于在存储器和外围功能模块之间传送数据, 能够在 CPU 不参与的情况下, 实现存储器之间、存储器和外围功能模块之间以及外围功能模块之间的数据交换。

- DMA 总线独立于 CPU 总线, 按照 AMBA AHB-Lite 总线协议传输
- 拥有 4 个独立通道, 可以独立操作不同的 DMA 传输功能
- 每个通道的启动源通过独立的触发源选择寄存器配置
- 每次请求传输一个数据块
- 数据块最小为 1 个数据, 最多可以是 256 个数据
- 每个数据的宽度可配置为 8-bit、16-bit 或 32-bit
- 可以配置 1~1023 次传输或无限次传输
- 源地址和目标地址可以独立配置为固定、自增、自减、重复跳转或指定偏移量的跳转
- 可产生 3 种中断: 块传输完成中断、传输完成中断和传输错误中断。每种中断都可以配置是否屏蔽。其中块传输完成、传输完成可作为事件输出, 可作为其他外围模块的触发源
- 支持连锁传输功能, 可实现一次请求传输多个数据块
- 不使用时可设置进入模块停止状态以降低功耗

2.14 电压比较器 (CMP)

电压比较器 (Comparator, 以下简称 CMP) 是将两个模拟电压进行比较并且输出比较结果的外设模块。本产品搭载 1 个比较通道 CMP。

CMP 主要特性:

- 1 个比较通道可独立进行普通比较
- 每个比较通道的正/负端电压均有多个输入源供选择
- 1 个 8 位数模转换器 (8-bit DAC) 提供 1 个独立的内部比较电压 DA1
- 噪声滤波器可以对比较器输出滤波, 7 种采样时钟可选
- 可使用定时器 PWM 进行比较器空白窗口控制
- 可在比较结果的变化边沿产生中断、触发其他外设以及唤醒 STOP 模式
- 比较结果可通过寄存器监视, 也可输出到外部管脚 VCOUT
- 比较结果可用于紧急刹车 (EMB) 控制事件

2.15 模数转换器 (ADC)

12 位 ADC 是一种采用逐次逼近方式的模拟数字转换器。本 MCU 搭载 1 个 ADC 单元, 最大支持 16 个通道。模拟输入通道可以任意组合成一个序列, 一个序列可以进行单次扫描转换, 或连续扫描转换。ADC 模块还搭载模拟看门狗功能, 对任意指定通道的转换结果进行监视, 检测其是否超出用户设定的范围。

ADC 主要特性如下：

- 高性能
 - ▶ 可配置 12 位、10 位和 8 位分辨率
 - ▶ A/D 转换时钟 ADCLK 的频率可以选择为周边时钟 HCLK 的 1, 2, 4, 8, 16 或 32 分频
 - ▶ 支持 1Msps 采样率
 - ▶ 采样时间可编程
 - ▶ 各通道独立数据寄存器
 - ▶ 数据寄存器可配置左/右对齐方式
 - ▶ 模拟看门狗，监视转换结果
 - ▶ 不使用时可以将 ADC 模块设定成停止状态
- 模拟输入通道
 - ▶ 最大 16 个外部模拟输入
- 转换开始条件
 - ▶ 软件设置转换开始
 - ▶ 周边外设同步触发转换开始
 - ▶ 外部引脚触发转换开始
- 转换模式
 - ▶ 2 个扫描序列 A、B，可任意指定单个或多个通道
 - ▶ 序列 A 单次扫描
 - ▶ 序列 A 连续扫描
 - ▶ 双序列扫描，序列 A、B 独立选择触发源，序列 B 优先级高于 A
- 中断与事件信号输出
 - ▶ 序列 A 扫描结束中断和事件 ADC_EOCA
 - ▶ 序列 B 扫描结束中断和事件 ADC_EOCB
 - ▶ 模拟看门狗 0 比较中断和事件 ADC_CMP0
 - ▶ 模拟看门狗 1 比较中断和事件 ADC_CMP1
 - ▶ 上述所有事件输出都可启动 DMA

2.16 通用控制定时器（Timer4）

通用控制定时器 4（Timer4）是一个用于三相电机控制的定时器模块，提供各种不同应用的三相电机控制方案。该定时器支持三角波和锯齿波两种波形模式，可生成各种 PWM 波形；支持缓存功能；支持 EMB 控制。本系列产品中搭载 1 个单元的 Timer4。

2.17 紧急刹车模块（EMB）

紧急刹车模块是在满足一定条件时产生控制事件输出给定时器，使得定时器停止或更改向外部电机输出 PWM 信号的功能模块，下列要因用于产生控制事件：

- 外部端口输入电平变化
- PWM 输出端口电平发生同相（同高或同低）
- 电压比较器比较结果
- 系统错误发生
- 写寄存器软件控制

2.18 通用定时器 (TimerA)

通用定时器 A (TimerA) 是一个具有 16 位计数宽度、8 路 PWM 输出的定时器。该定时器支持三角波和锯齿波两种波形模式，可生成各种 PWM 波形（单边对齐 PWM、双边对称 PWM）；支持计数器同步启动；比较基准值寄存器支持缓存功能；支持 2 相正交编码计数和 3 相正交编码计数。本系列产品搭载 1 个 TimerA。

2.19 通用定时器 (Timer2)

通用定时器 2 (Timer2) 是一个具有 32/16 位计数宽度，可以实现同步、异步计数方式的基本定时器。该定时器内含 2 个通道 (CH-A 和 CH-B)。每个通道均有一个输出端口，可实现基本的方波输出；每个通道均有 2 个输入端口，一个是时钟输入端口，可实现端口异步计数；一个是触发输入端口，可实现定时器启动、停止、清零、计数动作及计数值捕获输入；支持脉宽测量和周期测量；支持自由计数和比较停止计数。本系列产品中搭载 2 个单元的 Timer2，其中单元 1 计数位宽为 16 位，单元 2 计数位宽为 32 位。

2.20 通用定时器 (Timer0)

通用定时器 0 (Timer0) 是一个可以实现同步计数、异步计数两种方式的基本定时器。该定时器内含 1 个通道，可以在计数期间产生比较匹配事件与计数溢出事件。该事件可以触发中断，也可作为事件输出来控制其它模块等。本系列产品中搭载 1 个单元的 Timer0。

2.21 实时时钟 (RTC)

实时时钟 (RTC) 是一个以 BCD 码格式保存时间信息的计数器。记录从 00 年到 99 年间的具体日历时间。支持 12/24 小时两种时制，根据月份和年份自动计算日数 28、29（闰年）、30 和 31 日。

2.22 看门狗计数器 (SWDT)

看门狗计数器是一种计数时钟源为内部低速 RC (32.768kHz) 的专用看门狗计数器 (SWDT)。专用看门狗是 16 位递减计数器，用来监测由于外部干扰或不可预见的逻辑条件造成的应用程序背离正常的运行而产生的软件故障。看门狗计数器支持窗口功能，在计数开始前可预设窗口区间，计数值位于窗口区间时，可刷新计数器，计数重新开始。

2.23 串行通信接口 (USART)

本产品搭载通用同步异步收发器 (USART) 模块 4 个单元，能够灵活地与外部设备进行全双工数据交换；本产品搭载的 USART 支持通用异步串行通信接口 (UART)，时钟同步通信接口，智能卡接口 (ISO/IEC7816-3) 和 LIN 通信接口。支持调制解调器操作 (CTS/RTS 操作)，多处理器操作，DE 功能，接收超时功能。USART3/USART4 支持通过 RX 线唤醒 STOP 模式功能。

具体功能分配如下：

功能特性	模块支持情况			
	USART1	USART2	USART3	USART4
UART	✓	✓	✓	✓
多处理器通信	✓	✓	✓	✓
时钟同步通信	✓	✓	✓	✓
RX 线唤醒 STOP 模式功能	-	-	✓	✓
小数波特率	✓	✓	✓	✓
LIN	-	-	✓	✓
智能卡	✓	✓	-	-

功能特性	模块支持情况			
	USART1	USART2	USART3	USART4
UART 接收超时功能	✓	✓	✓	✓
RS485 Driver Enable	✓	✓	✓	✓

2.24 集成电路总线 (I2C)

I2C（集成电路总线）用作微控制器和 I2C 串行总线之间的接口。提供多主模式功能，可以控制所有 I2C 总线的协议、仲裁。支持标准模式、快速模式。还支持 SMBus 总线。

I2C 主要特性:

- I2C 总线方式、SMBUS 总线方式可选。主机模式、从机模式可选。自动确保与传送速率相对于的各种准备时间、保持时间和总线空闲时间
- 标准模式最大 100kbps，快速模式最大 400kbps
- 自动生成开始条件、重新开始条件和停止条件，并能检测到总线的开始条件，重新开始条件和停止条件
- 最大支持 128 个从机模式地址。支持 7 位地址格式和 10 位地址格式。能检测到广播呼叫地址、SMBus 主机地址、SMBus 设备默认地址、SMBus 报警地址
- 发送时可以自动判定应答位。接收时可以自动发送应答位
- 握手功能
- 仲裁功能
- 超时功能，可以检测 SCL 时钟长时间停止
- SCL 输入和 SDA 输入内置数字滤波器，滤波能力可编程
- 通信错误，接收数据满，发送数据空，一帧发送结束，地址匹配一致中断

2.25 串行外设接口 (SPI)

本产品搭载 2 个通道的串行外设接口 SPI，支持高速全双工串行同步传输，方便地与外围设备进行数据交换。用户可根据需要进行三线/四线，主机/从机及波特率范围的设置。

2.26 控制器局域网 (MCAN)

本产品搭载一个单元 MCAN 通信接口模块 (MCAN)，并为 MCAN 控制器配备了 1KB 的 RAM。

CAN 模块 (MCAN) 符合 ISO 11898-1:2015 (CAN 协议规范第 2.0 版 A、B 部分) 和 CAN FD 协议规范第 1.0 版 (CAN with Flexible Data-Rate Specification Version 1.0)。

1KB 的消息 RAM 存储器可实现过滤器 (Rx Filter)、接收 FIFO (Rx FIFO)、接收缓冲区 (Rx Buffer)、发送事件 FIFO (Tx Event FIFO)、发送缓冲区 (Tx Buffer) 功能。

消息 RAM 带有 ECC 校验 (Error Checking and Correcting)，ECC 校验为纠一检二码，即可以纠正一位错误，检查两位错误。

2.27 CRC 计算单元 (CRC)

本模块 CRC 算法遵从 ISO/IEC13239 的定义，分别采用 32 位和 16 位的 CRC。CRC32 的生成多项式为 $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ ，32 位初值为 0xFFFFFFFF。CRC16 的生成多项式为 $X^{16} + X^{12} + X^5 + 1$ ，16 位初值为 0xFFFF。

2.28 调试控制器 (DBGMC)

本 MCU 的内核是 Cortex-M0+，该内核包含用于高级调试功能的硬件。利用这些调试功能，可以在取指（指令断点）或访问数据（数据断点）时停止内核。内核停止时，可以查询内核的内部状态和系统的外部状态。

查询完成后，将恢复内核和系统并恢复程序执行。本 MCU 未搭载 MTB 调试器件。当调试器与 MCU 相连并进行调试时，将根据安全级别决定访问系统资源的权限。

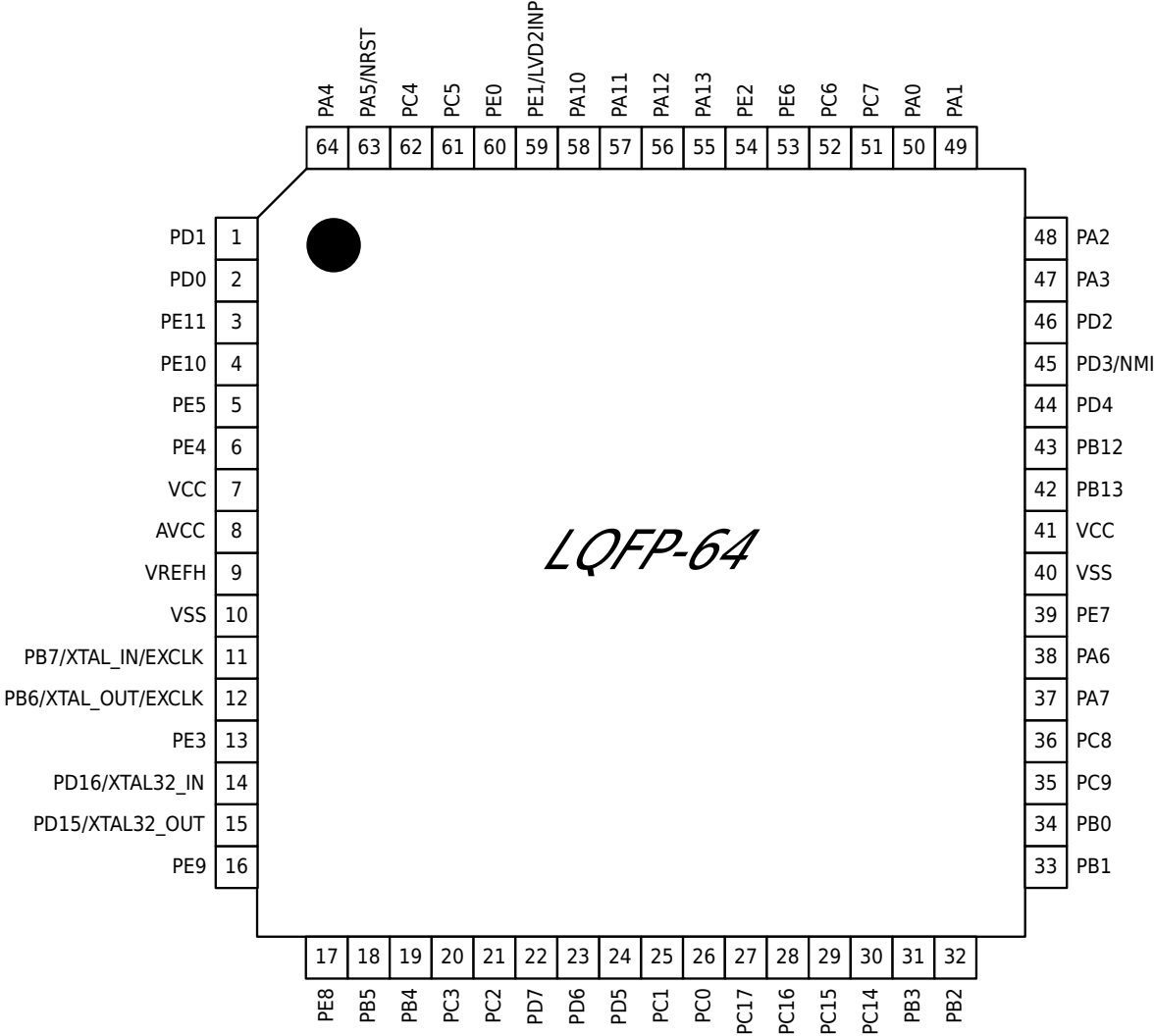
提供调试接口：

- 串行调试跟踪接口 SWD

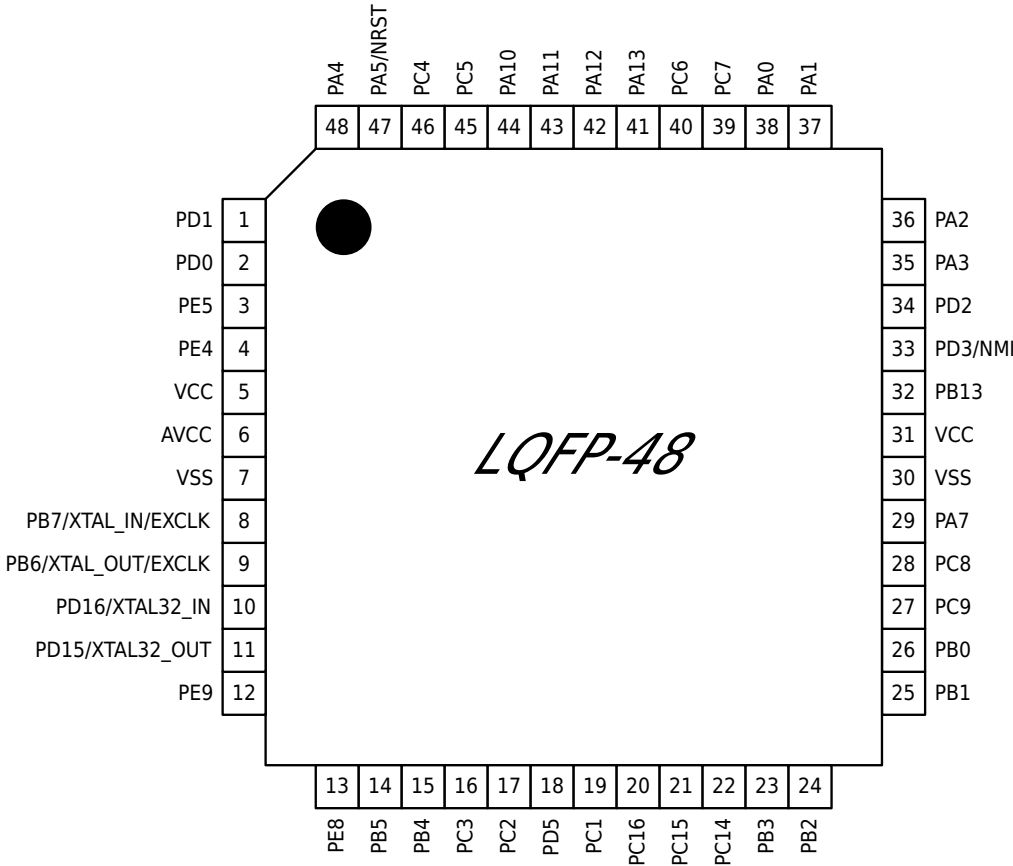
3 引脚配置及功能

3.1 引脚配置图

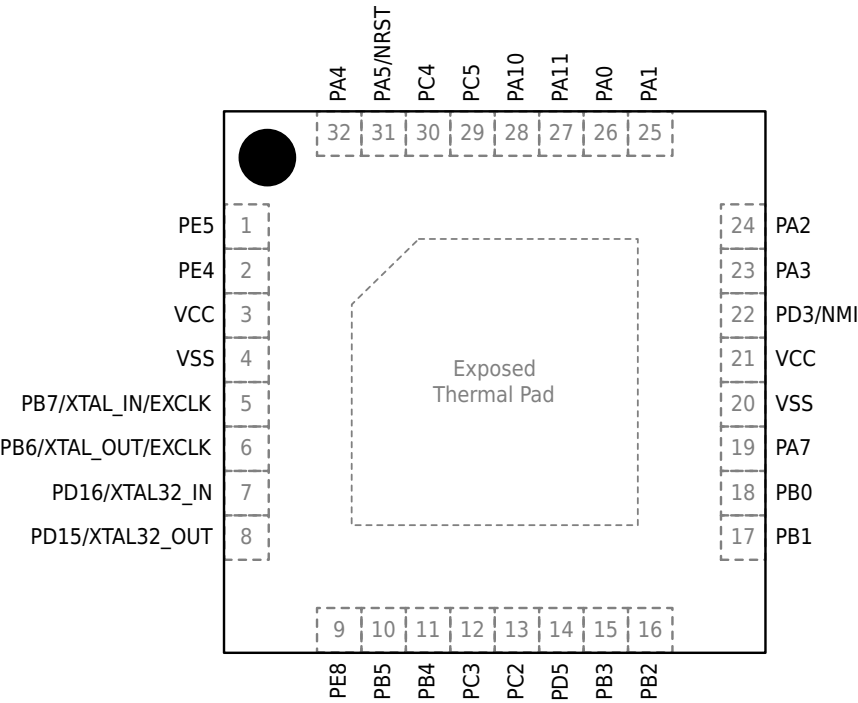
3.1.1 LQFP64 封装



3.1.2 LQFP48 封装



3.1.3 QFN32 封装



说明

Exposed Thermal Pad 需要连接到 VSS。

3.2 引脚功能表

LQFP64	LQFP48	QFN32	Pin Name	EIRQ	SWD	Func0	Func1	Func2	Func3	Func4	Func5	Func6	Func7	Func8	Func9	Func10	Func11	Func12	Func13	Func14	Func15	Func16
						GPO	Analog/other	TMRA	TMR2/TMRA	TMR4/EMB	USART	SPI/USART/CAN	SPI/I2C	EVENTPORT	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ	IRQ
1	1	-	PD1	EIRQ1	-	GPO		TMRA_PWM4		TMR4_OVL			SPI2_MISO	EVENTP31	EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
2	2	-	PD0	EIRQ0	-	GPO		TMRA_PWM3		TMR4_OVH			SPI2_SCK	EVENTP30		EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
3	-	-	PE11	EIRQ3	-	GPO			TMR2_1_CLKA					EVENTP45	EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
4	-	-	PE10	EIRQ2	-	GPO	MCO						SPI2_NSS1	EVENTP44	EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
5	3	1	PE5	EIRQ5	-	GPO	FCMREF	TMRA_TRIG	TMR2_1_PWMA	TMR4_CLK	USART1_TX	MCAN_TX			EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4		EIRQ6	EIRQ7
6	4	2	PE4	EIRQ4	-	GPO		TMRA_PWM8	TMR2_1_PWMB	TMR4_ADSM	USART1_RX	MCAN_RX	SPI2_MOSI		EIRQ0	EIRQ1	EIRQ2	EIRQ3		EIRQ5	EIRQ6	EIRQ7
7	5	3	VCC	-	-																	
8	6	-	AVCC	-	-																	
9	-	-	VREFH	-	-																	
10	7	4	VSS	-	-																	
11	8	5	PB7/EXCLK	EIRQ7	-	GPO	XTAL_IN				USART2_TX		I2C1_SCL	EVENTP16	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
12	9	6	PB6/EXCLK	EIRQ6	-	GPO	XTAL_OUT				USART2_RX		I2C1_SDA	EVENTP17	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
13	-	-	PE3	EIRQ3	-	GPO	VCOUT			EMB_PORT0				EVENTP43	EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
14	10	7	PD16	EIRQ6	-	GPO	XTAL32_IN	TMRA_PWM2	VCOUT1	TMR4_OUL		USART2_RTS/USART2_DE	SPI1_MISO		EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
15	11	8	PD15	EIRQ7	-	GPO	XTAL32_OUT	TMRA_PWM1		TMR4_OUH		USART2_CTS	SPI1_SCK		EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
16	12	-	PE9	EIRQ1	-	GPO		TMRA_PWM8	TMR4_OWL	TMR4_OUL	TMR4_OVL				EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
17	13	9	PE8	EIRQ0	-	GPO	CMP_IN3	TMRA_PWM7	TMR4_OWH	TMR4_OUH	TMR4_OVH		SPI1_NSS3			EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
18	14	10	PB5	EIRQ5	-	GPO	MCO	TMRA_PWM6		TMR4_OWL	USART3_CK	SPI1_NSS1	SPI1_NSS0	EVENTP15	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4		EIRQ6	EIRQ7
19	15	11	PB4	EIRQ4	-	GPO	FCMREF	TMRA_PWM5		TMR4_OWH			SPI1_MOSI	EVENTP14	EIRQ0	EIRQ1	EIRQ2	EIRQ3		EIRQ5	EIRQ6	EIRQ7
20	16	12	PC3	EIRQ3	-	GPO	ANI11+CMP_IN4	TMRA_PWM4		TMR4_OVL	USART3_TX	MCAN_TX		EVENTP23	EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
21	17	13	PC2	EIRQ2	-	GPO	ANI10+CMP_IN5	TMRA_PWM3	TMR2_1_CLKA	TMR4_OVH	USART3_RX	MCAN_RX	SPI2_NSS2	EVENTP22	EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
22	-	-	PD7	EIRQ7	-	GPO	CMP_IN6				USART2_TX			EVENTP37	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
23	-	-	PD6	EIRQ6	-	GPO	CMP_IN7				USART2_RX			EVENTP36	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
24	18	14	PD5	EIRQ5	-	GPO	CTCREF	TMRA_CLKB	TMR2_1_CLKB			USART1_CK	SPI2_SCK	EVENTP35	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4		EIRQ6	EIRQ7
25	19	-	PC1	EIRQ1	-	GPO	ANI9	TMRA_PWM8	TMR4_OWL	TMR4_OUL	TMR4_OVL	TMRA_PWM2		EVENTP21	EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
26	-	-	PC0	EIRQ0	-	GPO	ANI8	TMRA_PWM7	TMR4_OWH	TMR4_OUH	TMR4_OVH	TMRA_PWM1		EVENTP20		EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
27	-	-	PC17	EIRQ1	-	GPO	ANI15			EMB_PORT3					EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
28	20	-	PC16	EIRQ0	-	GPO	ANI14			EMB_PORT2	USART2_TX		I2C1_SCL			EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
29	21	-	PC15	EIRQ7	-	GPO	ANI13	TMRA_PWM4		TMR4_OVL	USART2_RX		I2C1_SDA	EVENTP27	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
30	22	-	PC14	EIRQ6	-	GPO	ANI12	TMRA_PWM3		TMR4_OVH				EVENTP26	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
31	23	15	PB3	EIRQ3	-	GPO	ANI7	TMRA_CLKA	TMRA_PWM2	TMR4_OUL		USART1_RTS/USART1_DE	SPI1_MISO	EVENTP12	EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
32	24	16	PB2	EIRQ2	-	GPO	ANI6	TMRA_CLKB	TMRA_PWM1	TMR4_OUH		USART1_CTS	SPI1_SCK	EVENTP13	EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
33	25	17	PB1	EIRQ1	-	GPO	ANI5	TMRA_TRIG	TMR2_2_PWMB	TMR4_CLK	USART3_TX	MCAN_TX	SPI1_MOSI		EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
34	26	18	PB0	EIRQ0	-	GPO	ANI4		TMR2_2_CLKA		USART3_RX	MCAN_RX	SPI1_NSS0			EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
35	27	-	PC9	EIRQ1	-		ADTRG			EMB_PORT1	USART3_RTS/USART3_DE	USART4_TX			EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
36	28	-	PC8	EIRQ0	-	GPO	ADTRG			EMB_PORT0	USART3_CTS	USART4_RX				EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
37	29	19	PA7	EIRQ7	-	GPO	ANI3		TMR2_2_PWMA	EMB_PORT2	USART4_RTS/USART4_DE	USART2_TX	RTC_CLKIN		EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
38	-	-	PA6	EIRQ6	-	GPO	ANI2			EMB_PORT1	USART4_CTS		SPI2_NSS1		EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
39	-	-	PE7	EIRQ7	-	GPO		TMRA_PWM8	TMR4_OWL	TMR4_OUL	TMR4_OVL	USART2_RTS/USART2_DE		EVENTP46	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
40	30	20	VSS	-	-																	
41	31	21	VCC	-	-																	
42	32	-	PB13	EIRQ5	-	GPO		TMRA_PWM2		TMR4_OUL		USART2_CTS			EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4		EIRQ6	EIRQ7
43	-	-	PB12	EIRQ4	-	GPO		TMRA_PWM1		TMR4_OUH		USART3_RTS/USART3_DE			EIRQ0	EIRQ1	EIRQ2	EIRQ3		EIRQ5	EIRQ6	EIRQ7
44	-	-	PD4	EIRQ4	-	GPO				EMB_PORT3		USART3_CTS		EVENTP34	EIRQ0	EIRQ1	EIRQ2	EIRQ3		EIRQ5	EIRQ6	EIRQ7
45	33	22	PD3	EIRQ3+NMI	-	GPO	FCMREF		TMR2_2_PWMB	TMR4_ADSM	USART4_CK	USART2_RX	SPI2_NSS0	EVENTP33	EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
46	34	-	PD2	EIRQ2	-	GPO					USART3_CK		SPI2_MOSI	EVENTP32	EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
47	35	23	PA3	EIRQ3	-	GPO			TMR2_2_CLKA		USART1_CK	USART3_TX	I2C1_SCL		EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
48	36	24	PA2	EIRQ2	-	GPO	MCO		TMR2_2_CLKB		USART2_CK	USART3_RX	I2C1_SDA		EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
49	37	25	PA1	EIRQ1	-	GPO	ANI1+CMP_IN1	TMRA_CLKA	TMRA_PWM2	TMR4_OUL	USART3_RTS/USART3_DE	USART1_TX	SPI1_NSS2	EVENTP11	EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
50	38	26	PA0	EIRQ0	-	GPO	ANI0+CMP_IN0	TMRA_TRIG	TMR2_2_PWMA		USART3_CTS	USART1_RX	SPI2_NSS3	EVENTP10		EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
51	39	-	PC7	EIRQ7	-	GPO		TMRA_CLKA			USART4_TX				EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	
52	40	-	PC6	EIRQ6	-	GPO		TMRA_CLKB		TMR4_PCT	USART4_RX				EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
53	-	-	PE6	EIRQ6	-	GPO					USART4_RTS/USART4_DE		SPI1_NSS2	EVENTP47	EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5		EIRQ7
54	-	-	PE2	EIRQ2	-	GPO			TMR2_2_CLKA		USART4_CTS		SPI1_MOSI	EVENTP42	EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
55	41	-	PA13	EIRQ5	-	GPO	FCMREF	TMRA_PWM8	TMR4_OUL	TMR4_OWL	TMR4_OVL				EIRQ0	EIRQ1	EIRQ2	EIRQ3	EIRQ4		EIRQ6	EIRQ7
56	42	-	PA12	EIRQ4	-	GPO		TMRA_PWM7	TMR4_OUH	TMR4_OWH	TMR4_OVH	USART4_CK			EIRQ0	EIRQ1	EIRQ2	EIRQ3		EIRQ5	EIRQ6	EIRQ7
57	43	27	PA11	EIRQ3	-	GPO	VCOUT	TMRA_PWM6		TMR4_OWL	USART2_CK	USART4_TX	SPI2_MISO		EIRQ0	EIRQ1	EIRQ2		EIRQ4	EIRQ5	EIRQ6	EIRQ7
58	44	28	PA10	EIRQ2	-	GPO	ADTRG	TMRA_PWM5	TMR2_1_CLKB	TMR4_OWH		USART4_RX	SPI2_MOSI		EIRQ0	EIRQ1		EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
59	-	-	PE1	EIRQ1	-	GPO	LVD2INP			EMB_PORT1		SPI2_NSS0	SPI1_MISO	EVENTP41	EIRQ0		EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
60	-	-	PE0	EIRQ0	-	GPO		TMRA_TRIG	TMR2_1_PWMA	EMB_PORT2	TMR4_CLK	SPI2_MOSI	SPI1_SCK	EVENTP40		EIRQ1	EIRQ2	EIRQ3	EIRQ4	EIRQ5	EIRQ6	EIRQ7
61	45	29																				

表 3-2 端口配置

Package	Port Group	Bits																		Pin Count Total	
		17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
LQFP64	PortA	-	-	-	-	0	0	0	0	-	-	0	0	0	0	0	0	0	0	12	58
	PortB	-	-	-	-	0	0	-	-	-	-	0	0	0	0	0	0	0	0	10	
	PortC	0	0	0	0	-	-	-	-	0	0	0	0	0	0	0	0	0	0	14	
	PortD	-	0	0	-	-	-	-	-	-	-	0	0	0	0	0	0	0	0	10	
	PortE	-	-	-	-	-	-	0	0	0	0	0	0	0	0	0	0	0	0	12	
LQFP48	PortA	-	-	-	-	0	0	0	0	-	-	0	-	0	0	0	0	0	0	11	43
	PortB	-	-	-	-	0	-	-	-	-	0	0	0	0	0	0	0	0	0	9	
	PortC	-	0	0	0	-	-	-	-	0	0	0	0	0	0	0	0	0	-	12	
	PortD	-	0	0	-	-	-	-	-	-	-	-	-	0	-	0	0	0	0	7	
	PortE	-	-	-	-	-	-	-	-	0	0	-	-	0	0	-	-	-	-	4	
QFN32	PortA	-	-	-	-	-	-	0	0	-	-	0	-	0	0	0	0	0	0	9	28
	PortB	-	-	-	-	-	-	-	-	-	-	0	0	0	0	0	0	0	0	8	
	PortC	-	-	-	-	-	-	-	-	-	-	-	-	0	0	0	0	-	-	4	
	PortD	-	0	0	-	-	-	-	-	-	-	-	-	0	-	0	-	-	-	4	
	PortE	-	-	-	-	-	-	-	-	-	0	-	-	0	0	-	-	-	-	3	

表 3-3 通用功能规格

Port		上拉	下拉	开漏输出	驱动能力	输入
PortA	PA0~PA7，PA10~PA13	支持	支持	支持	普通、高	CMOS/Schmitt
PortB	PB0~PB7，PB12~PB13	支持	支持	支持	普通、高	CMOS/Schmitt
PortC	PC0~PC9，PC14~PC17	支持	支持	支持	普通、高	CMOS/Schmitt
PortD	PD0~PD7，PD15~PD16	支持	支持	支持	普通、高	CMOS/Schmitt
PortE	PE0~PE11	支持	支持	支持	普通、高	CMOS/Schmitt



说明

用作模拟功能时，输入电压不得高于 AVCC。

3.3 引脚功能说明

表 3-4 引脚功能说明

类别	功能名	I/O	说明
Power	VCC	I	电源
	VSS	I	电源地
	AVCC	I	模拟电源
	VREFH	I	模拟参考电压
System	NRST	I	复位端子，低有效
LVD2	LVD2INP	I	LVD2 外部输入比较电压
Clock	XTAL_OUT	O	外部主时钟振荡器接口
	XTAL_IN	I	
	EXCLK	I	外部主时钟输入
	XTAL32_OUT	O	外部副时钟（32.768kHz）振荡器接口
	XTAL32_IN	I	
	MCO	O	内部时钟输出
GPIO	Pxy(x=A~E y=0~17)	IO	通用输入输出
EIRQ	EIRQx(x=0~7)	I	可屏蔽外部中断
	NMI	I	非可屏蔽外部中断
Event Port	EVNTPxy(x=1~4 y=0~7)	IO	事件端口输入输出功能
SWD	SWCLK	I	在线调试接口
	SWDIO	IO	
FCM	FCMREF	I	时钟频率计测用外部基准时钟输入
RTC	RTC_OUT	O	1Hz 时钟输出
	RTC_CLKIN	I	外部时钟输入
Timer2	TMR2_x_CLKA(x=1~2)	I	计数时钟端口输入
	TMR2_x_CLKB(x=1~2)	I	计数时钟端口输入
	TMR2_x_PWMA/TMR2_x_TRIGA(x=1~2)	IO	外部事件触发输入或 PWM 端口输出
	TMR2_x_PWMB/TMR2_x_TRIGB(x=1~2)	IO	外部事件触发输入或 PWM 端口输出
Timer4	TMR4_CLK	I	计数时钟端口输入
	TMR4_OUH	IO	PWM 端口 U 相输出
	TMR4_OUL	IO	PWM 端口 U 相输出

类别	功能名	I/O	说明
Timer4	TMR4_OVH	IO	PWM 端口 V 相输出
	TMR4_OVL	IO	PWM 端口 V 相输出
	TMR4_OWH	IO	PWM 端口 W 相输出
	TMR4_OWL	IO	PWM 端口 W 相输出
	TMR4_ADSM	O	专用事件输出检测
	TMR4_PCT	O	PWM 周期输出检测
TimerA	TMRA_TRIG	I	外部事件触发输入
	TMRA_CLKA	IO	计数时钟端口输入
	TMRA_CLKB	IO	计数时钟端口输入
	TMRA_PWMx(x=1~8)	IO	PWM 端口输出
EMB	EMB_PORTx(x=0~3)	I	端口输入控制信号
USART	USARTx_TX(x=1~4)	O	发送数据
	USARTx_RX(x=1~4)	I	接收数据
	USARTx_CK(x=1~4)	IO	通信时钟
	USARTx_RTS/USARTx_DE(x=1~4)	O	请求发送信号/Driver Enable
	USARTx_CTS(x=1~4)	I	清除发送信号
SPI	SPIx_MISO(x=1~2)	IO	主输入/从输出数据传输引脚
	SPIx_MOSI(x=1~2)	IO	主输出/从输入数据传输引脚
	SPIx_SCK(x=1~2)	IO	传输时钟
	SPIx_NSS0(x=1~2)	IO	从机选择输入输出引脚
	SPIx_NSSy(x=1~2 y=1~3)	O	从机选择输出引脚
I2C	I2C_SCL	IO	时钟线
	I2C_SDA	IO	数据线
MCAN	MCAN_TX	O	发送数据
	MCAN_RX	I	接收数据
CMP	VCOUT	O	比较结果输出
	CMP_INx(x=0~7)	I	CMP0 正端/负端模拟输入
ADC	ADTRG	I	ADC AD 转换外部启动源
	ANIx(x=0~15)	I	ADC 外部模拟输入端口
CTC	CTCREF	I	测量基准时钟输入

3.4 引脚使用说明

表 3-5 引脚使用说明

引脚名	使用说明
VCC	电源，接 2.7V~5.5V 电压，并就近与 VSS 引脚接去耦电容（参考“电气特性”）
VSS	电源地，接 0V
AVCC	模拟电源，给模拟模块供电，接与 VCC 相同电压（参考“电气特性”） 不使用独立的模拟电源时，请与 VCC 短接，禁止悬空
VREFH	模拟参考电压 不使用时请与 AVCC 短接，禁止悬空 上下电时，需保证 $VREFH \leq AVCC$ 或 VREFH 供电电源驱动能力保证 $<100mA$
NRST	复位引脚，低有效。不使用时接电阻到 VCC（上拉）
Pxy (x=A~E y=0~17)	通用引脚。用作输入功能时，输入电压不要超过 VCC 不使用时悬空，或者接电阻到 VCC（上拉）/VSS（下拉）

4 电气特性

4.1 参数条件

若无另行说明，所有电压的都以 VSS 为基准。

4.1.1 最小值和最大值

所有最小值和最大值在最坏的条件下测得。

在每个表格下方的注解中说明为通过设计保证、综合评估得出的数据，不会在生产线上进行测试。

4.1.2 典型数值

除非另有说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=5.0\text{V}$ 给出的。这些数据仅用于设计指导，并未经过测试。

4.1.3 典型曲线

除非特别说明，否则所有典型曲线未经测试，仅供设计参考。

4.1.4 负载电容

图 4-1（左）中显示了用于测量引脚参数的负载条件。

4.1.5 引脚输入电压

图 4-1（右）中显示了器件引脚上输入电压的测量方法。

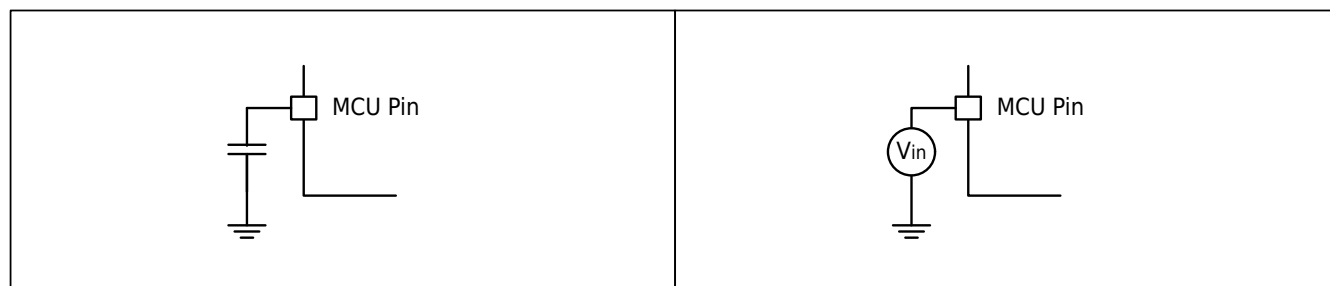


图 4-1 引脚负载条件（左）与输入电压测量（右）

4.1.6 电源方案

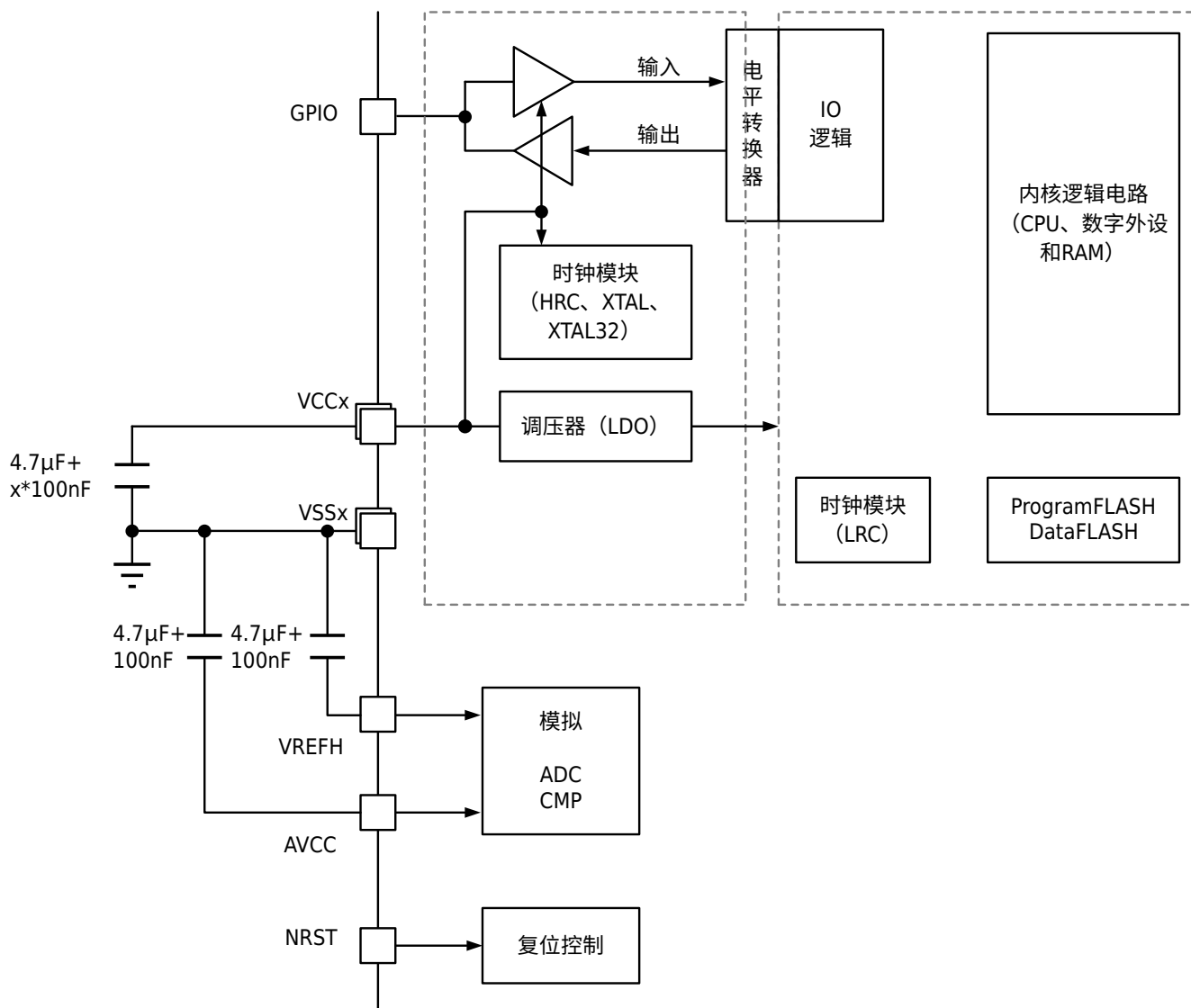


图 4-2 电源方案



注意

1. 4.7μF 陶瓷电容必须连至 AVCC/VSS、VREFH/VSS 引脚。
2. 4.7μF 陶瓷电容必须连至 VCCx/VSSx 引脚之一。
3. 每个电源对（例如 VCCx/VSSx，AVCC/VSS...）必须使用上述的滤波陶瓷电容去耦。这些电容必须尽量靠近或低于 PCB 下面的适当引脚，以确保器件正常工作。不建议去掉滤波电容来降低 PCB 尺寸或成本，这可能导致器件工作不正常。
4. 建议所有滤波电容使用低 ESR 陶瓷电容（例如 X7R 型）。

4.1.7 电流消耗测量

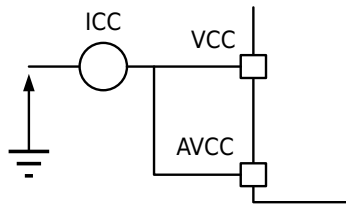


图 4-3 电流消耗测量方案

4.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这些数值只是额定应力，并不意味着器件在这些条件下功能正常。长期工作在最大额定值条件下可能会影响器件的可靠性。

表 4-1 电压特性

符号	描述	最小值	最大值	单位
$V_{CC}-V_{SS}$	外部主电源电压（包括 VCC、AVCC 和 VREFH） ⁽¹⁾	-0.3	5.8	V
V_{IN}	引脚上的输入电压 ⁽²⁾	$V_{SS}-0.8$	5.8	V
$I_{INPAD_DC_ABS}$	I/O 引脚的可注入电流	-3	3	mA
$I_{INJSUM_DC_ABS}$	所有引脚上注入电流的绝对值之和	-	30	mA
$V_{ESD(HBM)}$	静电放电电压（人体模型）	请参考“ 电气敏感性 ”		-



说明

- 在允许的范围内，VCC/AVCC/VREFH 和 VSS 引脚必须始终连接到外部电源。
- 必须始终遵循 $I_{INPAD_DC_ABS}$ 、 $I_{INJSUM_DC_ABS}$ 、 $\sum I_{VCC}$ 和 $\sum I_{VSS}$ 的最大值限制。

表 4-2 电流特性

符号	描述	最大值	单位
$\sum I_{VCC}$	流入所有 VCC 电源线的总电流（拉电流） ⁽¹⁾	100	mA
$\sum I_{VSS}$	流出所有 VSS 接地线的总电流（灌电流） ⁽¹⁾	-100	mA
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	20	mA
	任意 I/O 和控制引脚上的输出拉电流	-20	mA
$\sum I_{IO}$	所有 I/O 和控制引脚上的总输出灌电流 ⁽²⁾	100	mA
	所有 I/O 和控制引脚上的总输出拉电流 ⁽²⁾	-100	mA



说明

- 在允许的范围内，VCC 和 VSS 引脚必须始终连接到外部电源。
- 此电流消耗必须正确分布至所有 I/O 和控制引脚。总输出电流一定不能在两个连续电源引脚间灌/拉。

表 4-3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-55~+150	°C

符号	描述	数值	单位
T_J	最大结温	135	°C

4.3 工作条件

4.3.1 通用工作条件

表 4-4 通用工作条件⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	运行模式	-	-	64	MHz
V_{CC}	标准工作电压	-	2.7	-	5.5	V
V_{AVCC}	模拟工作电压	-	2.7	-	5.5	V
V_{REFH}	模拟参考电压	-	V_{AVCC}			V
V_{IN}	引脚上的输入电压	-	-0.3	-	$V_{CC}+0.3$	V
T_J	结温范围	-	-40	-	135	°C
T_A	工作温度范围	-	-40	-	125	°C



说明

1. 由综合评估得出，不在生产中测试。

4.3.2 上电和掉电时的工作条件

表 4-5 上电/掉电时的工作条件⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t_{VCC}	VCC 上升时间速率	-	20	20000	μs/V
	VCC 下降时间速率	LVD1ICGCR.LVDDIS=0b1	20	20000	μs/V
		LVD1ICGCR.LVDDIS=0b0	20	-	μs/V



说明

1. 由综合评估得出，不在生产中测试。

4.3.3 复位和电源控制模块特性

表 4-6 复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{LVD1}	LVD1 的监测电压 ⁽³⁾	LVD1LVLSEL[1:0]=0b00(rise)	-	4.45	4.70	V
		LVD1LVLSEL[1:0]=0b00(fall)	4.10	4.30	-	V
		LVD1LVLSEL[1:0]=0b01(rise) ⁽¹⁾	-	3.96	-	V
		LVD1LVLSEL[1:0]=0b01(fall) ⁽¹⁾	-	3.85	-	V
		LVD1LVLSEL[1:0]=0b10(rise) ⁽¹⁾	-	3.27	-	V

符号	参数	条件	最小值	典型值	最大值	单位
V_{LVD1}	LVD1 的监测电压 ⁽³⁾	LVD1LVLSEL[1:0]=0b10(fall) ⁽¹⁾	-	3.17	-	V
		LVD1LVLSEL[1:0]=0b11(rise)	-	2.96	3.12	V
		LVD1LVLSEL[1:0]=0b11(fall)	2.74	2.87	-	V
V_{LVD2}	LVD2 的监测电压 ⁽³⁾	LVD2LVLSEL[3:0]=0b0000(rise)	-	4.08	4.32	V
		LVD2LVLSEL[3:0]=0b0000(fall)	3.78	3.96	-	V
		LVD2LVLSEL[3:0]=0b0001(rise) ⁽¹⁾	-	3.77	-	V
		LVD2LVLSEL[3:0]=0b0001(fall) ⁽¹⁾	-	3.67	-	V
		LVD2LVLSEL[3:0]=0b0010(rise) ⁽¹⁾	-	3.17	-	V
		LVD2LVLSEL[3:0]=0b0010(fall) ⁽¹⁾	-	3.07	-	V
		LVD2LVLSEL[3:0]=0b0011(rise) ⁽¹⁾	-	3.05	-	V
		LVD2LVLSEL[3:0]=0b0011(fall) ⁽¹⁾	-	2.96	-	V
		LVD2LVLSEL[3:0]=0b0100(rise) ⁽¹⁾	-	2.96	-	V
		LVD2LVLSEL[3:0]=0b0100(fall) ⁽¹⁾	-	2.87	-	V
		LVD2LVLSEL[3:0]=0b0101(rise)	-	2.83	3.00	V
		LVD2LVLSEL[3:0]=0b0101(fall)	2.62	2.75	-	V
		LVD2LVLSEL[3:0]=0b1110 ⁽⁵⁾	-	0.90	-	V
$V_{LVD1_hyst}^{(1)}$	LVD1 的迟滞 ⁽⁴⁾	LVD1LVLSEL[1:0]=0b00	-	150	-	mV
		LVD1LVLSEL[1:0]=0b01	-	110	-	mV
		LVD1LVLSEL[1:0]=0b10	-	100	-	mV
		LVD1LVLSEL[1:0]=0b11	-	90	-	mV
$V_{LVD2_hyst}^{(1)}$	LVD2 的迟滞 ⁽⁴⁾	LVD2LVLSEL[3:0]=0b0000	-	120	-	mV
		LVD2LVLSEL[3:0]=0b0001/0010	-	100	-	mV
		LVD2LVLSEL[3:0]=0b0011/0100	-	90	-	mV
		LVD2LVLSEL[3:0]=0b0101	-	80	-	mV
V_{POR}	上电/掉电复位阈值	上升沿 VPOR	-	2.445	2.700	V
		下降沿 VPDR	2.135	2.400	-	V
$I_{RUSH}^{(1)}$	调压器上电时的浪涌电流 (POR)	-	-	-	300	mA

符号	参数	条件	最小值	典型值	最大值	单位
$T_{NRST}^{(2)}$	NRST 复位最低宽度	-	40	-	-	μs
$T_{INRST}^{(2)}$	NRST 复位解除时间	-	300	1000	1400	μs
$T_{RIPT}^{(2)}$	内部复位时间	-	300	1000	1400	μs
$T_{RSTPOR}^{(2)}$	上电复位解除时间	-	-	4500	6600	μs



说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。
3. LVD1 监测电压是 VCC 电压下降时的监测电压；在 LVD2LVLSEL[3:0]设置为 0b1110 时 LVD2 监测电压是 LVD2INP 电压下降时的监测电压，在 LVD2LVLSEL[3:0]设置为 0b1110 之外的值时 LVD2 监测电压是 VCC 电压下降时的监测电压。
4. LVD1/2 的迟滞是 VCC 上升时的监测电压与下降时的监测电压的差值。
 V_{CC} 上升时的 LVD1 监测电压= $V_{LVD1}+V_{LVD1hyst}$ ；
 V_{CC} 上升时的 LVD2 监测电压= $V_{LVD2}+V_{LVD2hyst}$ 。
5. LVD2LVLSEL[3:0]=0b1110 时，比较电压是 LVD2INP 管脚的外部输入比较电压。

4.3.4 供电电流特性

电流消耗受多个参数和因素影响，其中包括工作电压、环境温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚开关速率、程序在存储器中的位置以及运行的代码等。

图 4-3 介绍了电流消耗的测量方法。本节所述各种模式下的电流消耗测量值都是在实验室条件下通过一套运行在 Flash 的测试代码得出。

具体条件如下：

1. 所有 I/O 引脚都处于输入模式， V_{CC} 或 V_{SS} 上为静态值（无负载）。
2. 时钟频率选择 $f_{HCLK}=64MHz$ ， $f_{HCLK}=48MHz$ 和超低速模式 32kHz。
3. 功耗模式是选择正常工作模式 ICC_RUN，休眠模式 ICC_SLEEP，停止模式 ICC_STP，以及 Dhrystone 工作模式 ICC_DHRYSTONE。
4. 外设时钟 ON/OFF 请参考具体电流测试项目。

表 4-7 正常工作模式 $f_{HCLK}=64MHz$ 电流消耗

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=64MHz$ $T_A=-40^{\circ}C$ $V_{CC}=5.0V$	-	10.1	-	mA
	while(1),全模块时钟 ON		-	17.7	-	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF		-	12.4	-	mA
	PREFETCH ON		-	12.6	-	mA
ICC_PERIPHERAL ⁽¹⁾	PERIPHERAL ENABLE		-	18.2	-	mA
ICC_SLEEP	全模块时钟 OFF		-	5.0	-	mA
	全模块时钟 ON		-	12.7	-	mA
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=64MHz$ $T_A=25^{\circ}C$ $V_{CC}=5.0V$	-	10.2	-	mA
	while(1),全模块时钟 ON		-	17.8	-	mA

符号	参数	条件	最小值	典型值	最大值	单位
ICC_DHRYSTONE (1)	PREFETCH OFF	$f_{HCLK}=64\text{MHz}$	-	12.3	-	mA
	PREFETCH ON	$T_A=25^{\circ}\text{C}$	-	12.4	-	mA
ICC_PERIPHERAL (1)	PERIPHERAL ENABLE	$V_{CC}=5.0\text{V}$	-	18.3	-	mA
ICC_SLEEP	全模块时钟 OFF		-	5.2	-	mA
	全模块时钟 ON		-	12.8	-	mA
ICC_RUN ⁽¹⁾	while(1),全模块时钟 OFF	$f_{HCLK}=64\text{MHz}$	-	-	11.3	mA
	while(1),全模块时钟 ON	$T_A=105^{\circ}\text{C}$	-	-	21.6	mA
ICC_DHRYSTONE (1)	PREFETCH OFF	$V_{CC}=2.7\sim 5.5\text{V}$	-	-	14.7	mA
	PREFETCH ON		-	-	14.9	mA
ICC_PERIPHERAL (1)	PERIPHERAL ENABLE		-	-	22.7	mA
ICC_SLEEP ⁽¹⁾	全模块时钟 OFF		-	-	7.1	mA
	全模块时钟 ON		-	-	16.2	mA
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=64\text{MHz}$	-	-	13.9	mA
	while(1),全模块时钟 ON	$T_A=125^{\circ}\text{C}$	-	-	23.4	mA
ICC_DHRYSTONE (1)	PREFETCH OFF	$V_{CC}=2.7\sim 5.5\text{V}$	-	-	17.2	mA
	PREFETCH ON		-	-	17.4	mA
ICC_PERIPHERAL (1)	PERIPHERAL ENABLE		-	-	24.1	mA
ICC_SLEEP	全模块时钟 OFF		-	-	8.0	mA
	全模块时钟 ON		-	-	17.5	mA



说明

1. 由综合评估得出，不在生产中测试。

表 4-8 正常工作模式 $f_{HCLK}=48\text{MHz}$ 电流消耗

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=48\text{MHz}$	-	7.8	-	mA
	while(1),全模块时钟 ON	$T_A=-40^{\circ}\text{C}$	-	13.6	-	mA
ICC_DHRYSTONE (1)	PREFETCH OFF	$V_{CC}=5.0\text{V}$	-	9.4	-	mA
	PREFETCH ON		-	9.5	-	mA
ICC_PERIPHERAL (1)	PERIPHERAL ENABLE		-	14.2	-	mA
ICC_SLEEP	全模块时钟 OFF		-	4.0	-	mA
	全模块时钟 ON		-	9.8	-	mA
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=48\text{MHz}$	-	7.8	-	mA
	while(1),全模块时钟 ON	$T_A=25^{\circ}\text{C}$	-	13.6	-	mA
ICC_DHRYSTONE (1)	PREFETCH OFF	$V_{CC}=5.0\text{V}$	-	9.4	-	mA
	PREFETCH ON		-	9.5	-	mA
ICC_PERIPHERAL (1)	PERIPHERAL ENABLE		-	14.2	-	mA
ICC_SLEEP	全模块时钟 OFF		-	4.1	-	mA
	全模块时钟 ON		-	9.9	-	mA

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN ⁽¹⁾	while(1),全模块时钟 OFF	$f_{HCLK}=48\text{MHz}$	-	-	9.8	mA
	while(1),全模块时钟 ON	$T_A=105^{\circ}\text{C}$	-	-	16.9	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF	$V_{CC}=2.7\sim 5.5\text{V}$	-	-	11.5	mA
	PREFETCH ON		-	-	11.7	mA
ICC_PERIPHERAL ⁽¹⁾	PERIPHERAL ENABLE		-	-	17.9	mA
ICC_SLEEP ⁽¹⁾	全模块时钟 OFF		-	-	5.8	mA
	全模块时钟 ON		-	-	12.8	mA
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=48\text{MHz}$	-	-	11.1	mA
	while(1),全模块时钟 ON	$T_A=125^{\circ}\text{C}$	-	-	18.4	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF	$V_{CC}=2.7\sim 5.5\text{V}$	-	-	13.5	mA
	PREFETCH ON		-	-	13.7	mA
ICC_PERIPHERAL ⁽¹⁾	PERIPHERAL ENABLE		-	-	19.3	mA
ICC_SLEEP	全模块时钟 OFF		-	-	6.7	mA
	全模块时钟 ON		-	-	14.0	mA



说明

1. 由综合评估得出，不在生产中测试。

表 4-9 正常工作模式 $f_{HCLK}=32\text{kHz}$ 电流消耗

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=32\text{kHz}$	-	0.02	-	mA
	while(1),全模块时钟 ON	$T_A=-40^{\circ}\text{C}$	-	0.60	-	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF	$V_{CC}=5.0\text{V}$	-	0.02	-	mA
	PREFETCH ON		-	0.02	-	mA
ICC_SLEEP	全模块时钟 OFF		-	0.02	-	mA
	全模块时钟 ON		-	0.60	-	mA
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=32\text{kHz}$	-	0.03	-	mA
	while(1),全模块时钟 ON	$T_A=25^{\circ}\text{C}$	-	0.610	-	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF	$V_{CC}=5.0\text{V}$	-	0.03	-	mA
	PREFETCH ON		-	0.03	-	mA
ICC_SLEEP	全模块时钟 OFF		-	0.03	-	mA
	全模块时钟 ON		-	0.60	-	mA
ICC_RUN ⁽¹⁾	while(1),全模块时钟 OFF	$f_{HCLK}=32\text{kHz}$	-	-	0.70	mA
	while(1),全模块时钟 ON	$T_A=105^{\circ}\text{C}$	-	-	1.50	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF	$V_{CC}=2.7\sim 5.5\text{V}$	-	-	0.70	mA
	PREFETCH ON		-	-	0.70	mA
ICC_SLEEP ⁽¹⁾	全模块时钟 OFF		-	-	0.70	mA
	全模块时钟 ON		-	-	1.50	mA
ICC_RUN	while(1),全模块时钟 OFF	$f_{HCLK}=32\text{kHz}$	-	-	1.20	mA
	while(1),全模块时钟 ON	$T_A=125^{\circ}\text{C}$	-	-	2.00	mA
ICC_DHRYSTONE ⁽¹⁾	PREFETCH OFF	$V_{CC}=2.7\sim 5.5\text{V}$	-	-	1.15	mA
	PREFETCH ON		-	-	1.15	mA
ICC_SLEEP	全模块时钟 OFF		-	-	1.20	mA
	全模块时钟 ON		-	-	2.00	mA



说明

1. 由综合评估得出，不在生产中测试。

表 4-10 STOP 模式电流消耗

符号	参数	条件	最小值	典型值	最大值	单位
ICC_STP	-	T _A =-40℃	-	12.3	-	μA
	-	T _A =25℃	-	19.5	33.6	μA
	-	T _A =105℃ ⁽¹⁾	-	-	700	μA
	-	T _A =125℃	-	-	1125	μA



说明

1. 由综合评估得出，不在生产中测试。

表 4-11 模拟模块电流消耗⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
ICC_MODULE	XTAL 振荡模式大驱动 40MHz	T _A =25℃ AVCC=5.0V	-	4.80	-	mA
	振荡模式中驱动 32MHz		-	4.50	-	mA
	振荡模式小驱动 8MHz		-	1.10	-	mA
	振荡模式超小驱动 4MHz		-	0.50	-	mA
	HRC (48MHz)		-	0.60	-	mA
	HRC (64MHz)		-	0.75	-	mA
	ADC		-	1.60	-	mA
	CMP		-	0.20	-	mA
	XTAL 32.768kHz		-	1.80	-	μA



说明

1. 由综合评估得出，不在生产中测试。

4.3.5 低功耗模式唤醒时序

唤醒时间测量方法为，从唤醒事件触发至 CPU 执行的第一条指令：

- 对于停止或睡眠模式：唤醒事件为 WFE。
- WKUP 引脚用于从停止、睡眠模式唤醒。所有时序均在环境温度及 V_{CC}=5.0V 测试得出。

表 4-12 低功耗模式唤醒时间

符号	参数	条件	典型值	最大值	单位
T _{STOP1}	从停止模式唤醒	系统时钟为 HRC，程序在 RAM 上执行	36	80	μs
T _{STOP2}	从停止模式唤醒	系统时钟为 HRC，程序在 Flash 上执行	56	100	μs



说明

1. 唤醒时间的测量从触发唤醒事件开始，到应用程序代码读取第一条指令为止。

4.3.6 外部时钟源特性

4.3.6.1 外部源产生的高速外部用户时钟

在旁路模式，XTAL 振荡器关闭，输入引脚为标准 I/O。外部时钟信号必须考虑 I/O 静态特性。

表 4-13 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{XTAL_EXT}^{(1)}$	用户外部时钟源频率	-	1	-	40	MHz
$V_{XTAL_IN_IH}$	XTAL_IN 输入引脚高电平电压	-	$0.7 \cdot V_{CC}$	-	V_{CC}	V
$V_{XTAL_IN_IL}$	XTAL_IN 输入引脚低电平电压	-	V_{SS}	-	$0.35 \cdot V_{CC}$	V
$T_{rf}^{(2)(3)}$	外部输入时钟上升 ($0.35 \cdot V_{CC}$ 至 $0.7 \cdot V_{CC}$)、下降时间 ($0.7 \cdot V_{CC}$ 至 $0.35 \cdot V_{CC}$)	f_{XTAL_EXT} : 1MHz~20MHz	-	-	1.75	ns
		f_{XTAL_EXT} : 20.1MHz~40MHz	-	-	1.46	ns
$T_{width}^{(2)}$	外部输入时钟最小宽度 (高电平宽度、低电平宽度)	$f_{XTAL_EXT}=8\text{MHz}$	50	-	-	ns
		$f_{XTAL_EXT}=16\text{MHz}$	25	-	-	ns
		$f_{XTAL_EXT}=20\text{MHz}$	20	-	-	ns
		$f_{XTAL_EXT}=32\text{MHz}$	12.5	-	-	ns
		$f_{XTAL_EXT}=40\text{MHz}$	10	-	-	ns



说明

1. 外部输入时钟作为 ADC 参考时钟使用时， f_{XTAL_EXT} 最大输入频率为 20MHz。
2. 由设计保证，不在生产中测试。
3. 输入时钟上升 ($0.2 \cdot V_{CC}$ 至 $0.8 \cdot V_{CC}$) 和下降时间 ($0.8 \cdot V_{CC}$ 至 $0.2 \cdot V_{CC}$)， f_{XTAL_EXT} : 1MHz~20MHz， T_{rf} 最大值为 3ns； f_{XTAL_EXT} : 20.1MHz~40MHz， T_{rf} 最大值为 2.5ns。

4.3.6.2 晶振/陶瓷谐振器产生的高速外部时钟

高速外部时钟 (XTAL) 可以使用一个 4~40MHz 的晶振/陶瓷谐振器产生。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性 (频率、封装、精度等) 的详细信息，请咨询晶振谐振器制造商。

表 4-14 XTAL 4~40MHz 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{XTAL}^{(2)}$	振荡器频率	-	4	-	40	MHz
$R_F^{(4)}$	反馈电阻	-	-	500	-	kΩ
$G_m^{(3)}$	晶体振荡器的跨导	35MHz~40MHz	15.9	-	-	mA/V
		30MHz~34.9MHz	9.5	-	-	mA/V
		25MHz~29.9MHz	8.6	-	-	mA/V

符号	参数	条件	最小值	典型值	最大值	单位
$G_m^{(3)}$	晶体振荡器的跨导	20MHz~24.9MHz	8	-	-	mA/V
		16MHz~19.9MHz	5.3	-	-	mA/V
		12MHz~15.9MHz	4.3	-	-	mA/V
		4.1MHz~11.9MHz	3.6	-	-	mA/V
		4MHz	1.6	-	-	mA/V
$t_{SU(XTAL)}^{(1)(2)}$	启动时间	V_{CC} 稳定, 稳定到 8MHz~40MHz 振荡频率	-	2.0	-	ms
		V_{CC} 稳定, 稳定到 4MHz 振荡频率	-	4.0	-	ms

 **说明**

1. $t_{SU(XTAL)}$ 是起振时间，即从软件使能 XTAL 开始测量，直至得到稳定的 8MHz 振荡频率这段时间。该值基于标准晶振谐振器测得，可能随晶振制造商的不同而显著不同。

2. 由综合评估得出，不在生产中测试。

3. 由设计保证，不在生产中测试。

4. 当使用外部反馈电阻时，推荐外部反馈电阻范围在 200kΩ 至 800kΩ；当使用的外部反馈电阻大于 800kΩ 时，需要同时开启内部反馈电阻。

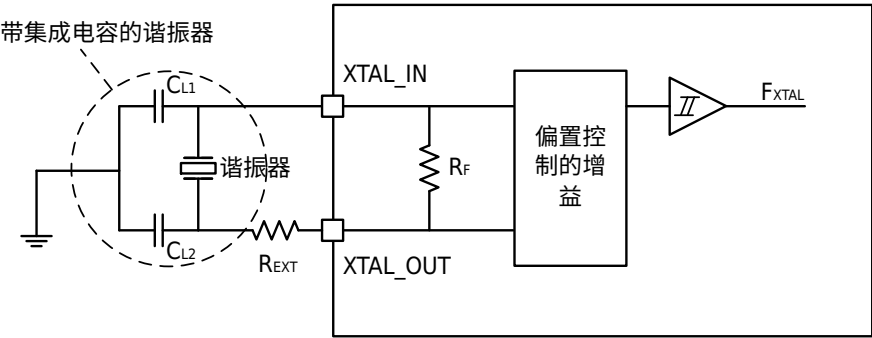


图 4-4 采用 8MHz 晶振的典型应用

 **说明**

1. R_{EXT} 的值取决于晶振特性。

2. 对于 C_{L1} 和 C_{L2} ，建议使用专为高频应用设计、可满足晶振或谐振器的要求的高质量外部陶瓷电容（请参见上图）。 C_{L1} 和 C_{L2} 的大小通常相同， $C_{L1}=C_{L2}=2*(C_L-C_5)$ 。 C_5 是 PCB 与 MCU 引脚（XTAL_IN、XTAL_OUT）之间的寄生电容总和。 C_L 为晶振或陶瓷谐振器的负载电容，请咨询晶振谐振器制造商。

4.3.6.3 晶振/陶瓷谐振器产生的低速外部时钟

低速外部时钟（XTAL32）可以使用一个由 32.768kHz 的晶振/陶瓷谐振器构成的振荡器产生。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性（频率、封装、精度等）的详细信息，请咨询晶振谐振器制造商。

表 4-15 XTAL32 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
$F_{XTAL32}^{(1)}$	频率	-	-	32.768	-	kHz
R_F	反馈电阻	-	-	19	-	MΩ
$I_{CC_XTAL32}^{(1)}$	功耗	XTAL32DRV=0b0	-	1.6	-	μA
$A_{XTAL32}^{(2)(3)}$	XTAL32 精度	-	-500	-	500	ppm
$G_m^{(2)}$	跨导	XTAL32DRV=0b0	5.6	-	-	μA/V
$T_{SUXTAL32}^{(1)}$	启动时间	V_{CC} 稳定状态下	-	2	-	s

 说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。
3. 此参数取决于应用系统上使用到的谐振器。
4. $T_{SUXTAL32}$ 是起振时间，即从软件使能 XTAL32 开始测量，直至得到稳定的 32.768kHz 振荡频率这段时间。该值基于标准晶振谐振器测得，可能随晶振制造商的不同而显著不同。

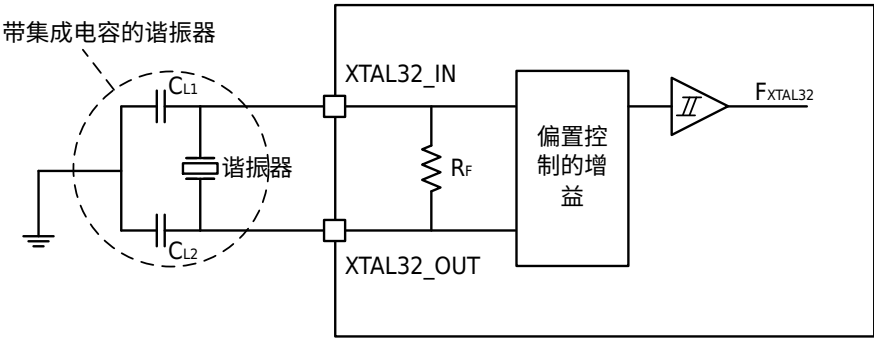


图 4-5 采用 32.768kHz 晶振的典型应用

 说明

对于 C_{L1} 和 C_{L2} ，建议使用高质量外部陶瓷电容（请参见上图）。 C_{L1} 和 C_{L2} 的大小通常相同， $C_{L1}=C_{L2}=2*(C_L-C_S)$ 。 C_S 是 PCB 与 MCU 引脚（XTAL32_IN、XTAL32_OUT）之间的寄生电容总和。如果 C_{L1} 或 C_{L2} 大于 18pF，建议设置 XTAL32DRV=0b1（高驱动，功耗典型值增加 0.4μA）。 C_L 为晶振或陶瓷谐振器的负载电容，请咨询晶振谐振器制造商。

4.3.7 内部时钟源特性

4.3.7.1 内部高速（HRC）振荡器

表 4-16 HRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HRC}	频率	模式 1	-	48	-	MHz
		模式 2	-	64	-	
	频率精度	$T_A=25^{\circ}C$	-1	-	1	%
		$T_A=-40\sim125^{\circ}C$	-2	-	2	%

符号	参数	条件	最小值	典型值	最大值	单位
$t_{st(HRC)}$	HRC 振荡稳定时间	-	-	-	30	μs

4.3.7.2 内部低速（LRC）振荡器

表 4-17 LRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LRC}	频率	-	27.853	32.768	37.683	kHz
$t_{st(LRC)}$	LRC 振荡器稳定时间	-	-	-	100	μs
$I_{CC(LRC)}^{(1)}$	LRC 振荡器功耗	-	-	300	-	nA



说明

1. 由设计保证，不在生产中测试。

4.3.8 存储器（闪存）特性

器件交付给客户时，闪存已被擦除。

表 4-18 闪存特性

符号	参数	条件	最小值	典型值	最大值	单位
$I_{CC(ProgFLASH)}$ SH)	供电电流	读模式, $V_{CC}=2.7V\sim 5.5V$	-	-	7	mA
		编程模式, $V_{CC}=2.7V\sim 5.5V$	-	-	8	
		块擦除模式, $V_{CC}=2.7V\sim 5.5V$	-	-	2	
		全擦除模式, $V_{CC}=2.7V\sim 5.5V$	-	-	2	
$I_{CC(DataFLASH/}$ EDataFLASH)	供电电流	读模式, $V_{CC}=2.7V\sim 5.5V$	-	-	5.5	mA
		编程模式, $V_{CC}=2.7V\sim 5.5V$	-	-	4.5	
		块擦除模式, $V_{CC}=2.7V\sim 5.5V$	-	-	2	
		全擦除模式, $V_{CC}=2.7V\sim 5.5V$	-	-	2	

表 4-19 闪存编程擦除时间

符号	参数	条件	最小值	典型值	最大值	单位
T_{prog}	字节编程时间	单编程模式	$24+2*t_{HCLK}$	$25+4*t_{HCLK}$	$26+6*t_{HCLK}$	μs
	字节编程时间	连续编程模式	$6+2*t_{HCLK}$	$7+4*t_{HCLK}$	$8+6*t_{HCLK}$	μs
	半字编程时间	单编程模式	$31+2*t_{HCLK}$	$32+4*t_{HCLK}$	$33+6*t_{HCLK}$	μs
	半字编程时间	连续编程模式	$13+2*t_{HCLK}$	$14+4*t_{HCLK}$	$15+6*t_{HCLK}$	μs
	字编程时间	单编程模式	$45+2*t_{HCLK}$	$46+4*t_{HCLK}$	$47+6*t_{HCLK}$	μs
	字编程时间	连续编程模式	$27+2*t_{HCLK}$	$28+4*t_{HCLK}$	$29+6*t_{HCLK}$	μs
T_{erase}	块擦除时间	-	$4.3+2*t_{HCLK}$	$4.5+4*t_{HCLK}$	$4.7+6*t_{HCLK}$	ms

符号	参数	条件	最小值	典型值	最大值	单位
T_{mas}	全擦除时间	-	$29+2*t_{HCLK}$	$30+4*t_{HCLK}$	$31+6*t_{HCLK}$	ms



说明

1. t_{HCLK} 为 CPU 时钟的 1 周期。

表 4-20 闪存可擦写次数和数据保存期限⁽¹⁾

符号	参数	条件	最小值	单位
N_{end1}	编程，块擦除次数 (ProgramFLASH)	$T_A=25^{\circ}C$	25	千次
T_{ret1}	数据保存期限 (ProgramFLASH)	$T_A=85^{\circ}C$, after 25 kcycles	10	年
N_{end2}	编程，块擦除次数 (DataFLASH/ EDataFLASH)	$T_A=25^{\circ}C$	100	千次
T_{ret2}	数据保存期限 (DataFLASH/ EDataFLASH)	$T_A=85^{\circ}C$, after 100 kcycles	10	年



说明

1. 由综合评估得出，不在生产中测试。

4.3.9 电气敏感性

使用特定的测量方法对芯片进行不同的测试 (ESD、LU)，以确定其在电气敏感性方面的性能。

4.3.9.1 静电放电 (ESD)

表 4-21 ESD 特性

符号	参数	条件		最大值	单位
V _{ESD(HBM)}	静电放电电压（人体模型）	T _A =25℃，conforming to AEC-Q100-002		4000	V
V _{ESD(CDM)}	静电放电电压（充电设备模型）	T _A =25℃，conforming to AEC-Q100-011	All pins except the corner pins	500	V
			Corner pins only	750	V

4.3.9.2 静态 Latch-up

表 4-22 静态 Latch-up 特性

符号	参数	条件	最大值	单位
I_{LU}	静态 Latch-up	$T_A=125^{\circ}C$, conforming to AEC-Q100-004	100	mA

4.3.10 I/O 端口特性

常规输入/输出特性

表 4-23 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ILSCH}	SCHMITT 输入低电平	$2.7 \leq V_{CC} < 4$	$V_{SS}-0.3$	-	$0.3*V_{CC}$	V
		$4 \leq V_{CC} \leq 5.5$	$V_{SS}-0.3$	-	$0.35*V_{CC}$	V

符号	参数	条件	最小值	典型值	最大值	单位
V_{IHSCH}	SCHMIITT 输入高电平	$2.7 \leq V_{CC} < 4$	$0.7 \cdot V_{CC}$	-	$V_{CC} + 0.3$	V
		$4 \leq V_{CC} \leq 5.5$	$0.65 \cdot V_{CC}$	-	$V_{CC} + 0.3$	V
$V_{HYSSCH}^{(2)(4)}$	SCHMIITT 输入迟滞电压	$2.7 \leq V_{CC} \leq 5.5$	$0.06 \cdot V_{CC}$	-	-	V
V_{ILTTL}	TTL (CMOS 兼容) 输入低电平	$2.7 \leq V_{CC} < 4$	$V_{SS} - 0.3$	-	0.5	V
		$4 \leq V_{CC} \leq 5.5$	$V_{SS} - 0.3$	-	0.8	V
V_{IHTTL}	TTL (CMOS 兼容) 输入高电平	$2.7 \leq V_{CC} \leq 4$	2.0	-	$V_{CC} + 0.3$	V
		$4 < V_{CC} \leq 5.5$	2.2	-	$V_{CC} + 0.3$	V
I_{LKG}	I/O 输入泄露电流 (除 PB6, PB7 以外的端子)	$V_{SS} \leq V_{IN} \leq V_{CC}$	-	-	± 1000	nA
I_{LKG}	I/O 输入泄露电流 (PB6, PB7 端子)	$V_{SS} \leq V_{IN} \leq V_{CC}$	-	-	± 1500	nA
$I_{INPAD_DC_OP}^{(2)}(3)(5)$	I/O 引脚上可注入电流的绝对值	$2.7 \leq V_{CC} \leq 5.5$	-	-	3	mA
$I_{INSUM_DC_OP}^{(2)}(3)(5)$	所有引脚上注入电流的绝对值之和	$2.7 \leq V_{CC} \leq 5.5$	-	-	30	mA
R_{PU}	弱上拉等效电阻	$V_{IN} = V_{SS}$	20	45	100	k Ω
R_{PD}	弱下拉等效电阻	$V_{IN} = V_{CC}$	20	45	100	k Ω
$C_{IO}^{(1)}$	I/O 引脚电容	-	-	-	5	pF



说明

1. 由设计保证, 不在生产中测试。
2. 由综合评估得出, 不在生产中测试。
3. 同时必须始终遵循 V_{IN} , ΣI_{VCC} , ΣI_{VSS} 的最大值。
4. 未考虑临近端口翻转的影响。
5. 当引脚上被注入的电流大于芯片的消耗电流时, 供电电源本身必须能够处理这种电流。当芯片未上电时, 引脚注入电流可能会导致芯片电源电压升至 0V 以上。

输出驱动电压

表 4-24 输出电压特性

驱动设置	符号	参数	条件		最小值	典型值	最大值	单位
普通驱动	$V_{OL}^{(1)}$	低电平输出	$2.7 \leq V_{CC} < 4$	$I_{OL} = 3.5\text{mA}$	-	-	0.8	V
			$4 \leq V_{CC} \leq 5.5$	$I_{OL} = 5\text{mA}$	-	-	0.8	V
	$V_{OH}^{(2)}$	高电平输出	$2.7 \leq V_{CC} < 4$	$I_{OH} = 3.5\text{mA}$	$V_{CC} - 0.8$	-	-	V
			$4 \leq V_{CC} \leq 5.5$	$I_{OH} = 5\text{mA}$	$V_{CC} - 0.8$	-	-	V

驱动设置	符号	参数	条件		最小值	典型值	最大值	单位
高驱动	$V_{OL}^{(1)}$	低电平输出	$2.7 \leq V_{CC} < 4$	$I_{OL} = 6mA$	-	-	0.8	V
			$4 \leq V_{CC} \leq 5.5$	$I_{OL} = 12mA$	-	-	0.8	V
	$V_{OH}^{(2)}$	高电平输出	$2.7 \leq V_{CC} < 4$	$I_{OH} = 5mA$	$V_{CC} - 0.8$	-	-	V
			$4 \leq V_{CC} \leq 5.5$	$I_{OH} = 10mA$	$V_{CC} - 0.8$	-	-	V



说明

- 1. 器件的 I_{IO} 灌电流必须一直考虑表 4-2 中规定的绝对最大额定。 I_{IO} (I/O 端口和控制引脚) 之和必须始终遵循表 4-25。
- 2. 器件的 I_{IO} 拉电流必须始终遵循表 4-2 所列的绝对最大额定值， I_{IO} (I/O 端口和控制引脚) 之和必须始终遵循表 4-25。

输出电流

表 4-25 输出电流特性

符号	参数	条件	最小值	典型值	最大值	单位
$\Sigma I_{IO}^{(1)(2)(3)}$	所有 I/O 和控制引脚上输出拉电流之和的绝对值	$2.7 \leq V_{CC} \leq 5.5$	-	-	100	mA
	所有 I/O 和控制引脚上输出灌电流之和的绝对值	$2.7 \leq V_{CC} \leq 5.5$	-	-	100	mA



说明

- 1. 总的输出拉电流和总的输出灌电流必须正确分布在各个电源域内，且需满足总的拉电流+总的灌电流 $\leq 100mA$ 。
- 2. 必须始终遵循表 4-2 中规定的绝对最大额定。
- 3. 由综合评估得出，不在生产中测试。

输入/输出交流特性

表 4-26 I/O 交流特性

驱动设置	符号	参数	条件 ⁽¹⁾	最小值	典型值	最大值	单位
普通驱动	$f_{max(IO)out}$	最大频率 ⁽²⁾⁽³⁾	$C_L = 25pF, V_{CC} \geq 2.7V$	-	-	12	MHz
			$C_L = 25pF, V_{CC} \geq 4.0V$	-	-	20	MHz
			$C_L = 50pF, V_{CC} \geq 2.7V$	-	-	10	MHz
			$C_L = 50pF, V_{CC} \geq 4.0V$	-	-	16	MHz
	$t_{f(IO)out}$ $t_{r(IO)out}$	输出高至低电平下降时间及输出低至高电平上升时间 ⁽⁴⁾	$C_L = 25pF, V_{CC} \geq 2.7V$	-	-	27	ns
			$C_L = 25pF, V_{CC} \geq 4.0V$	-	-	16.6	ns
			$C_L = 50pF, V_{CC} \geq 2.7V$	-	-	33	ns
			$C_L = 50pF, V_{CC} \geq 4.0V$	-	-	20.8	ns

驱动设置	符号	参数	条件 ⁽¹⁾	最小值	典型值	最大值	单位
高驱动	$f_{\max(\text{IO})\text{out}}$	最大频率 ⁽²⁾ ⁽³⁾	$C_L=25\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	20	MHz
			$C_L=25\text{pF}, V_{CC}\geq 4.0\text{V}$	-	-	32	MHz
			$C_L=50\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	12	MHz
			$C_L=50\text{pF}, V_{CC}\geq 4.0\text{V}$	-	-	20	MHz
	$t_{f(\text{IO})\text{out}}$ $t_{r(\text{IO})\text{out}}$	输出高至低 电平下降时间 及输出低 至高电平上 升时间 ⁽⁴⁾	$C_L=25\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	16.6	ns
			$C_L=25\text{pF}, V_{CC}\geq 4.0\text{V}$	-	-	10	ns
			$C_L=50\text{pF}, V_{CC}\geq 2.7\text{V}$	-	-	27	ns
			$C_L=50\text{pF}, V_{CC}\geq 4.0\text{V}$	-	-	16.6	ns



说明

- 1. C_L 为外部负载电容（需将 PCB 寄生电容考虑在内）。
- 2. 由设计保证，不在生产中测试。此项为参考值，请以实际用户环境中结果为准。
- 3. 最大频率在下图中定义。
- 4. 由综合评估得出，不在生产中测试。此项为参考值，请以实际用户环境中结果为准。

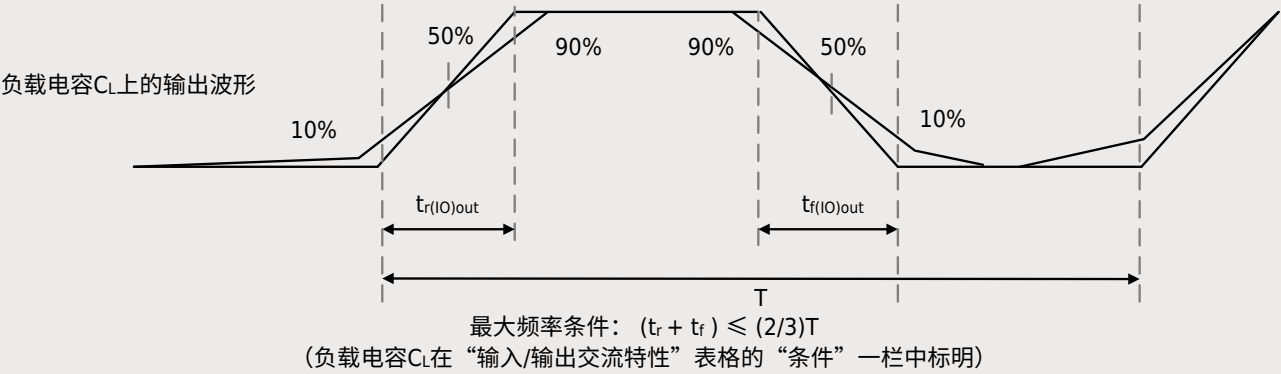


图 4-6 I/O 交流特性定义

4.3.11 I2C 接口特性

表 4-27 I2C 电气特性⁽¹⁾

符号	参数	标准模式 (SM)		快速模式 (FM)		单位
		最小值	最大值	最小值	最大值	
f_{SCL}	SCL 频率	0	100	0	400	kHz
$t_{\text{HD;STA}}$	开始条件/重新开始条件 Hold	4.0	-	0.6	-	μs
t_{LOW}	SCL 低电平	4.7	-	1.3	-	μs
t_{HIGH}	SCL 高电平	4	-	0.6	-	μs
$t_{\text{SU;STA}}$	重新开始条件 Setup	4.7	-	0.6	-	μs
$t_{\text{HD;DAT}}$	数据 Hold	0	-	0	-	μs
$t_{\text{SU;DAT}}$	数据 Setup	$50+t_{\text{I2C 基准}}$ 时钟周期	-	$50+t_{\text{I2C 基准}}$ 时钟周期	-	ns

符号	参数	标准模式 (SM)		快速模式 (FM)		单位
		最小值	最大值	最小值	最大值	
t_R	SCL/SDA 的上升时间	-	1000	20	300	ns
t_F	SCL/SDA 的下降时间	-	300	6.5	300	ns
$t_{SU;STO}$	停止条件 Setup	4	-	0.6	-	μ s
t_{BUF}	停止条件到开始条件间的 BUS 空闲时间	4.7	-	1.3	-	μ s
C_b	负载电容	-	400	-	400	pF

 **说明**

1. 由综合评估得出，不在生产中测试。

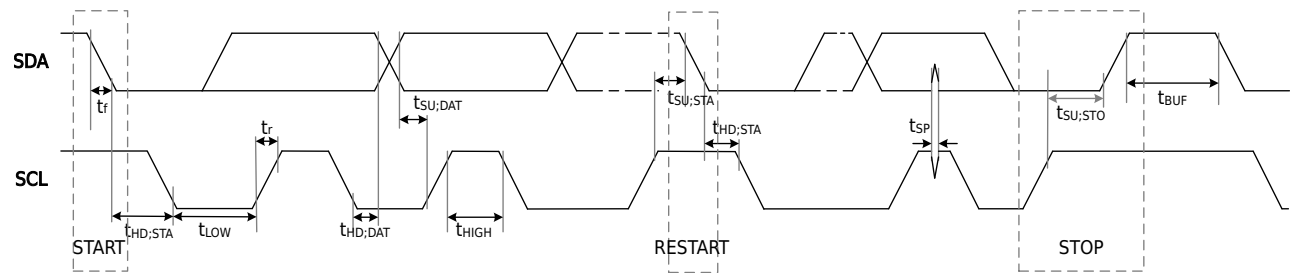


图 4-7 I2C 总线时序定义

4.3.12 SPI 接口特性

表 4-28 SPI 电气特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t_{spcyc}	SCK 时钟周期	主机模式, C=30pF	2	4096	T_{HCLK}
		从机模式, C=30pF	8	4096	T_{HCLK}
t_{sckr}	SCK 时钟上升时间	主机模式, C=30pF	-	20	ns
t_{sckf}	SCK 时钟下降时间	从机模式, C=30pF	-	1	μ s
t_{su}	数据输入建立时间	主机模式, C=30pF	10	-	ns
		从机模式, C=30pF	5	-	ns
t_h	数据输入保持时间	主机模式, C=30pF	T_{HCLK}	-	ns
		从机模式, C=30pF	5	-	ns
t_{od}	数据输出延迟	主机模式, C=30pF	-	5	ns
		从机模式, C=30pF	-	28	ns
t_{oh}	数据输出保持时间	主机模式, C=30pF	0	-	ns
		从机模式, C=30pF	0	-	ns
t_{dr}	MOSI/MISO 上升时间	主机模式, C=30pF	-	20	ns
t_{df}	MOSI/MISO 下降时间	从机模式, C=30pF	-	1	μ s
t_{ssr}	SS 上升时间	主机模式, C=30pF	-	20	ns
t_{ssf}	SS 下降时间	从机模式, C=30pF	-	1	μ s



说明

1. 由综合评估得出，不在生产中测试。

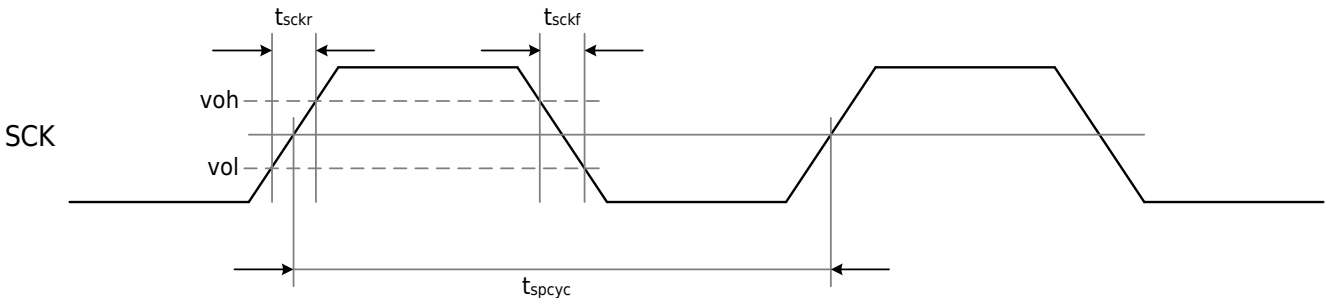


图 4-8 SCK Clock 定义

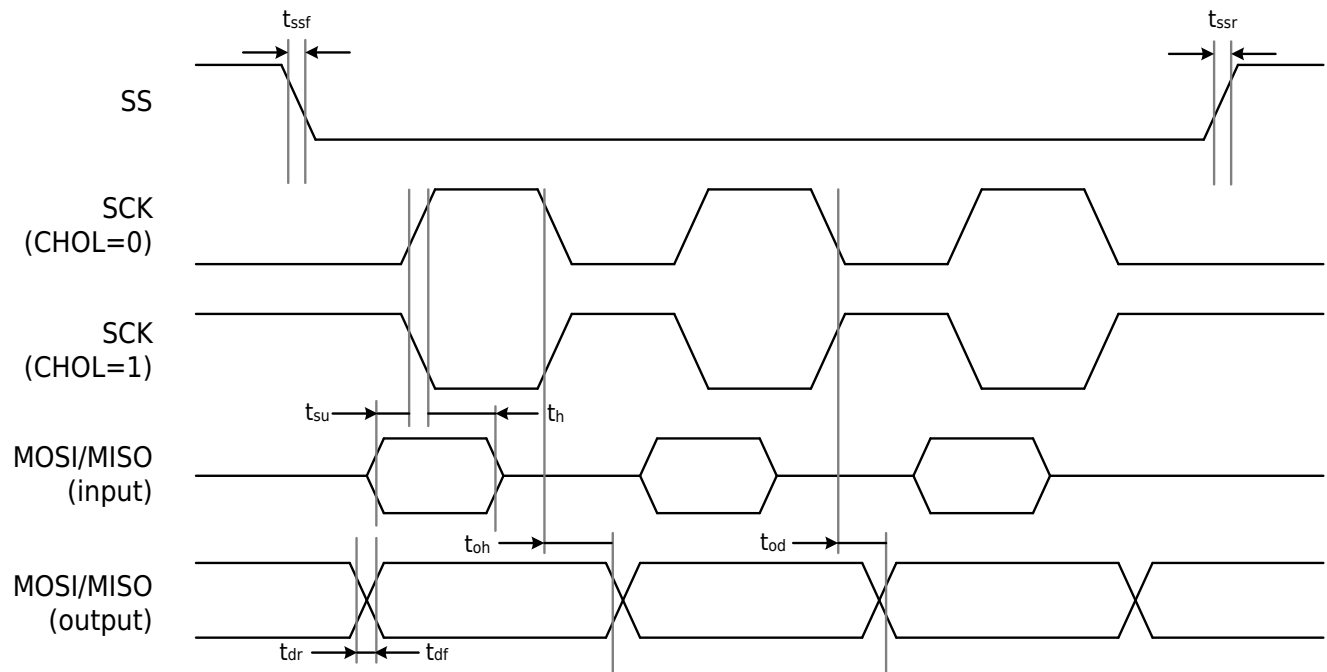


图 4-9 SPI 接口时序要求

4.3.13 USART 接口特性

表 4-29 USART AC 时序⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t_{cyc}	输入时钟周期数	UART	4	-	t_{HCLK}
		时钟同步模式	6	-	
t_{CKw}	输入时钟宽度	-	0.4	0.6	t_{cyc}
t_{CKr}	输入时钟上升时间	-	-	20	ns
t_{CKf}	输入时钟下降时间	-	-	20	ns
t_{TD}	发送延迟时间	时钟同步模式 (Master)	-	10	ns
		时钟同步模式 (Slave)	-	35	ns
t_{RDS}	接收数据建立时间	时钟同步模式 (Master)	35	-	ns
		时钟同步模式 (Slave)	5	-	ns
t_{RDH}	接收数据保持时间	时钟同步模式	5	-	ns



说明

1. 由综合评估得出，不在生产中测试。

表 4-30 USART 最高波特率⁽¹⁾

模式		最高波特率
UART	内部时钟源	HCLK/8
	外部时钟源	HCLK/6
时钟同步模式	内部时钟源	4Mbps
	外部时钟源	6Mbps



说明

1. 由综合评估得出，不在生产中测试。

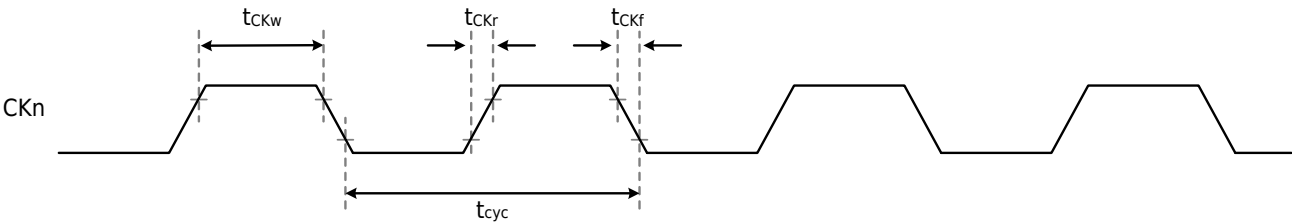


图 4-10 USART 时钟时序

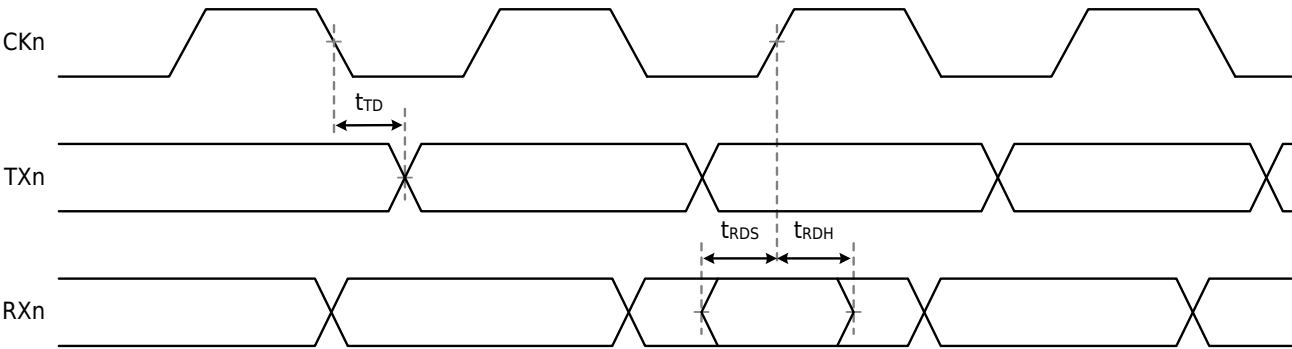


图 4-11 USART (CSI) 输入输出时序

4.3.14 SWD 接口特性

表 4-31 SWD 接口特性⁽¹⁾

符号	参数	最小值	典型值	最大值	单位
$t_{SWCLKcyc}$	SWCLK 时钟周期	50	-	-	ns
t_{SWCLKH}	SWCLK 时钟高电平	20	-	-	ns
t_{SWCLKL}	SWCLK 时钟低电平	20	-	-	ns
t_{SWCLKr}	SWCLK 时钟上升时间	-	-	5	ns
t_{SWCLKf}	SWCLK 时钟下降时间	-	-	5	ns
$t_{SWDI s}$	SWDI 建立时间	8	-	-	ns
$t_{SWDI h}$	SWDI 保持时间	8	-	-	ns
$t_{SWDO d}$	SWDO 数据迟延	2	-	40	ns



说明

1. 由综合评估得出，不在生产中测试。

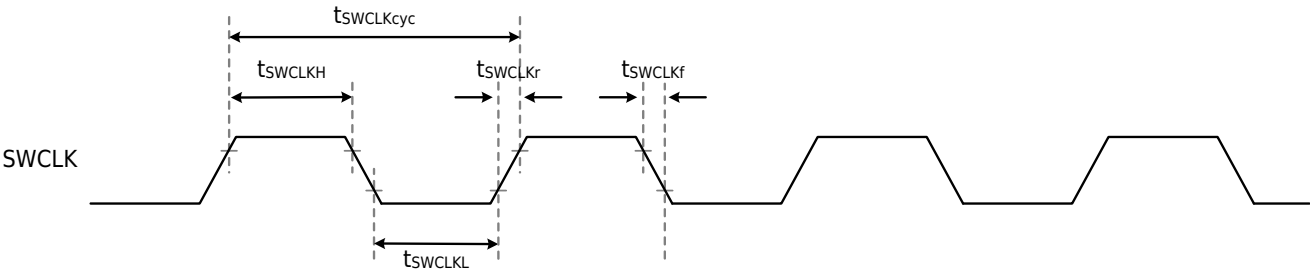


图 4-12 SWCLK 时钟

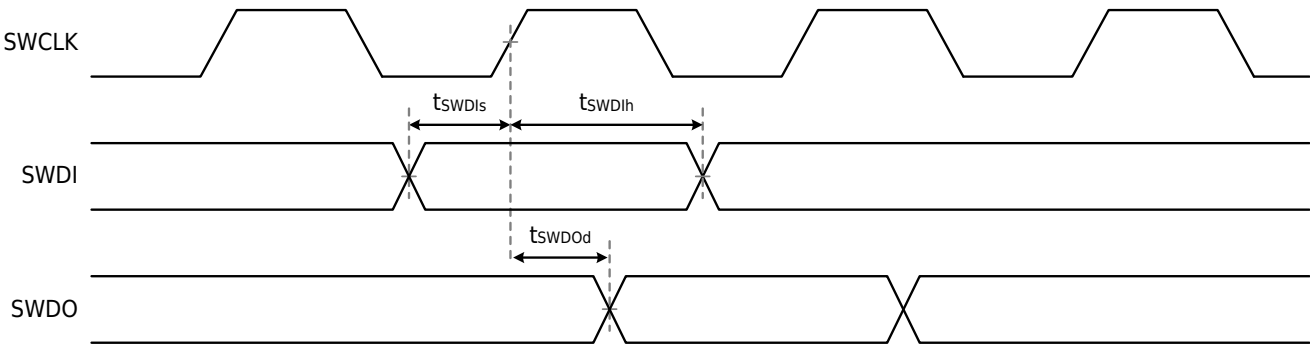


图 4-13 SWDIO 输入输出

4.3.15 12 位 ADC 特性

表 4-32 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{AVCC}	ADC 电源电压	-	2.7	-	5.5	V
V_{REFH}	ADC 参考电压	-	V_{AVCC}			V
f_{ADC}	ADC 转换时钟频率	-	1	-	32	MHz
V_{AIN}	转换电压范围	-	V_{SSA}	-	V_{REFH}	V
R_{AIN}	外部输入阻抗	-	-	-	50	kΩ
R_{ADC}	采样开关电阻	详见公式 1	-	-	11	kΩ
C_{ADC}	采样电容	-	-	4	7	pF
t_s	采样时间	$f_{ADC}=32\text{MHz}$	0.594	-	7.96	μs
			19	-	255	1/ f_{ADC}
t_{CONV}	单通道总转换时间 (包括采样时间, 计算 方式为: 采样时间 T_s +逐次趋近 n 位分辨 率+1)	$f_{ADC}=32\text{MHz}$ 12 位分辨率	1	-	-	μs
			32	-	268	1/ f_{ADC}
		$f_{ADC}=32\text{MHz}$ 10 位分辨率	0.94	-	-	μs
			30	-	266	1/ f_{ADC}

符号	参数	条件	最小值	典型值	最大值	单位
t _{CONV}	单通道总转换时间 (包括采样时间, 计算 方式为: 采样时间 Ts+逐次趋近 n 位分辨 率+1)	f _{ADC} =32MHz 8 位分辨率	0.88	-	-	μs
			28	-	264	1/ f _{ADC}
f _S	采样率 f _{ADC} =32MHz	12 位分辨率单 ADC	-	-	1	Msp/s
t _{ST}	启动时间	-	-	-	8	μs

公式 1: RAIN 最大值公式

$$R_{AIN} = \frac{k}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

上式 (公式 1) 用于确定使误差低于 1/4LSB 的最大外部阻抗。其中 N=12 (12 位分辨率), k 为 ADC_SSTR 寄存器中定义的采样周期数。

表 4-33 静态精度

符号	参数	条件	最小值	最大值	单位
E _T	总未调整误差	f _{ADC} =32MHz 输入源阻抗<1kΩ V _{AVCC} =2.7~5.5V T _A =-40°C/125°C	-8	8	LSB
E _O	偏移误差		-7.5	7.5	LSB
E _G	增益误差		-7.5	7.5	LSB
E _D ⁽⁴⁾	微分非线性误差		-1	2	LSB
E _L	积分非线性误差		-3	3	LSB

表 4-34 动态精度⁽¹⁾

符号	参数	条件	最小值	最大值	单位
ENOB	有效位数	f _{ADC} (使用晶振)	10.5	-	Bits
SINAD	信噪谐波比	输入信号频=2kHz	62	-	dB
SNR	信噪比	V _{AVCC} =2.7~5.5V	64	-	dB
THD	总谐波失真	T _A =-40°C/125°C	-	-65	dB

 说明

1. 由综合评估得出, 不在生产中测试。
2. AVCC 和 VREFH Double Bonding 的封装产品, ADC 的性能会产生一定的下降。
3. 靠近 VCC/VSS, XTAL 或者高速接口的输入通道, ADC 会略有下降。
4. 不发生丢码。

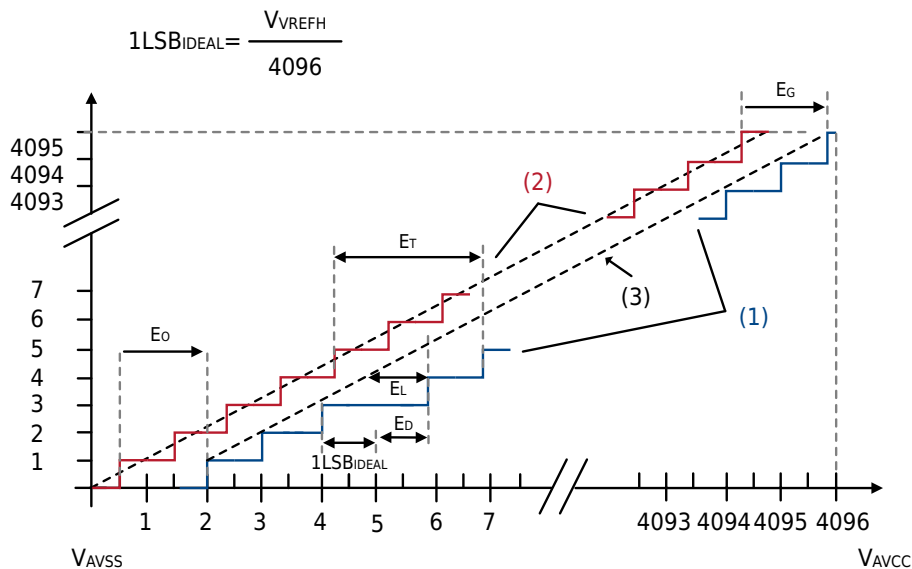


图 4-14 ADC 精度特性

- 1. 实际传输曲线举例。
- 2. 理想传输曲线。
- 3. 端点相关线。
- 4. E_T = 总未调整误差：实际和理想传输曲线间的最大偏离。
 E_0 = 偏移误差：第一次实际转换和第一次理想转换间的偏离。
 E_G = 增益误差：最后一次理想转换和最后一次实际转换间的偏离。
 E_D = 微分非线性误差：实际步进和理想值间的最大偏离。
 E_L = 积分非线性误差：任何实际转换和端点相关线间的最大偏离。

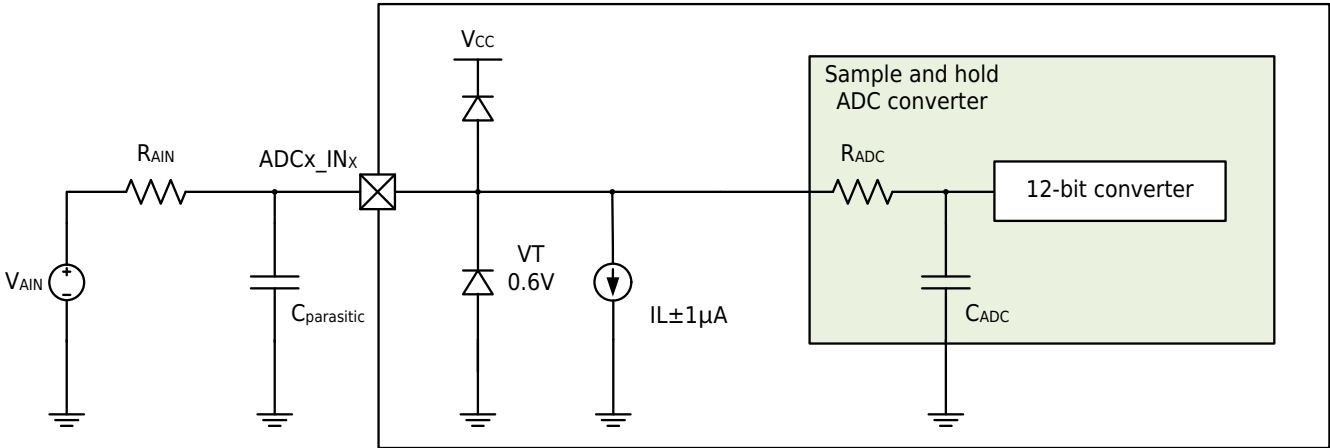


图 4-15 使用 ADC 的典型连接

- 1. 有关 R_{AIN} 、 R_{ADC} 和 C_{ADC} 值的信息，请参见表 4-32。
- 2. $C_{parasitic}$ 表示 PCB 电容（取决于焊接和 PCB 布线质量）以及焊盘电容（约 5pF）。 $C_{parasitic}$ 值较高会导致转换精度降低。要解决这一问题，应减小 f_{ADC0} 。

通用 PCB 设计准则

应按下图所示对电源进行去耦，0.1μF 电容应为（优质）陶瓷电容。这些电容应尽可能靠近芯片。

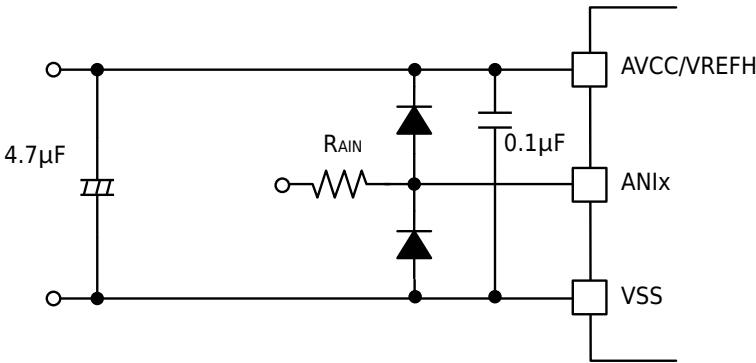


图 4-16 电源和参考电源去耦例

1. 有关 R_{AIN} 值的信息，请参见表 4-32。

4.3.16 比较器特性

表 4-35 比较器特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{AVCC}^{(2)}$	模拟电源电压	-	2.7	5.0	5.5	V
$V_I^{(2)}$	输入电压范围	-	0	-	V_{AVCC}	V
$T_{cmp}^{(1)}$	比较时间	比较器分辨电压 =100mV	-	100	150	ns
$T_{set}^{(2)}$	输入通道切换稳定时间	比较器分辨电压=50mV	-	150	300	ns
$T_{start}^{(1)}$	启动时间	-	-	-	3	µs



说明

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。

4.3.17 DAC 特性

表 4-36 DAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{AVCC}^{(1)}$	模拟电源电压	-	2.7	5.0	5.5	V
$A_{ref}^{(1)}$	参考电源电压 V_{REFH}	$=V_{AVCC}$	2.7	5.0	5.5	V
N	分辨率	-	-	8	-	bits
DNL	微分非线性误差（两个连续代码之间的偏差-1LSB）	-	-1	-	1	LSB
INL	积分非线性误差（代码 1 处测得的值与代码 0 及最后一个代码 255 之间连线上代码 1 处的值之间的差）	-	-1	-	1	LSB

符号	参数	条件	最小值	典型值	最大值	单位
$T_{st}^{(1)}$	建立时间（满刻度：适用于到 DAC 输出达到最终值 $\pm 1/2LSB$ 时，最低输入代码与最高输入代码之间 8 位输入代码转换）	-	-	-	8	μs



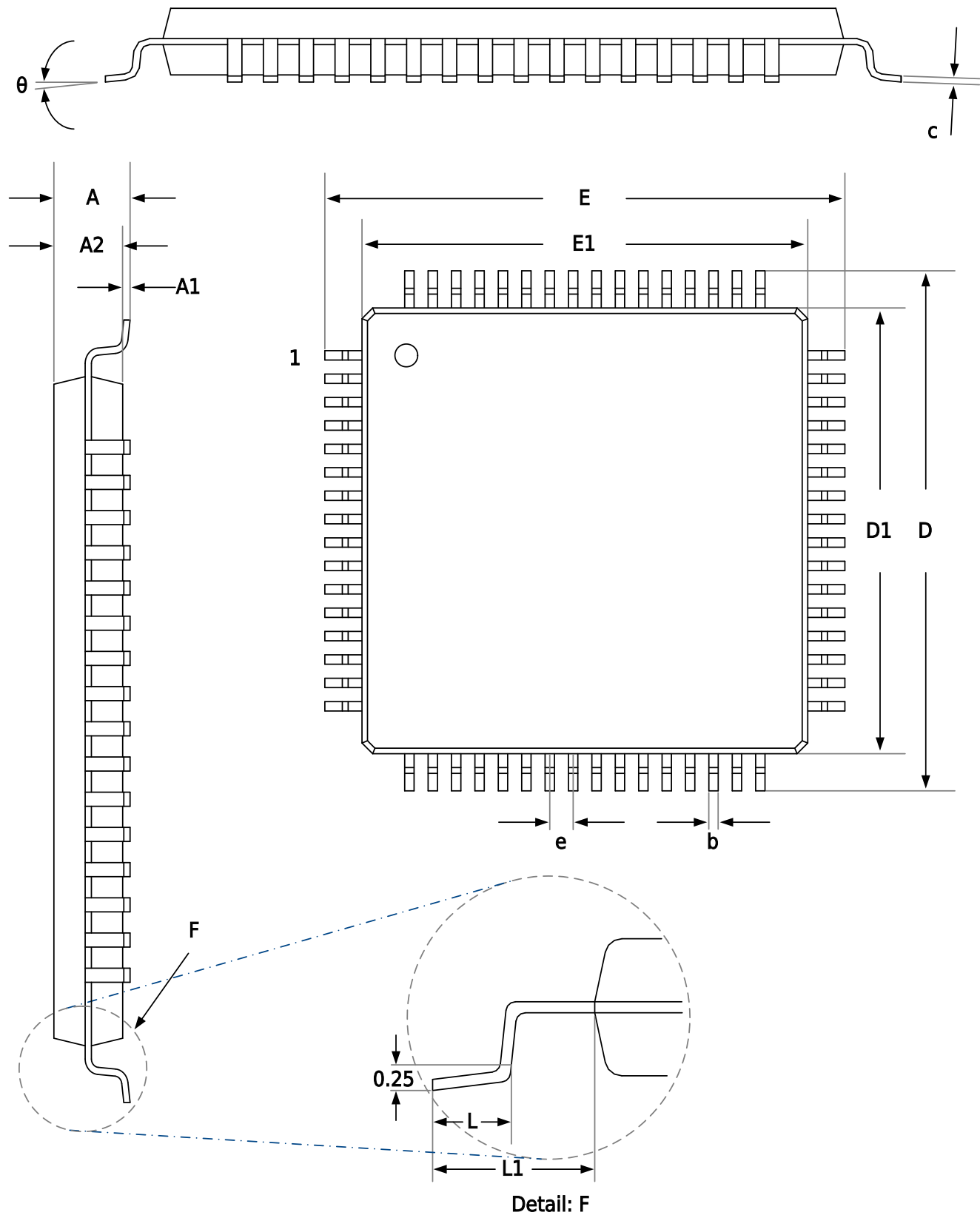
说明

1. 由综合评估得出，不在生产中测试。

5 封装信息

5.1 封装尺寸

5.1.1 LQFP64 封装



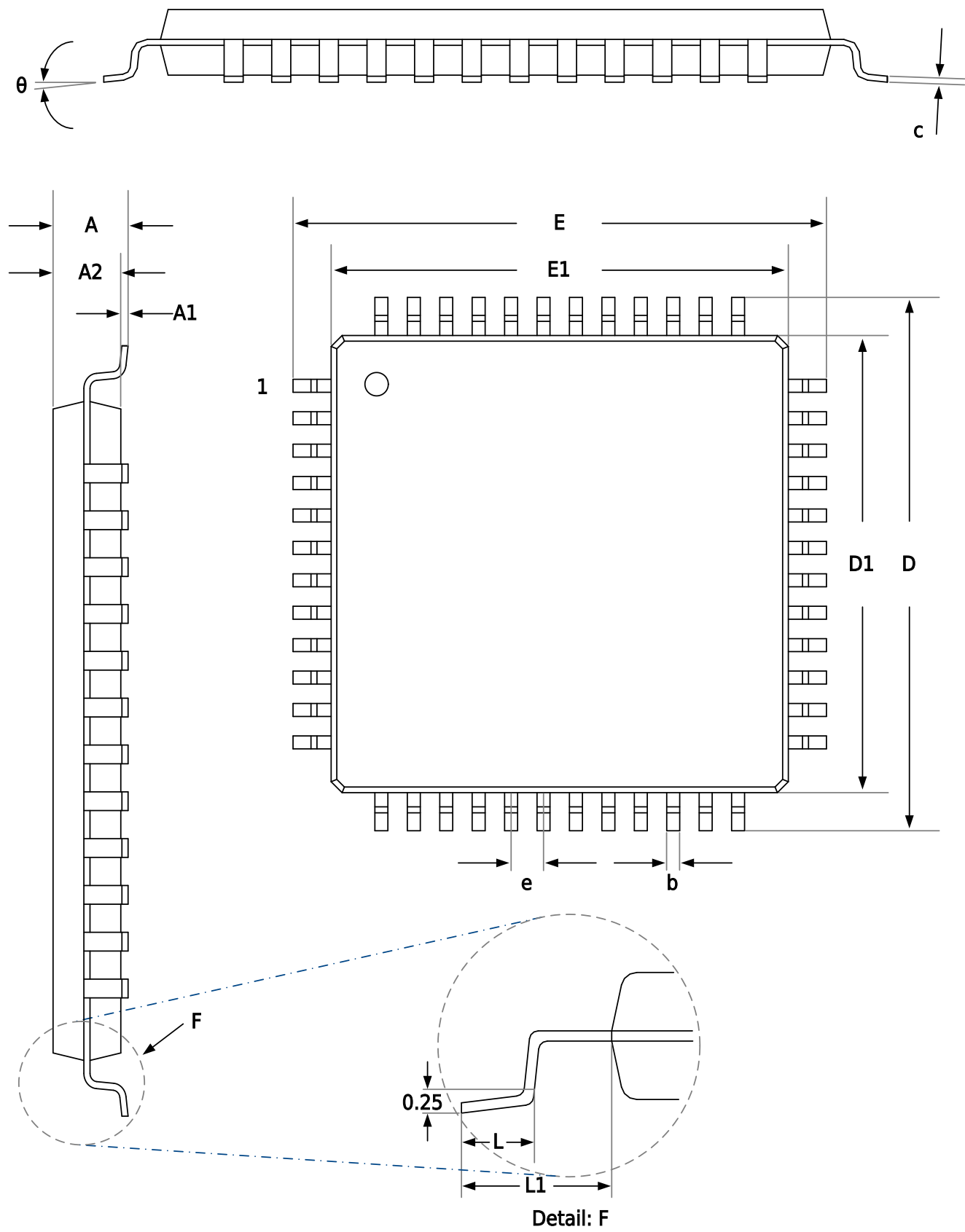
Symbol	10 x 10 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	--	7°



说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

5.1.2 LQFP48 封装



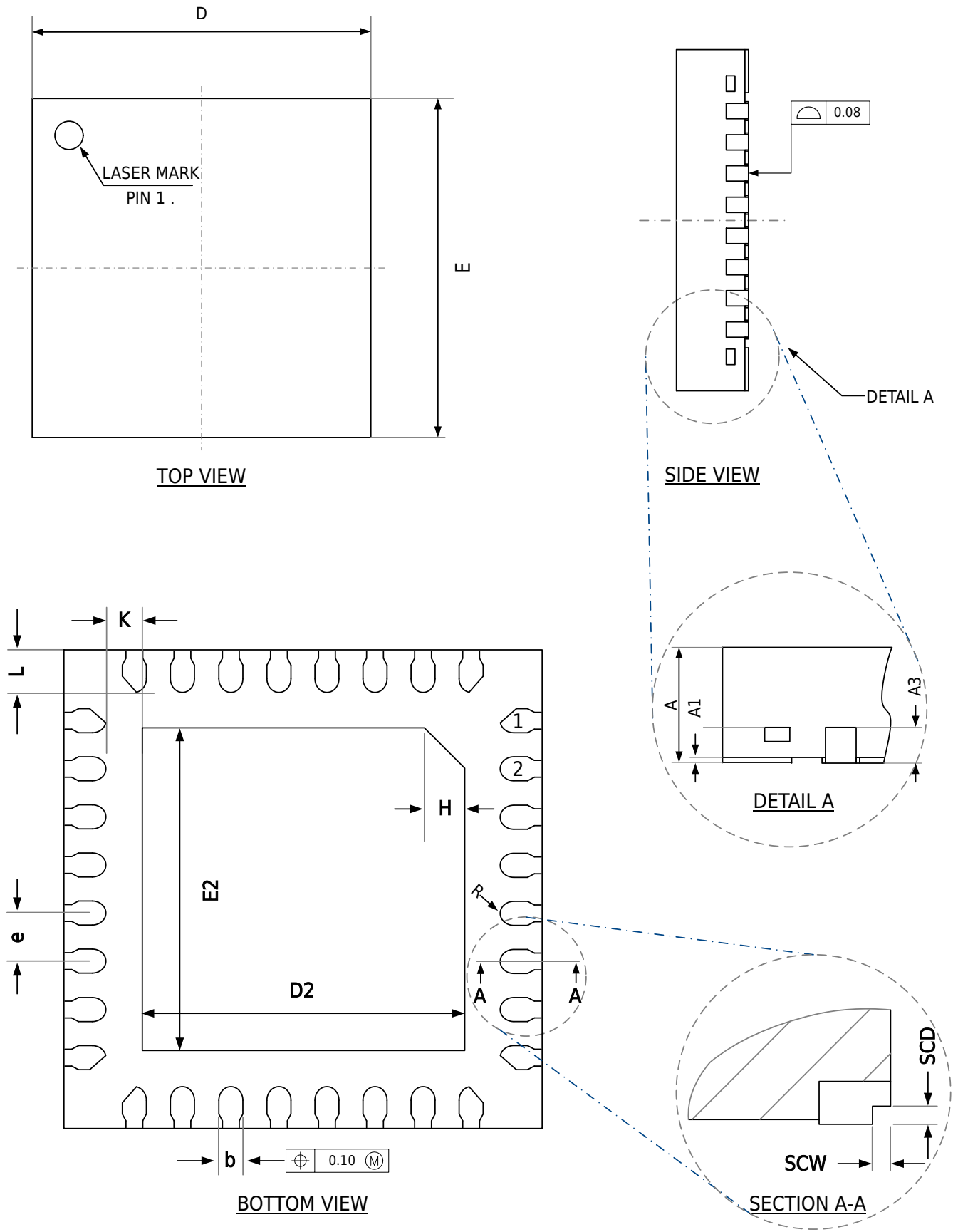
Symbol	7 x 7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0	--	7°



说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

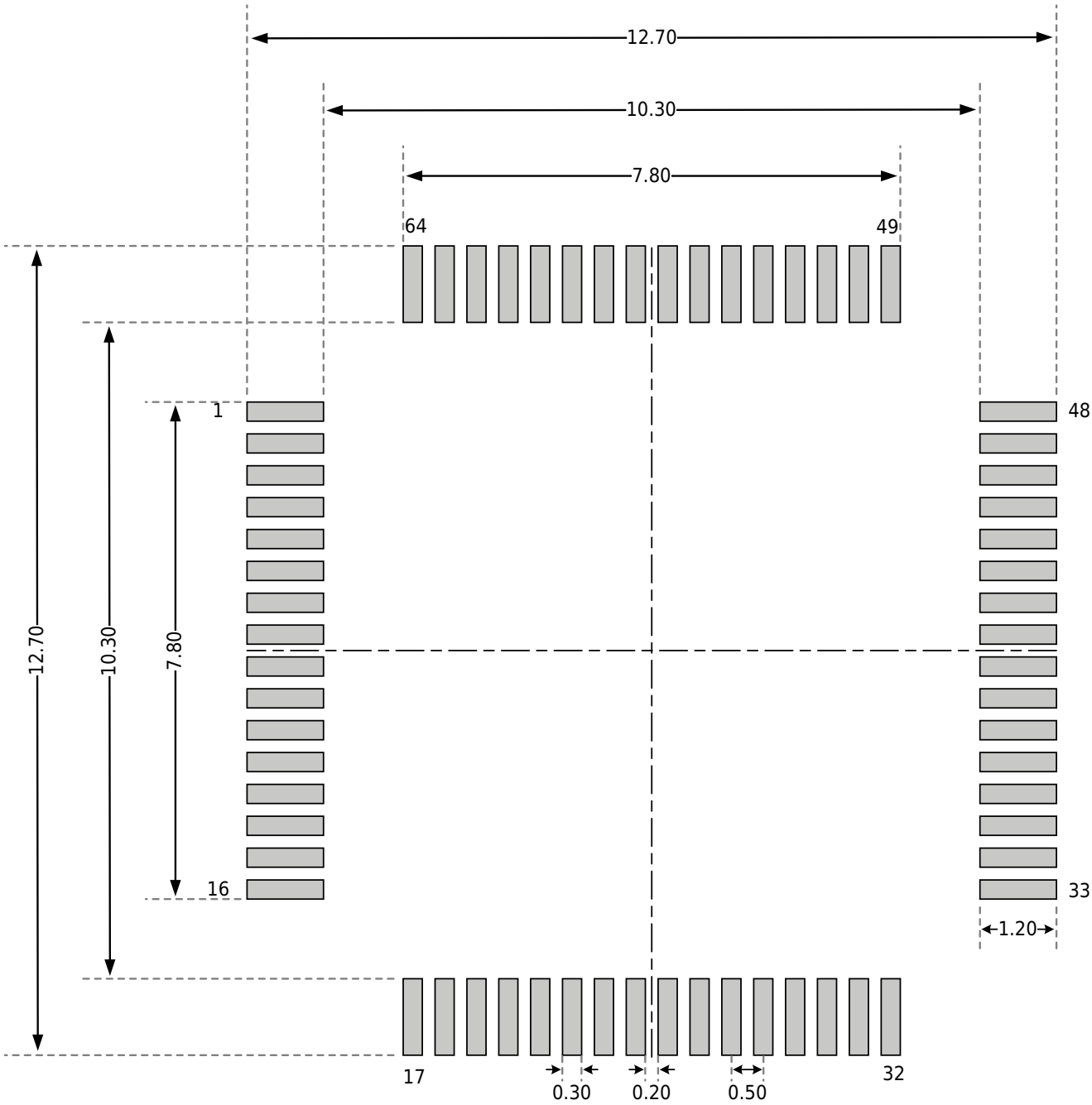
5.1.3 QFN32 封装



Symbol	5 x 5 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20REF		
b	0.20	0.25	0.30
D	4.90	5.00	5.10
D2	3.40	3.50	3.60
e	0.40	0.50	0.60
E	4.90	5.00	5.10
E2	3.40	3.50	3.60
L	0.30	0.40	0.50
H	0.30REF		
K	0.35REF		
R	0.09	--	--
SCW	0.01	--	0.09
SCD	0.08	--	0.18

5.2 焊盘示意图

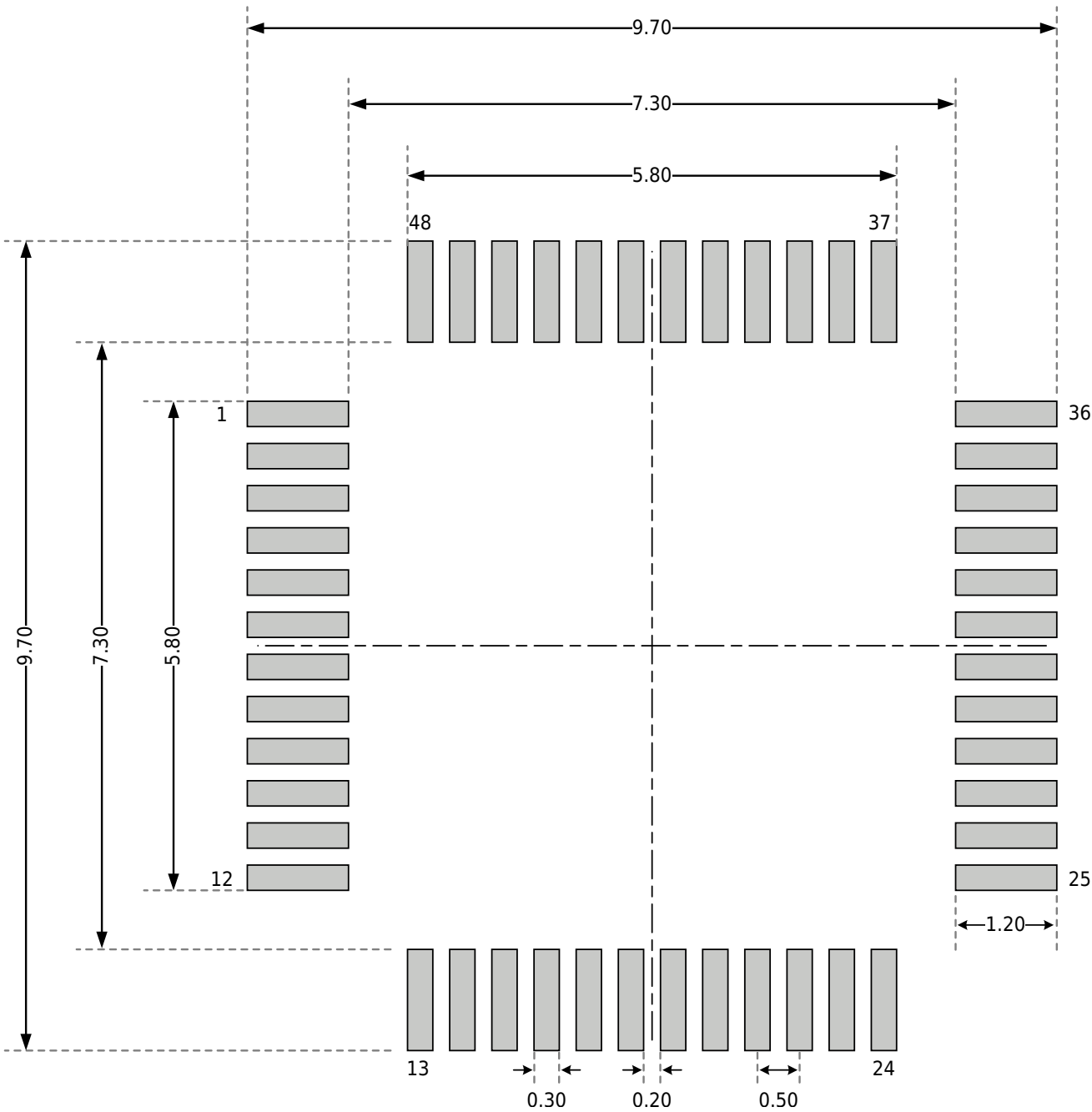
5.2.1 LQFP64 封装 (10mm x 10mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

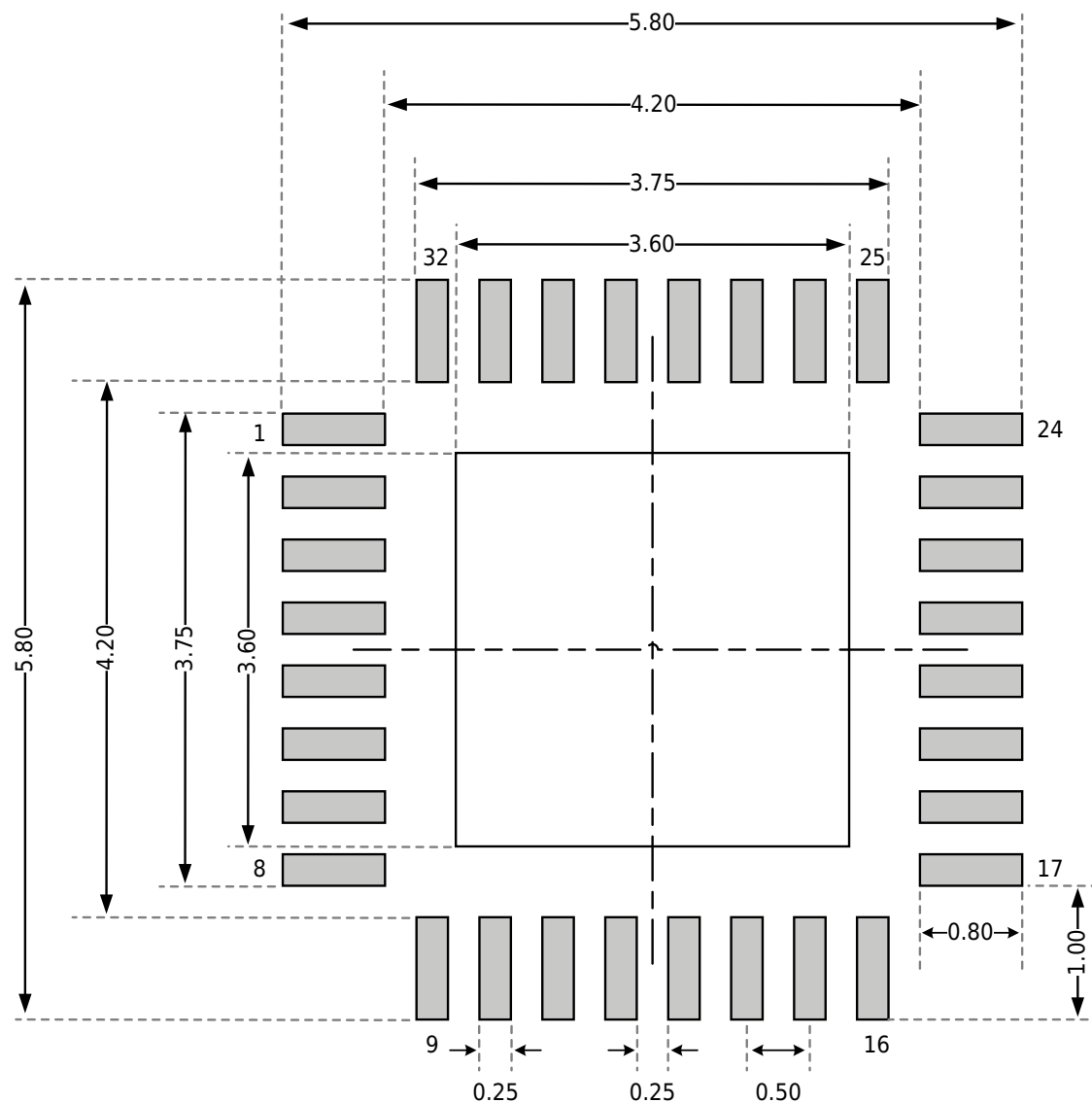
5.2.2 LQFP48 封装 (7mm x 7mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

5.2.3 QFN32 封装 (5mm x 5mm)



说明

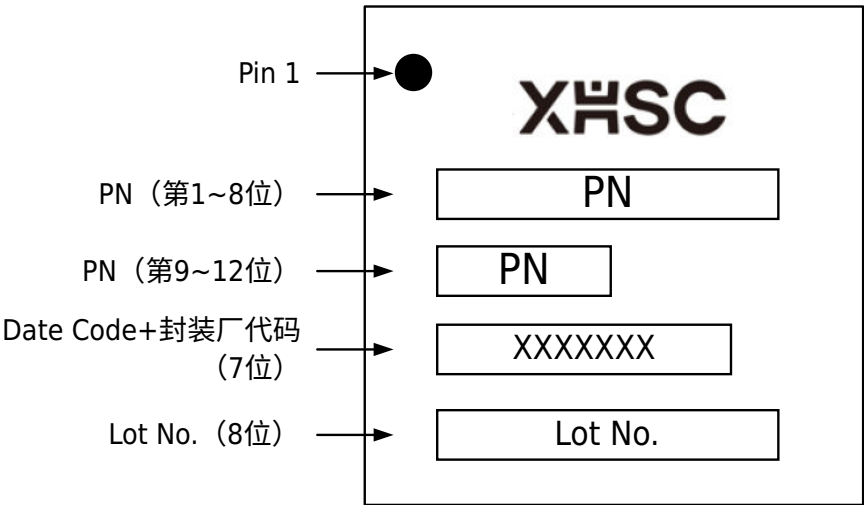
- 尺寸单位是毫米。
- 尺寸仅做参考。

5.3 丝印说明

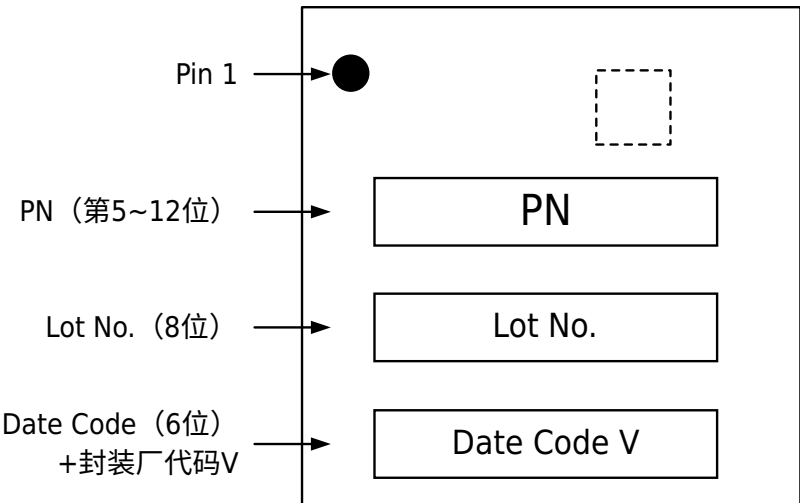
以下给出各封装正面丝印的 Pin1 位置和信息说明。

LQFP64 封装 (10mm x 10mm)

LQFP48 封装 (7mm x 7mm)



QFN32 封装 (5mm x 5mm)



 **说明**
上图空白框表示与生产相关的可选标记，本节不作说明。

5.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j (°C) 可以按照下面的公式计算：

$$T_j = T_A + (P_D \times \theta_{JA})$$

- T_A 是指封装芯片工作时的环境温度，单位是°C；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是°C/W；
- P_D 等于芯片的内部功耗 (P_{INT}) 和芯片工作时 I/O 引脚产生的功耗 (P_{IO}) 之和，单位是 W。

$$P_D = P_{INT} + P_{IO}$$

- ▶ P_{INT} 是芯片的内部功耗，产品的 I_{CC} 与 V_{CC} 的乘积。
- ▶ P_{IO} 是芯片所有输出 IO 的功耗，计算公式为： $P_{IO} = \Sigma(V_{OL} * I_{OL}) + \Sigma((V_{CC} - V_{OH}) * I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温度 T_j 。

表 5-4 各封装热阻系数表

封装类型及尺寸	热阻参数 (θ_{JA})	单位
LQFP64 10mm x 10mm/0.5mm pitch	$65 \pm 10\%$	$^{\circ}\text{C}/\text{W}$
LQFP48 7mm x 7mm/0.5mm pitch	$75 \pm 10\%$	$^{\circ}\text{C}/\text{W}$
QFN32 5mm x 5mm/0.5mm pitch	$52 \pm 10\%$	$^{\circ}\text{C}/\text{W}$

6 订购信息

Part Number		HC32K118KCTJ-LQFP64	HC32K118JCTJ-LQ48	HC32K118FCUJ-QFN32	HC32K116KATJ-LQFP64	HC32K116JATJ-LQ48	HC32K116FAUJ-QFN32
GPIO		58	43	28	58	43	28
CPU	Core	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+
	Frequency	64MHz	64MHz	64MHz	64MHz	64MHz	64MHz
Memory	ProgramFLASH	256KB with ECC	256KB with ECC	256KB with ECC	128KB with ECC	128KB with ECC	128KB with ECC
	DataFLASH	32KB with ECC	32KB with ECC	32KB with ECC	32KB with ECC	32KB with ECC	32KB with ECC
	EDataFLASH	2KB with ECC	2KB with ECC	2KB with ECC	2KB with ECC	2KB with ECC	2KB with ECC
	SRAM	32KB with ECC	32KB with ECC	32KB with ECC	32KB with ECC	32KB with ECC	32KB with ECC
Power Supply Voltages		2.7-5.5V	2.7-5.5V	2.7-5.5V	2.7-5.5V	2.7-5.5V	2.7-5.5V
Temp Range		-40~125°C	-40~125°C	-40~125°C	-40~125°C	-40~125°C	-40~125°C
DMA		4ch	4ch	4ch	4ch	4ch	4ch
TIMER	Timer0	1unit	1unit	1unit	1unit	1unit	1unit
	Timer2	2unit	2unit	2unit	2unit	2unit	2unit
	TimerA	1unit	1unit	1unit	1unit	1unit	1unit
	Timer4	1unit	1unit	1unit	1unit	1unit	1unit
RTC		1ch	1ch	1ch	1ch	1ch	1ch
SWDT		1ch	1ch	1ch	1ch	1ch	1ch
Connectivity	USART	4ch (2ch with LIN)	4ch (2ch with LIN)	4ch (2ch with LIN)	4ch (2ch with LIN)	4ch (2ch with LIN)	4ch (2ch with LIN)
	I2C	1ch	1ch	1ch	1ch	1ch	1ch
	SPI	2ch	2ch	2ch	2ch	2ch	2ch
	CAN FD	1ch	1ch	1ch	1ch	1ch	1ch
Analog	12-bit ADC	16ch	13ch	9ch	16ch	13ch	9ch
	CMP	1ch	1ch	1ch	1ch	1ch	1ch
LVD		2unit	2unit	2unit	2unit	2unit	2unit
CRC		√	√	√	√	√	√
CTC		1ch	1ch	1ch	1ch	1ch	1ch
Package (mm*mm)		LQFP64(10*10)	LQFP48(7*7)	QFN32(5*5)	LQFP64(10*10)	LQFP48(7*7)	QFN32(5*5)
Packing		Tray	Tray	Tape & Reel	Tray	Tray	Tape & Reel
Pitch		0.5mm	0.5mm	0.5mm	0.5mm	0.5mm	0.5mm
Thickness		1.6mm	1.6mm	0.8mm	1.6mm	1.6mm	0.8mm

订购前，请联系销售窗口咨询最新量产信息。

版本记录

文档版本日期	修改说明
Rev1.00 2025/11/14	第一次正式发布。