

32 位微控制器

HC32F334 系列

勘误表

Rev1.00 2024 年 06 月

适用对象

产品系列	产品型号
HC32F334 系列	HC32F334F8UI HC32F334FAUI HC32F334J8UI HC32F334JAUI HC32F334J8TI HC32F334JATI HC32F334K8TI HC32F334KATI

声 明

- ★ 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- ★ 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- ★ XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- ★ XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- ★ 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- ★ 本通知中的信息取代并替换先前版本中的信息。

©2024 小华半导体有限公司 保留所有权利

目 录

适用对象	2
声 明	3
目 录	4
1 摘要	5
2 注意事项	6
2.1 系统注意事项	6
2.1.1 EXTINT 使用限制	6
2.1.2 寄存器保留位注意事项	6
2.1.3 停止模式唤醒异常	6
2.1.4 停止模式注意事项	6
2.1.5 掉电模式注意事项	7
2.1.6 中断配置流程注意事项	7
2.2 TimerA 注意事项	7
2.2.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期	7
2.3 Timer6 注意事项	7
2.3.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期	7
2.4 EXMC 注意事项	8
2.4.1 EXMC 连续读访问延迟	8
2.4.2 EXMC SMC 同步模式读写完成后多一个时钟	8
2.5 I2C 注意事项	8
2.5.1 主机接收模式可能发出多余时钟信号	8
2.5.2 主机接收模式无法判断设备地址是否发送完成	9
2.5.3 超时功能注意事项	9
2.6 SPI 注意事项	9
2.6.1 SPI 主机连续模式可能导致主机多发时钟	9
2.6.2 SPI 只发送通信可能造成数据错误	9
2.7 RTC 注意事项	11
2.7.1 控制寄存器 2 (RTC_CR2) 寄存器位 0 RWREQ 描述追加说明	11
版本修订记录	12

1 摘要

本文档主要介绍 HC32F334 系列芯片的使用注意事项和变通措施。

2 注意事项

2.1 系统注意事项

2.1.1 EXTINT 使用限制

■ 问题描述

同 Pin 位号的外部中断功能同时使能，外部中断信号由所有使能对应管脚的电平的逻辑或条件决定。例如同时使能 PA0 和 PB0 的外部中断（PCRA0.INTE=1 且 PCRB0.INTE=1），低电平有效，需 PA0、PB0 同时为低时，外部中断通道 0 被响应。

■ 变通措施

每个外部中断通道可配置的 I/O 不止一个，使用同一通道的外部中断，不要配置多个 Pin。例如：PA0 和 PB0 的外部中断不要同时使能。

2.1.2 寄存器保留位注意事项

■ 应用注意

所有寄存器的保留位（除本文提及），请确保芯片使用过程中一直为缺省值，否则可能造成不可预期的结果。

2.1.3 停止模式唤醒异常

■ 问题描述

HCLK 分频系数为 1，PCLK1/2/3/4、EXCLK 分频系数大于等于 8，进 STOP 的 WFI 指令发出后，芯片真正进入停止模式前，如果此时唤醒中断产生，芯片进入停止模式后，可能无法唤醒。

■ 变通措施

- 1) 时钟频率关系满足 HCLK：外设时钟 = 1:1 或 2:1 或 4:1。
- 2) 当时钟频率关系 HCLK：外设时钟 > 4:1 时，配置 PCLK1=PCLK3，且 PCLK1 与 PCLK3 使用其最大时钟分频（CMU_SCFGR.PCLK1S=0b110，CMU_SCFGR.PCLK3S=0b110）。

2.1.4 停止模式注意事项

■ 应用注意

进入停止模式的 WFI/WFE 指令发出后，芯片真正进入停止模式前，此时如果有不用于停止模式唤醒的异常事件产生，芯片会优先响应此异常，不进入停止模式。

2.1.5 掉电模式注意事项

■ 问题描述

进掉电模式的 WFI 指令发出后，芯片真正进入掉电模式前，此时如果有不用于掉电模式唤醒的异常（exception）产生，芯片会优先响应此异常，不进入掉电模式。

■ 变通措施

在进入掉电模式之前，关闭除 NMI 异常以外的所有异常（`__set_FAULTMASK(1)`）。

2.1.6 中断配置流程注意事项

■ 问题描述

在 EXTINT 的中断配置流程中，在外部管脚为高电平情况下有下述问题：

- 1) 当选择 EXTINT 上升沿中断时，先使能 NVIC（NVIC_EnableIRQ），后使能外设中断，会立即产生一个中断信号；
- 2) 当选择 EXTINT 下降沿中断时，在 NVIC（NVIC_EnableIRQ）使能的情况下，关闭外设中断，会立即产生一个中断信号。

■ 变通措施

EXTINT 的中断配置流程为：

- 1) 当需要使用中断时，先使能外设中断，再清除 Pending 信号（NVIC_ClearPendingIRQ），最后使能 NVIC 中断（NVIC_EnableIRQ）；
- 2) 当需要关闭中断时，先关闭 NVIC 中断（NVIC_DisableIRQ），然后关闭外设中断。

2.2 TimerA 注意事项

2.2.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期

■ 问题描述

三角波计数时，如果 counter 初值设为 0（TMRA_CNTER = 0U），输出的 PWM 第一个脉宽会多一个计数周期。

■ 变通措施

三角波计数时，设置 counter 初值为 1（TMRA_CNTER = 1U）。

2.3 Timer6 注意事项

2.3.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期

■ 问题描述

三角波计数时，如果 counter 初值设为 0（TMR6_CNTER = 0U），输出的 PWM 第一个脉宽会多一个计数周期。

- 变通措施
三角波计数时，设置 counter 初值为 1 (TMR6_CNTER = 1U)。

2.4 EXMC 注意事项

2.4.1 EXMC 连续读访问延迟

- 问题描述
EXMC 连续读访问之间会产生延迟。
- 变通措施
用户需评估延迟是否满足需求。

2.4.2 EXMC SMC 同步模式读写完成后多一个时钟

- 应用注意
EXMC SMC 同步模式，读写操作结束，CS 拉高后还会输出一个时钟，多出一个时钟是在 CS 片选信号无效期间，对实际应用没有影响。

以图 2-1 为例：CPU 读操作时，CS 拉高后，CLK 多输出了一个时钟。

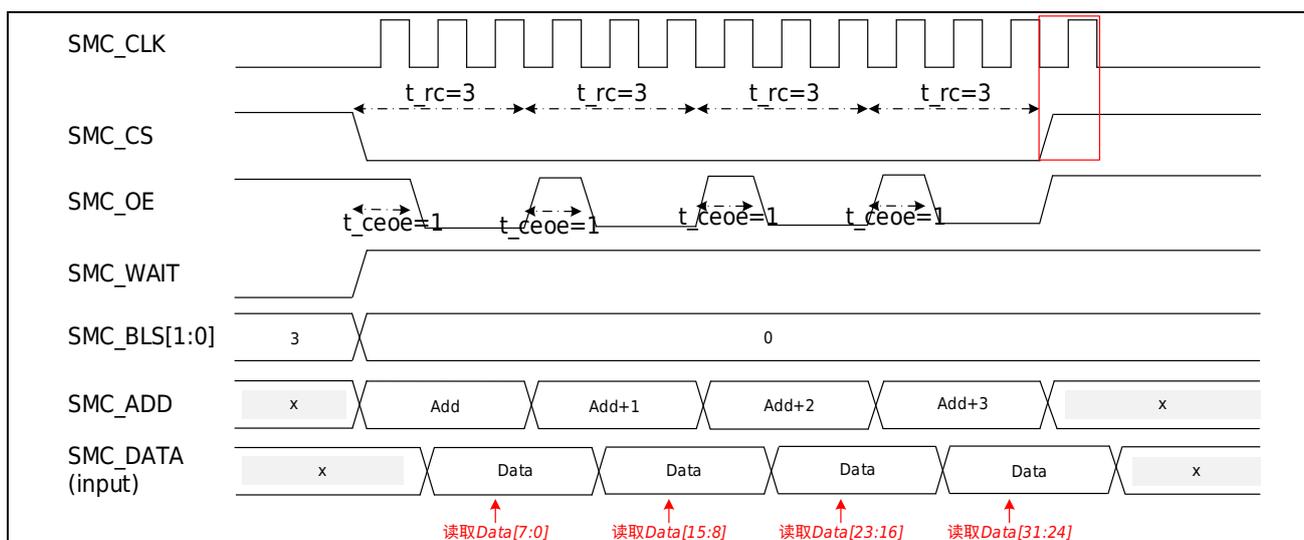


图 2-1 单次读动作基本时序（同步方式，8 位位宽）

2.5 I2C 注意事项

2.5.1 主机接收模式可能发出多余时钟信号

- 问题描述
进入主机接收模式后，当 DRR 寄存器或移位寄存器为空时，主机主动发送时钟信号读取数据，应用代码可能无法及时将 CR1.STOP 标志位写 1 停止时钟信号的发送，导致发出多余的时钟信号。若这种情况下 DRR 寄存器有多余的数据未被读取，此时无法通过 CR1.STOP 标志位写 1 发出停止条件。

■ 变通措施

结合以下两个步骤规避：

- 1) 配置作为主机时，将 CR4.BUSWAIT 寄存器位写 1 使能总线等待功能。此功能使能后，当 DRR 寄存器中有数据还未被读走时，主机不会继续发送时钟信号读取数据。
- 2) 主机接收数据流程中，当最后 1 Byte 数据进入 DRR 寄存器后（判断 SR.RFULLF 为 1），首先写 CR1.STOP 寄存器发送停止条件使主机退出接收模式，然后再读取 DRR 寄存器内的数据。

2.5.2 主机接收模式无法判断设备地址是否发送完成

■ 问题描述

写 DTR 寄存器发送设备地址后，I2C 模块立即进入主机接收模式，此时 SR.TENDF 寄存器标志位失效，无法通过 SR.TENDF 标志来判断地址是否发送完成。

■ 变通措施

写 DTR 寄存器发送设备地址后，通过等待 SR.TRA 标志位为 0 来判断地址是否发送完成。

2.5.3 超时功能注意事项

■ 问题描述

超时功能寄存器 SLTR.TOUTHIGH 和 SLTR.TOUTLOW 位宽为 16 位，超时功能计时范围有限。

■ 变通措施

在超时中断内进行软件计数实现对较长超时时间的功能需求。

2.6 SPI 注意事项

2.6.1 SPI 主机连续模式可能导致主机多发时钟

■ 问题描述

SPI 主机全双工、连续通信模式、相位为 0 (CPHA=0) 时，在读取完最后一个数据后，立即退出连续模式可能导致主机多发时钟。

■ 变通措施

通过软件等待至少 1 个 SCK 后再退出连续模式。

2.6.2 SPI 只发送通信可能造成数据错误

■ 问题描述

SPI 主机连续模式只发送通信、SPI 从机连续模式/常规模式只发送通信，无法确认数据发送完成。在最后一个数据写入到 DR 寄存器，并检测到 TDEF 标志置位后，如果立刻退出连续模式或关闭 SPI，可能造成最后一个数据错误。

■ 变通措施

1) SPI 主机连续模式只发送通信和 SPI 从机连续模式只发送通信

在最后一个数据写入到 DR 寄存器，并检测到 TDEF 标志置位后，延迟“足够时长”再退出连续模式或关闭 SPI，“足够时长”对应的计算公式如下（时序如图 2-2 所示）：

- a) 相位为 0 (CPHA=0)：1+T4+数据位宽 (CFG2.DSIZE)，单位为 SCK。
- b) 相位为 1 (CPHA=1)：T4+数据位宽 (CFG2.DSIZE)，单位为 SCK。

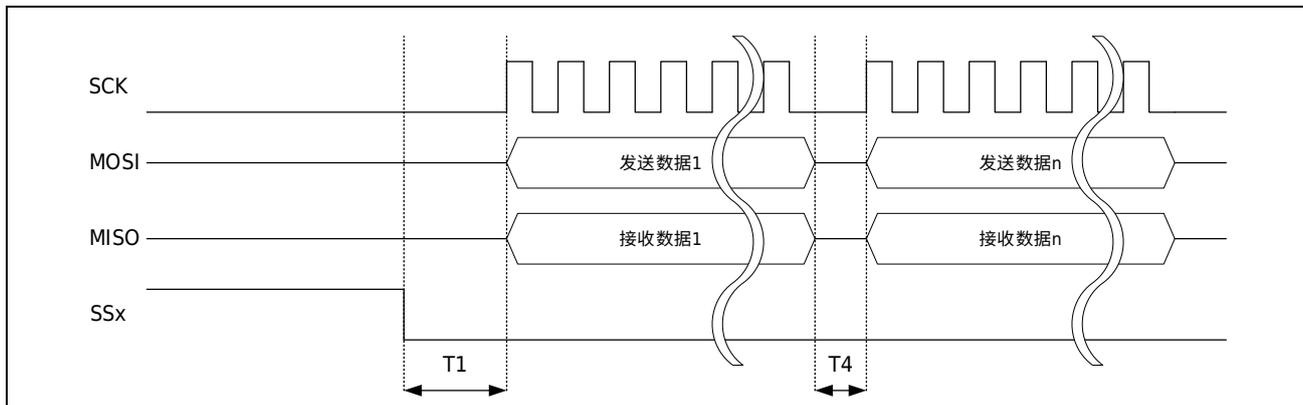


图 2-2 连续通信

2) SPI 从机常规模式只发送通信

在最后一个数据写入到 DR 寄存器，并检测到 TDEF 标志置位后，延迟“足够时长”再退出连续模式或关闭 SPI，“足够时长”对应的计算公式如下（时序如图 2-3 所示）：

- a) 相位为 0 (CPHA=0)：1+T1+2*T2+T3+数据位宽 (CFG2.DSIZE)，单位为 SCK。
- b) 相位为 1 (CPHA=1)：T1+2*T2+T3+数据位宽 (CFG2.DSIZE)，单位为 SCK。

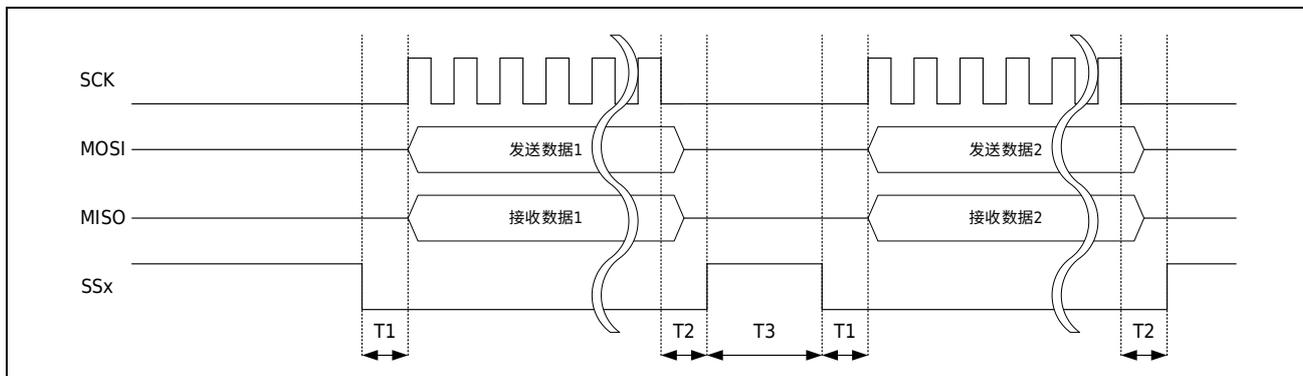


图 2-3 常规通信

2.7 RTC 注意事项

2.7.1 控制寄存器 2 (RTC_CR2) 寄存器位 0 RWREQ 描述追加说明

- 应用注意

原有描述：

在读出/写入日历寄存器时，需要将 RTC_CR2 的 RWREQ 位置 1，请求读写，由于计数器在连续计数，请在 1 秒的时间内完成读出/写入操作并将该位清 0。

追加描述：

如果 RWREQ 位置位后，没有在 1 秒内及时清零，将会导致计数器停止计数，使实时时钟 RTC 不能精确计时；如果 RWREQ 位一直维持置位状态，则实时时钟 RTC 会停止计时。

版本修订记录

版本号	修订日期	修订内容
Rev1.00	2024/06/13	初版发布。