XHSC 小华半导体
XIAOHUA SEMICONDUCTOR

32 位微控制器

HC32F4A8_A4A8 系列

勘误表

Rev1.13　2026 年 10 月

适用对象

产品系列	产品型号
HC32F4A8 系列	ALL
HC32A4A8 系列	ALL

声　明

★ 小华半导体有限公司（以下简称：“XHSC”）保留随时更改、更正、增强、修改小华半导体产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。

★ 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。

★ XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。

★ XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。

★ 任何带有“®”或“™”标识的图形或字样是 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

★ 重要提示：在使用本产品前，请务必查阅官方发布的最新勘误表，充分知悉产品已知修正信息，规避使用风险。

★ 本通知中的信息取代并替换先前版本中的信息。

©2026 小华半导体有限公司 保留所有权利

目 录

适用对象 **2**
声 明 **3**
目 录 **4**
1 摘要 **6**
2 系统 **7**
2.1 PWC 注意事项 7
2.1.1 停止模式唤醒异常 7
2.1.2 停止模式注意事项 7
2.1.3 掉电模式注意事项 7
2.1.4 高速模式向超低速模式切换注意事项 7
2.2 INTC 注意事项 8
2.2.1 EXTINT 使用限制 8
2.2.2 中断配置流程注意事项 8
2.3 DMA 注意事项 8
2.3.1 DMA 源地址/目标地址与位宽对齐 8
2.4 其他 9
2.4.1 寄存器保留位注意事项 9
3 定时器、计数器 **10**
3.1 Timer6 注意事项 10
3.1.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期 10
3.1.2 停止计数后 CNTER 寄存器可能写入失败 10
3.2 TimerA 注意事项 10
3.2.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期 10
3.2.2 停止计数后 CNTER 寄存器可能写入失败 10
3.2.3 PWM 输出停止及恢复 11
3.3 RTC 注意事项 11
3.3.1 控制寄存器 2（RTC_CR2）寄存器位 0 RWREQ 11
4 通信及接口 **12**
4.1 I2C 注意事项 12
4.1.1 主机接收模式可能发出多余时钟信号 12
4.1.2 主机接收模式无法判断设备地址是否发送完成 12
4.1.3 超时功能注意事项 12
4.2 SPI 注意事项 12

4.2.1 SPI 只发送通信可能造成数据错误 12
4.3 QSPI 注意事项 13
4.3.1 标准读最高速率 13
4.3.2 输入数据保持时间 14
4.4 CAN FD 控制器注意事项 14
4.4.1 总线被干扰时发出未定义帧 14
4.5 SDIOC 注意事项 15
4.5.1 长响应（136 bit）命令应答 15
4.6 EXMC 注意事项 15
4.6.1 EXMC 连续读访问延迟 15
4.6.2 EXMC NFC 和 SMC/ DMC 互斥访问 15
4.6.3 EXMC SMC 和 DMC 之间搬运数据 15
4.6.4 EXMC SMC 地址数据线复用时 T_ADV 配置 15
5 模拟 17
5.1 ADC 注意事项 17
5.1.1 ADC 的通道专用采样保持 SH 17
5.2 OTS 注意事项 17
版本修订记录 18

1 摘要

本文档主要介绍 HC32F4A8/ HC32A4A8 系列芯片的使用注意事项和变通措施。

2 系统

2.1 PWC 注意事项

2.1.1 停止模式唤醒异常

■ 问题描述

HCLK 分频系数为 1，PCLK1/2/3/4、EXCLK 分频系数大于等于 8，进 STOP 的 WFI 指令发出后，芯片真正进入停止模式前，如果此时唤醒中断产生，芯片进入停止模式后，可能无法唤醒。

■ 变通措施

1) 时钟频率关系满足 HCLK：外设时钟 = 1:1 或 2:1 或 4:1。
2) 当时钟频率关系 HCLK：外设时钟 > 4:1 时，配置 PCLK1=PCLK3，且 PCLK1 与 PCLK3 使用其最大时钟分频（CMU_SCFGR.PCLK1S=0b110，CMU_SCFGR.PCLK3S=0b110）。

2.1.2 停止模式注意事项

■ 应用注意

1) 进入停止模式的 WFI/ WFE 指令发出后，芯片真正进入停止模式前，此时如果有不用于停止模式唤醒的异常事件产生，芯片会优先响应此异常，不进入停止模式。
2) 使用 WFI/ WFE 指令后，可通过 PWC_LPMCSR.LPMF 标志位判断是否进入停止模式。

2.1.3 掉电模式注意事项

■ 问题描述

进掉电模式的 WFI/ WFE 指令发出后，芯片真正进入掉电模式前，此时如果有不用于掉电模式唤醒的异常（exception）产生，芯片会优先响应此异常，不进入掉电模式。

■ 变通措施

在进入掉电模式之前，关闭除 NMI 异常以外的所有异常（__set_FAULTMASK(1)）。

2.1.4 高速模式向超低速模式切换注意事项

■ 问题描述

使能缓存（CACHE）功能，如果高速模式切换到超低速模式运行，可能会导致 CPU 访问缓存（CACHE）数据异常，程序执行异常。

■ 变通措施

在切换到超低速模式之前，关闭缓存（CACHE）功能。

2.2 INTC 注意事项

2.2.1 EXTINT 使用限制

- 问题描述

同 Pin 位号的外部中断功能同时使能，外部中断信号由所有使能对应管脚的电平的逻辑或条件决定。例如 PA0、PB0 同时置位 PCRx0 ：INTE，低电平有效，需 PA0、PB0 同时为低时，外部中断通道 0 被响应。

- 变通措施

每个外部中断通道可配置的 I/O 不止一个，使用同一通道的外部中断，不要配置多个 Pin。例如：PA0 和 PB0 的外部中断不要同时使能。

2.2.2 中断配置流程注意事项

- 问题描述

在 EXTINT 的中断配置流程中，在外部管脚为高电平情况下有下述问题：

1) 当选择 EXTINT 上升沿中断时，先使能 NVIC（NVIC_EnableIRQ），后使能外设中断，会立即产生一个中断信号；

2) 当选择 EXTINT 下降沿中断时，在 NVIC（NVIC_EnableIRQ）使能的情况下，关闭外设中断，会立即产生一个中断信号。

- 变通措施

EXTINT 的中断配置流程为：

1) 当需要使用中断时，先使能外设中断，再清除 Pending 信号（NVIC_ClearPendingIRQ），最后使能 NVIC 中断（NVIC_EnableIRQ）；

2) 当需要关闭中断时，先关闭 NVIC 中断（NVIC_DisableIRQ），然后关闭外设中断。

2.3 DMA 注意事项

2.3.1 DMA 源地址/目标地址与位宽对齐

- 应用注意

1) DMA 在 16 bit 位宽传输数据时，需保证源地址/目的地址 half word 对齐。

2) DMA 在 32 bit 位宽传输数据时，需保证源地址/目的地址 word 对齐。

2.4 其他

2.4.1 寄存器保留位注意事项

■ 应用注意

所有寄存器的保留位（除本文提及），请确保芯片使用过程中一直为缺省值，否则可能造成不可预期的结果。

3 定时器、计数器

3.1 Timer6 注意事项

3.1.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期

- 问题描述

三角波计数时，如果 counter 初值设为 0（TMR6_CNTER = 0U），输出的 PWM 第一个脉宽会多一个计数周期。

- 变通措施

三角波计数时，设置 counter 初值为 1（TMR6_CNTER = 1U）。

3.1.2 停止计数后 CNTER 寄存器可能写入失败

- 问题描述

当计数时钟选择 GCONR.CKDIV 不为 0 时，停止计数后立即写 CNTER 寄存器，计数值可能无法正确写入。

- 变通措施

使用以下任意一项即可。

1) 写寄存器 GCONR.START 为 0 停止计数后，通过软件等待一个计数时钟，再写入 CNTER 寄存器。
2) 同时写寄存器 GCONR.START 和 GCONR.CKDIV 为 0 停止计数后，再写入 CNTER 寄存器。

3.2 TimerA 注意事项

3.2.1 三角波计数时 PWM 第一个脉宽可能多一个计数周期

- 问题描述

三角波计数时，如果 counter 初值设为 0（TMRA_CNTER = 0U），输出的 PWM 第一个脉宽会多一个计数周期。

- 变通措施

三角波计数时，设置 counter 初值为 1（TMRA_CNTER = 1U）。

3.2.2 停止计数后 CNTER 寄存器可能写入失败

- 问题描述

当计数时钟选择 BCSTRL.CKDIV 不为 0 时，停止计数后立即写 CNTER 寄存器，计数值可能无法正确写入。

- 变通措施

使用以下任意一项即可。

1) 写寄存器 BCSTRL.START 为 0 停止计数后，通过软件等待一个计数时钟，再写入 CNTER 寄存器。
2) 同时写寄存器 BCSTRL.START 和 BCSTRL.CKDIV 为 0 停止计数后，再写入 CNTER 寄存器。

3.2.3 PWM 输出停止及恢复

■ 问题描述

在 PWM 输出过程中，若使用 PCONRm.OUTEN（m 表示通道）停止 PWM 输出和恢复 PWM 输出，在停止到恢复的切换过程中，PWM 可能输出非期望电平或毛刺。

■ 变通措施

通过 PCONRm.FORC 先将 PWM 内部输出强制为期望电平，再将 PWM 引脚配置为 GPIO 功能并输出期望电平，从而在切换过程中保持电平连续。

停止 PWM 输出流程：

1) 配置 PCONRm.FORC，将 PWM 输出强制为停止后的期望电平；
2) 将该引脚 PCRxy.POUT 写为相同电平（x 表示端口，y 表示引脚号），并将 PCRxy.POUTE 置 1，使能该引脚 GPIO 输出；
3) 写 PCRxy.LTE 为 1 使能输出锁存；
4) 写 PFSRxy.FSEL 为 0 将该引脚功能切换为 GPIO，由 GPIO 接管输出；
5) 写 PCRxy.LTE 为 0 关闭输出锁存。

恢复 PWM 输出流程：

1) 写 PCRxy.LTE 为 1 使能输出锁存；
2) 写 PFSRxy.FSEL 为 PWM 功能号将该引脚功能切换回 PWM 功能；
3) 写 PCRxy.LTE 为 0 关闭输出锁存；
4) 将 PCONRm.FORC 清零，撤销强制电平，由 PWM 正常驱动输出。

3.3 RTC 注意事项

3.3.1 控制寄存器 2（RTC_CR2）寄存器位 0 RWREQ

■ 应用注意

在读出/写入日历寄存器时，需要将 RTC_CR2 的位 0 RWREQ 置 1，请求读写，由于计数器在连续计数，请在 1 秒的时间内完成读出/写入操作并将该位清 0。

如果 RWREQ 位置位后，没有在 1 秒内及时清零，将会导致计数器停止计数，使实时时钟 RTC 不能精确计时；如果 RWREQ 一直维持置位状态，则实时时钟 RTC 会停止计时。

4 通信及接口

4.1 I2C 注意事项

4.1.1 主机接收模式可能发出多余时钟信号

■ 问题描述

进入主机接收模式后，当 DRR 寄存器或移位寄存器为空时，主机会主动发送时钟信号读取数据，应用代码可能无法及时将 CR1.STOP 标志位写 1 停止时钟信号的发送，导致发出多余的时钟信号。若这种情况导致 DRR 寄存器有多余的数据未被读取，此时无法通过 CR1.STOP 标志位写 1 发出停止条件。

■ 变通措施

结合以下两个步骤规避：

1) 配置作为主机时，将 CR4.BUSWAIT 寄存器位写 1 使能总线等待功能。此功能使能后，当 DRR 寄存器中有数据还未被读走时，主机不会继续发送时钟信号读取数据。
2) 主机接收数据流程中，当最后 1 Byte 数据进入 DRR 寄存器后（判断 SR.RFULLF 为 1），首先写 CR1.STOP 寄存器发送停止条件使主机退出接收模式，然后再读取 DRR 寄存器内的数据。

4.1.2 主机接收模式无法判断设备地址是否发送完成

■ 问题描述

写 DTR 寄存器发送设备地址后，I2C 模块立即进入主机接收模式，此时 SR.TENDF 寄存器标志位失效，无法通过 SR.TENDF 标志来判断地址是否发送完成。

■ 变通措施

写 DTR 寄存器发送设备地址后，通过等待 SR.TRA 标志位为 0 来判断地址是否发送完成。

4.1.3 超时功能注意事项

■ 问题描述

超时功能寄存器 SLTR.TOUTHIGH 和 SLTR.TOUTLOW 位宽为 16 位，超时功能计时范围有限。

■ 变通措施

在超时中断内进行软件计数实现对较长超时时间的功能需求。

4.2 SPI 注意事项

4.2.1 SPI 只发送通信可能造成数据错误

■ 问题描述

SPI 从机连续模式/常规模式只发送通信，无法确认数据发送完成。在最后一个数据写入到 DR 寄存器，并检测到 TDEF 标志置位后，如果立刻退出连续模式或关闭 SPI，可能造成最后一个数据错误。

■ 变通措施

1) SPI 从机连续模式只发送通信

在最后一个数据写入到 DR 寄存器，并检测到 TDEF 标志置位后，延迟“足够时长”再退出连续模式或关闭 SPI，“足够时长”对应的计算公式如下（时序如图 4-1 所示）：

a) 相位为 0（CPHA=0）：1+T4+数据位宽（CFG2.DSIZE），单位为 SCK。

b) 相位为 1（CPHA=1）：T4+数据位宽（CFG2.DSIZE），单位为 SCK。

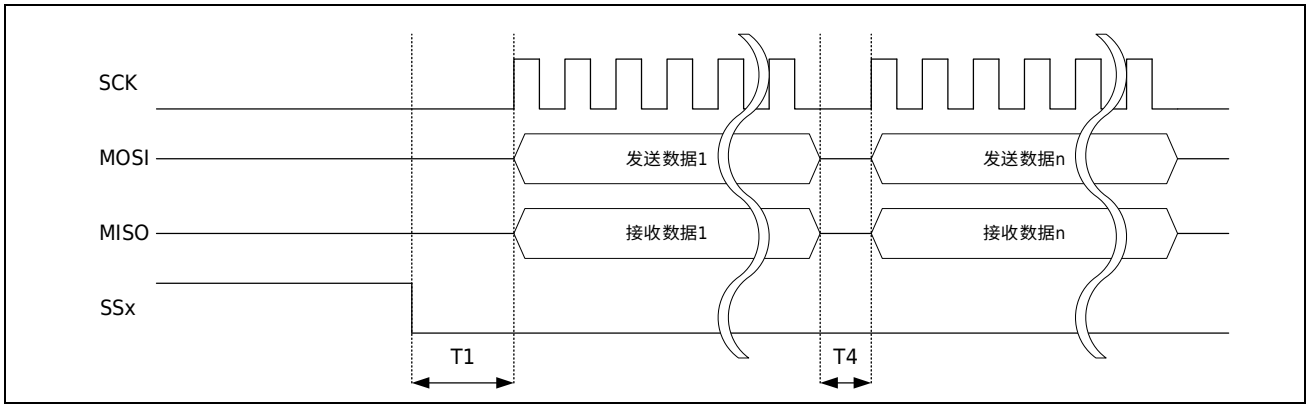


图 4-1 连续通信

2) SPI 从机常规模式只发送通信

在最后一个数据写入到 DR 寄存器，并检测到 TDEF 标志置位后，延迟“足够时长”再退出连续模式或关闭 SPI，“足够时长”对应的计算公式如下（时序如图 4-2 所示）：

a) 相位为 0（CPHA=0）：1+T1+2*T2+T3+数据位宽（CFG2.DSIZE），单位为 SCK。

b) 相位为 1（CPHA=1）：T1+2*T2+T3+数据位宽（CFG2.DSIZE），单位为 SCK。

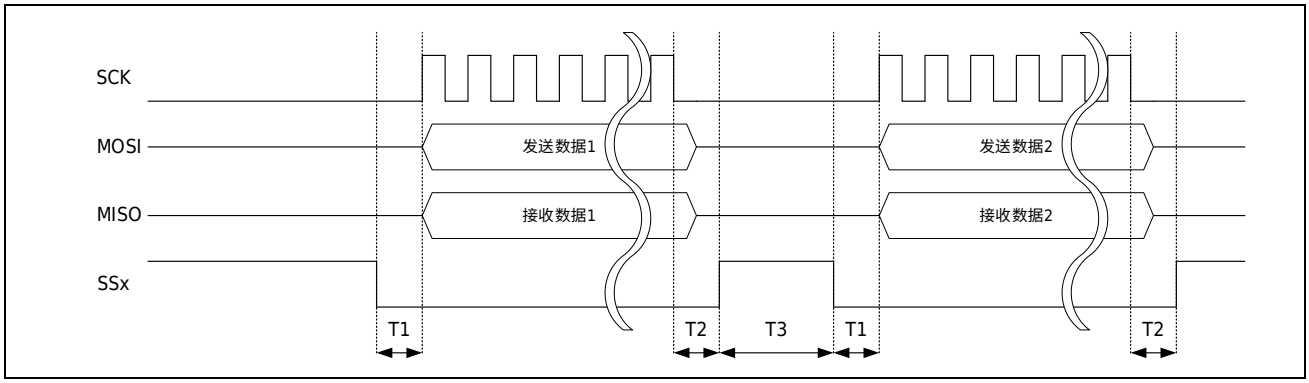


图 4-2 常规通信

4.3 QSPI 注意事项

4.3.1 标准读最高速率

■ 问题描述

在 QSPI 的读取过程中，从地址输出结束到数据开始读入，根据实际的应用环境和存储芯片性能特性，往往存在一定的延迟时间。在标准读模式下，地址输出完成后的下一个时钟周期将立刻开始数据读入，

因此当延迟时间较大且 QSCK 频率较高时，有可能造成数据读取阶段的第一个时钟边沿无法正确采样到 QSPI 的输入数据，最终导致整体数据接收错误。

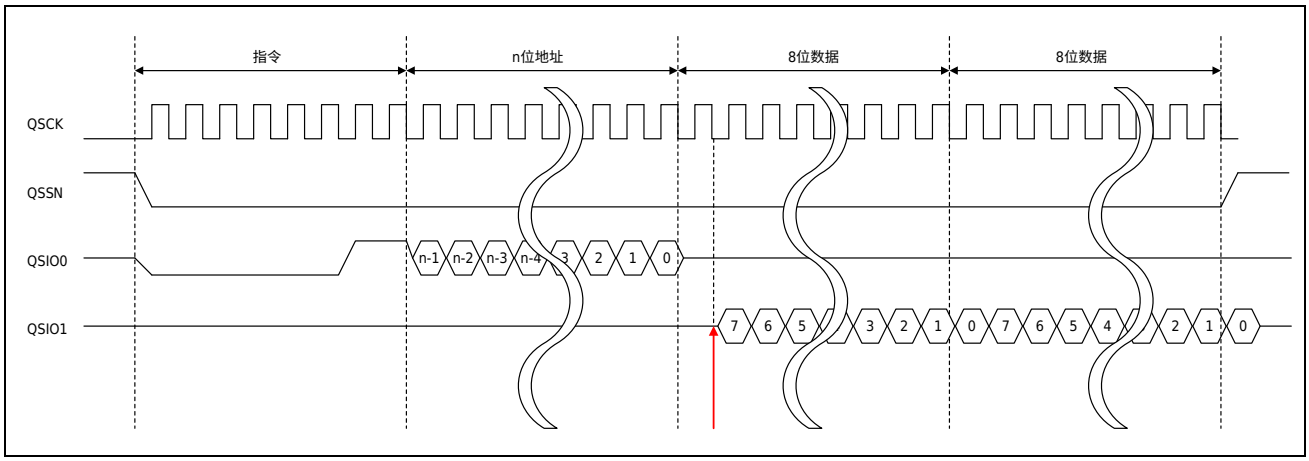


图 4-3 标准读时序

■ 变通措施

可以选择使用快速读模式，在地址输出完成到数据输入之间加入虚拟周期，根据实际的迟延情况，通过调整虚拟周期的数量，确保数据能够被正确采样到。

4.3.2 输入数据保持时间

■ 应用注意

在全温域条件下，QSPI 接口特性要求数据输入保持时间最小为 11 ns，使用 QSPI 与其他设备进行通信时，需要查看设备对应的手册是否满足此特性。

4.4 CAN FD 控制器注意事项

4.4.1 总线被干扰时发出未定义帧

■ 问题描述

当总线被干扰时，CAN 控制器在发送时可能发出应用程序未定义的帧，包括未定义的 ID 或未定义的数据。

■ 变通措施

变通措施包括以下几点：

1) 将 CAN 的控制逻辑时钟频率设置为至少是 CAN 的通信时钟频率的 1.5 倍。例如，通信时钟频率为 20 MHz，那么控制逻辑时钟的频率最低须设置为 30 MHz。通信时钟和控制逻辑时钟如表 4-1；

表 4-1 CAN 控制器时钟

通信时钟	控制逻辑时钟
由寄存器 CMU_CANCKCFGR 指定	PCLK1

2) 使用 CAN FD 时，CAN Slow 位时序分频与 CAN Fast 位时序分频设置为相同且最大为 2 分频（CAN_SBT.SPRESC= CAN_FBT.FPRESC=0x00 或 0x01）；
3) 发送使能后，在发送完成之前，不向任何发送 Buffer 填充数据并使能发送；建议应用程序只用 PTB 发送，在需要多帧发送时建立软件发送 Buffer 或者 FIFO，由软件调度发送；
4) 在应用程序中增加消息有效性确认机制，如增加握手协议、增加帧（包括 ID 和数据）的校验、根据系统状态判断新接收的帧是否采用等。

4.5 SDIOC 注意事项

4.5.1 长响应（136 bit）命令应答

■ 问题描述

SDIOC 在长响应（136 bit）的命令应答时，会硬件裁剪最后 1 个 Byte 的数据，造成数据整体向低位右移 8 bit。

■ 变通措施

将数据整体向高位左移 8 bit。

4.6 EXMC 注意事项

4.6.1 EXMC 连续读访问延迟

■ 问题描述

EXMC 连续读访问之间会产生延迟。

■ 变通措施

用户需评估延迟是否满足需求。

4.6.2 EXMC NFC 和 SMC/ DMC 互斥访问

■ 应用注意

NFC 不支持与 SMC/ DMC 之一或两者同时使用。

4.6.3 EXMC SMC 和 DMC 之间搬运数据

■ 问题描述

禁止 CPU 在 SMC 与 DMC 直接传输数据。

■ 变通措施

通过 DMA 搬运或者通过系统 RAM 中继搬运。

4.6.4 EXMC SMC 地址数据线复用时 T_ADV 配置

■ 应用注意

地址数据复用使能时，配置 T_ADV 时注意以下 2 点：

1) 每个 chip SMC_TMCR 的 T_ADV 设置值需大于等于 1，且相同。

2) 配置 chip1~3 SMC_TMCR 的 T_ADV，必须对 chip 0 发出 UpdateRegs 命令。

5 模拟

5.1 ADC 注意事项

5.1.1 ADC 的通道专用采样保持 SH

■ 应用注意

使用 ADC 的通道专用采样保持 SH 时，确保 AVCC 大于等于 2.7 V。

5.2 OTS 注意事项

■ 问题描述

使用 OTS 测量温度时，数据寄存器 OTS_DR1 和 OTS_DR2 可能随机地出现异常，导致计算出的温度值不正确。

■ 变通措施

软件同时实施以下措施：

1) OTS_CTL 寄存器的 TSSTP 位设置为“1”；
2) 每次温度测量完成后计算温度值时，对数据寄存器 OTS_DR1 和 OTS_DR2 做有效性判定。若 OTS_DR1 或 OTS_DR2 小于 1000（十进制），则判定本次温度测量无效，需重新测量。

版本修订记录

版本号	修订日期	修订内容
Rev1.00	2025/03/11	初版发布。
Rev1.10	2025/06/10	1) SPI 注意事项删除“SPI 主机模式数据发送间隔”和“SPI 从机模式数据间隔”，新增“SPI 只发送通信可能造成数据错误”。 2) CAN FD 控制器注意事项“总线被干扰时发出未定义帧”，变通措施新增描述。 3) “适用对象”新增 HC32A4A8 系列，手册“ES_HC32F4A8 系列勘误表_Rev1.00”改名为“ES_HC32F4A8_A4A8 系列勘误表_Rev1.10”。
Rev1.11	2025/08/19	新增 PWC 注意事项“高速模式向超低速模式切换注意事项”。
Rev1.12	2026/07/02	新增“OTS 注意事项”。
Rev1.13	2026/10/29	新增 TimerA 注意事项“PWM 输出停止及恢复”。