XHSC 小华半导体
XIAOHUA SEMICONDUCTOR

HC32L16x 系列

32 位 ARM® Cortex®-M0+ 微控制器

参考手册

Rev1.30
2026 年 8 月

说明事项

版权所有©2026 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

XHSC 小华半导体有限公司 XIAOHUA SEMICONDUCTOR CO.,LTD、XHSC 小华半导体 XIAOHUA SEMICONDUCTOR和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 重要提示：在使用本产品前，请务必查阅官方发布的最新勘误表，充分知悉产品已知修正信息，规避使用风险。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址：	上海市浦东新区中科路 1867 号 A 座 4 楼
网址：	https://www.xhsc.com.cn
邮箱：	XHSC_MCU@xhsc.com.cn（商务咨询） XHSC_FAE@xhsc.com.cn（技术咨询）

前言

位/位域

寄存器包含位（一个位宽）或者位域（多个位宽）的字段，位域通常描述成[y:x]，从 x 位开始到 y 位结束。没有特殊说明的情况下，位域字段使用的是十进制数。

不建议使用没有指定的字段，否则可能导致不可预知后果。

寄存器地址

每个寄存器的地址可以通过系统地址划分的基地址以及寄存器的偏移地址（详见各模块的寄存器总表）获得。

寄存器属性

寄存器说明中使用以下缩写词：

缩写词	说明
RW	读写，可以读写该位。
RO	只读，只能读取该位。
WO	只写，只能写入该位。
RWA	读写，可以读写该位。 仅解锁或者安全模式下可写。
RWC	读写，可以读写该位。 写入任意值将该位清零。
RC	只读，只能读取该位。 读取后该位自动清零。
RS	只读，只能读取该位。 读取后该位自动置位。

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

Reserved（Res.）

标记为 Reserved 的寄存器和位/位域是为了将来使用预留，必须保持复位值（寄存器另有说明的场景除外）。Reserved 位的读取值在不同设备或者特性中可能不同。

复位值（Reset）

复位值表示寄存器重置之后的值。寄存器在使用前需要进行初始化重置，否则可能导致不可预知后果。

外设可用性说明

HC32L16x 系列 32 位 ARM® Cortex®-M0+ 微控制器所支持的外设以及其数目，请参见相应的《数据手册》。

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

版权所有 ©小华半导体有限公司

目录

前言 iii
1 产品简介 28
2 存储与架构 29
2.1 概述 29
2.2 系统地址划分 30
2.3 存储器和模块地址分配 31
3 工作模式 33
3.1 概述 33
3.2 工作模式切换 33
3.3 运行模式（Active Mode） 35
3.4 休眠模式（Sleep Mode） 35
3.5 深度休眠模式（DeepSleep Mode） 35
3.6 功能/模块工作状态 36
3.7 寄存器 38
3.7.1 系统控制寄存器（SCB_SCR）（Cortex-M0+内核系统控制寄存器） 38
4 系统控制器（SYSCTRL） 39
4.1 系统时钟介绍 39
4.1.1 时钟架构图 39
4.1.2 时钟类型 40
4.1.3 时钟启动过程 42
4.2 系统时钟切换 42
4.2.1 系统时钟切换简介 42
4.2.2 切换流程 43
4.2.3 切换示例 43
4.2.4 时钟切换示意图 46
4.3 时钟校准模块 46
4.4 中断唤醒控制 46
4.4.1 从深度休眠模式唤醒后执行中断服务 47
4.4.2 从深度休眠模式唤醒后不执行中断服务 47
4.4.3 使用退出休眠特性 47
4.5 复位控制 48
4.5.1 复位控制器概述 48
4.5.2 复位功能 49
4.6 寄存器 50
4.6.1 寄存器总表 50
4.6.2 系统控制寄存器 0（SYSCTRL0） 51
4.6.3 系统控制寄存器 1（SYSCTRL1） 53
4.6.4 系统控制寄存器 2（SYSCTRL2） 54
4.6.5 RC48M 控制寄存器（RC48M_CR） 55
4.6.6 RCH 控制寄存器（RCH_CR） 56
4.6.7 XTH 控制寄存器（XTH_CR） 57
4.6.8 RCL 控制寄存器（RCL_CR） 58

版权所有 ©小华半导体有限公司

4.6.9 XTL 控制寄存器（XTL_CR）.....59
4.6.10 PLL 控制寄存器（PLL_CR）.....60
4.6.11 复位标识寄存器（RESET_FLAG）.....62
4.6.12 外围模块时钟控制寄存器 0（PERI_CLKEN0）.....64
4.6.13 外围模块时钟控制寄存器 1（PERI_CLKEN1）.....67
4.6.14 外围模块复位控制寄存器 0（PERI_RESET0）.....68
4.6.15 外围模块复位控制寄存器 1（PERI_RESET1）.....71
4.6.16 外设调试功能有效性配置寄存器（DEBUG_ACTIVE）.....72
5 中断控制器（NVIC）.....74
5.1 简介.....74
5.2 功能说明.....74
5.2.1 中断优先级.....74
5.2.2 中断向量表.....75
5.2.3 中断输入和挂起行为.....75
5.2.4 中断等待.....77
5.2.5 中断源.....77
5.2.6 中断结构图.....78
5.3 操作示例.....80
5.3.1 外部中断使能.....80
5.3.2 NVIC 中断使能和清除使能.....80
5.3.3 NVIC 中断挂起和清除挂起.....80
5.3.4 NVIC 中断优先级.....80
5.3.5 NVIC 中断屏蔽.....80
5.4 寄存器.....81
5.4.1 寄存器总表.....81
5.4.2 中断使能设置寄存器（NVIC_ISER）.....82
5.4.3 中断使能清除寄存器（NVIC_ICER）.....82
5.4.4 中断挂起状态设置寄存器（NVIC_ISPR）.....83
5.4.5 中断挂起状态清除寄存器（NVIC_ICPR）.....83
5.4.6 中断优先级寄存器（NVIC_IPR0）.....84
5.4.7 中断优先级寄存器（NVIC_IPR1）.....84
5.4.8 中断优先级寄存器（NVIC_IPR2）.....85
5.4.9 中断优先级寄存器（NVIC_IPR3）.....85
5.4.10 中断优先级寄存器（NVIC_IPR4）.....86
5.4.11 中断优先级寄存器（NVIC_IPR5）.....86
5.4.12 中断优先级寄存器（NVIC_IPR6）.....87
5.4.13 中断优先级寄存器（NVIC_IPR7）.....87
5.4.14 中断屏蔽特殊寄存器（PRIMASK）.....88
6 端口控制器（GPIO）.....89
6.1 简介.....89
6.2 主要特性.....89
6.3 功能说明.....90
6.3.1 端口配置功能.....90
6.3.2 端口的写入.....93
6.3.3 端口的读取.....93

版权所有 ©小华半导体有限公司

6.3.4 端口数字复用功能.....94
6.3.5 端口中断功能.....97
6.4 操作示例.....97
6.4.1 端口复用配置为模拟端口操作流程.....97
6.4.2 端口复用配置为数字通用端口操作流程.....97
6.4.3 端口复用配置为数字功能端口操作流程.....97
6.4.4 端口复用配置为调试测试端口操作流程.....97
6.4.5 端口复用配置为红外输出信号操作流程.....97
6.4.6 端口高电平中断操作流程.....98
6.4.7 端口低电平中断操作流程.....98
6.4.8 端口上升沿中断操作流程.....98
6.4.9 端口下降沿中断操作流程.....98
6.4.10 端口上拉使能配置操作流程.....98
6.4.11 端口下拉使能配置操作流程.....98
6.4.12 端口增强驱动配置操作流程.....99
6.4.13 端口开漏输出配置操作流程.....99
6.4.14 端口位置位操作流程.....99
6.4.15 端口位清零操作流程.....99
6.4.16 端口位置位清零操作流程.....99
6.5 寄存器.....100
6.5.1 寄存器总表.....100
6.5.2 端口通用寄存器.....104
6.5.3 端口辅助寄存器.....113
6.5.4 端口功能选择寄存器.....121
7 I2C 总线（I2C）.....122
7.1 简介.....122
7.2 主要特性.....122
7.3 协议描述.....122
7.3.1 I2C 总线上数据传输.....122
7.3.2 I2C 总线上的应答信号.....123
7.3.3 I2C 总线上的仲裁.....124
7.4 功能说明.....125
7.4.1 功能框图.....125
7.4.2 串行时钟发生器.....125
7.4.3 输入滤波器.....126
7.4.4 地址比较器.....126
7.4.5 应答标志位.....126
7.4.6 中断产生器.....126
7.4.7 工作模式.....126
7.4.8 状态码表述.....131
7.5 操作示例.....133
7.5.1 主机发送示例.....133
7.5.2 主机接收示例.....133
7.5.3 从机发送示例.....134
7.5.4 从机接收示例.....134

版权所有 ©小华半导体有限公司

7.6 寄存器.....135
7.6.1 寄存器总表.....135
7.6.2 波特率发生器使能寄存器（I2C_TMRUN）.....136
7.6.3 波特率计数器配置寄存器（I2C_TM）.....136
7.6.4 配置寄存器（I2C_CR）.....137
7.6.5 数据寄存器（I2C_DATA）.....138
7.6.6 状态寄存器（I2C_STAT）.....138
7.6.7 从机地址 0 寄存器（I2C_ADDR0）.....139
7.6.8 从机地址 1 寄存器（I2C_ADDR1）.....139
7.6.9 从机地址 2 寄存器（I2C_ADDR2）.....140
7.6.10 从机地址匹配寄存器（I2C_MATCH）.....140
8 串行外设接口（SPI）.....141
8.1 简介.....141
8.2 主要特性.....141
8.3 功能说明.....141
8.3.1 主机模式.....141
8.3.2 从机模式.....142
8.3.3 数据帧格式.....143
8.3.4 状态标志及中断.....144
8.3.5 多机系统配置说明.....144
8.3.6 管脚配置说明.....145
8.4 操作示例.....146
8.4.1 主机发送示例.....146
8.4.2 主机接收示例.....146
8.4.3 从机发送示例.....147
8.4.4 从机接收示例.....147
8.5 寄存器.....148
8.5.1 寄存器总表.....148
8.5.2 SPI 配置寄存器（SPI_CR）.....149
8.5.3 SPI 片选配置寄存器（SPI_SSN）.....150
8.5.4 SPI 状态寄存器（SPI_STAT）.....151
8.5.5 SPI 数据寄存器（SPI_DATA）.....152
8.5.6 SPI 配置寄存器 2（SPI_CR2）.....153
8.5.7 SPI 中断清除寄存器（SPI_ICLR）.....153
9 时钟校准模块（CLKTRIM）.....154
9.1 简介.....154
9.2 主要特性.....154
9.3 功能说明.....154
9.3.1 校准模式.....154
9.3.2 监测模式.....156
9.4 寄存器.....158
9.4.1 寄存器总表.....158
9.4.2 配置寄存器（CLKTRIM_CR）.....159
9.4.3 参考计数器初值配置寄存器（CLKTRIM_REFCON）.....160
9.4.4 参考计数器值寄存器（CLKTRIM_REFCNT）.....160

版权所有 ©小华半导体有限公司

9.4.5 校准计数器值寄存器（CLKTRIM_CALCNT）.....160
9.4.6 中断标志位寄存器（CLKTRIM_IFR）.....161
9.4.7 中断标志位清除寄存器（CLKTRIM_ICLR）.....161
9.4.8 校准计数器溢出值配置寄存器（CLKTRIM_CALCON）.....162
10 时钟校准模块（CTRIM）.....163
10.1 简介.....163
10.2 主要特性.....163
10.3 功能说明.....163
10.3.1 RCH/RC48M 时钟校准模式.....163
10.3.2 RCL 时钟校准模式.....164
10.3.3 低功耗定时器模式.....165
10.4 操作示例.....165
10.4.1 RC48M 时钟自动校准示例.....165
10.4.2 RCL 时钟自动校准示例.....166
10.5 寄存器.....167
10.5.1 寄存器总表.....167
10.5.2 自动装载寄存器（CTRIM_ARR）.....168
10.5.3 误差计数器寄存器（CTRIM_CNT）.....168
10.5.4 控制寄存器 0（CTRIM_CR0）.....169
10.5.5 控制寄存器 1（CTRIM_CR1）.....170
10.5.6 中断使能寄存器（CTRIM_IER）.....172
10.5.7 中断和状态寄存器（CTRIM_ISR）.....173
10.5.8 中断标志清除寄存器（CTRIM_ICR）.....174
10.5.9 误差结果寄存器（CTRIM_FCAP）.....174
10.5.10 TRIM 结果寄存器（CTRIM_TVAL）.....175
10.5.11 误差上限寄存器（CTRIM_FLIM）.....175
11 Flash 控制器（FLASH）.....176
11.1 简介.....176
11.2 功能说明.....176
11.2.1 容量划分.....176
11.2.2 擦写时间.....176
11.2.3 读等待周期.....177
11.2.4 Flash 安全保护.....178
11.3 操作示例.....179
11.3.1 页擦除（Sector Erase）.....179
11.3.2 全片擦除（Chip Erase）.....179
11.3.3 写操作（Program）.....180
11.3.4 连续写操作（Cont-Program）.....181
11.3.5 读操作（Read）.....183
11.3.6 配置 FLASH 擦写参数.....183
11.4 寄存器.....185
11.4.1 寄存器总表.....185
11.4.2 TPNVS 编程参数寄存器（FLASH_TPNVS）.....186
11.4.3 TPGS 参数寄存器（FLASH_TPGS）.....186
11.4.4 TPROG 参数寄存器（FLASH_TPROG）.....186

版权所有 ©小华半导体有限公司

11.4.5 TSERASE 参数寄存器（FLASH_TSERASE）.....187
11.4.6 TMERASE 参数寄存器（FLASH_TMERASE）.....187
11.4.7 TPRCV 参数寄存器（FLASH_TPRCV）.....187
11.4.8 TSRCV 参数寄存器（FLASH_TSRCV）.....188
11.4.9 TMRCV 参数寄存器（FLASH_TMRCV）.....188
11.4.10 CR 寄存器（FLASH_CR）.....189
11.4.11 IFR 寄存器（FLASH_IFR）.....190
11.4.12 ICLR 寄存器（FLASH_ICLR）.....190
11.4.13 BYPASS 寄存器（FLASH_BYPASS）.....191
11.4.14 SLOCK0 寄存器（FLASH_SLOCK0）.....191
11.4.15 SLOCK1 寄存器（FLASH_SLOCK1）.....192
11.4.16 SLOCK2 寄存器（FLASH_SLOCK2）.....192
11.4.17 SLOCK3 寄存器（FLASH_SLOCK3）.....193
11.4.18 TNVS 页擦参数寄存器（FLASH_TSNVS）.....193
11.4.19 TNVS 片擦参数寄存器（FLASH_TMNVS）.....194
11.4.20 TADS 参数寄存器（FLASH_TADS）.....194
11.4.21 TADH 参数寄存器（FLASH_TADH）.....194
11.4.22 TPGH 参数寄存器（FLASH_TPGH）.....195
11.4.23 TRW1 参数寄存器（FLASH_TRW1）.....195
11.4.24 TRW2 参数寄存器（FLASH_TRW2）.....195
11.4.25 保护状态寄存器（FLASH_LOCK_ST）.....196
12 RAM 控制器（RAM）.....197
12.1 简介.....197
12.2 功能说明.....197
12.2.1 RAM 地址范围.....197
12.2.2 读写位宽.....197
12.2.3 奇偶校验.....197
12.3 寄存器.....198
12.3.1 寄存器总表.....198
12.3.2 控制寄存器（RAM_CR）.....199
12.3.3 奇偶校验出错地址寄存器（RAM_ERRADDR）.....199
12.3.4 出错中断标志寄存器（RAM_IFR）.....200
12.3.5 出错中断标志清除寄存器（RAM_ICLR）.....200
13 DMA 控制器（DMAC）.....201
13.1 简介.....201
13.2 主要特性.....201
13.3 功能说明.....202
13.3.1 功能框图.....202
13.3.2 DMAC 传输模式.....203
13.3.3 DMA 传输暂停.....205
13.3.4 DMA 其它配置.....206
13.3.5 DMA 中断.....206
13.4 寄存器.....208
13.4.1 寄存器总表.....208
13.4.2 所有通道配置寄存器（DMAC_CONF）.....209

版权所有 ©小华半导体有限公司

13.4.3 通道 x 配置 A 寄存器（DMAC_CONFAx）（x=0~1）.....210
13.4.4 通道 x 配置 B 寄存器（DMAC_CONFBx）（x=0~1）.....212
13.4.5 通道 x 传输源地址寄存器（DMAC_SRCADRx）（x=0~1）.....214
13.4.6 通道 x 传输目的地址寄存器（DMAC_DSTADRx）（x=0~1）.....214
14 通用定时器（TIM0/1/2/3）.....215
14.1 简介.....215
14.2 主要特性.....215
14.2.1 TIM0/1/2 主要特性.....215
14.2.2 TIM3 主要特性.....216
14.3 功能说明.....217
14.3.1 定时器时钟.....217
14.3.2 定时计数器.....217
14.3.3 定时器预分频.....217
14.3.4 模式 0 计数定时器功能.....217
14.3.5 模式 1 脉宽测量 PWC.....220
14.3.6 模式 2/3 比较捕获模式.....223
14.3.7 模式 2/3 从模式.....239
14.3.8 正交编码计数功能.....241
14.3.9 Timer 触发 ADC.....242
14.3.10 逐波限流和刹车控制.....243
14.3.11 中断.....244
14.3.12 Timer 互联.....244
14.3.13 输入互联.....245
14.3.14 DMA.....245
14.4 操作示例.....246
14.4.1 模式 0 计数定时器功能设置示例.....246
14.4.2 模式 1 脉宽测量 PWC 设置示例.....246
14.4.3 模式 2/3 比较捕获模式设置示例.....247
14.4.4 互补 PWM 输出时 B 比较作为 ADC 触发功能.....248
14.4.5 定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM0 的 CTEN 触发 TIM1/2）示例.....249
14.4.6 定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM1 的 UG 触发 TIM0/2）示例.....249
14.4.7 DMA 设置示例.....249
14.5 寄存器.....251
14.5.1 寄存器总表.....251
14.5.2 模式 0 计数定时器寄存器.....253
14.5.3 模式 1 脉宽测量 PWC 寄存器.....257
14.5.4 模式 2/3 比较捕获模式寄存器.....264
15 低功耗定时器（LPTIM）.....285
15.1 简介.....285
15.2 主要特性.....285
15.3 功能说明.....285
15.3.1 功能框图.....285
15.3.2 工作模式.....285
15.3.3 计数功能.....287
15.3.4 定时功能.....287

版权所有 ©小华半导体有限公司

15.3.5 GATE 互联.....287
15.3.6 ETR 互联.....287
15.3.7 Toggle 输出互联.....287
15.4 寄存器.....288
15.4.1 寄存器总表.....288
15.4.2 计数器计数值寄存器（LPTIM_CNT）.....289
15.4.3 重载寄存器（LPTIM_ARR）.....289
15.4.4 控制寄存器（LPTIM_CR）.....290
15.4.5 中断标志寄存器（LPTIM_IFR）.....292
15.4.6 中断标志清除寄存器（LPTIM_ICLR）.....292
16 可编程计数阵列（PCA）.....293
16.1 简介.....293
16.2 功能说明.....293
16.2.1 PCA 定时/计数器.....294
16.2.2 PCA 捕获功能.....295
16.2.3 PCA 比较功能.....295
16.2.4 PCA 模块与其他模块互连及控制.....299
16.3 操作示例.....299
16.3.1 PCA 定时/计数器设置示例.....299
16.3.2 PCA 捕获功能设置示例.....300
16.3.3 PCA WDT 设置示例.....300
16.4 寄存器.....301
16.4.1 寄存器总表.....301
16.4.2 控制寄存器（PCA_CCON）.....303
16.4.3 模式寄存器（PCA_CMOD）.....304
16.4.4 计数寄存器（PCA_CNT）.....305
16.4.5 中断清除寄存器（PCA_ICLR）.....305
16.4.6 比较捕获模块 x 模式寄存器（PCA_CCAPMx）（x=0~4）.....306
16.4.7 比较捕获模块 x 数据寄存器高 8 位（PCA_CCAPxH）（x=0~4）.....307
16.4.8 比较捕获模块 x 数据寄存器低 8 位（PCA_CCAPxL）（x=0~4）.....307
16.4.9 比较捕获模块 x 16 位数据寄存器（PCA_CCAPx）（x=0~4）.....308
16.4.10 比较高速输出标志寄存器（PCA_CCAPO）.....308
16.4.11 周期寄存器（PCA_CARR）.....309
16.4.12 增强 PWM 控制寄存器（PCA_EPWM）.....309
17 高级定时器（TIM4/5/6）.....310
17.1 简介.....310
17.2 主要特性.....311
17.3 功能说明.....312
17.3.1 基本动作.....312
17.3.2 时钟源选择.....314
17.3.3 计数方向.....314
17.3.4 数字滤波.....314
17.3.5 软件同步.....314
17.3.6 硬件同步.....315
17.3.7 缓存功能.....316

版权所有 ©小华半导体有限公司

17.3.8 通用 PWM 输出 318
17.3.9 正交编码计数 322
17.3.10 周期间隔响应 326
17.3.11 保护机制 326
17.3.12 中断说明 327
17.3.13 DMA 327
17.3.14 刹车保护 327
17.3.15 内部互连 329
17.4 寄存器 332
17.4.1 寄存器总表 332
17.4.2 通用计数基准值寄存器（TIM_CNTER） 334
17.4.3 通用周期基准值寄存器（TIM_PERAR） 334
17.4.4 通用周期缓存寄存器（TIM_PERBR） 334
17.4.5 通用比较 x 基准值寄存器（TIM_GCMxR）（x=A/B/C/D） 335
17.4.6 专用比较 x 基准值寄存器（TIM_SCMxR）（x=A/B） 335
17.4.7 死区时间向上计数基准值寄存器（TIM_DTUAR） 336
17.4.8 死区时间向下计数基准值寄存器（TIM_DTDAR） 336
17.4.9 通用控制寄存器（TIM_GCONR） 337
17.4.10 中断控制寄存器（TIM_ICONR） 339
17.4.11 端口控制寄存器（TIM_PCONR） 341
17.4.12 缓存控制寄存器（TIM_BCONR） 344
17.4.13 死区控制寄存器（TIM_DCONR） 345
17.4.14 滤波控制寄存器（TIM_FCONR） 346
17.4.15 有效周期寄存器（TIM_VPERR） 348
17.4.16 状态标志寄存器（TIM_STFLR） 349
17.4.17 硬件启动事件选择寄存器（TIM_HSTAR） 351
17.4.18 硬件停止事件选择寄存器（TIM_HSTPR） 353
17.4.19 硬件清零事件选择寄存器（TIM_HCELR） 355
17.4.20 硬件捕获 A 事件选择寄存器（TIM_HCPAR） 357
17.4.21 硬件捕获 B 事件选择寄存器（TIM_HCPBR） 359
17.4.22 硬件递加事件选择寄存器（TIM_HCUPR） 361
17.4.23 硬件递减事件选择寄存器（TIM_HCDOR） 364
17.4.24 软件同步启动寄存器（TIM_SSTAR） 367
17.4.25 软件同步停止寄存器（TIM_SSTPR） 367
17.4.26 软件同步清零寄存器（TIM_SCLRR） 368
17.4.27 中断标志寄存器（TIM_IFR） 369
17.4.28 中断标志清除寄存器（TIM_ICLR） 370
17.4.29 展频及触发选择寄存器（TIM_CR） 371
17.4.30 AOS 选择控制寄存器（TIM_AOSSR） 373
17.4.31 AOS 选择控制标志清除寄存器（TIM_AOSCL） 374
17.4.32 端口刹车控制寄存器（TIM_PTBKS） 375
17.4.33 端口触发控制寄存器（TIM_TTRIG） 377
17.4.34 AOS 触发控制寄存器（TIM_ITRIG） 378
17.4.35 端口刹车极性控制寄存器（TIM_PTBKP） 379
18 实时时钟（RTC） 381

版权所有 ©小华半导体有限公司

18.1 简介 381
18.2 主要特性 381
18.3 功能说明 382
18.3.1 功能框图 382
18.3.2 上电设定 382
18.3.3 系统低功耗模式切换 383
18.3.4 时钟误差补偿 383
18.3.5 RTC 中断 384
18.4 操作示例 384
18.4.1 RTC 计数开始设置 384
18.4.2 读出计数寄存器 384
18.4.3 写入计数寄存器 385
18.4.4 闹钟设定 385
18.4.5 1Hz 输出 385
18.5 寄存器 387
18.5.1 寄存器总表 387
18.5.2 控制寄存器 0（RTC_CR0） 388
18.5.3 控制寄存器 1（RTC_CR1） 390
18.5.4 秒计数寄存器（RTC_SEC） 392
18.5.5 分计数寄存器（RTC_MIN） 392
18.5.6 时计数寄存器（RTC_HOUR） 393
18.5.7 日计数寄存器（RTC_DAY） 394
18.5.8 周计数寄存器（RTC_WEEK） 395
18.5.9 月计数寄存器（RTC_MON） 395
18.5.10 年计数寄存器（RTC_YEAR） 396
18.5.11 秒闹钟寄存器（RTC_ALMSEC） 396
18.5.12 分闹钟寄存器（RTC_ALMMIN） 397
18.5.13 时闹钟寄存器（RTC_ALMHOUR） 397
18.5.14 周闹钟寄存器（RTC_ALMWEEK） 398
18.5.15 时钟误差补偿寄存器（RTC_COMPEN） 399
19 看门狗定时器（WDT） 400
19.1 简介 400
19.2 功能说明 400
19.2.1 WDT 溢出后产生中断 400
19.2.2 WDT 溢出后产生复位 401
19.3 寄存器 402
19.3.1 寄存器总表 402
19.3.2 清除控制寄存器（WDT_RST） 403
19.3.3 控制寄存器（WDT_CON） 404
20 窗口看门狗（WWDT） 405
20.1 简介 405
20.2 主要特性 405
20.3 功能说明 405
20.3.1 功能框图 405
20.3.2 使能看门狗 405

版权所有 ©小华半导体有限公司

20.3.3 配置看门狗超时 405
20.3.4 更新递减计数器 406
20.3.5 预溢出中断 406
20.4 操作示例 406
20.4.1 配置看门狗窗口溢出周期示例 406
20.5 寄存器 407
20.5.1 寄存器总表 407
20.5.2 控制寄存器 0（WWDT_CR0） 408
20.5.3 控制寄存器 1（WWDT_CR1） 409
20.5.4 状态寄存器（WWDT_SR） 410
21 脉冲计数器（PCNT） 411
21.1 简介 411
21.2 主要特性 411
21.3 功能说明 411
21.3.1 整体框图 411
21.3.2 信号说明 412
21.3.3 计数模式 412
21.3.4 脉冲宽度滤波 414
21.3.5 超时 415
21.3.6 脉冲输入选择 415
21.3.7 Debug 观测输出 415
21.4 操作示例 415
21.4.1 低功耗模式下的自动唤醒定时器 415
21.5 寄存器 417
21.5.1 寄存器总表 417
21.5.2 PCNT 启动寄存器（PCNT_RUN） 418
21.5.3 PCNT 控制寄存器（PCNT_CTRL） 419
21.5.4 PCNT 滤波控制寄存器（PCNT_FLT） 420
21.5.5 PCNT 超时控制寄存器（PCNT_TOCR） 420
21.5.6 PCNT 命令寄存器（PCNT_CMD） 421
21.5.7 PCNT 状态寄存器 1（PCNT_SR1） 421
21.5.8 PCNT 计数寄存器（PCNT_CNT） 422
21.5.9 PCNT 计数溢出寄存器（PCNT_TOP） 422
21.5.10 PCNT 计数溢出缓存寄存器（PCNT_BUF） 422
21.5.11 PCNT 中断标识寄存器（PCNT_IFR） 423
21.5.12 PCNT 中断清除寄存器（PCNT_ICR） 424
21.5.13 PCNT 中断使能寄存器（PCNT_IEN） 425
21.5.14 PCNT 状态寄存器 2（PCNT_SR2） 426
21.5.15 PCNT Debug 观测输出选择寄存器（PCNT_DBG） 426
22 通用同步异步收发器（UART） 427
22.1 简介 427
22.2 主要特性 427
22.3 功能说明 428
22.3.1 工作模式 428
22.3.2 波特率生成 431

版权所有 ©小华半导体有限公司

22.3.3 帧错误检测 434
22.3.4 多机通讯 434
22.3.5 DMAC 硬件握手 434
22.3.6 硬件流控 434
22.3.7 收发端缓存 436
22.4 寄存器 437
22.4.1 寄存器总表 437
22.4.2 数据寄存器（UART_SBUF） 438
22.4.3 控制寄存器（UART_SCON） 439
22.4.4 地址寄存器（UART_SADDR） 442
22.4.5 地址掩码寄存器（UART_SADEN） 442
22.4.6 中断标志位寄存器（UART_ISR） 443
22.4.7 中断标志位清除寄存器（UART_ICR） 444
22.4.8 波特率寄存器（UART_SCNT） 444
23 低功耗同步异步收发器（LPUART） 445
23.1 简介 445
23.2 主要特性 445
23.3 功能说明 446
23.3.1 功能框图 446
23.3.2 时钟说明 446
23.3.3 工作模式 446
23.3.4 波特率生成 450
23.3.5 帧错误检测 453
23.3.6 多机通讯 453
23.3.7 硬件流控 454
23.3.8 DMA 传输 455
23.3.9 收发端缓存 455
23.4 操作示例 456
23.4.1 发送数据示例 456
23.4.2 接收数据示例 456
23.5 寄存器 457
23.5.1 寄存器总表 457
23.5.2 数据寄存器（LPUART_SBUF） 458
23.5.3 控制寄存器（LPUART_SCON） 459
23.5.4 地址寄存器（LPUART_SADDR） 462
23.5.5 地址掩码寄存器（LPUART_SADEN） 462
23.5.6 中断标志位寄存器（LPUART_ISR） 463
23.5.7 中断标志位清除寄存器（LPUART_ICR） 464
23.5.8 波特率寄存器（LPUART_SCNT） 464
23.5.9 波特率产生寄存器（LPUART_BSEL） 465
23.5.10 9600/4800 波特率调制器寄存器（LPUART_MODU） 466
24 循环冗余校验（CRC） 468
24.1 简介 468
24.2 主要特性 468
24.3 功能说明 468

版权所有 ©小华半导体有限公司

24.3.1 工作模式....468
24.3.2 编码方式....468
24.3.3 写入位宽....469
24.4 操作示例....469
24.4.1 CRC-16 编码模式....469
24.4.2 CRC-16 检验模式....469
24.4.3 CRC-32 编码模式....469
24.4.4 CRC-32 检验模式....469
24.5 寄存器....470
24.5.1 寄存器总表....470
24.5.2 控制寄存器（CRC_CR）....471
24.5.3 结果寄存器（CRC_RESULT）....471
24.5.4 数据寄存器（CRC_DATA）....472
25 真随机数发生器（TRNG）....473
25.1 简介....473
25.2 功能说明....473
25.2.1 真随机数产生原理....473
25.3 操作示例....473
25.3.1 生成 64bits 真随机数的操作流程（上电第一次）....473
25.3.2 生成 64bits 真随机数的操作流程（非上电第一次生成）....474
25.4 寄存器....475
25.4.1 寄存器总表....475
25.4.2 控制寄存器（TRNG_CR）....476
25.4.3 模式寄存器（TRNG_MODE）....477
25.4.4 数据寄存器 0（TRNG_DATA0）....478
25.4.5 数据寄存器 1（TRNG_DATA1）....478
26 高级加密标准模块（AES）....479
26.1 简介....479
26.2 主要特性....480
26.3 功能说明....480
26.3.1 异常机制....480
26.3.2 运行时间说明....480
26.4 操作示例....480
26.4.1 加解密操作共同点....480
26.4.2 加密操作流程....480
26.4.3 解密操作流程....481
26.4.4 数据示例....481
26.5 寄存器....484
26.5.1 寄存器总表....484
26.5.2 控制寄存器（AES_CR）....485
26.5.3 数据寄存器（AES_DATAn）（n=0~3）....486
26.5.4 密钥寄存器（AES_KEYn）（n=0~7）....487
26.5.5 控制寄存器映射地址（AES_CRDM）....488
27 液晶控制器（LCD）....489
27.1 简介....489

版权所有 ©小华半导体有限公司

27.2 主要特性 489
27.3 功能说明 490
27.3.1 功能框图 490
27.3.2 LCD 驱动波形 490
27.3.3 LCD Bias 产生电路 499
27.3.4 DMA 501
27.3.5 中断 501
27.3.6 LCD 显示模式 501
27.4 操作示例 508
27.4.1 基本配置流程 508
27.4.2 DMA 数据传送配置流程 508
27.5 寄存器 509
27.5.1 寄存器总表 509
27.5.2 配置寄存器 0（LCD_CR0） 510
27.5.3 配置寄存器 1（LCD_CR1） 512
27.5.4 中断清除寄存器（LCD_INTCLR） 513
27.5.5 输出配置寄存器 0（LCD_POEN0） 513
27.5.6 输出配置寄存器 1（LCD_POEN1） 514
27.5.7 LCD_RAMx（x = 0~7） 516
27.5.8 LCD_RAMx（x = 8~F） 516
28 模数转换器（ADC） 517
28.1 简介 517
28.2 主要特性 517
28.3 功能说明 517
28.3.1 ADC 框图 517
28.3.2 转换时序及转换速度 518
28.3.3 单次转换模式 518
28.3.4 扫描转换模式 518
28.3.5 连续转换累加模式 520
28.3.6 ADC 转换外部触发源 520
28.3.7 ADC 转换结果比较 521
28.3.8 ADC 中断 522
28.3.9 使用温度传感器测量环境温度 522
28.4 操作示例 523
28.4.1 通过 ADC_SGLSTART.START 位启动 ADC 单次转换操作流程 523
28.4.2 通过外部触发启动 ADC 单次转换操作流程 523
28.4.3 通过 ADC_SQRSTART.START 位启动 ADC SQR 扫描转换操作流程 524
28.4.4 通过外部触发启动 ADC SQR 扫描转换操作流程 525
28.4.5 通过 ADC_JQRSTART.START 位启动 ADC JQR 扫描转换操作流程 525
28.4.6 通过外部触发启动 ADC JQR 扫描转换操作流程 526
28.4.7 通过 ADC_SQRSTART.START 位启动 ADC 连续转换累加操作流程 527
28.4.8 通过外部触发启动 ADC 连续转换累加操作流程 527
28.4.9 通过 ADC 测量环境温度操作流程 528
28.5 寄存器 529
28.5.1 寄存器总表 529

版权所有 ©小华半导体有限公司

28.5.2 ADC 基本配置寄存器 0（ADC_CR0）.....531
28.5.3 ADC 基本配置寄存器 1（ADC_CR1）.....533
28.5.4 ADC SQR 扫描转换通道配置寄存器 0（ADC_SQR0）.....534
28.5.5 ADC SQR 扫描转换通道配置寄存器 1（ADC_SQR1）.....535
28.5.6 ADC SQR 扫描转换通道配置寄存器 2（ADC_SQR2）.....536
28.5.7 ADC JQR 扫描转换通道配置寄存器（ADC_JQR）.....537
28.5.8 ADC SQR 扫描转换通道 x 转换结果寄存器（ADC_SQRRESULTx）（x = 0~15）.....538
28.5.9 ADC JQR 扫描转换通道 x 转换结果寄存器（ADC_JQRRESULTx）（x = 0~3）.....538
28.5.10 ADC 转换结果寄存器（ADC_RESULT）.....539
28.5.11 ADC 转换结果累加值寄存器（ADC_RESULTACC）.....539
28.5.12 ADC 比较上阈值寄存器（ADC_HT）.....540
28.5.13 ADC 比较下阈值寄存器（ADC_LT）.....540
28.5.14 ADC 中断标志寄存器（ADC_IFR）.....541
28.5.15 ADC 中断清除寄存器（ADC_ICR）.....542
28.5.16 ADC 单次转换或 SQR 扫描转换外部中断触发源配置寄存器（ADC_EXTTRIGGER0）.....543
28.5.17 ADC JQR 扫描转换外部中断触发源配置寄存器（ADC_EXTTRIGGER1）.....545
28.5.18 ADC 单次转换启动控制寄存器（ADC_SGLSTART）.....547
28.5.19 ADC SQR 扫描转换启动控制寄存器（ADC_SQRSTART）.....548
28.5.20 ADC JQR 扫描转换启动控制寄存器（ADC_JQRSTART）.....549
28.5.21 ADC 一直转换启动停止控制寄存器（ADC_ALLSTART）.....550
29 数模转换器（DAC）.....551
29.1 简介.....551
29.2 主要特性.....551
29.3 功能说明.....551
29.3.1 功能框图.....551
29.3.2 输出电压公式.....551
29.3.3 输出电压转换.....552
29.3.4 输出缓冲器.....552
29.3.5 触发选择.....552
29.3.6 数据对齐方式.....552
29.3.7 噪声生成.....553
29.3.8 三角波生成.....553
29.3.9 DMA 请求.....554
29.4 寄存器.....555
29.4.1 寄存器总表.....555
29.4.2 DAC 控制寄存器（DAC_CR0）.....556
29.4.3 DAC 软件触发寄存器（DAC_SWTR）.....557
29.4.4 DAC 12 位右对齐数据保持寄存器（DAC_DHR12R0）.....558
29.4.5 DAC 12 位左对齐数据保持寄存器（DAC_DHR12L0）.....558
29.4.6 DAC 8 位右对齐数据保持寄存器（DAC_DHR8R0）.....559
29.4.7 DAC 数据输出寄存器（DAC_DOR0）.....559
29.4.8 DAC 状态寄存器（DAC_SR）.....560
29.4.9 DAC 测试寄存器/外部触发选择寄存器（DAC_ETRS）.....560
30 模拟电压比较器（VC）.....561
30.1 简介.....561

版权所有 ©小华半导体有限公司

30.2 主要特性 561
30.3 功能说明 562
30.3.1 功能框图 562
30.3.2 建立/响应时间 562
30.3.3 数字滤波 563
30.3.4 迟滞功能 563
30.4 寄存器 564
30.4.1 寄存器总表 564
30.4.2 VC 配置寄存器（VC_CR） 565
30.4.3 VC0 配置寄存器（VC0_CR） 567
30.4.4 VC1 配置寄存器（VC1_CR） 569
30.4.5 VC0 输出配置寄存器（VC0_OUT_CFG） 571
30.4.6 VC1 输出配置寄存器（VC1_OUT_CFG） 573
30.4.7 VC 中断寄存器（VC_IFR） 575
30.4.8 VC2 配置寄存器（VC2_CR） 576
30.4.9 VC2 输出配置寄存器（VC2_OUT_CFG） 578
31 低电压检测器（LVD） 580
31.1 简介 580
31.2 主要特性 580
31.3 功能说明 580
31.3.1 LVD 框图 580
31.3.2 数字滤波 580
31.3.3 迟滞功能 581
31.4 操作示例 581
31.4.1 LVD 配置为低电压复位 581
31.4.2 LVD 配置为电压变化中断 581
31.5 寄存器 582
31.5.1 寄存器总表 582
31.5.2 LVD 配置寄存器（LVD_CR） 583
31.5.3 LVD 中断标志寄存器（LVD_IFR） 585
32 运算放大器（OPA） 586
32.1 简介 586
32.2 主要特性 586
32.3 功能说明 586
32.3.1 通用运算放大器模式 586
32.3.2 DAC 输出跟随器模式 586
32.4 寄存器 587
32.4.1 寄存器总表 587
32.4.2 OPA 配置寄存器（OPA_CR0） 588
33 模拟其他寄存器 589
33.1 寄存器总表 589
33.2 BGR 控制寄存器（BGR_CR） 590
34 SWD 调试接口 591
34.1 简介 591

版权所有 ©小华半导体有限公司

34.2 功能说明 591
34.2.1 调试系统框图 591
34.2.2 ARM®参考文档 592
34.2.3 调试端口引脚 592
34.2.4 SWD 端口 593
34.2.5 内核调试 596
34.2.6 BPU（断点单元） 596
34.2.7 DWT（数据观察点） 596
34.2.8 MCU 调试组件（DBG） 597
35 器件电子签名 598
35.1 简介 598
35.2 功能说明 598
35.2.1 产品唯一身份标识（UID） 598
35.3 寄存器 599
35.3.1 产品唯一身份标识（UID）寄存器（80 位） 599
35.3.2 产品型号寄存器 599
35.3.3 FLASH 容量寄存器 600
35.3.4 RAM 容量寄存器 600
35.3.5 管脚数量/Flash 扇区 Size 配置寄存器 601
36 SysTick 定时器 602
36.1 简介 602
36.2 操作示例 602
36.2.1 设置 SysTick 602
36.3 寄存器 603
36.3.1 寄存器总表 603
36.3.2 SysTick 控制和状态寄存器（CTRL） 604
36.3.3 SysTick 重载寄存器（LOAD） 604
36.3.4 SysTick 当前值寄存器（VAL） 605
36.3.5 SysTick 校准值寄存器（CALIB） 605
A 术语表 606
修订记录 607

版权所有 ©小华半导体有限公司

图目录

图 2-1 系统架构示意图 29
图 3-1 工作模式状态转换图 33
图 4-1 时钟架构图 40
图 4-3 晶振时钟启动示意图 42
图 4-4 时钟切换示意图 46
图 4-5 复位来源示意图 48
图 5-1 中断向量表 75
图 5-2 中断激活和挂起状态 76
图 5-3 中断挂起状态被清除然后被重新确认 76
图 5-4 中断退出时若中断请求保持高电平就会引起中断处理的再次执行 76
图 5-5 中断处理中产生的中断挂起也可以被确认 77
图 5-6 中断结构图 79
图 6-1 端口电路图 90
图 6-2 AHB/FASTIO 总线端口随系统时钟的变化 93
图 6-3 读取端口引脚数据同步图 93
图 7-1 I2C 传输协议 122
图 7-2 START、repeated START 和 STOP 123
图 7-3 I2C 总线上位传输 123
图 7-4 I2C 总线上应答信号 123
图 7-5 I2C 总线上的仲裁 124
图 7-6 I2C 功能模块图 125
图 7-7 主发送模式数据同步图 127
图 7-8 I2C 主机发送状态图 127
图 7-9 主机接收模式数据同步图 128
图 7-10 I2C 主机接收状态图 128
图 7-11 从接收模式数据同步图 129
图 7-12 从机接收状态图 129
图 7-13 从机发送模式数据同步图 130
图 7-14 I2C 从机发送状态图 130
图 7-15 I2C 广播呼叫状态图 131
图 8-1 SPI 主机模式典型应用框图 141
图 8-2 SPI 主机模式通信示意图 142
图 8-3 SPI 从机模式典型应用框图 142
图 8-4 SPI 从机模式通信示意图（接收） 142
图 8-5 SPI 从机模式通信示意图（发送） 143
图 8-6 SPI 接口主机模式帧格式 143
图 8-7 SPI 接口从机模式 CPHA 为 0 时数据帧格式 143
图 8-8 SPI 接口从机模式 CHPA 为 1 时数据帧格式 144
图 8-9 SPI 多主机/多从机系统示意图 145
图 9-1 校准模式时钟源选择示意图 154
图 9-2 时钟校准模块硬件示意图 155
图 9-3 时钟校准波形示意图 155
图 9-4 监测模式时钟源选择示意图 156
图 9-5 时钟监测波形示意图 157
图 10-1 RCH/RC48M 时钟校准时工作框图 163
图 10-2 RCL 时钟校准时工作框图 164
图 10-3 通用低功耗定时器场景工作框图 165
图 13-1 DMA 控制器功能框图 202
图 13-2 DMA 软件 Block 传输模式 203
图 13-3 DMA 软件 Burst 传输模式 204

版权所有 ©小华半导体有限公司

图 13-4 DMA 硬件 Block 传输模式 204
图 13-5 DMA 硬件 Burst 传输模式 205
图 14-1 TIM0/1/2 框图 215
图 14-2 TIM3 框图 216
图 14-3 模式 0 计数定时器自由计数框图 218
图 14-4 模式 0 计数定时器重载计数框图 218
图 14-5 模式 0 计数定时器 16 位重载计数波形 219
图 14-6 模式 0 计数定时器 32 位自由计数波形 219
图 14-7 模式 0 计数定时器自由计数时序图 220
图 14-8 模式 0 计数定时器重载计数时序图（预分频设置为 2） 220
图 14-9 模式 1 脉宽测量 PWC 功能框图 221
图 14-10 模式 1 脉宽测量 PWC 高电平脉冲宽度测量 222
图 14-11 模式 1 脉宽测量 PWC 下降沿到下降沿周期测量 222
图 14-12 模式 1 脉宽测量 PWC 上升沿到上升沿周期测量 222
图 14-13 模式 1 脉宽测量 PWC 上升沿到上升沿周期测量单次模式 223
图 14-14 模式 2/3 比较捕获模式计数器框图 223
图 14-15 模式 2 比较捕获模式无预分频的向上计数 224
图 14-16 模式 2 比较捕获模式带预分频的向上计数 224
图 14-17 模式 2 比较捕获模式无预分频的向下计数 224
图 14-18 模式 2 比较捕获模式带预分频的向下计数 225
图 14-19 模式 2 边沿对齐计时器波形(M23CR.DIR=0) 225
图 14-20 模式 2 边沿对齐计时器波形(M23CR.DIR=1) 225
图 14-21 模式 3 比较捕获模式带预分频的上下计数 226
图 14-22 模式 3 中心对齐计数器波形 226
图 14-23 重复计数器产生更新时序（RCR.OV=0，RCR.UND=0） 227
图 14-24 上溢屏蔽时候重复计数器产生更新时序（RCR.OV=1，RCR.UND=0） 227
图 14-25 下溢屏蔽时候重复计数器产生更新时序（RCR.OV=0，RCR.UND=1） 227
图 14-26 模式 3 三角波模式缓存使能 228
图 14-27 模式 3 三角波模式缓存无效 228
图 14-28 模式 2 锯齿波模式上计数缓存使能 228
图 14-29 模式 2 锯齿波模式上计数缓存无效 229
图 14-30 模式 2 锯齿波模式下计数缓存使能 229
图 14-31 模式 2 锯齿波模式下计数缓存无效 229
图 14-32 模式 2 锯齿波模式下计数比较缓存使能 230
图 14-33 OCREF 输出框图 230
图 14-34 锯齿波计数单点比较 OCREF 输出波形（OCMyx=0b111） 231
图 14-35 三角波计数单点比较 OCREF 输出波形（OCMyx=0b111） 231
图 14-36 锯齿波计数双点比较 OCREF 输出（OCMyx=0b111） 232
图 14-37 三角波计数双点比较 OCREF 输出（OCMyx=0b111） 232
图 14-38 独立 PWM 输出框图 233
图 14-39 CCPy=0 时 PWM 输出波形 233
图 14-40 CCPy=1 时 PWM 输出波形 233
图 14-41 互补 PWM 输出框图 234
图 14-42 互补 PWM 输出波形图 234
图 14-43 互补 PWM 输出波形图（有死区） 235
图 14-44 死区时间 235
图 14-45 三角波模式单脉冲计数 236
图 14-46 锯齿波上计数单脉冲模式 236
图 14-47 锯齿波下计数单脉冲模式 236
图 14-48 比较中断示意图 237
图 14-49 捕获功能框图 238
图 14-50 捕获时序图 238

版权所有 ©小华半导体有限公司

图 14-51 TIM3 CH0A 捕获输入端口选择.....238
图 14-52 CH0B 捕获输入端口选择.....239
图 14-53 模式 2/3 从模式示意图.....239
图 14-54 模式 2/3 从模式门控功能.....240
图 14-55 模式 2/3 从模式触发和复位功能.....241
图 14-57 正交编码计数模式 3 计数示意图.....242
图 14-58 Timer 触发 ADC.....243
图 14-59 DMA 请求触发源.....245
图 15-1 LPTimer 框图.....285
图 15-2 LPTimer 模式 1.....286
图 15-3 LPTimer 模式 2.....286
图 16-1 PCA 整体框图.....293
图 16-2 PCA 计数器框图.....294
图 16-3 PCA 捕获功能框图.....295
图 16-4 PCA 比较功能框图.....296
图 16-5 PCA 16 位 PWM 功能框图.....297
图 16-6 PCA WDT 功能框图.....297
图 16-7 PCA PWM 功能框图.....298
图 16-8 PCA PWM 输出波形.....299
图 17-1 Advanced Timer 框图.....310
图 17-2 Advanced Timer 锯齿波波形（递加计数）.....312
图 17-3 Advanced Timer 三角波波形.....312
图 17-4 Advanced Timer 比较输出动作.....313
图 17-5 Advanced Timer 捕获输入动作.....313
图 17-6 捕获输入端口的滤波功能.....314
图 17-7 软件同步动作.....315
图 17-8 硬件同步动作.....316
图 17-9 单缓存方式比较输出时序.....317
图 17-10 PWM 展频输出示意图.....318
图 17-11 CHA 输出 PWM 波.....318
图 17-12 三角波 A 模式时软件设定 GCMBR 互补 PWM 波输出.....319
图 17-13 三角波 B 模式时硬件设定 GCMBR 互补 PWM 波输出（对称死区）.....320
图 17-14 6 相 PWM 波.....321
图 17-15 三角波 A 模式时带死区时间三相互补 PWM 波输出.....322
图 17-16 位置模式时基本计数动作.....323
图 17-17 位置模式时相位差计数动作设定(1 倍).....323
图 17-18 位置模式时相位差计数动作设定(2 倍).....323
图 17-19 位置模式时相位差计数动作设定(4 倍).....324
图 17-20 位置模式时方向计数动作.....324
图 17-21 公转模式时 Z 相计数动作.....324
图 17-22 公转模式时位置计数器输出计数动作.....325
图 17-23 公转模式时 Z 相计数和位置计数器输出混合计数动作.....325
图 17-24 公转计数模式-混合计数 Z 相屏蔽动作例 1.....325
图 17-25 公转计数模式-混合计数 Z 相屏蔽动作例 2.....326
图 17-26 周期间隔有效请求信号动作.....326
图 17-27 端口刹车与软件刹车示意图.....328
图 17-28 输出同高同低刹车示意图.....328
图 17-29 VC 刹车控制示意图.....329
图 17-30 Timer4/5/6 匹配触发 ADC 和 AOS 选择.....329
图 18-1 RTC 框图.....382
图 19-1 WDT 整体框图.....400
图 20-1 WWDT 功能框图.....405

版权所有 ©小华半导体有限公司

图 21-1 脉冲计数器整体框图 411
图 21-2 单通道脉冲计数模式加计数波形 412
图 21-3 单通道脉冲计数模式减计数波形 412
图 21-6 双通道非交脉冲计数模式加计数波形 413
图 21-7 双通道非交脉冲计数模式减计数波形 413
图 21-9 双通道正交脉冲计数模式加计数波形 414
图 21-10 双通道正交脉冲计数模式减计数波形 414
图 21-11 脉冲宽度滤波波形 414
图 22-1 UART 结构框图 427
图 22-2 Mode0 发送数据 429
图 22-3 Mode0 接收数据 429
图 22-4 Mode1 发送数据 429
图 22-5 Mode1 接收数据 430
图 22-6 Mode2 发送数据 430
图 22-7 Mode2 接收数据 430
图 22-8 Mode3 发送数据 430
图 22-9 Mode3 接收数据 430
图 22-10 UART 硬件流控 435
图 22-11 nRTS 硬件流控信号 435
图 22-12 nCTS 硬件流控信号 435
图 22-13 接收缓存 436
图 22-14 发送缓存 436
图 23-1 LPUART 功能框图 446
图 23-2 Mode0 发送数据 448
图 23-3 Mode0 接收数据 448
图 23-4 Mode1 发送数据 448
图 23-5 Mode1 接收数据 449
图 23-6 Mode2/Mode3 发送数据 449
图 23-7 Mode2/Mode3 接收数据 449
图 23-8 LPUART 硬件流控 454
图 23-9 RTS 硬件流控信号 454
图 23-10 CTS 硬件流控信号 454
图 23-11 接收缓存 455
图 23-12 发送缓存 455
图 25-1 真随机数发生器功能框图 473
图 26-1 AES 的加解密示意图 479
图 26-2 AES 的加密流程图 479
图 27-1 LCD 功能框图 490
图 28-1 ADC 示意框图 517
图 28-2 ADC 转换时序图 518
图 28-3 ADC SQR 扫描转换过程示例 519
图 28-4 ADC JQR 扫描转换过程示例 519
图 28-5 ADC 连续转换累加过程示例 520
图 28-6 ADC 单次转换或 SQR 扫描转换外部触发源示意图 520
图 28-7 ADC JQR 扫描转换外部触发源示意图 521
图 28-8 ADC 转换结果比较示意图 521
图 29-1 DAC 功能框图 551
图 29-2 触发不使能时 DAC 转换时序图 552
图 29-4 LFSR 产生波形的 DAC 转换（使用软件触发） 553
图 29-5 生成 DAC 三角波 554
图 29-6 生成三角波波形的 DAC 转换（使能软件触发） 554
图 30-1 VC 功能框图 562

版权所有 ©小华半导体有限公司

图 30-2 VC 滤波响应时间.....563
图 30-3 VC 迟滞功能.....563
图 31-1 LVD 框图.....580
图 31-2 LVD 滤波输出.....580
图 31-3 LVD 迟滞响应.....581
图 32-1 OPA 通用运算放大器模式框图.....586
图 32-2 OPA DAC 输出跟随器模式框图.....586
图 34-1 调试支持框图.....591

版权所有 ©小华半导体有限公司

表目录

表 3-2 不同工作模式下系统可响应的复位类型 34
表 3-3 各模式下功能/模块工作状态表 36
表 4-2 系统控制器（SYSCTRL）寄存器偏移地址 50
表 5-1 Cortex-M0+处理器中断一览表 74
表 5-4 中断控制器（NVIC）寄存器偏移地址 81
表 6-1 端口状态真值表 92
表 6-2 端口复用表 94
表 6-3 端口控制器（GPIO）寄存器偏移地址 100
表 7-1 I2C 时钟信号波特率 126
表 7-2 I2C 状态码表述 131
表 7-3 I2C 总线（I2C）寄存器偏移地址 135
表 8-1 SPI 管脚配置说明表 145
表 8-2 串行外设接口（SPI）寄存器偏移地址 148
表 8-5 SPI 主机模式波特率选择 149
表 9-1 时钟校准模块（CLKTRIM）寄存器偏移地址 158
表 10-1 时钟校准模块（CTRIM）寄存器偏移地址 167
表 11-1 Flash 容量划分表 176
表 11-2 不同频率下 Flash 擦写时间参数 177
表 11-4 Flash 控制器（FLASH）寄存器偏移地址 185
表 12-1 RAM 地址映射 197
表 12-2 RAM 控制器（RAM）寄存器偏移地址 198
表 13-1 DMAC 传输模式比对表 203
表 13-2 DMA 控制器（DMAC）寄存器偏移地址 208
表 14-8 CH0A 捕获输入信号 238
表 14-13 TIM0/1/2/3 中断列表 244
表 14-14 定时器互联信号列表 244
表 14-15 模式 0 定时器寄存器偏移地址 251
表 14-16 模式 1 脉宽测量 PWC 寄存器偏移地址 251
表 14-17 模式 2/3 比较捕获模式寄存器偏移地址 251
表 15-2 低功耗定时器（LPTIM）寄存器偏移地址 288
表 16-1 PCA 比较捕获功能模块设置 299
表 16-2 可编程计数阵列（PCA）寄存器偏移地址 301
表 17-1 Advanced Timer 基本特性 311
表 17-2 Advanced Timer 端口列表 311
表 17-4 AOS 源选择 330
表 17-5 端口触发选择 330
表 17-6 Advanced Timer 寄存器偏移地址 332
表 17-71 端口触发选择 377
表 17-74 AOS 源选择 378
表 18-1 RTC 的基本特性 381
表 18-2 实时时钟（RTC）寄存器偏移地址 387
表 19-1 看门狗定时器（WDT）寄存器偏移地址 402
表 20-1 窗口看门狗（WWDT）寄存器偏移地址 407
表 21-1 脉冲计数器（PCNT）寄存器偏移地址 417
表 22-1 UART Mode0/1/2/3 数据结构 428
表 22-2 B8 数据含义 428
表 22-3 PCLK=4MHz 波特率计算表 431
表 22-4 PCLK=8MHz 波特率计算表 432
表 22-5 PCLK=16MHz 波特率计算表 432
表 22-6 PCLK=24MHz 波特率计算表 432

版权所有 ©小华半导体有限公司

表 22-7 PCLK=32MHz 波特率计算表.....433
表 22-8 PCLK=48MHz 波特率计算表.....433
表 22-9 通用同步异步收发器（UART）寄存器偏移地址.....437
表 23-1 LPUART Mode0/1/2/3 数据结构.....447
表 23-2 B8 数据含义.....447
表 23-3 SCLK=4MHz 波特率计算表.....451
表 23-4 SCLK=8MHz 波特率计算表.....451
表 23-5 SCLK=16MHz 波特率计算表.....451
表 23-6 SCLK=24MHz 波特率计算表.....452
表 23-7 SCLK=32MHz 波特率计算表.....452
表 23-8 SCLK=48MHz 波特率计算表.....453
表 23-9 低功耗同步异步收发器（LPUART）寄存器偏移地址.....457
表 24-1 循环冗余校验（CRC）寄存器偏移地址.....470
表 25-1 真随机数发生器（TRNG）寄存器偏移地址.....475
表 26-1 AES 加解密运行时间.....480
表 26-2 128 位操作寄存器示例.....481
表 26-3 192 位操作寄存器示例.....482
表 26-4 256 位操作寄存器示例.....483
表 26-5 高级加密标准模块（AES）寄存器偏移地址.....484
表 26-11 寄存器填入数据.....486
表 26-14 寄存器填入数据-128 位密钥.....487
表 26-15 寄存器填入数据-192 位密钥.....487
表 26-16 寄存器填入数据-256 位密钥.....487
表 27-13 液晶控制器（LCD）寄存器偏移地址.....509
表 27-16 COMy/SEGx PAD 在不同 duty 下功能配置.....510
表 28-2 ADC 中断.....522
表 28-3 温度传感器校准值信息表.....522
表 28-4 模数转换器（ADC）寄存器偏移地址.....529
表 29-2 数模转换器（DAC）寄存器偏移地址.....555
表 30-1 模拟电压比较器（VC）寄存器偏移地址.....564
表 31-1 低电压检测器（LVD）寄存器偏移地址.....582
表 32-1 运算放大器（OPA）寄存器偏移地址.....587
表 33-1 模拟其他寄存器偏移地址.....589
表 34-3 主机发送的数据包请求.....593
表 34-4 目标发送的确认响应.....593
表 34-5 主机或目标发送的数据传输.....594
表 36-2 SysTick 定时器寄存器偏移地址.....603

版权所有 ©小华半导体有限公司

1 产品简介

HC32L16x 系列是一款旨在延长便携式测量系统的电池使用寿命的超低功耗、宽电压工作范围的 MCU。集成 12-bit 1Msps 高精度 SARADC，1 个 12-bit DAC 以及集成了比较器、运放、内置高性能 PWM 定时器、LCD 显示、多路 UART、SPI、I2C 等丰富的通讯外设，内建 AES、TRNG 等信息安全模块，具有高整合度、高抗干扰、高可靠性和超低功耗的特点。本产品内核采用 Cortex-M0+内核，配合成熟的 Keil & IAR 调试开发软件，支持 C 语言、汇编语言和汇编指令。

超低功耗 MCU 典型应用

主要用于以下场景：

- 传感器应用、物联网应用
- 智能仪表、无线模块、温控器、货架标签
- 智能交通、报警系统
- 智能家居、医疗设备

关于本手册

本手册主要介绍芯片的功能、操作事项和使用方法。关于芯片的规格，请参阅对应的《数据手册》。

版权所有 ©小华半导体有限公司

2 存储与架构

2.1 概述

系统由以下部分组成：

- 2 个 AHB 总线 Master：
  - Cortex-M0+
  - DMA 控制器
- 多个 AHB 总线 Slaves：
  - Flash 存储器
  - SRAM 存储器
  - AHB to APB Bridge0，包含所有 APB0 接口外设
  - AHB to APB Bridge1，包含所有 APB1 接口外设
  - AHB 外设

整个系统总线结构采用多层次 AHB-lite 总线互连实现。

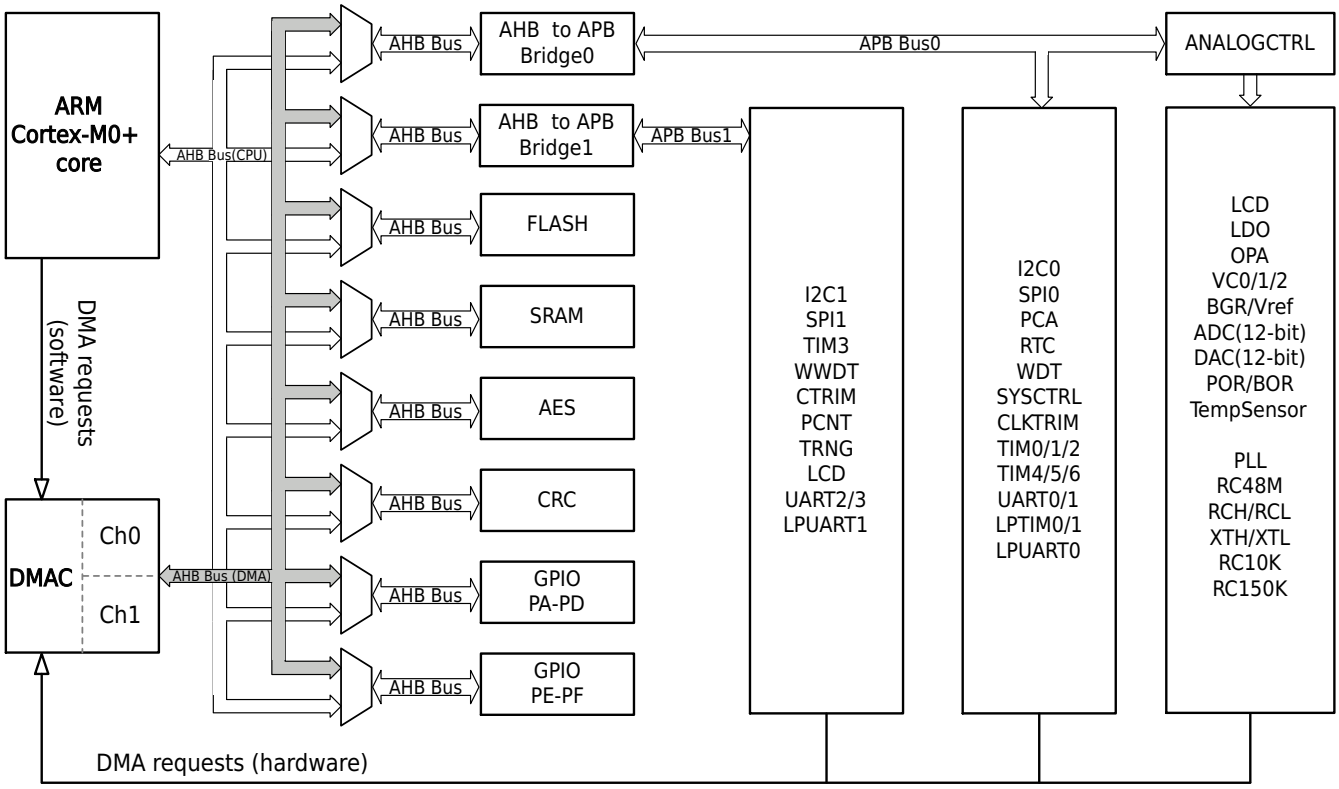
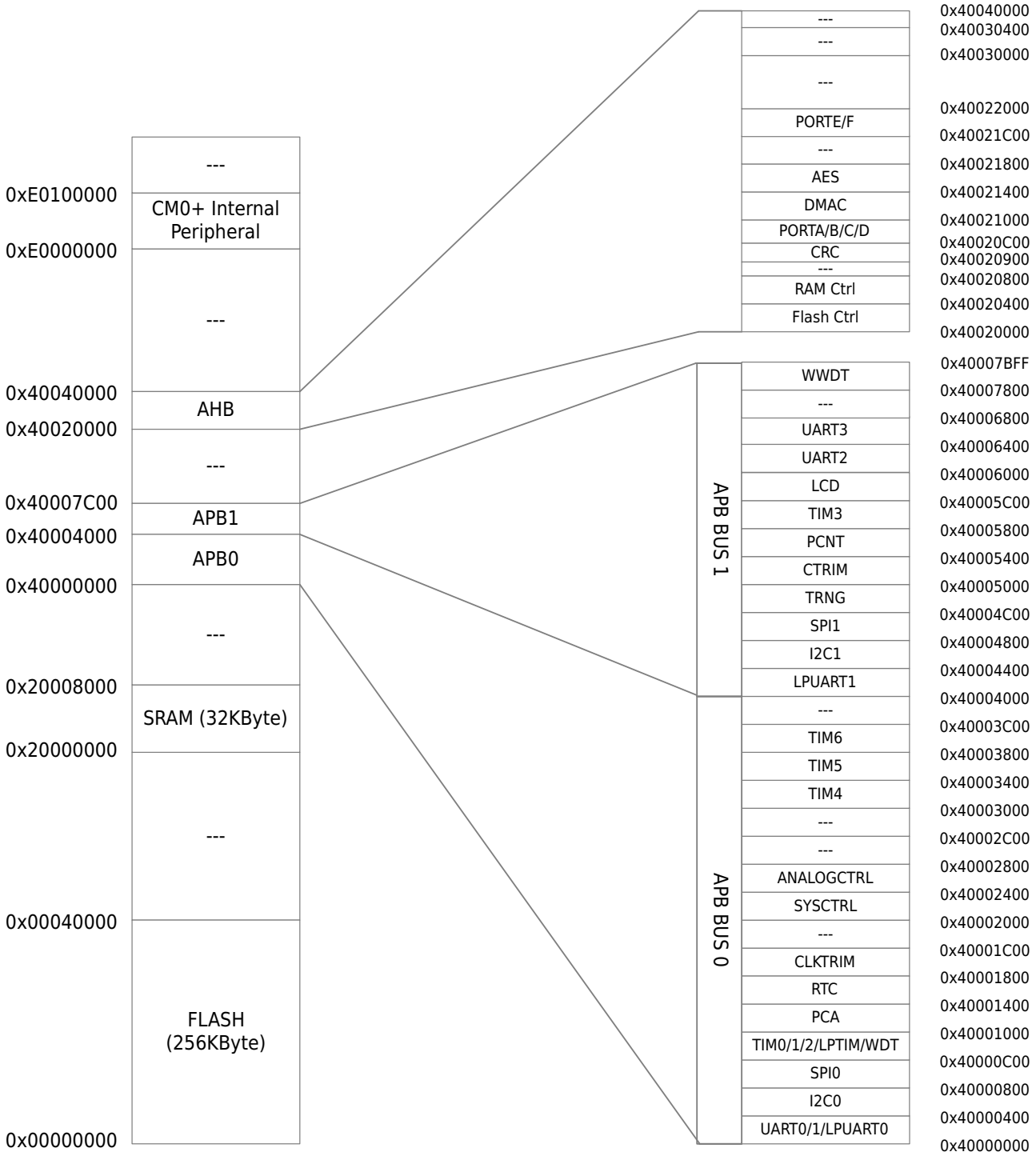


图 2-1 系统架构示意图

版权所有 ©小华半导体有限公司

2.2 系统地址划分

系统的地址区域划分：



说明

PORTA/B/C/D 和 PORTE/F 模块使用两个不同的地址空间。

版权所有 ©小华半导体有限公司

2.3 存储器和模块地址分配

存储器/模块	地址	大小	说明
FLASH	0x00000000 - 0x0001FFFF	128KByte	-
	0x00000000 - 0x0003FFFF	256KByte	-
Reserved	0x00010000 - 0x1FFFFFFF	-	-
SRAM	0x20000000 - 0x20003FFF	16KByte	-
	0x20000000 - 0x20007FFF	32KByte	-
Reserved	0x20002000 - 0x3FFFFFFF	-	-
UART0	0x40000000 - 0x400000FF	256Byte	-
UART1	0x40000100 - 0x400001FF	256Byte	-
LPUART0	0x40000200 - 0x400002FF	256Byte	-
Reserved	0x40000300 - 0x400003FF	-	-
I2C0	0x40000400 - 0x400007FF	1KByte	-
SPI0	0x40000800 - 0x40000BFF	1KByte	-
TIM0	0x40000C00 - 0x40000CFF	256Byte	-
TIM1	0x40000D00 - 0x40000DFF	256Byte	-
TIM2	0x40000E00 - 0x40000EFF	256Byte	-
LPTIM0/1	0x40000F00 - 0x40000F7F	128Byte	-
WDT	0x40000F80 - 0x40000FFF	128Byte	-
PCA	0x40001000 - 0x400013FF	1KByte	-
RTC	0x40001400 - 0x400017FF	1KByte	-
CLKTRIM	0x40001800 - 0x40001BFF	1KByte	-
Reserved	0x40001C00 - 0x40001FFF	-	-
SYSCTRL	0x40002000 - 0x400023FF	1KByte	-
ANALOGCTRL	0x40002400 - 0x400027FF	1KByte	ADC/DAC/VC/LVD/OPA
Reserved	0x40002800 - 0x40002BFF	1KByte	-
Reserved	0x40002C00 - 0x40002FFF	1KByte	-
TIM4	0x40003000 - 0x400033FF	1KByte	-
TIM5	0x40003400 - 0x400037FF	1KByte	-
TIM6	0x40003800 - 0x40003BFF	1KByte	-

版权所有 ©小华半导体有限公司

存储器/模块	地址	大小	说明
Reserved	0x40003C00 - 0x40003FFF	-	-
LPUART1	0x40004000 - 0x400043FF	1KByte	-
I2C1	0x40004400 - 0x400047FF	1KByte	-
SPI1	0x40004800 - 0x40004BFF	1KByte	-
TRNG	0x40004C00 - 0x40004FFF	1KByte	-
CTRIM	0x40005000 - 0x400053FF	1KByte	-
PCNT	0x40005400 - 0x400057FF	1KByte	-
TIM3	0x40005800 - 0x40005BFF	1KByte	-
LCD	0x40005C00 - 0x40005FFF	1KByte	-
UART2	0x40006000 - 0x400063FF	1KByte	-
UART3	0x40006400 - 0x400067FF	1KByte	-
Reserved	0x40006800 - 0x400077FF	-	-
WWDT	0x40007800 - 0x40007BFF	1KByte	-
Reserved	0x40007C00 - 0x4001FFFF	-	-
FLASH-CTRL	0x40020000 - 0x400203FF	1KByte	-
RAM-CTRL	0x40020400 - 0x400207FF	1KByte	-
Reserved	0x40020800 - 0x400208FF	256Byte	-
CRC	0x40020900 - 0x40020BFF	768Byte	-
PORTA/B/C/D	0x40020C00 - 0x40020FFF	1KByte	-
DMAC	0x40021000 - 0x400213FF	1KByte	-
AES	0x40021400 - 0x400217FF	1KByte	-
Reserved	0x40021800 - 0x40021BFF	1KByte	-
PORTE/F	0x40021C00 - 0x40021FFF	1KByte	-

版权所有 ©小华半导体有限公司

3 工作模式

3.1 概述

本产品在电源管理模块的控制下可实现三种工作模式，各工作模式下可工作的功能模块及功耗各不相同。

本产品支持以下工作模式：

1. 运行模式（Active Mode）：CPU 运行，周边功能模块运行。
2. 休眠模式（Sleep Mode）：CPU 停止，周边功能模块运行。
3. 深度休眠模式（DeepSleep Mode）：CPU 停止，高速时钟模块停止运行。

3.2 工作模式切换

本产品工作时可在三种工作模式之间自由切换。在运行模式下执行相关指令，可使本产品进入休眠模式或深度休眠模式。从休眠模式或深度休眠模式通过中断唤醒，回到运行模式。

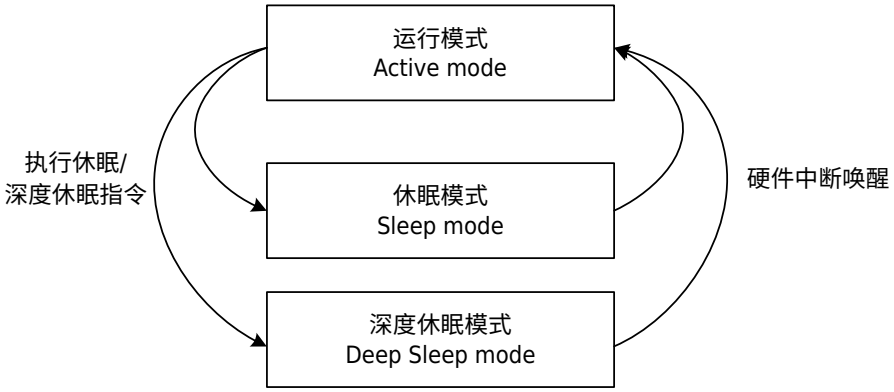


图 3-1 工作模式状态转换图

在各种工作模式下，CPU 可响应的中断类型如下：

NVIC 中断输入	外部中断源	Active 模式	Sleep 模式	DeepSleep 模式
中断#0	PORTA	✓	✓	✓
中断#1	PORTB	✓	✓	✓
中断#2	PORTC/E	✓	✓	✓
中断#3	PORTD/F	✓	✓	✓
中断#4	DMAC	✓	✓	×
中断#5	TIM3	✓	✓	×
中断#6	UART0/2	✓	✓	×
中断#7	UART1/3	✓	✓	×
中断#8	LPUART0	✓	✓	✓
中断#9	LPUART1	✓	✓	✓
中断#10	SPI0	✓	✓	×
中断#11	SPI1	✓	✓	×

版权所有 ©小华半导体有限公司

NVIC 中断输入	外部中断源	Active 模式	Sleep 模式	DeepSleep 模式
中断#12	I2C0	✓	✓	×
中断#13	I2C1	✓	✓	×
中断#14	TIM0	✓	✓	×
中断#15	TIM1	✓	✓	×
中断#16	TIM2	✓	✓	×
中断#17	LPTIM0/1	✓	✓	✓
中断#18	TIM4	✓	✓	×
中断#19	TIM5	✓	✓	×
中断#20	TIM6	✓	✓	×
中断#21	PCA/WWDT	✓	✓	×
中断#22	WDT	✓	✓	✓
中断#23	RTC	✓	✓	✓
中断#24	ADC/DAC	✓	✓	×
中断#25	PCNT	✓	✓	✓
中断#26	VC0	✓	✓	✓
中断#27	VC1/2	✓	✓	✓
中断#28	LVD	✓	✓	✓
中断#29	LCD	✓	✓	✓
中断#30	FLASH/RAM	✓	✓	×
中断#31	CLKTRIM/CTRIM	✓	✓	✓

在不同工作模式下，系统可响应的复位类型如下：

表 3-2 不同工作模式下系统可响应的复位类型

编号	复位来源	运行模式	休眠模式	深度休眠模式
[0]	上电掉电复位 POR	✓	✓	✓
[1]	外部 Reset Pin 复位	✓	✓	✓
[2]	LVD 复位	✓	✓	✓
[3]	WDT 复位	✓	✓	✓
[4]	WWDT 复位	✓	✓	×
[5]	PCA 复位	✓	✓	×
[6]	Cortex-M0+ LOCKUP 硬件复位	✓	×	×

版权所有 ©小华半导体有限公司

编号	复位来源	运行模式	休眠模式	深度休眠模式
[7]	Cortex-M0+ SYSRESETREQ 软件复位	✓	×	×

3.3 运行模式（Active Mode）

系统在电源上电复位后，或从各低功耗唤醒后，微控制器 MCU 处于运行状态。当 CPU 不需继续运行时，可以利用多种低功耗模式来节能，例如等待某个外部事件时。用户需要根据最低能耗、最快速启动时间、可用的唤醒源等条件，选定一个最佳的低功耗模式。

运行模式下，几种常用的降低芯片功耗的方法：

1. 在运行模式下，通过对预分频寄存器（SYSCTRL0.HCLK_PRS、SYSCTRL0.PCLK_PRS）进行编程，可以降低任意一个系统时钟（HCLK、PCLK）的速度。进入休眠模式前，也可以利用预分频器来降低外设的时钟。
2. 在运行模式下，关闭不使用外设的时钟（PERI_CLKENx）来减少功耗。
3. 在执行 WFI 指令前关闭不使用外设的时钟（PERI_CLKENx）。
4. 在某些场景中，可以使用低功耗模式代替运行模式，因为本产品的唤醒时间极短，亦可满足系统的实时响应的需求。

3.4 休眠模式（Sleep Mode）

使用 WFI 指令可以进入休眠模式。休眠模式下 CPU 停止运行，但时钟模块、系统时钟、NVIC 中断处理以及周边的功能模块仍都正常工作。

系统进入休眠状态，不会改变端口状态，在进入休眠前根据需要更改 IO 的状态为休眠下的状态。

进入休眠模式

通过执行 WFI 指令进入休眠状态。根据 Cortex-M0+系统控制寄存器中的 SLEEPONEXIT 位的值，有两种选项可用于选择休眠模式进入机制：

- SLEEP-NOW：如果 SLEEPONEXIT 位被清除，当 WFI 被执行时，微控制器立即进入休眠模式。
- SLEEP-ON-EXIT：如果 SLEEPONEXIT 位被置位，系统从最低优先级的中断处理程序中退出时，微控制器就立即进入休眠模式。

退出休眠模式

如果执行 WFI 指令进入休眠模式，任意一个被高优先级嵌套向量中断控制器响应的外设中断都能将系统从休眠模式唤醒。

注意事项

- SLEEPONEXIT 位置 1，执行完中断自动进入 Sleep，程序不需要写__wfi();
- SLEEPONEXIT 位清 0，main()执行__wfi()后进入 Sleep，中断触发且执行完中断程序返回 main()后，执行 WFI 指令后进入 Sleep。等待后续中断触发。
- SLEEPONEXIT 位不影响__wfi()指令的执行。SLEEPONEXIT=0：main()执行 wfi()后进入 Sleep，中断触发且执行完中断程序返回 main()后，继续往下执行；
- 若在中断中进入 Sleep，只有优先级高于此中断的中断才能唤醒，先执行高优先级，再执行低优先级；优先级低于或等于此中断的中断不能唤醒。
- 执行 WFE 进入休眠和唤醒的内容，请查询 Cortex-M0+相关手册。

3.5 深度休眠模式（DeepSleep Mode）

使用 SLEEPDEEP 配合 WFI 指令可以进入深度休眠模式。在深度休眠模式下，CPU 停止运行，高速时钟关闭，低速时钟可配置是否运行，部分低功耗的周边模块可配置是否运行，NVIC 中断处理仍可以工作。

版权所有 ©小华半导体有限公司

- 当高速时钟作为系统时钟，系统进入深度休眠模式，高速时钟自动关闭，低速时钟保持进入深度休眠前的状态。
- 当低速时钟作为系统时钟，系统进入深度休眠模式，由于低速时钟不会自动关闭，进入深度休眠模式时保持运行。只有 ARM Cortex-M0+不运行，其他模块都运行。
- 系统时钟切换时，所有时钟都不会自动关闭，需要根据功耗及系统需求软件关闭打开相应的时钟。
- 系统进入深度休眠状态，不会改变端口状态，在进入深度休眠前根据需要更改 IO 的状态为深度休眠下的状态。

进入深度休眠模式

首先设置 Cortex-M0+系统控制寄存器中的 SLEEPDEEP 位，通过执行 WFI 指令进入深度休眠状态。根据系统控制寄存器中的 SLEEPONEXIT 位的值，有两种选项可用于选择深度休眠模式进入机制：

- SLEEP-NOW：如果 SLEEPONEXIT 位被清除，当 WFI 被执行时，微控制器立即进入深度休眠模式。
- SLEEP-ON-EXIT：如果 SLEEPONEXIT 位被置位，系统从最低优先级的中断处理程序中退出时，微控制器就立即进入深度休眠模式。

退出深度休眠模式

如果执行 WFI 指令进入深度休眠模式，任意一个被高优先级嵌套向量中断控制器响应的外设中断（DeepSleep 下可运行的周边模块中断）都能将系统从深度休眠模式唤醒。

唤醒设置请参考《系统控制器（SYSCRTL）》章节“中断唤醒控制”相关描述。

注意事项

- SLEEPONEXIT 位置 1，执行完中断自动进入 DeepSleep，程序不需要写__wfi()。
- SLEEPONEXIT 位清 0，main()执行__wfi()后进入 DeepSleep，中断触发且执行完中断程序返回 main()后，执行 WFI 指令后进入 DeepSleep。等待后续中断触发。
- SLEEPONEXIT 位不影响__wfi()指令的执行。SLEEPONEXIT=0：main()执行 wfi()后进入 DeepSleep，中断触发且执行完中断程序返回 main()后，继续往下执行。
- 若在中断中进入 DeepSleep，只有优先级高于此中断的中断才能唤醒，先执行高优先级，再执行低优先级；优先级低于或等于此中断的中断不能唤醒。
- 执行 WFE 进入深度休眠和唤醒的内容，请查询 Cortex-M0+相关手册。

3.6 功能/模块工作状态

在三种工作模式下功能/模块的工作状态对比如下表所示：

表 3-3 各模式下功能/模块工作状态表

功能/模块	运行模式	休眠模式	深度休眠模式
Cortex-M0+	✓	×	×
XTH	✓	✓	×
XTL	✓	✓	✓
RCH	✓	✓	×
RC48M	✓	✓	×
RCL	✓	✓	✓
PLL	✓	✓	×
RESET	✓	✓	✓
GPIO	✓	✓	✓
I2C0/1	✓	✓	×
SPI0/1	✓	✓	×
CLKTRIM	✓	✓	✓(1)
CTRIM	✓	✓	✓(1)

版权所有 ©小华半导体有限公司

功能/模块	运行模式	休眠模式	深度休眠模式
FLASH	✓	✓	×
RAM	✓	✓	×
DMAC	✓	✓	×
TIM0/1/2/3	✓	✓	×
LPTIM0/1	✓	✓	✓(1)
PCA	✓	✓	×
TIM4/5/6	✓	✓	×
RTC	✓	✓	✓
WDT	✓	✓	✓
WWDT	✓	✓	×
PCNT	✓	✓	✓
UART0/1/2/3	✓	✓	×
LPUART0/1	✓	✓	✓(1)
CRC	✓	✓	×
TRNG	✓	✓	×
AES	✓	✓	×
LCD	✓	✓	✓
ADC	✓	✓	×
DAC	✓	✓	×
VC0/1/2	✓	✓	✓
LVD	✓	✓	✓
OPA	✓	✓	×
SWD	✓	✓	×
POR/BOR	✓	✓	✓

注意

1. 工作时钟为 PCLK 时不支持深度休眠模式唤醒。

版权所有 ©小华半导体有限公司

3.7 寄存器

3.7.1 系统控制寄存器（SCB_SCR）（Cortex-M0+内核系统控制寄存器）

基地址：0xE000ED10

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																											SEVONPEND	Reserved	SLEEPDEEP	SLEEPONEXIT	Reserved
Access																												RW		RW	RW	

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4	SEVONPEND	中断挂起标记 ● 0b1：每次新的中断挂起都会产生一个事件，如果使用了 WFE 进入休眠或深度休眠模式，可用于唤醒处理器	RW
3	*Reserved*	-	-
2	SLEEPDEEP	休眠模式选择 ● 0b0：执行 WFI 或 WFE 进入休眠（Sleep）模式 ● 0b1：执行 WFI 或 WFE 进入深度休眠（DeepSleep）模式	RW
1	SLEEPONEXIT	自动休眠标记 ● 0b0：该特性被禁用 ● 0b1：当退出异常处理并返回程序线程时，处理器自动进入休眠或深度休眠模式（WFI）	RW
0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

4 系统控制器（SYSCTRL）

4.1 系统时钟介绍

时钟控制模块主要提供系统时钟、外设时钟和外设复位控制功能。

本产品提供以下几个不同的时钟源作为系统时钟：

- RC48M-内部高速 RC 时钟（输出频率为 4~48MHz）
- RCH-内部高速 RC 时钟（输出频率为 4~24MHz）
- RCL-内部低速 RC 时钟（38.4kHz 与 32.768kHz 可配置）
- XTH-外部高速晶振时钟
- XTL-外部低速晶振时钟
- PLL-锁相环时钟

说明

1. 切换系统时钟的时钟源时，请严格按照操作步骤进行切换，请参考系统时钟切换。
2. XTL 可以不接晶振，直接从 PC14 管脚输入 32.768kHz 的时钟信号。XTH 可以不接晶振，直接从 PF00 管脚输入 4~32MHz 的时钟信号。

本产品还包含以下两个辅助时钟：

- RC10K-内部 10kHz 时钟，供 WDT 和 CLKTRIM 模块使用
- RC150K-内部 150kHz 时钟，供 LVD 和 VC 模块使用

4.1.1 时钟架构图

本产品的时钟架构如下所示：

版权所有 ©小华半导体有限公司

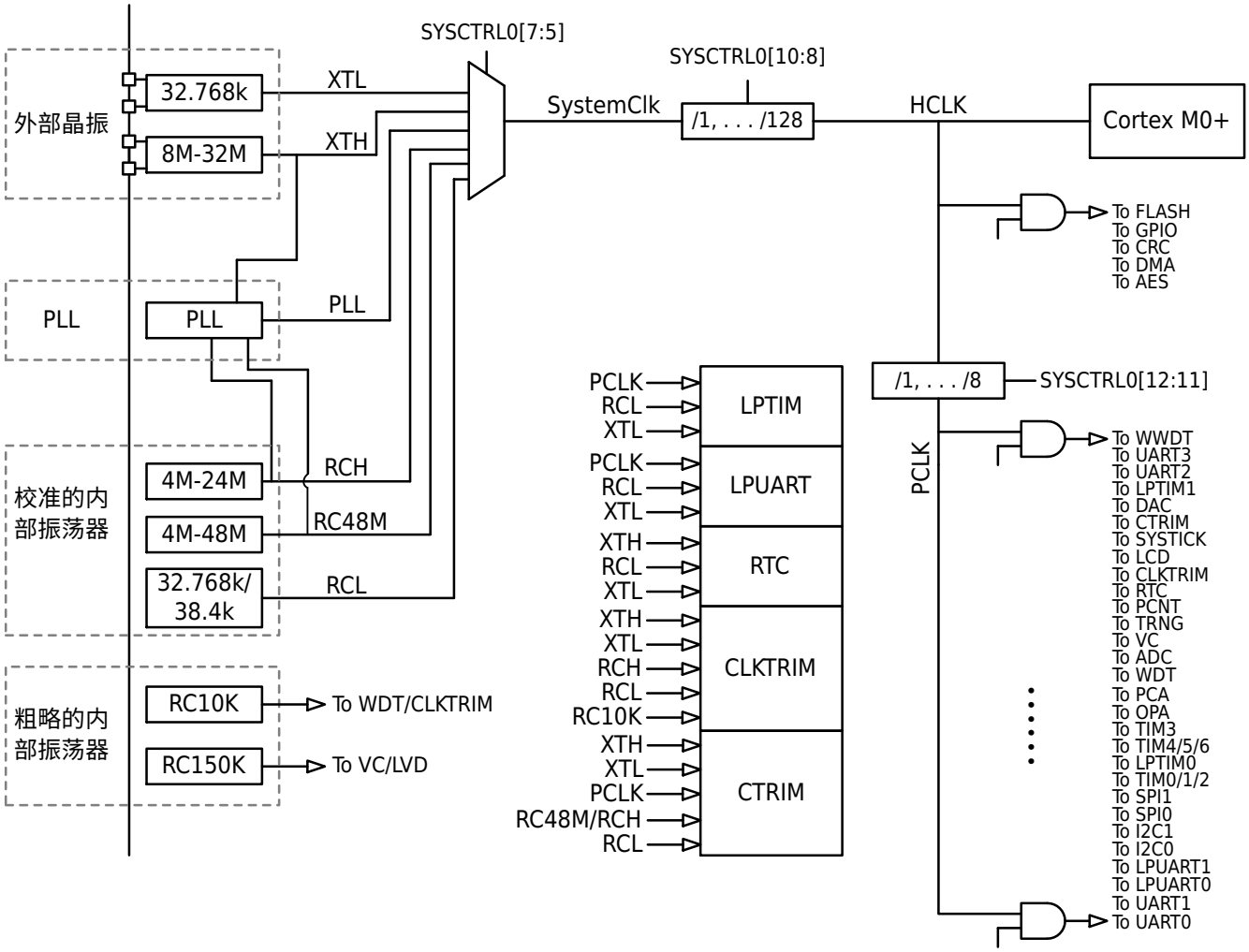


图 4-1 时钟架构图

4.1.2 时钟类型

4.1.2.1 RCH

RCH 是内部高速时钟振荡器，其频率可配置、可校准。也是芯片上电或复位后使用的默认时钟源，且频率为 4MHz；当系统进入 DeepSleep 模式时，此高速时钟会自动关闭。

更改寄存器 RCH_CR[10:0]的数值即可调整 RCH 的输出频率。寄存器数值每增加 1 则 RCH 的输出频率增加约 0.2%，总调整范围为 4~24MHz。出厂时已预调好的 5 个频率 4MHz、8MHz、16MHz、22.12MHz、24MHz；如需其它频率请手动调整该寄存器的数值。

更改 RCH 时钟源频率的操作请参见“系统时钟切换”章节相关描述。

内部高速时钟从启动到稳定用时较短。为了在深度休眠模式下能快速响应中断，建议进入深度休眠模式前将系统时钟源切换为 RCH。

4.1.2.2 RC48M

RC48M 是内部高速时钟振荡器，其频率可配置、可校准。通过 RC48M_CR 寄存器可以配置时钟频率。出厂时已预置校准好的 4 个频率配置值：4MHz、6MHz、32MHz、48MHz，使用时可直接加载配置；也可根据实际需求通过调整该寄存器的校准值改变至其它频率或进行更高精度的校准。

当系统进入 DeepSleep 模式时，此高速时钟会自动关闭。其不可用作唤醒时钟，在进入深度休眠模式前需要将系统时钟切换到 RCH 或配置 SYSCTRL0.WAKUP_BYRCH 为 1。

更改 RC48M 时钟源频率的操作请参见“系统时钟切换”章节相关描述。

版权所有 ©小华半导体有限公司

4.1.2.3 RCL

RCL 是内部低速时钟，其频率可配置、可校准。

通过 RCL_CR 寄存器可以配置时钟频率，出厂时已预置校准好的 2 个频率配置值：32.768kHz、38.4kHz，使用时可直接加载配置；也可根据实际需求通过调整该寄存器的校准值改变至其它频率或进行更高精度的校准。

当系统进入 DeepSleep 模式时，该时钟不会自动关闭，超低功耗外设模块可以选择 RCL 作为其时钟。

4.1.2.4 XTL

XTL 外部低速晶振时钟需外接一个 32.768kHz 的低功耗晶振，具有超高精度以及超低功耗。当系统进入 DeepSleep 模式时，该时钟不会自动关闭。超低功耗模式下工作的外设模块可以选择 XTL 作为其时钟。

XTL 支持外部有源时钟作为输入，可以不接晶体，直接从 PC14 管脚输入 32.768kHz 的时钟信号。从 PC14 输入有源时钟信号的方法为：

- 配置 PC14 引脚为 GPIO 输入；
- 配置 XTL 稳定时间 XTL_CR.STARTUP；
- 设置 SYSCTRL1.EXTL_EN 为 1；
- 等待 XTL 稳定标志置起 XTL_CR.STABLE。

注意

晶体及其匹配电容及外部时钟源信号需符合《数据手册》电气特性中低速外部时钟 XTL 的相关要求。

4.1.2.5 XTH

外部高速晶振时钟需外接一个 8~32MHz 的高速晶振。当系统进入 DeepSleep 模式时，该时钟会自动关闭。

XTH 支持外部有源时钟作为输入，可以不接晶体，直接从 PF00 管脚输入 4~32MHz 的时钟信号。从 PF00 输入时钟信号的方法为：

- 配置 PF00 引脚为 GPIO 输入；
- 配置 XTH 稳定时间 XTH_CR.STARTUP；
- 设置 SYSCTRL1.EXTH_EN 为 1；
- 等待 XTH 稳定标志置起 XTH_CR.STABLE。

注意

晶体及其匹配电容及外部时钟源信号需符合《数据手册》电气特性中高速外部时钟 XTH 的相关要求。

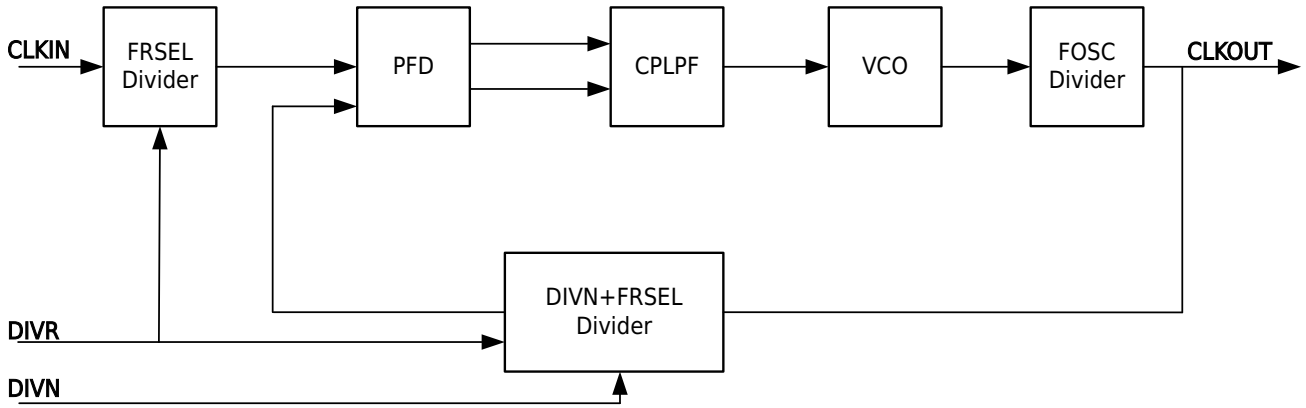
4.1.2.6 PLL

内建 PLL 支持 8~48M 的时钟输出。PLL 的参考时钟源为：RC48M、RCH、XTH 晶振时钟、PF00 管脚输入时钟。

PLL 在运行时具有较高的功耗，在进入深度休眠模式前配置系统时钟为 RCH 并关闭 PLL 及 BGR，唤醒后重新配置系统时钟为 PLL。

PLL 架构图如下：

版权所有 ©小华半导体有限公司



其输出频率 CLKOUT=DIVN*CLKIN，其中 CLKIN 为预分频 FRSEL 之前的参考时钟信号，CLKOUT 为经过 FOSC 分频输出后的 PLL 输出频率信号。根据不同的输出频率和输入频率范围，用户需要根据 PLL 控制寄存器中的内容选择相对应的 FOSC、FRSEL 与 DIVN 值。

比如，输入频率来自 16MHz 晶振电路，则 FRSEL=0b10。输出频率为 48MHz，则 FOSC=0b1xx。48MHz=3*16MHz，从而计算出 DIVN=0x3。

4.1.3 时钟启动过程

上述时钟源都需要启动稳定时间，以 XTH 为例说明时钟的启动稳定过程。

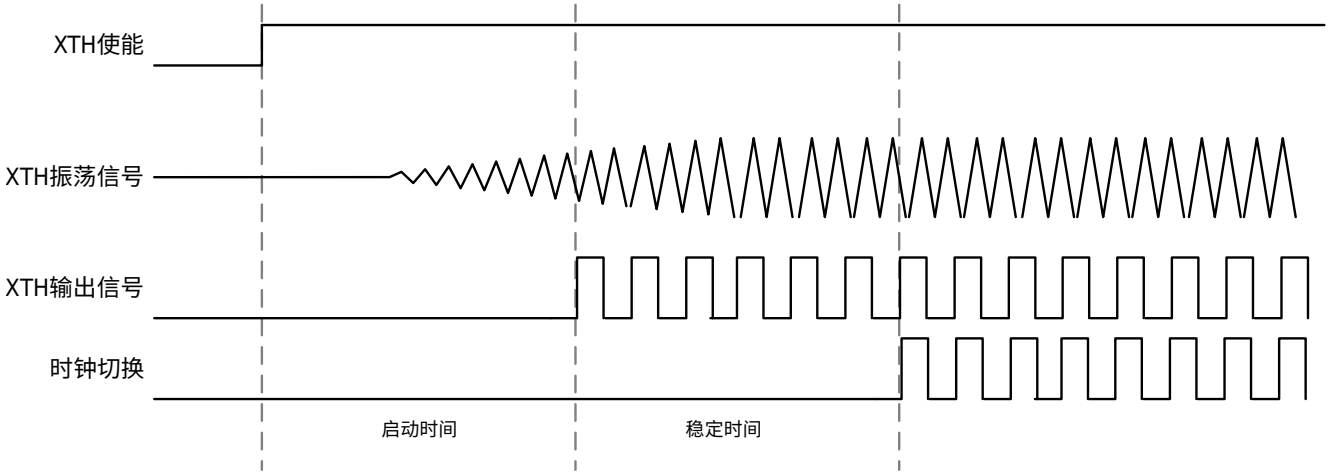


图 4-3 晶振时钟启动示意图

4.2 系统时钟切换

4.2.1 系统时钟切换简介

系统时钟的时钟源可通过 SYSCTRL0.CLKSW 在 RCH、RCL、XTH、XTL、PLL、RC48M 之间进行切换。切换时 RCH、RCL、XTH、XTL、RC48M 这几个时钟源中的任意两者可以相互切换；PLL 只可与 RCH、RC48M、XTH 这几个时钟进行切换。时钟切换操作必须按照下文所描述的时钟切换流程进行，否则可能出现异常。

系统时钟源经过系统分频后可作为 HCLK，可通过 SYSCTRL0.HCLK_PRS 设置合适的分频值。

时钟切换时需要根据当前及目标 HCLK 的频率，同步配置 FLASH_CR.WAIT：

- 当 HCLK≤24MHz 时，应设置 FLASH_CR.WAIT 为 0；
- 当 HCLK>24MHz 时，应设置 FLASH_CR.WAIT 为 1；

说明

设置 FLASH_CR.WAIT 的具体操作方法，详见《FLASH 控制器》章节。

版权所有 ©小华半导体有限公司

4.2.2 切换流程

4.2.2.1 标准的时钟切换流程

操作步骤

步骤 1. 如新时钟源需要外部引脚，则将该引脚设置为适当的模式。

> **说明**
> 接外部晶振时需要模拟引脚；接外部时钟输入时需要 GPIO 输入并使能外部时钟输入。

步骤 2. 配置新时钟源的振荡参数。

步骤 3. 使能新时钟源的振荡器。

步骤 4. 如果新时钟源的频率大于原先时钟源频率，则根据新时钟源的频率，按照《FLASH 控制器》章节流程，切换前，先配置 FLASH_CR.WAIT。

步骤 5. 等待新时钟源输出稳定的频率。

步骤 6. 配置 SYSCTRL0.CLKSW，选择系统时钟的来源为新时钟源。

步骤 7. 如果新时钟源的频率小于原先时钟源频率，根据新时钟源的频率，按照《FLASH 控制器》章节流程，切换后，再配置 FLASH_CR.WAIT。

步骤 8. 关闭不再使用的时钟源。

4.2.2.2 RCH 不同振荡频率间切换流程

操作步骤

往 RCH_CR[10:0]写入出厂预设的 TRIM 值，调整 RCH 的目标输出频率。

4.2.3 切换示例

4.2.3.1 从其它时钟切换到 XTL 示例

操作步骤

步骤 1. 设置 PCADS.14 及 PCADS.15 为 1，配置 PC14/PC15 引脚为模拟端口。

步骤 2. 根据晶体及系统特性，配置 XTL_CR 寄存器中的参数。

步骤 3. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 4. 设置 SYSCTRL0.XTL_EN 为 1，使能晶振振荡电路。

步骤 5. 查询等待 XTL_CR.STABLE 标志变为 1，晶振输出稳定时钟。

步骤 6. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 7. 设置 SYSCTRL0.CLKSW 为 3，将系统时钟切换为 XTL。

步骤 8. 参考《FLASH 控制器》章节设置 FLASH_CR.WAIT 为 0。

步骤 9. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 10. 关闭不再使用的时钟源。

4.2.3.2 从其它时钟切换到 XTH 示例

操作步骤

步骤 1. 设置 PFADS.0 及 PFADS.1 为 1，配置 PF00/PF01 引脚为模拟端口。

步骤 2. 根据晶振特性，配置 XTH_CR[3:0]。

步骤 3. 设置 XTH_CR.STARTUP 为 3，选择最长的晶振稳定时间。

步骤 4. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 5. 设置 SYSCTRL0.XTH_EN 为 1，使能晶振振荡电路。

步骤 6. 根据当前时钟和 XTH 两者中较高的频率，参考《FLASH 控制器》章节配置 FLASH_CR.WAIT。

步骤 7. 查询等待 XTH_CR.STABLE 标志变为 1 后，软件延时 10ms 以上，晶振输出稳定时钟。

版权所有 ©小华半导体有限公司

步骤 8. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 9. 设置 SYSCTRL0.CLKSW 为 1，将系统时钟切换为 XTH。
步骤 10. 根据 XTH 的频率，参考《FLASH 控制器》配置 FLASH_CR.WAIT。
步骤 11. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 12. 关闭不再使用的时钟源。

4.2.3.3 从其它时钟切换到 RCL 示例

操作步骤

步骤 1. 配置 RCL_CR.TRIM 及 RCL_CR.STARTUP。
步骤 2. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 3. 设置 SYSCTRL0.RCL_EN 为 1，使能 RCL 振荡电路。
步骤 4. 查询等待 RCL_CR.STABLE 标志变为 1，RCL 输出稳定时钟。
步骤 5. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 6. 设置 SYSCTRL0.CLKSW 为 2，将系统时钟切换为 RCL。
步骤 7. 参考《FLASH 控制器》章节设置 FLASH_CR.WAIT 为 0。
步骤 8. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 9. 关闭不再使用的时钟源。

4.2.3.4 从其它时钟切换到 RCH 示例

操作步骤

步骤 1. 配置 RCH_CR.TRIM。
步骤 2. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 3. 设置 SYSCTRL0.RCH_EN 为 1，使能 RCH 振荡电路。
步骤 4. 查询等待 RCH_CR.STABLE 标志变为 1，RCH 输出稳定时钟。
步骤 5. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 6. 设置 SYSCTRL0.CLKSW 为 0，将系统时钟切换为 RCH。
步骤 7. 参考《FLASH 控制器》章节设置 FLASH_CR.WAIT 为 0。
步骤 8. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 9. 关闭不再使用的时钟源。

4.2.3.5 从其它时钟切换到 RC48M 示例

操作步骤

步骤 1. 根据当前时钟和将要配置的 RC48M 时钟两者中较高的频率，按照《FLASH 控制器》章节流程配置 FLASH_CR.WAIT。
步骤 2. 向 RC48M_CR 寄存器写入预设的值，配置需要的时钟频率。
步骤 3. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 4. 设置 SYSCTRL0.RC48M_EN 为 1，使能 RC48M 振荡电路。
步骤 5. 查询等待 RC48M_CR.STABLE 标志变为 1，RC48M 输出稳定时钟。
步骤 6. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 7. 设置 SYSCTRL0.CLKSW 为 5，将系统时钟切换为 RC48M。
步骤 8. 根据 RC48M 的频率，按照《FLASH 控制器》章节流程配置 FLASH_CR.WAIT。
步骤 9. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 10. 关闭不再使用的时钟源。

版权所有 ©小华半导体有限公司

4.2.3.6 PLL 与 RCH 相互切换示例，参考时钟为 RCH

背景信息

> **注意**
> 切换过程中不可以更改 RCH_CR.TRIM。

操作步骤

- 从 RCH 切换到 PLL
  步骤 1. 使能 BGR 并延时 $T_{stable(BGR)}$时间后（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压”章节描述），等待 BGR 启动并稳定。
  步骤 2. 设置 PLL_CR.REFSEL 为 3，选择 PLL 时钟源为 RCH。
  步骤 3. 根据 RCH 频率，配置 PLL_CR.FRSEL。
  步骤 4. 根据 PLL 输出频率，配置 PLL_CR.DIVN 及 PLL_CR.FOSC。
  步骤 5. 设置 PLL_CR.STARTUP 为 7，选择最长的 PLL 稳定时间。
  步骤 6. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
  步骤 7. 设置 SYSCTRL0.PLL_EN 为 1，使能 PLL 振荡电路。
  步骤 8. 根据 PLL 输出频率，参考《FLASH 控制器》章节配置 FLASH_CR.WAIT。
  步骤 9. 查询等待 PLL_CR.STABLE 标志变为 1，PLL 输出稳定时钟。
  步骤 10. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
  步骤 11. 设置 SYSCTRL0.CLKSW 为 4，将系统时钟切换为 PLL。
- 从 PLL 切换到 RCH
  步骤 1. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
  步骤 2. 设置 SYSCTRL0.CLKSW 为 0，将系统时钟切换为 RCH。
  步骤 3. 参考《FLASH 控制器》章节设置 FLASH_CR.WAIT 为 0。
  步骤 4. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
  步骤 5. 设置 SYSCTRL0.PLL_EN 为 0，关闭 PLL。
  步骤 6. 根据其他模块（如 ADC 等）实际使用情况决定是否关闭 BGR。

4.2.3.7 PLL 与 XTH 相互切换示例，参考时钟为 XTH

操作步骤

- 从 XTH 切换到 PLL
  步骤 1. 使能 BGR 并延时 $T_{stable(BGR)}$时间后（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压”章节描述），等待 BGR 启动并稳定。
  步骤 2. 设置 PLL_CR.REFSEL 为 0，选择 PLL 时钟源为 XTH。
  步骤 3. 根据 XTH 频率，配置 PLL_CR.FRSEL。
  步骤 4. 根据 PLL 输出频率，配置 PLL_CR.DIVN 及 PLL_CR.FOSC。
  步骤 5. 设置 PLL_CR.STARTUP 为 7，选择最长的 PLL 稳定时间。
  步骤 6. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
  步骤 7. 设置 SYSCTRL0.PLL_EN 为 1，使能 PLL 振荡电路。
  步骤 8. 根据 PLL 输出频率，参考《FLASH 控制器》章节配置 FLASH_CR.WAIT。
  步骤 9. 查询等待 PLL_CR.STABLE 标志变为 1，PLL 输出稳定时钟。
  步骤 10. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
  步骤 11. 设置 SYSCTRL0.CLKSW 为 4，将系统时钟切换为 PLL。
- 从 PLL 切换到 XTH
  步骤 1. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

版权所有 ©小华半导体有限公司

步骤 2. 设置 SYSCTRL0.CLKSW 为 1，将系统时钟切换为 XTH。

步骤 3. 根据 XTH 的频率，参考《FLASH 控制器》配置 FLASH_CR.WAIT。

步骤 4. 向 SYSCTRL2 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 5. 设置 SYSCTRL0.PLL_EN 为 0，关闭 PLL。

步骤 6. 根据其他模块（如 ADC 等）实际使用情况决定是否关闭 BGR。

4.2.4 时钟切换示意图

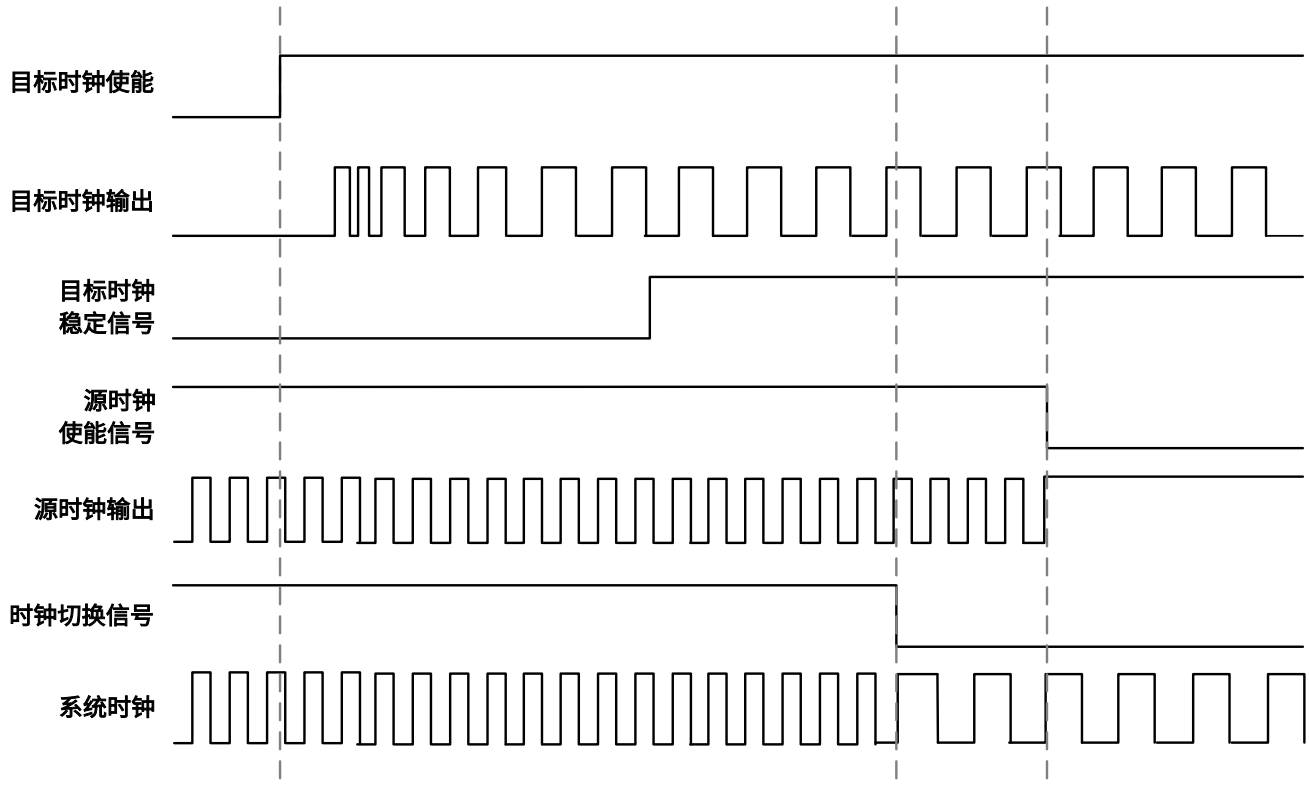


图 4-4 时钟切换示意图

4.3 时钟校准模块

本产品内嵌时钟校准电路 CLKTRIM 和 CTRIM 模块，具体使用可以参考相关章节描述。

4.4 中断唤醒控制

当处理器执行 WFI 指令进入休眠/深度休眠状态时，会停止执行指令。在休眠/深度休眠状态下发生了中断请求（更高优先级）且需要处理时，处理器就会被唤醒。

休眠/深度休眠状态下的处理器收到中断请求时的行为如下表所示：

PRIMASK 状态	WFI 行为	唤醒	ISR 执行
0	IRQ 优先级>当前等级	Y	Y
0	IRQ 优先级≤当前等级	N	N
1	IRQ 优先级>当前等级	Y	N
1	IRQ 优先级≤当前等级	N	N

版权所有 ©小华半导体有限公司

4.4.1 从深度休眠模式唤醒后执行中断服务

操作步骤

步骤 1. 使能需要唤醒处理器的模块所对应的 NVIC。

步骤 2. 使能需要唤醒处理器的模块所对应的中断。

步骤 3. 设置 SCB->SCR.SLEEPDEEP 为 1。

步骤 4. 执行 WFI 指令进入深度休眠模式。

步骤 5. 系统进入深度休眠模式等待中断唤醒，唤醒后执行中断服务程序。

配置举例

```
SCB->SCR |= 0x00000004u;
while(1)
{
  __asm("WFI");
}
```

4.4.2 从深度休眠模式唤醒后不执行中断服务

操作步骤

步骤 1. 使能需要唤醒处理器的模块所对应的 NVIC。

步骤 2. 使能需要唤醒处理器的模块所对应的中断。

步骤 3. 设置 PRIMASK 为 1。

步骤 4. 设置 SCB->SCR.SLEEPDEEP 为 1。

步骤 5. 执行 WFI 指令进入深度休眠模式。

步骤 6. 系统进入深度休眠模式等待中断唤醒，唤醒后执行下一条指令。

步骤 7. 清除中断标志，清除中断挂起状态。

步骤 8. 执行用户定义的操作。

配置举例

```
__asm("CPSID I"); //Set PRIMASK
SCB->SCR |= 0x00000004u;
while(1)
{
  __asm("WFI");
  ... //清除唤醒中断的中断标志
  ... //清除唤醒中断的中断挂起状态
  ... //执行用户定义的操作
}
```

4.4.3 使用退出休眠特性

背景信息

退出休眠（sleep-on-exit）非常适合中断驱动的应用程序。当该特性使能时，只要完成异常处理并且返回到了线程模式，处理器就会进入休眠或深度休眠模式。利用退出休眠特性，处理器可以尽可能多的处于休眠或深度休眠模式。

Cortex-M0+利用退出休眠特性进入休眠或深度休眠，这种情况与执行完异常退出后立即执行 WFI 的效果类似。需要注意的是，为了下次进入异常时不用再进行压栈操作，处理器不会执行出栈的过程。

版权所有 ©小华半导体有限公司

操作步骤

步骤 1. 使能需要唤醒处理器的模块所对应的 NVIC。

步骤 2. 使能需要唤醒处理器的模块所对应的中断。

步骤 3. 设置 SCB->SCR.SLEEPDEEP 为 1。

步骤 4. 设置 SCB->SCR.SLEEPONEXIT 为 1。

步骤 5. 执行 WFI 指令进入深度休眠模式。

步骤 6. 系统进入深度休眠模式等待中断唤醒，唤醒后执行中断服务子程序。

步骤 7. 退出中断服务时自动进入深度休眠模式。

配置举例

```
SCB->SCR |= 0x00000004u;
SCB->SCR |= 0x00000002u;
while(1)
{
  __asm("WFI");
}
```

4.5 复位控制

4.5.1 复位控制器概述

本产品具有 8 个复位信号来源，每个复位信号都可以让 CPU 重新运行，绝大多数寄存器会被复位到复位值，程序会从复位向量处开始执行。

- 数字区域上电掉电复位 POR
- 外部 Reset PAD，低电平为复位信号
- WWDT 复位
- WDT 复位
- PCA 复位
- LVD 低电压复位
- Cortex-M0+ SYSRESETREQ 软件复位
- Cortex-M0+ LOCKUP 硬件复位

每个复位源由相应的复位标志进行指示。复位标志均由硬件置位，需要用户软件清零。芯片复位时，如果查询到 RESET_FLAG.POR15V 或 RESET_FLAG.POR5V 为 1 则为**上电复位**。**上电复位**时用户程序应当将寄存器 RESET_FLAG 清零，则下一次复位时可通过 RESET_FLAG 的相关比特判断复位来源。

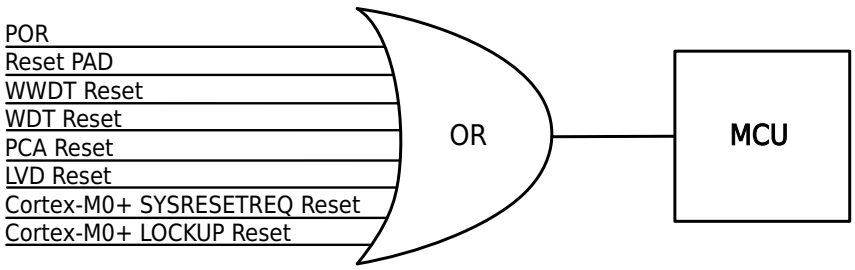


图 4-5 复位来源示意图

版权所有 ©小华半导体有限公司

4.5.2 复位功能

4.5.2.1 上电下电复位 POR

本产品有两个供电区域：VCC 区域、VCAP 区域。所有的模拟模块及 IO 工作于 VCC 区域；其它模块工作于 VCAP 区域。

- VCC 区域上电时，当 VCC 电压低于 POR 阈值电压时，会产生 POR5V 信号；VCC 区域下电时，当 VCC 电压低于 BOR 阈值电压时，会产生 POR5V 信号。
- VCAP 区域上电时，当 VCAP 电压低于 POR 阈值电压时，会产生 POR15V 信号；VCAP 区域下电时，当 VCAP 电压低于 BOR 阈值电压时，会产生 POR15V 信号。

POR5V 信号和 POR15V 信号均会将芯片的寄存器复位到初始化状态。

4.5.2.2 外部复位管脚复位

当外部复位引脚检测到低电平时会产生一个系统复位。该复位引脚已内置上拉电阻，并集成了一个毛刺过滤电路。毛刺过滤电路会过滤小于一定时间宽度的毛刺信号，因此，加到复位引脚上的低电平信号必须大于该时间宽度，才能确保芯片可靠复位，具体时间参数请参见《数据手册》的“电气特性”章节“RESETB 引脚特性”。

4.5.2.3 看门狗复位

看门狗复位参见《看门狗定时器（WDT）》和《窗口看门狗（WWDT）》章节相关介绍。

4.5.2.4 PCA 复位

PCA 复位参见《可编程计数阵列（PCA）》章节相关介绍。

4.5.2.5 LVD 低电压复位

LVD 低电压复位参见《低电压检测器（LVD）》章节相关介绍。

4.5.2.6 Cortex-M0+ SYSRESETREQ 复位

Cortex-M0+软件复位。

4.5.2.7 Cortex-M0+ LOCKUP 复位

当 Cortex-M0+遇到严重的异常时，会将自身 PC 指针停在当前地址处并锁死，在几个时钟周期延时之后复位整个 CORE 区域。SYSCTRL1.LOCKUP_EN 为 1 时，该复位功能有效。

版权所有 ©小华半导体有限公司

4.6 寄存器

4.6.1 寄存器总表

基地址：0x40002000

表 4-2 系统控制器（SYSCTRL）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	SYSCTRL0	系统控制寄存器 0	32
0x04	SYSCTRL1	系统控制寄存器 1	32
0x08	SYSCTRL2	系统控制寄存器 2	32
0x54	RC48M_CR	RC48M 控制寄存器	32
0x0C	RCH_CR	RCH 控制寄存器	32
0x10	XTH_CR	XTH 控制寄存器	32
0x14	RCL_CR	RCL 控制寄存器	32
0x18	XTL_CR	XTL 控制寄存器	32
0x3C	PLL_CR	PLL 控制寄存器	32
0x1C	RESET_FLAG	复位标识寄存器	32
0x20	PERI_CLKEN0	外围模块时钟控制寄存器 0	32
0x24	PERI_CLKEN1	外围模块时钟控制寄存器 1	32
0x28	PERI_RESET0	外围模块复位控制寄存器 0	32
0x2C	PERI_RESET1	外围模块复位控制寄存器 1	32
0x38	DEBUG_ACTIVE	外设调试功能有效性配置寄存器	32

版权所有 ©小华半导体有限公司

4.6.2 系统控制寄存器 0（SYSCTRL0）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000001																															
Name	Reserved																WAKEUP_BYRCH	Reserved	RC48M_EN	PCLK_PRS		HCLK_PRS		CLKSW		PLL_EN	XTL_EN	RCL_EN	XTH_EN	RCH_EN	
Access																	RW		RW	RW		RW		RW		RW	RW	RW	RW	RW	

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	WAKEUP_BYRCH	唤醒后系统时钟源控制位 ● 0b0：从 DeepSleep 模式唤醒后，不改变系统时钟源 ● 0b1：从 DeepSleep 模式唤醒后，系统时钟源为 RCH，原时钟继续使能	RW
14	*Reserved*	-	-
13	RC48M_EN	内部高速时钟 RC48M 使能信号 ● 0b0：关闭 ● 0b1：使能 **注意** 每次使能 RC48M 时钟之前，需要按照 RC48M 控制寄存器中说明完整装载 RC48M_CR 寄存器参数，否则 RC48M 时钟可能工作不正常。 **说明** 当系统进入 DeepSleep，此高速时钟会自动关闭。	RW
12:11	PCLK_PRS	PCLK 时钟来源选择 ● 0b00：HCLK ● 0b01：HCLK/2 ● 0b10：HCLK/4 ● 0b11：HCLK/8	RW
10:8	HCLK_PRS	HCLK 系统分频选择 ● 0b000：SystemClk ● 0b001：SystemClk/2 ● 0b010：SystemClk/4 ● 0b011：SystemClk/8 ● 0b100：SystemClk/16 ● 0b101：SystemClk/32 ● 0b110：SystemClk/64 ● 0b111：SystemClk/128	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7:5	CLKSW	SystemClk 时钟来源选择 ● 0b000：RCH ● 0b001：XTH ● 0b010：RCL ● 0b011：XTL ● 0b100：PLL ● 0b101：RC48M	RW
4	PLL_EN	PLL 使能控制 ● 0b0：关闭 ● 0b1：使能 **说明** 需要 BGR 使能并稳定后才可以使能 PLL。	RW
3	XTL_EN	外部低速晶振 XTL 使能控制 ● 0b0：关闭 ● 0b1：使能 **说明** 需要将 PC14、PC15 设置成模拟端口。	RW
2	RCL_EN	内部低速时钟 RCL 使能控制 ● 0b0：关闭 ● 0b1：使能	RW
1	XTH_EN	外部高速晶振 XTH 使能控制 ● 0b0：关闭 ● 0b1：使能 **说明** 需要将 PF00、PF01 设置成模拟端口。 当系统进入 DeepSleep，此高速时钟会自动关闭。	RW
0	RCH_EN	内部高速时钟 RCH 使能控制 ● 0b0：关闭 ● 0b1：使能 **说明** 当系统进入 DeepSleep，此高速时钟会自动关闭。	RW

说明

每次改写 SYSCTRL0 或 SYSCTRL1 的值，均需要先对 SYSCTRL2 依次写入 0x5A5A、0xA5A5。这样的步骤可有效避免对 SYSCTRL0 或 SYSCTRL1 寄存器的误操作。

版权所有 ©小华半导体有限公司

4.6.3 系统控制寄存器 1（SYSCTRL1）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000008																															
Name	Reserved																				RTC_FREQ_ADJUST			SWD_USE_IO	Reserved		LOCKUP_EN	RTC_LPW	Reserved	XTL_ALWAYS_ON	EXTL_EN	EXTH_EN	Reserved
Access																					RW			RW		RW	RW		RW	RW	RW	

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:9	RTC_FREQ_ADJUST	RTC 高速时钟补偿时钟频率选择 ● 0b000：4M ● 0b001：6M ● 0b010：8M ● 0b011：12M ● 0b100：16M ● 0b101：20M ● 0b110：24M ● 0b111：32M	RW
8	SWD_USE_IO	SWD 端口功能配置 ● 0b0：SWD 端口 ● 0b1：GPIO 端口	RW
7	*Reserved*	-	-
6	LOCKUP_EN	Cortex-M0+ LockUp 使能 ● 0b0：关闭 ● 0b1：使能 **说明** 使能后，CPU 读到无效指令时会复位 MCU，可增强系统可靠性。	RW
5	RTC_LPW	RTC 模块低功耗控制 ● 0b0：关闭 ● 0b1：使能 **说明** 使能后，RTC 模块进低功耗状态，RTC 日历时间寄存器禁止写。其寄存器写不会同步，关闭低功耗模式后同步，期间的计时会丢失。	RW
4	*Reserved*	-	-
3	XTL_ALWAYS_ON	XTL 使能权限控制 ● 0b0：SYSCTRL0.XTL_EN 可置位可清零 ● 0b1：SYSCTRL0.XTL_EN 只可置位	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	EXTL_EN	外部 XTL 时钟来源控制 ● 0b0：XTL 由晶体产生 ● 0b1：XTL 时钟源从 PC14 输入 **说明** 使用 PC14 输入时钟时，需设置 SYSCTRL0.XTL_EN 为 0。	RW
1	EXTH_EN	外部 XTH 时钟来源控制 ● 0b0：XTH 由晶体产生 ● 0b1：XTH 时钟源从 PF00 输入 **说明** 使用 PF00 输入时钟时： 1. 必须设置 SYSCTRL0.XTH_EN 为 0。 2. 必须配置 SYSCTRL0.WAKEUP_BYRCH 为 1，否则低功耗模式下电流异常。	RW
0	*Reserved*	-	-

说明

每次改写 SYSCTRL0 或 SYSCTRL1 的值，均需要先对 SYSCTRL2 依次写入 0x5A5A、0xA5A5。这样的步骤可有效避免对 SYSCTRL0 或 SYSCTRL1 寄存器的误操作。

4.6.4 系统控制寄存器 2（SYSCTRL2）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																SYSCTRL2															
Access																	WO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	SYSCTRL2	寄存器 SYSCTL0 和 SYSCTRL1 保护控制寄存器 对 SYSCTRL2 先写 0x5A5A，再写 0xA5A5，启动对于寄存器 SYSCTRL0 和 SYSCTRL1 的写操作，只要对寄存器 SYSCTRL0 或 SYSCTRL1 进行了写操作，这个保护位自动恢复保护状态。后续再对 SYSCTRL0 或 SYSCTRL1 进行写操作时还需要重复先前的操作。	WO

版权所有 ©小华半导体有限公司

4.6.5 RC48M 控制寄存器（RC48M_CR）

Offset	Bit Position																													
0x54	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x08000080																															
Name	STABLE	Reserved			TCTRIM				Reserved						FSEL		TRIMC								TRIMF						Reserved	
Access	RO				RW										RW		RW								RW							

位/位域	标记	功能描述	读写
31	STABLE	RC48M 时钟稳定标志位 ● 0b0：RC48M 未稳定，不可以被内部电路使用 ● 0b1：RC48M 已经稳定，可以被内部电路使用	RO
30:28	*Reserved*	-	-
27:24	TCTRIM	振荡频率温度系数 TRIM 该位不支持单独设置，设置方式详见说明	RW
23:18	*Reserved*	-	-
17:16	FSEL	工作频率选择 该位无需单独设置，参数选择详见说明 ● 0b00：4MHz ● 0b01：6MHz ● 0b10：32MHz ● 0b11：48MHz	RW
15:8	TRIMC	时钟频率粗调 参数选择详见说明	RW
7:2	TRIMF	时钟频率细调 参数选择详见说明	RW
1:0	*Reserved*	-	-

说明

RC48M 时钟频率调整，更改该寄存器的数值即可调整 RC48M 的输出频率。

Flash 中已保存了以下几组频率的校准值和配置参数，将 Flash 内的指定地址的数据全部读出并写入整个 RC48M_CR 寄存器即可获得精准的频率。

- 48MHz 校准值地址：0x00101B04 - 0x00101B07
- 32MHz 校准值地址：0x00101B0C - 0x00101B0F
- 6MHz 校准值地址：0x00101B10 - 0x00101B13
- 4MHz 校准值地址：0x00101B14 - 0x00101B17

版权所有 ©小华半导体有限公司

4.6.6 RCH 控制寄存器（RCH_CR）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000126																															
Name	Reserved																				STABLE	TRIM									
Access																					RO	RW									

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11	STABLE	RCH 时钟稳定标志位 ● 0b0：RCH 未稳定，不可以被内部电路使用 ● 0b1：RCH 已经稳定，可以被内部电路使用	RO
10:0	TRIM	时钟频率调整 修改该寄存器的数值即可调整 RCH 的输出频率。寄存器数值每增加 1 则 RCH 的输出频率增加约 0.2%，总调整范围为 4~24MHz。 Flash 中已保存了 5 组频率的校准值，将 Flash 内的校准值读出并写入 RCH_CR.TRIM 即可获得精准的频率。 ● 24MHz 校准值地址：0x00101BE0-0x00101BE1 ● 22.12MHz 校准值地址：0x00101BE2-0x00101BE3 ● 16MHz 校准值地址：0x00101BE4-0x00101BE5 ● 8MHz 校准值地址：0x00101BE6-0x00101BE7 ● 4MHz 校准值地址：0x00101BE8-0x00101BE9	RW

版权所有 ©小华半导体有限公司

4.6.7 XTH 控制寄存器（XTH_CR）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000022																															
Name	Reserved																									STABLE	STARTUP		XTH_FSEL		DRIVER	
Access																										RO	RW		RW		RW	

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	STABLE	外部高速晶体振荡稳定标志位 ● 0b0：XTH 未稳定，不可以被内部电路使用 ● 0b1：XTH 已经稳定，可以被内部电路使用 **说明** 为了增加系统可靠性，在查询到该标志后，需要软件延时 10ms 以上，才可将系统时钟切换为 XTH。	RO
5:4	STARTUP	外部高速晶体振荡稳定时间选择 ● 0b00：256 个周期 ● 0b01：1024 个周期 ● 0b10：4096 个周期 ● 0b11：16384 个周期（推荐值） **注意** 强烈建议将 XTH 的稳定时间设置为 0b11。如果 XTH 稳定时间不足，在进行时钟切换时或从深度休眠唤醒时，系统不能稳定工作。	RW
3:2	XTH_FSEL	外部晶振工作频率选择 ● 0b00：8M ● 0b01：8M~16M ● 0b10：16M~24M ● 0b11：24M~32M	RW
1:0	DRIVER	外部晶振驱动能力选择 ● 0b00：最弱驱动能力 ● 0b01：较弱驱动能力 ● 0b10：较强驱动能力（推荐值） ● 0b11：最强驱动能力 **说明** 需要根据晶振特性、负载电容以及电路板的寄生参数选择适当的驱动能力。驱动能力越大则功耗越大；驱动能力越弱则功耗越小。	RW

版权所有 ©小华半导体有限公司

4.6.8 RCL 控制寄存器（RCL_CR）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000033F																															
Name	Reserved																			STABLE	STARTUP		TRIM									
Access																				RO	RW		RW									

位/位域	标记	功能描述	读写
31:13	*Reserved*	-	-
12	STABLE	内部低速时钟 RCL 稳定标志位 ● 0b0：RCL 未稳定，不可以被内部电路使用 ● 0b1：RCL 已经稳定，可以被内部电路使用	RO
11:10	STARTUP	内部低速时钟 RCL 稳定时间选择 ● 0b00：4 个周期 ● 0b01：16 个周期 ● 0b10：64 个周期 ● 0b11：256 个周期	RW
9:0	TRIM	内部低速时钟频率调整 Flash 中保存了 2 组频率的校准值。将 Flash 内的校准值读出并写入 RCL_CR.TRIM 即可获得精准的频率。 ● 38.4kHz 校准值地址：0x00101BDC-0x00101BDD ● 32.768kHz 校准值地址：0x00101BDE-0x00101BDF	RW

版权所有 ©小华半导体有限公司

4.6.9 XTL 控制寄存器（XTL_CR）

Offset	Bit Position																													
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000022																															
Name	Reserved																									STABLE	STARTUP		AMP_SEL		DRIVER	
Access																										RO	RW		RW		RW	

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	STABLE	外部低速晶体振荡稳定标志位 ● 0b0：XTL 未稳定，不可以被内部电路使用 ● 0b1：XTL 已经稳定，可以被内部电路使用	RO
5:4	STARTUP	外部低速晶体振荡稳定时间选择 ● 0b00：256 个周期 ● 0b01：1024 个周期 ● 0b10：4096 个周期 ● 0b11：16384 个周期（推荐值）	RW
3:2	AMP_SEL	XTL 晶振振荡幅度的调整 ● 0b00：最小振幅 ● 0b01：正常振幅 ● 0b10：较大振幅（推荐值） ● 0b11：最大振幅	RW
1:0	DRIVER	XTL 晶振驱动能力选择 ● 0b00：禁止设置 ● 0b01：禁止设置 ● 0b10：较强驱动能力（推荐值） ● 0b11：最强驱动能力 **说明** 需要根据晶振特性、负载电容以及电路板的寄生参数选择适当的驱动能力。驱动能力越大则功耗越大；驱动能力越弱则功耗越小。	RW

版权所有 ©小华半导体有限公司

4.6.10 PLL 控制寄存器（PLL_CR）

Offset	Bit Position																													
0x3C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00010B0F																															
Name	Reserved													STABLE	STARTUP		FRSEL		LFSEL		IBSEL		DIVN				FOSC		REFSEL			
Access														RO	RW		RW		RW		RW		RW				RW		RW			

位/位域	标记	功能描述	读写
31:19	*Reserved*	-	-
18	STABLE	PLL 稳定标志 ● 0b0：PLL 未稳定 ● 0b1：PLL 已经稳定	RO
17:15	STARTUP	PLL 稳定时间选择 ● 0b000：128 个 PLL 周期 ● 0b001：256 个 PLL 周期 ● 0b010：512 个 PLL 周期 ● 0b011：1024 个 PLL 周期 ● 0b100：2048 个 PLL 周期 ● 0b101：4096 个 PLL 周期 ● 0b110：8192 个 PLL 周期 ● 0b111：16384 个 PLL 周期	RW
14:13	FRSEL	PLL 输入频率选择 根据 PLL 输入时钟的频率进行如下配置： ● 0b00：4M~6M ● 0b01：6M~12M ● 0b10：12M~20M ● 0b11：20M~24M	RW
12:11	LFSEL	PLL 滤波器控制位 必须保持默认值	RW
10:9	IBSEL	PLL 偏置电流选择 必须保持默认值	RW
8:5	DIVN	PLL 输出时钟的倍频系数 PLL 输出频率与输入频率的倍数，输出频率 = DIVN*输入频率，DIVN 取值范围是 0x2~0xC	RW
4:2	FOSC	PLL 输出频率范围选择 根据 PLL 输出时钟频率进行如下配置： ● 0b000：8M~12M ● 0b001：12M~18M ● 0b010：18M~24M ● 0b011：24M~36M ● 0b1xx：36M~48M	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
1:0	REFSEL	输入时钟选择 ● 0b00：XTH 晶振生成的时钟 ● 0b01：XTH 从管脚 PF00 输入的时钟（详见外部高速晶振时钟 XTH） ● 0b10：RC48M 时钟 ● 0b11：RCH 时钟	RW

版权所有 ©小华半导体有限公司

4.6.11 复位标识寄存器（RESET_FLAG）

说明

上电复位时复位值为 0x03。程序判断本次复位源后应该清除该寄存器，以便下次发生复位后判断复位源。

Offset	Bit Position																													
0x1C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000003																															
Name	Reserved																							WWDT	RSTB	SYSREQ	LOCKUP	PCA	WDT	LVD	POR15V	POR5V
Access																								RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	WWDT	WWDT 复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
7	RSTB	RESETB 端口复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
6	SYSREQ	Cotrex-M0+ CPU 软件复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
5	LOCKUP	Cotrex-M0+ CPU Lockup 复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
4	PCA	PCA 复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
3	WDT	WDT 复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	LVD	LVD 复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
1	POR15V	VCAP 域复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW
0	POR5V	VCC 电源域复位标志 写 0 清除，写 1 无效 读取： ● 0b0：未发生复位 ● 0b1：发生复位	RW

版权所有 ©小华半导体有限公司

4.6.12 外围模块时钟控制寄存器 0（PERI_CLKEN0）

Offset	Bit Position																													
0x20	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x80800000																															
Name	FLASH	Reserved	DMA	GPIO	AES	CRC	Reserved	TICK	Reserved	LCD	TRIM	RTC	PCNT	TRNG	VC	ADC	WDT	PCA	OPA	Reserved	TIM3	ADVTIM	LPTIM0	BASETIM	SPI1	SPI0	I2C1	I2C0	LPUART1	LPUART0	UART1	UART0
Access	RW		RW	RW	RW	RW		RW		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	FLASH	FLASH 控制器模块时钟使能 关闭后 FLASH 配置寄存器不可写，FLASH 中的程序仍然可以运行。 ● 0b0：关闭 ● 0b1：使能	RW
30	*Reserved*	-	-
29	DMA	DMAC 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
28	GPIO	GPIO 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
27	AES	AES 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
26	CRC	CRC 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
25	*Reserved*	-	-
24	TICK	SysTick 定时器参考时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
23	*Reserved*	-	-
22	LCD	LCD 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
21	TRIM	CLKTRIM 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
20	RTC	RTC 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
19	PCNT	PCNT 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
18	TRNG	TRNG 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
17	VC	VC、LVD 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
16	ADC	ADC、BGR 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
15	WDT	WDT 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
14	PCA	PCA 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
13	OPA	OPA 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
12	*Reserved*	-	-
11	TIM3	TIM3 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
10	ADVTIM	TIM4/5/6 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
9	LPTIM0	LPTIM0 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
8	BASETIM	TIM0/1/2 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
7	SPI1	SPI1 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
6	SPI0	SPI0 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
5	I2C1	I2C1 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
4	I2C0	I2C0 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
3	LPUART1	LPUART1 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
2	LPUART0	LPUART0 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
1	UART1	UART1 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
0	UART0	UART0 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW

说明

上述外设在使用之前，需将相应控制位设置为使能。

版权所有 ©小华半导体有限公司

4.6.13 外围模块时钟控制寄存器 1（PERI_CLKEN1）

Offset	Bit Position																											
0x24	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																					WWDT	UART3	UART2	Reserved			LPTIM1	DAC	CTRIM	Reserved	
Access																						RW	RW	RW				RW	RW	RW		

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10	WWDT	WWDT 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
9	UART3	UART3 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
8	UART2	UART2 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
7:5	*Reserved*	-	-
4	LPTIM1	LPTIM1 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
3	DAC	DAC 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
2	CTRIM	CTRIM 模块时钟使能 ● 0b0：关闭 ● 0b1：使能	RW
1:0	*Reserved*	-	-

说明

上述外设在使用之前，需将相应控制位设置为使能。

版权所有 ©小华半导体有限公司

4.6.14 外围模块复位控制寄存器 0（PERI_RESET0）

Offset	Bit Position																													
0x28	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x7F7F6FFF																															
Name	Reserved		DMA	GPIO	AES	CRC	Reserved			LCD	TRIM	RTC	PCNT	TRNG	VC	ADC	Reserved	PCA	OPA	Reserved	TIM3	ADVTIM	LPTIM0	BASETIM	SPI1	SPI0	I2C1	I2C0	LPUART1	LPUART0	UART1	UART0
Access			RW	RW	RW	RW				RW	RW	RW	RW	RW	RW	RW		RW	RW		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:30	*Reserved*	-	-
29	DMA	DMAC 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
28	GPIO	GPIO 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
27	AES	AES 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
26	CRC	CRC 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
25:23	*Reserved*	-	-
22	LCD	LCD 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
21	TRIM	CLKTRIM 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
20	RTC	RTC 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
19	PCNT	PCNT 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
18	TRNG	TRNG 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
17	VC	VC 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
16	ADC	ADC、BGR 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
15	*Reserved*	-	-
14	PCA	PCA 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
13	OPA	OPA 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
12	*Reserved*	-	-
11	TIM3	TIM3 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
10	ADVTIM	TIM456 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
9	LPTIM0	LPTIM0 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
8	BASETIM	TIM0/1/2 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
7	SPI1	SPI1 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
6	SPI0	SPI0 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
5	I2C1	I2C1 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
4	I2C0	I2C0 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
3	LPUART1	LPUART0 模块复位使能 LPUART1 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
2	LPUART0	● 0b0：处于复位状态 ● 0b1：正常工作状态	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
1	UART1	UART1 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
0	UART0	UART0 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW

版权所有 ©小华半导体有限公司

4.6.15 外围模块复位控制寄存器 1（PERI_RESET1）

Offset	Bit Position																											
0x2C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000071C																															
Name	Reserved																					WWDT	UART3	UART2	Reserved			LPTIM1	DAC	CTRIM	Reserved	
Access																						RW	RW	RW				RW	RW	RW		

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10	WWDT	WWDT 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
9	UART3	UART3 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
8	UART2	UART2 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
7:5	*Reserved*	-	-
4	LPTIM1	LPTIM1 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
3	DAC	DAC 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
2	CTRIM	CTRIM 模块复位使能 ● 0b0：处于复位状态 ● 0b1：正常工作状态	RW
1:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

4.6.16 外设调试功能有效性配置寄存器（DEBUG_ACTIVE）

说明

仅在 SWD 调试模式下，此寄存器设置才起作用。

Offset	Bit Position																													
0x38	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00003FFF																															
Name	Reserved																		WWDT	LPTIM1	TIM3	Reserved	RTC	WDT	PCA	TIM6	TIM5	TIM4	LPTIM0	TIM2	TIM1	TIM0
Access																			RW	RW	RW		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13	WWDT	SWD 调试界面下 WWDT 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
12	LPTIM1	SWD 调试界面下 LpTimer1 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
11	TIM3	SWD 调试界面下 Timer3 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
10	*Reserved*	-	-
9	RTC	SWD 调试界面下 RTC 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
8	WDT	SWD 调试界面下 WDT 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
7	PCA	SWD 调试界面下 PCA 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
6	TIM6	SWD 调试界面下 Timer6 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
5	TIM5	SWD 调试界面下 Timer5 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
4	TIM4	SWD 调试界面下 Timer4 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
3	LPTIM0	SWD 调试界面下 LPTIM0 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
2	TIM2	SWD 调试界面下 Timer2 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
1	TIM1	SWD 调试界面下 Timer1 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW
0	TIM0	SWD 调试界面下 Timer0 计数功能配置 ● 0b0：正常计数 ● 0b1：暂停计数	RW

版权所有 ©小华半导体有限公司

5 中断控制器（NVIC）

5.1 简介

Cortex-M0+处理器内置了嵌套向量中断控制器（NVIC），支持最多 32 个中断请求（IRQ）输入，以及 1 个不可屏蔽中断（NMI）输入（在本产品系统中未使用）。同时，处理器也支持多个内部异常。

每个异常源都有一个单独的异常编号，每种异常类型都有对应的优先级，有些异常的优先级是固定的，而有些则是可编程的，详见下表。

表 5-1 Cortex-M0+处理器中断一览表

异常编号	异常类型	优先级	描述
1	复位	-3（最高）	复位
2	NMI	-2	不可屏蔽中断（在本产品系统中未使用）
3	硬件错误	-1	错误处理异常
4-10	保留	-	-
11	SVC	可编程	通过 SVC 指令调用管理程序
12-13	保留	-	-
14	PendSV	可编程	系统服务的可挂起请求
15	SysTick	可编程	SysTick 定时器
16	中断#0	可编程	外部中断#0
17	中断#1	可编程	外部中断#1
…	…	…	…
47	中断#31	可编程	外部中断#31

本章节只对处理器的 32 个外部中断请求（中断#0~中断#31）进行介绍，处理器内部异常可参考内核相关说明指南等文档。同时，本章节只涉及处理器内核中 NVIC 的中断处理机制，不涉及外设模块自身的中断产生机制。

5.2 功能说明

5.2.1 中断优先级

每一个外部中断都对应一个优先级寄存器，每个优先级都是 2 位宽，并且使用中断优先级寄存器的最高两位，每个寄存器占 1 个字节（8 位）。在这个设定下，可以使用的优先级为 0x00（最高）、0x40、0x80 和 0xC0（最低）。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
已使用		未使用，读出为 0					

当处理器运行中遇到多个中断时：

版权所有 ©小华半导体有限公司

- 如果处理器已经在运行中断处理，而新中断的优先级较大，此时会发生抢占。正在运行的中断处理会被暂停，转而执行新的中断，这个过程通常被称为中断嵌套。新的中断执行完毕后，之前的中断处理会继续执行，并且在其结束后返回到程序线程中。
- 如果处理器正在运行的中断处理的优先级大于或者等于新的中断，那么新的中断会等待并且进入挂起状态。等到运行的中断执行完毕后，继续执行新的中断。
- 如果两个中断同时发生，并且优先级相同，此时中断编号较小的中断会先执行。例如，如果中断#0 和中断#1 使能且具有相同的优先级，同时被触发时，中断#0 先执行。

5.2.2 中断向量表

当 Cortex-M0+处理器要处理中断服务请求时，首先需要确定异常处理的起始地址，所需的信息叫做向量表，如下图所示。向量表存储在存储器空间的开始位置，包含了系统中可用异常（中断）的异常（中断）向量，以及主栈指针（MSP）的初始值。

存储器地址		异常编号
0x000000BC	中断#31向量	47
…	…	…
0x0000004C	中断#3向量	19
0x00000048	中断#2向量	18
0x00000044	中断#1向量	17
0x00000040	中断#0向量	16
0x0000003C	SysTick向量	15
0x00000038	PendSV向量	14
0x00000034	保留	13
0x00000030	保留	12
0x0000002C	SVC向量	11
0x00000028	保留	10
0x00000024	保留	9
0x00000020	保留	8
0x0000001C	保留	7
0x00000018	保留	6
0x00000014	保留	5
0x00000010	保留	4
0x0000000C	硬件错误异常	3
0x00000008	NMI向量	2
0x00000004	复位向量	1
0x00000000	MSP初始值	0

图 5-1 中断向量表

中断向量的存储顺序同中断编号一致，由于每个向量都是 1 个字（4 字节），中断向量的地址为中断编号乘 4，每个中断向量都是中断处理的起始地址。

5.2.3 中断输入和挂起行为

Cortex-M0+处理器的 NVIC 模块中，每一个中断输入都对应着一个挂起状态寄存器，且每个寄存器只有 1 位，用于保存中断请求，而不管这个请求有没有得到确认。当处理器开始处理这个中断时，硬件将会自动清除挂起状态位。

本系统的外设使用电平触发中断输出，当中断事件发生时，由于外设连接到了 NVIC 上，中断信号会得到确认。在处理器执行中断服务并且清除外设的中断信号以前，该信号会保持高电平。在 NVIC 内部，当检测到

版权所有 ©小华半导体有限公司

有中断发生时，该中断的挂起状态会被置位，当处理器接收该中断并且开始执行中断服务程序后，挂起状态就会被清除。处理过程如下图所示：

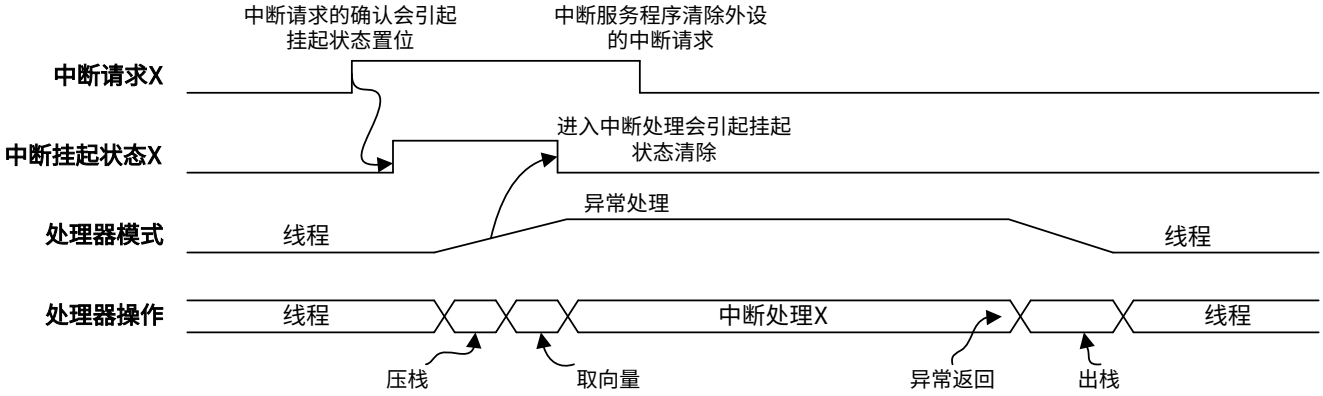


图 5-2 中断激活和挂起状态

如果中断请求没有立即执行，并且在确认之前被软件清除，处理器会忽略掉本次请求，不会执行中断处理。在设置外设时，可以通过写 NVIC_ICPR 寄存器来清除中断挂起状态，将外设在被设置之前产生的中断请求清除。

如果在软件清除挂起状态时，外设仍然保持着中断请求，挂起状态还会立即生成。处理过程如下图所示：

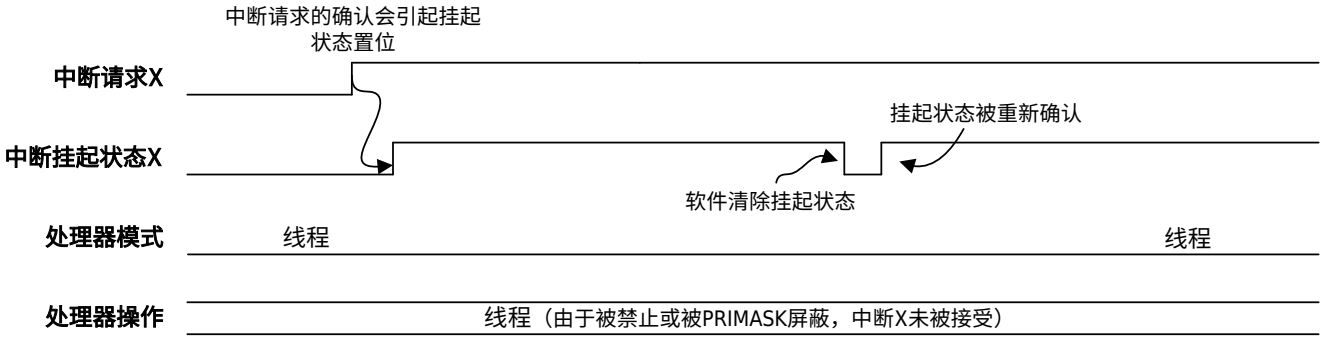


图 5-3 中断挂起状态被清除然后被重新确认

如果外设产生的中断请求在异常处理时没有被清除，异常返回后挂起状态就会被又一次激活，这样中断服务程序会再次执行。处理过程如下图所示：

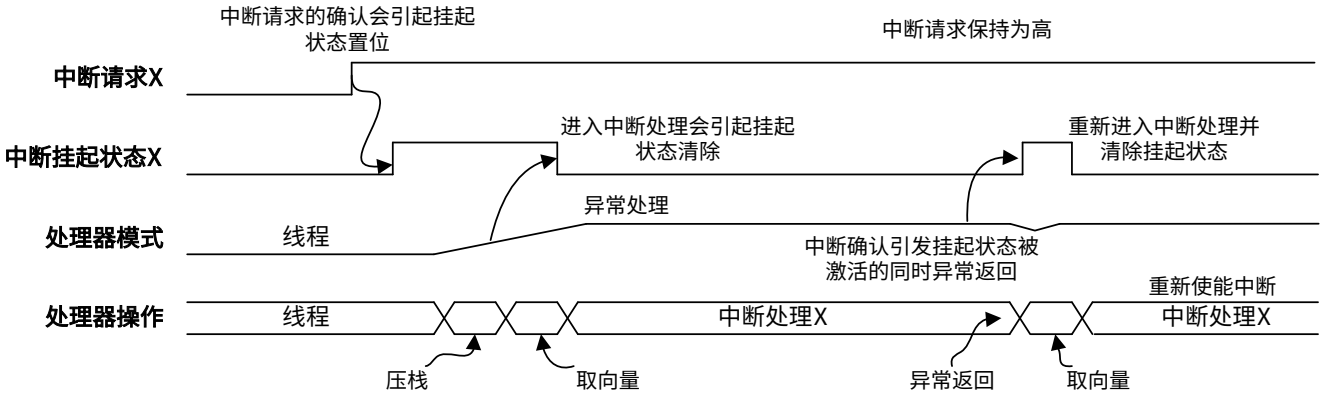


图 5-4 中断退出时若中断请求保持高电平就会引起中断处理的再次执行

如果在中断服务程序执行的过程中产生外设中断请求，该请求会被当作新的中断请求，并且在本次中断退出后，还会引起中断服务程序的再次执行。处理过程如下图所示：

版权所有 ©小华半导体有限公司

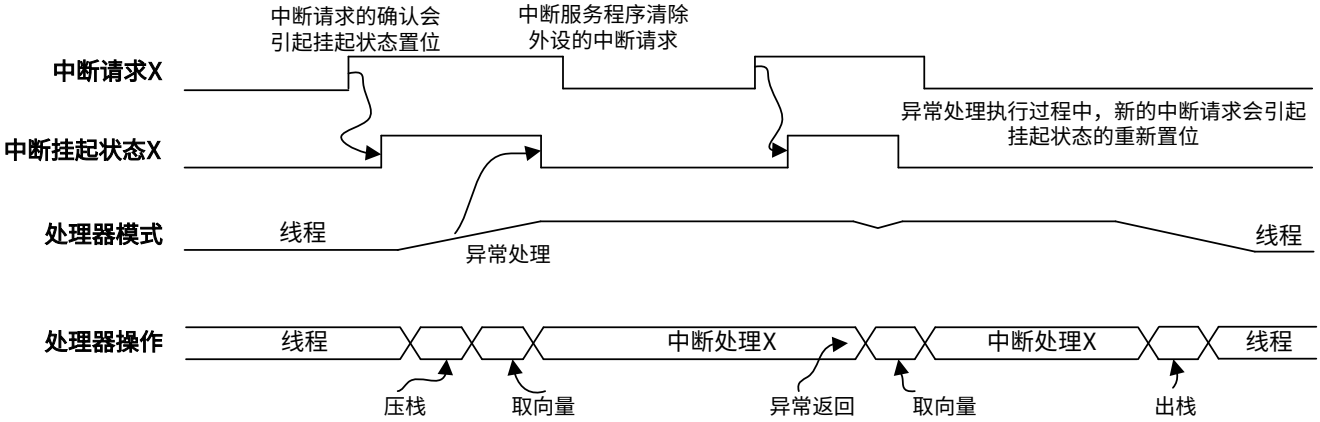


图 5-5 中断处理中产生的中断挂起也可以被确认

5.2.4 中断等待

通常情况下，NVIC 的中断等待时间为 16 个周期。这个等待时间从中断确认的处理器时钟周期开始，一直到中断处理开始执行结束。计算中断等待需要具备以下前提：

- 该中断使能并且没有被 PRIMASK 或是其他正在执行的异常处理所屏蔽。
- 存储器系统没有任何等待状态，在中断处理、压栈、取向量或者中断处理开始时的取指都会用到总线传输，如果存储器系统需要等待，那么发生总线传输时产生的等待状态则可能使得中断延迟。

下面的几种情况可能会导致不同的中断等待：

- 中断的末尾连锁，如果中断返回时产生了另外一个中断请求，处理器就会跳过出栈和压栈过程，这样就减少了中断等待时间。
- 延迟到达，如果中断发生时，另外一个低优先级的中断正在进行压栈处理，由于延迟到达机制的存在，高优先级的中断会首先执行，这样也会导致高优先级中断的等待时间减小。

5.2.5 中断源

因为 Cortex-M0+处理器的 NVIC 支持最多 32 个外部中断，而在本系统中外部中断源大于 32 个，部分外部中断复用在同一个 NVIC 中断输入上，其中 NMI（不可屏蔽中断）并没有使用。本系统所有外部中断源和 NVIC 中断输入的对应关系如下表所示：

NVIC 中断输入	外部中断源	Active 模式	Sleep 模式	DeepSleep 模式
中断#0	PORTA	✓	✓	✓
中断#1	PORTB	✓	✓	✓
中断#2	PORTC/E	✓	✓	✓
中断#3	PORTD/F	✓	✓	✓
中断#4	DMAC	✓	✓	×
中断#5	TIM3	✓	✓	×
中断#6	UART0/2	✓	✓	×
中断#7	UART1/3	✓	✓	×
中断#8	LPUART0	✓	✓	✓
中断#9	LPUART1	✓	✓	✓

版权所有 ©小华半导体有限公司

NVIC 中断输入	外部中断源	Active 模式	Sleep 模式	DeepSleep 模式
中断#10	SPI0	✓	✓	×
中断#11	SPI1	✓	✓	×
中断#12	I2C0	✓	✓	×
中断#13	I2C1	✓	✓	×
中断#14	TIM0	✓	✓	×
中断#15	TIM1	✓	✓	×
中断#16	TIM2	✓	✓	×
中断#17	LPTIM0/1	✓	✓	✓
中断#18	TIM4	✓	✓	×
中断#19	TIM5	✓	✓	×
中断#20	TIM6	✓	✓	×
中断#21	PCA/WWDT	✓	✓	×
中断#22	WDT	✓	✓	✓
中断#23	RTC	✓	✓	✓
中断#24	ADC/DAC	✓	✓	×
中断#25	PCNT	✓	✓	✓
中断#26	VC0	✓	✓	✓
中断#27	VC1/2	✓	✓	✓
中断#28	LVD	✓	✓	✓
中断#29	LCD	✓	✓	✓
中断#30	FLASH/RAM	✓	✓	×
中断#31	CLKTRIM/CTRIM	✓	✓	✓

注意

1. 由于某些模块中断被复用于同一个 IRQ 中断源，当 CPU 进入该中断操作时，必须先判断是哪个模块产生的中断，再进行相对应的中断操作。

5.2.6 中断结构图

本系统的中断结构框如下图所示，需要注意：

- 外设中断源各自的中断使能没有在图中标出，这里只包括外设中断产生之后的中断信号逻辑框图。
- IRQ 有多于 1 个外设中断输入复用，必须分别读取这些外设的中断标志位来判定是哪个外设的中断。
- 如果外设中断源有高电平产生，无论 NVIC 中断使能寄存器 NVIC_ISER 置位与否，中断挂起寄存器 NVIC_ISPR 都会被置位，表示相应的外设中断源有中断产生。

版权所有 ©小华半导体有限公司

- 只有中断使能寄存器 NVIC_ISER 置位，相应的中断 IRQ 才会给处理器相应，执行相应的中断程序。
- 在中断程序中必须清除外设中断源高电平中断信号，中断挂起寄存器 NVIC_ISPR 由硬件自动清除。
- 中断优先级寄存器 NVIC_IPR0-NVIC_IPR7 设置了 32 个中断源的优先级，0b00 优先级最高，0b11 优先级最低。当优先级相同时，优先级由中断编号决定，编号越小优先级越高。

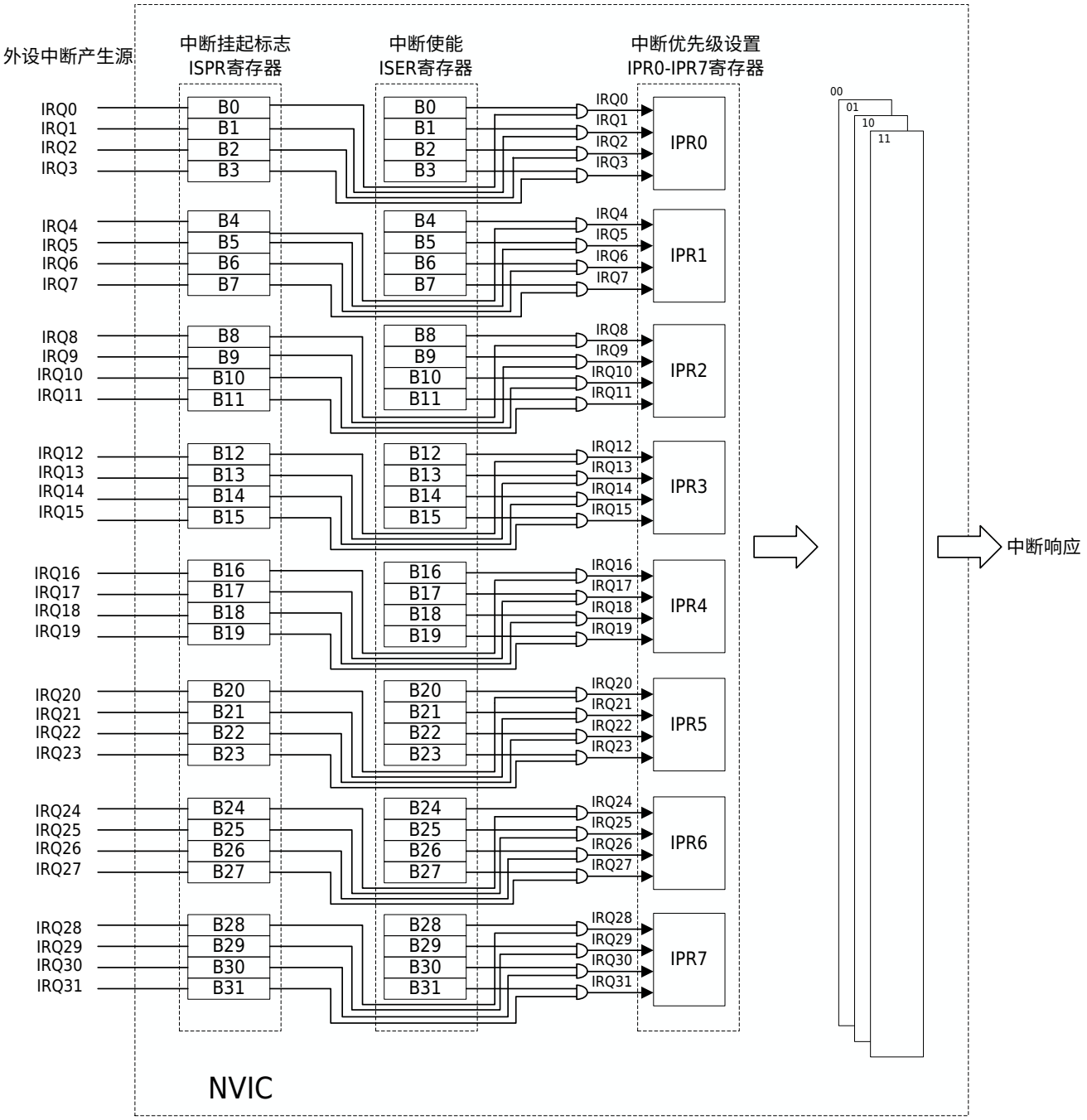


图 5-6 中断结构图

版权所有 ©小华半导体有限公司

5.3 操作示例

5.3.1 外部中断使能

在每一个外设模块内部都有各自的中断使能寄存器，在需要进行中断操作时，必须首先打开外设自己的中断使能。该使能位的操作没有在本章节讨论，请参考相应外设模块的章节描述。

5.3.2 NVIC 中断使能和清除使能

Cortex-M0+处理器支持最多 32 个中断源，每个中断源都对应有一个中断使能位和清零使能位，共计 32 位的中断使能寄存器 NVIC_ISER 和 32 位的清零使能寄存器 NVIC_ICER。如果需要使能某一个中断，则对 NVIC_ISER 寄存器的相应位置 1。如果需要清零某一个中断，则对 NVIC_ICER 寄存器的相应位置 1。

此处提及的中断使能和清除使能操作仅仅针对处理器 NVIC，每个外设的中断生成与否，是由外设的中断控制寄存器决定，与 NVIC_ISER 和 NVIC_ICER 无关。

5.3.3 NVIC 中断挂起和清除挂起

如果一个中断发生了，却无法立即处理，这个中断请求将会被挂起。挂起状态保存在一个寄存器中，如果处理器的当前优先级还没有降低到可以处理挂起的请求，并且没有手动清除挂起状态，该状态将会一直保持合法。

当处理器开始进入中断处理，硬件会自动引起挂起状态的清除。

可以通过操作中断设置挂起 NVIC_ISPR 和中断清除挂起 NVIC_ICPR 这两个寄存器来访问或修改中断挂起状态。中断挂起状态寄存器允许使用软件来触发中断。

5.3.4 NVIC 中断优先级

设置 NVIC_IPR0-NVIC_IPR7 寄存器决定 IRQ0-IRQ31 的优先级。中断优先级寄存器的编程应该在中断使能之前，其通常是在程序开始时完成的。应该避免在中断使能之后改变中断优先级，这种情况的结果不可预知，并且不被 Cortex-M0+处理器支持。

5.3.5 NVIC 中断屏蔽

有些对时间敏感的应用，需要在一段较短的时间内禁止所有中断，可以利用中断屏蔽寄存器 PRIMASK 实现。特殊寄存器 PRIMASK 只有 1 位有效，并且在复位后默认为 0。该寄存器为 0 时，所有的中断和异常都处于允许状态；而设为 1 后，只有 NMI（本系统不支持）和硬件错误异常处于使能。实际上，当 PRIMASK 设置为 1 后，处理器的当前优先级就变成了 0（可编程的最高优先级）。

可以通过多种方法编程 PRIMASK 寄存器，使用汇编语言，可以利用 MSR 指令设置和清除 PRIMASK 寄存器。若使用 C 语言以及 CMSIS 设备驱动库，用户可以使用以下函数来设置和清除 PRIMASK。

```
void_enable_irq(void); //清除 PRIMASK
void_disable_irq(void); //设置 PRIMASK
```


版权所有 ©小华半导体有限公司

5.4 寄存器

5.4.1 寄存器总表

基地址：0xE000E000

表 5-4 中断控制器（NVIC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x100	NVIC_ISER	中断使能设置寄存器	32
0x180	NVIC_ICER	中断使能清除寄存器	32
0x200	NVIC_ISPR	中断挂起状态设置寄存器	32
0x280	NVIC_ICPR	中断挂起状态清除寄存器	32
0x400	NVIC_IPR0	中断#0-中断#3 优先级寄存器	32
0x404	NVIC_IPR1	中断#4-中断#7 优先级寄存器	32
0x408	NVIC_IPR2	中断#8-中断#11 优先级寄存器	32
0x40C	NVIC_IPR3	中断#12-中断#15 优先级寄存器	32
0x410	NVIC_IPR4	中断#16-中断#19 优先级寄存器	32
0x414	NVIC_IPR5	中断#20-中断#23 优先级寄存器	32
0x418	NVIC_IPR6	中断#24-中断#27 优先级寄存器	32
0x41C	NVIC_IPR7	中断#28-中断#31 优先级寄存器	32
-	PRIMASK	中断屏蔽特殊寄存器	32

版权所有 ©小华半导体有限公司

5.4.2 中断使能设置寄存器（NVIC_ISER）

Offset	Bit Position																													
0x100	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	SETENA																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	SETENA	中断使能设置标记 设置使能中断#0 到中断#31 ● 位 0：IRQ0 ● 位 1：IRQ1 ● 位 2：IRQ2 ● … ● 位 31：IRQ31 **说明** 每一位写 1 置位，写 0 无效。	RW

5.4.3 中断使能清除寄存器（NVIC_ICER）

Offset	Bit Position																													
0x180	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	CLRENA																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	CLRENA	中断清除使能 清除使能中断#0 到中断#31 ● 位 0：IRQ0 ● 位 1：IRQ1 ● 位 2：IRQ2 ● … ● 位 31：IRQ31 **说明** 每一位写 1 清零，写 0 无效。	RW

版权所有 ©小华半导体有限公司

5.4.4 中断挂起状态设置寄存器（NVIC_ISPR）

Offset	Bit Position																													
0x200	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	SETPEND																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	SETPEND	中断挂起状态设置标记 设置中断#0 到中断#31 的挂起状态 ● 位 0：IRQ0 ● 位 1：IRQ1 ● 位 2：IRQ2 ● … ● 位 31：IRQ31 **说明** 每一位写 1 置位，写 0 无效。	RW

5.4.5 中断挂起状态清除寄存器（NVIC_ICPR）

Offset	Bit Position																													
0x280	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	CLRPEND																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	CLRPEND	中断挂起状态清除 清除中断#0 到中断#31 的挂起状态 ● 位 0：IRQ0 ● 位 1：IRQ1 ● 位 2：IRQ2 ● … ● 位 31：IRQ31 **说明** 每一位写 1 清零，写 0 无效。	RW

版权所有 ©小华半导体有限公司

5.4.6 中断优先级寄存器（NVIC_IPR0）

Offset	Bit Position																													
0x400	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR0																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR0	中断#0 到中断#3 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#3 的优先级 ● [23:22]：中断#2 的优先级 ● [15:14]：中断#1 的优先级 ● [7:6]： 中断#0 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

5.4.7 中断优先级寄存器（NVIC_IPR1）

Offset	Bit Position																													
0x404	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR1																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR1	中断#4 到中断#7 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#7 的优先级 ● [23:22]：中断#6 的优先级 ● [15:14]：中断#5 的优先级 ● [7:6]： 中断#4 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

版权所有 ©小华半导体有限公司

5.4.8 中断优先级寄存器（NVIC_IPR2）

Offset	Bit Position																													
0x408	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR2																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR2	中断#8 到中断#11 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#11 的优先级 ● [23:22]：中断#10 的优先级 ● [15:14]：中断#9 的优先级 ● [7:6]： 中断#8 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

5.4.9 中断优先级寄存器（NVIC_IPR3）

Offset	Bit Position																													
0x40C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR3																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR3	中断#12 到中断#15 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#15 的优先级 ● [23:22]：中断#14 的优先级 ● [15:14]：中断#13 的优先级 ● [7:6]： 中断#12 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

版权所有 ©小华半导体有限公司

5.4.10 中断优先级寄存器（NVIC_IPR4）

Offset	Bit Position																													
0x410	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR4																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR4	中断#16 到中断#19 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#19 的优先级 ● [23:22]：中断#18 的优先级 ● [15:14]：中断#17 的优先级 ● [7:6]： 中断#16 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

5.4.11 中断优先级寄存器（NVIC_IPR5）

Offset	Bit Position																													
0x414	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR5																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR5	中断#20 到中断#23 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#23 的优先级 ● [23:22]：中断#22 的优先级 ● [15:14]：中断#21 的优先级 ● [7:6]： 中断#20 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

版权所有 ©小华半导体有限公司

5.4.12 中断优先级寄存器（NVIC_IPR6）

Offset	Bit Position																													
0x418	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR6																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR6	中断#24 到中断#27 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#27 的优先级 ● [23:22]：中断#26 的优先级 ● [15:14]：中断#25 的优先级 ● [7:6]： 中断#24 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

5.4.13 中断优先级寄存器（NVIC_IPR7）

Offset	Bit Position																													
0x41C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	IPR7																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	IPR7	中断#28 到中断#31 的优先级 各中断优先级对应的位如下： ● [31:30]：中断#31 的优先级 ● [23:22]：中断#30 的优先级 ● [15:14]：中断#29 的优先级 ● [7:6]： 中断#28 的优先级 上述位设置 0b00 时优先级最高，0b11 时优先级最低。由于其他位没有使用，对其进行设置没有意义，读出始终为 0。	RW

版权所有 ©小华半导体有限公司

5.4.14 中断屏蔽特殊寄存器（PRIMASK）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															PRIMASK
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	PRIMASK	中断屏蔽标识 一般用于处理对时间敏感的应用的场景。该特殊寄存器可以通过 MSR 和 MRS 特殊寄存器操作指令访问，也可以用改变处理器状态指令 CPS 访问。 ● 0b0：所有的中断和异常处于允许状态 ● 0b1：只有 NMI 和硬件错误异常处于使能	RW

版权所有 ©小华半导体有限公司

6 端口控制器（GPIO）

6.1 简介

本系列最多有 72 个数字通用输入输出端口。模拟模块 ADC/VC/LVD/LCD 的输入输出信号、各功能模块（如 SPI/UART/I2C/Timer 等）的输入输出信号可以和数字通用输入输出端口复用。

每个端口都可以配置成内部上拉（pull up）/下拉（pull down）的输入，高阻输入（floating input），推挽输出（Push-pull output），开漏输出（Open-drain output），两档驱动能力输出。数字端口被配置成模拟端口后，数字功能被隔离，不能输出数字“1”和“0”，CPU 读取端口输入值寄存器的结果为“0”。

每个数字端口被配置为输入时，都可以提供外部中断，中断类型可以配置成高电平触发、低电平触发、上升沿触发、下降沿触发 4 种，查询 Px_STAT[n]的中断标志位即可知道相应的中断触发端口。另外，每个数字端口的中断都可以把芯片从休眠模式/深度休眠模式唤醒到工作模式。

芯片复位后端口为高阻输入（floating input），目的是防止芯片被异常复位时，对外部器件产生异常动作。但为了避免高阻输入而产生的漏电，用户要在芯片启动之后对端口进行相应的配置（配置成内部上拉/下拉输入或者输出）。

6.2 主要特性

端口控制器支持以下特性：

- 端口输入值/输出值寄存器支持 FAST IO/AHB 总线读写
- 其他寄存器支持 AHB 总线接口读写
- 模拟功能引脚/数字通用引脚/数字功能引脚复用
- 支持上拉/下拉/两档驱动/开漏输出功能选择
- 支持工作模式/休眠模式/深度休眠模式下中断
- 支持高电平/低电平/上升沿/下降沿触发中断
- 支持位置位、位清零、位置位清零功能

说明

FAST IO 介绍请参考《ARM Cortex-M0+_IntegrationAndImplementationManual.pdf》。

版权所有 ©小华半导体有限公司

6.3 功能说明

6.3.1 端口配置功能

每一个端口都可以根据系统需求通过配置寄存器（**PxADS**）把端口配置成模拟端口或数字端口。当 PxADS 为 1 时，端口配置成模拟端口，当 PxADS 为 0 时，端口配置成数字端口。

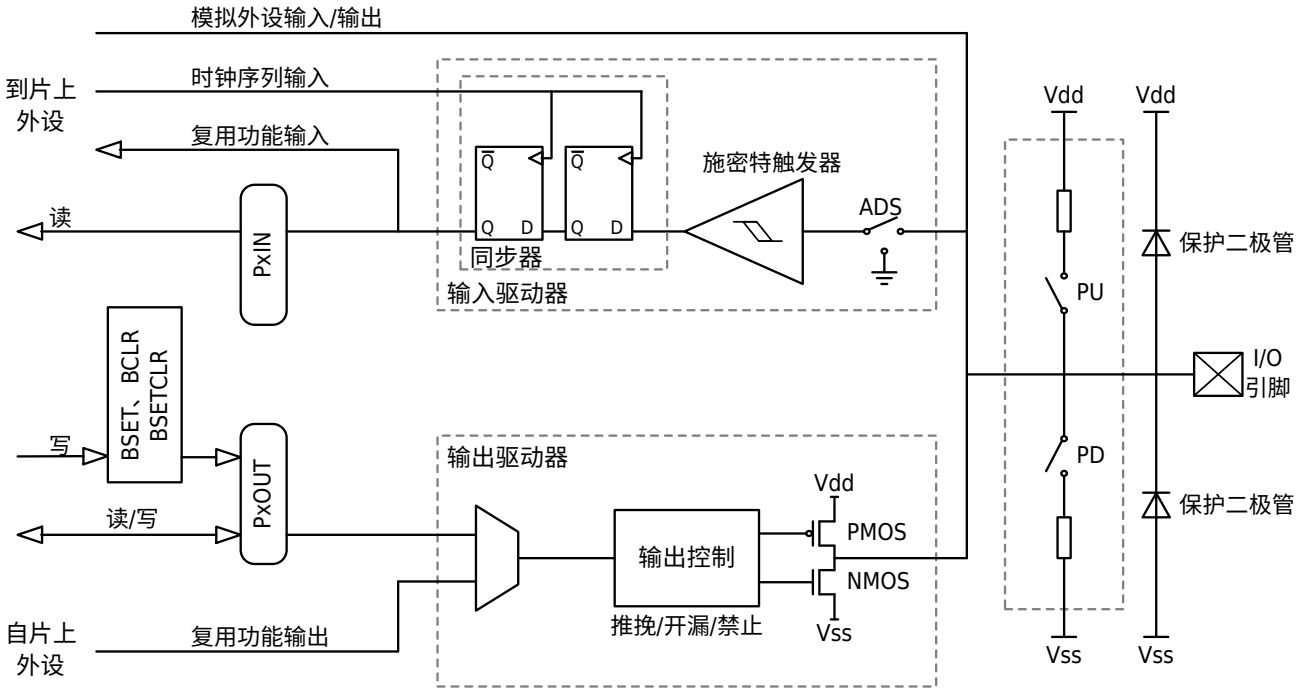


图 6-1 端口电路图

说明

输出/输入数据寄存器（PxOUT/PxIN）支持 AHB/FAST IO 总线访问，其他寄存器支持 AHB 总线访问。

端口配置为数字端口时，可以接受数字通用输入输出信号（设置 Pxy_SEL 寄存器为 0），也可以通过配置寄存器 Pxy_SEL 接受各功能模块（如 SPI，UART，I2C，Timer 等）的输入输出信号，详见端口数字复用功能模块。

还可以配置相应的寄存器实现以下特性：

- 内部上拉（PxPU）/下拉（PxPD）

  上拉寄存器（PxPU）、下拉寄存器（PxPD）分别对应端口上拉使能和端口下拉使能。当对应位为 1 时，设置对应位引脚上拉/下拉使能；为 0 时，禁止对应位引脚上拉/下拉。

- 两档驱动输出（PxDR）

  能够通过 PxDR 寄存器改变驱动能力，PxDR 为 1 时为低驱动能力；PxDR 为 0 时为高驱动能力。

- 开漏输出（PxOD）

  通过 PxOD 寄存器设置管脚输出状态。当 PxOD 为‘1’时，端口开漏输出使能，为‘0’时，端口推挽输出使能。开漏引脚不连接外部的上拉电阻时，只能输出低电平，如果需要同时具备输出高电平的功能时，则需要上拉电阻。

- 方向选择（PxDIR）

  用于设置端口引脚的方向。PxDIR 为 0 时端口为输出，PxDIR 为 1 时端口为输入。

- 输入电平状态（PxIN）

  通过读取 PxIN 寄存器能够获得同步后的管脚电平。PxIN 为 1 时为高电平，PxIN 为 0 时为低电平。

版权所有 ©小华半导体有限公司

- 输出高低电平选择（PxOUT）

  当端口引脚配置为输出时，如果 PxOUT 为 1，端口引脚输出为高电平；如果 PxOUT 为 0，输出低电平。

- 位置位（PxBSET）、位清零（PxBCLR）、位置位清零（PxBSETCLR）

  位置位与位清零适用于在不改变其他位的值的情况下，对用户想要改变的位进行设置，得到相应的值。位置位是将对应的值设置为 1，位清零是将对应的值设置为 0。

说明

以上特性在配置为模拟端口时无效。

端口的状态和寄存器配置的关系如下表：

版权所有 ©小华半导体有限公司

表 6-1 端口状态真值表

IO 状态	IO 方向	PxADS	PxDIR	PxOUT	PxIN	PxBSET	PxBCLR	PxBSETCLR	PxPU	PxPD	PxOD	PxDR	Pxy_SEL
模拟	输入/输出	1	W	W	0	W	W	W	W	W	W	W	W
浮空	输入	0	1	W	X	W	W	W	0	0	W	W	0
下拉	输入	0	1	W	0	W	W	W	0	1	W	W	0
上拉	输入	0	1	W	1	W	W	W	1	0	W	W	0
上拉	输入	0	1	W	1	W	W	W	1	1	W	W	0
1	输入	0	1	W	1	W	W	W	W	W	W	W	0
0	输入	0	1	W	0	W	W	W	W	W	W	W	0
1	输出	0	0	1	1	0	0	0	W	W	0	W	0
0	输出	0	0	0	0	0	0	0	W	W	0	W	0
1	输出	0	0	W	1	1	0	0	W	W	0	W	0
0	输出	0	0	W	0	0	1	0	W	W	0	W	0
1（SET）	输出	0	0	W	1（SET）	0	0	1	W	W	0	W	0
0（CLR）	输出	0	0	W	0（CLR）	0	0	1	W	W	0	W	0
0	输出	0	0	0	0	0	0	0	W	W	1	W	0
Z	输出	0	0	1	X	0	0	0	0	0	1	W	0
0	输出	0	0	1	0	0	0	0	0	1	1	W	0
1	输出	0	0	1	1	0	0	0	1	0	1	W	0
1	输出	0	0	1	1	0	0	0	1	1	1	W	0
0 - Logic low, 1 - Logic high, W - Whatever 0 or 1, X - unknow state, Z - high impedance													

版权所有 ©小华半导体有限公司

6.3.2 端口的写入

端口输入值/输出值寄存器（PxIN/PxOUT）支持 AHB 总线和 FAST IO 总线的读写（通过寄存器 GPIO_CTRL2.AHB_SEL 位控制），对于其他的寄存器则只支持 AHB 总线的读写。对于这两种不同的总线，系统时钟（HCLK）对这两种总线的处理周期并不相同。下面两幅图为对于两种总线端口翻转的最快时序：

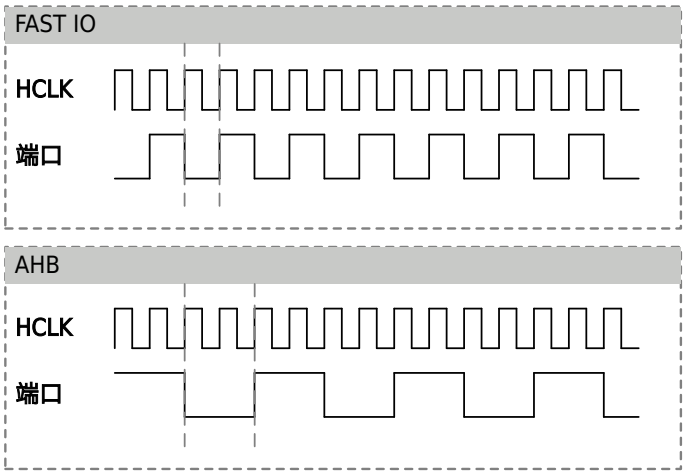


图 6-2 AHB/FASTIO 总线端口随系统时钟的变化

对于 AHB 总线，每两个 HCLK 周期，IO 翻转一次，而对于 FAST IO 总线，每个 HCLK 周期，IO 翻转一次。

6.3.3 端口的读取

每一个端口可以通过读取 PxIN 寄存器来获得端口引脚电平。如端口电路图所示，PxIN 寄存器的各个位与其前面的锁存器组成了一个同步器从而避免了系统时钟状态发生改变时在短时间内引脚电平变化而造成的信号不稳定，但是同时也引入了延迟。读取端口引脚数据的同步图如下：

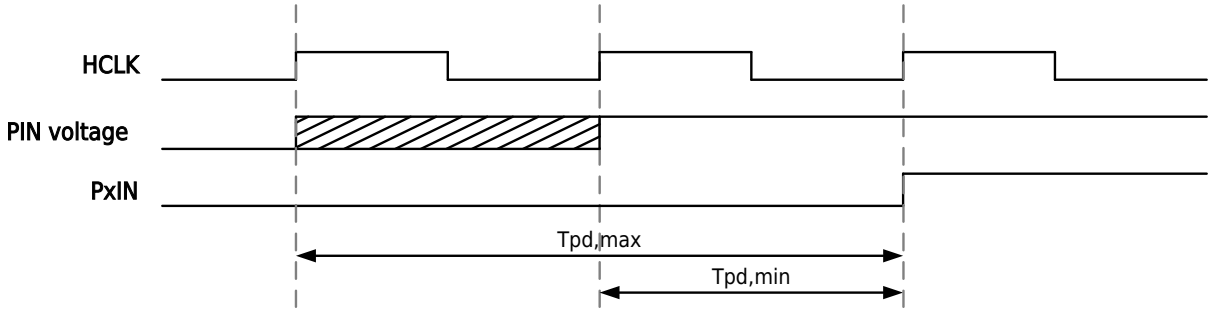


图 6-3 读取端口引脚数据同步图

在系统时钟上升沿之后的时钟时期，管脚电平信号会锁存在内部寄存器，如阴影部分所示，在下一次系统时钟上升沿之后，稳定的管脚电平信号能够被读取。之后再系统时钟上升沿时，数据锁存到 PxIN 寄存器中。信号装换延迟 Tpd 为 1-2 个系统时钟。

说明

未连接引脚的处理：在使用过程中如果有未接引脚，为避免在其他数字输入使能模式时引脚没有确定的电平造成悬空消耗电流，推荐赋予引脚一个确定的电平。

版权所有 ©小华半导体有限公司

6.3.4 端口数字复用功能

端口数字复用是端口控制器的主要功能之一。通过配置寄存器，可以灵活地把端口配置成数字通用端口/数字功能端口。

Pxy_SEL 寄存器用于数字通用端口/数字功能端口切换，每一个端口都可以独立配置成系统所需的功能端口。

表 6-2 端口复用表

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA00	UART1_CTS	LPUART1_TXD	TIM0_ETR	VC0_OUT	TIM1_CHA	TIM3_ETR	TIM0_CHA
PA01	UART1_RTS	LPUART1_RXD	TIM0_CHB	TIM1_ETR	TIM1_CHB	HCLK_OUT	SPI1_MOSI
PA02	UART1_TXD	TIM0_CHA	VC1_OUT	TIM1_CHA	TIM2_CHA	PCLK_OUT	SPI1_MISO
PA03	UART1_RXD	TIM0_GATE	TIM1_CHB	TIM2_CHB	SPI1_CS	TIM3_CH1A	TIM5_CHA
PA04	SPI0_CS	UART1_TXD	PCA_CH4	TIM2_ETR	TIM5_CHA	LVD_OUT	TIM3_CH2B
PA05	SPI0_SCK	TIM0_ETR	PCA_ECI	TIM0_CHA	TIM5_CHB	XTL_OUT	XTH_OUT
PA06	SPI0_MISO	PCA_CH0	TIM3_BK	TIM1_CHA	VC0_OUT	TIM3_GATE	LPUART0_CTS
PA07	SPI0_MOSI	PCA_CH1	HCLK_OUT	TIM3_CH0B	TIM2_CHA	VC1_OUT	TIM4_CHB
PA08	UART0_TXD	TIM3_CH0A	CTRIM_ETRTOG	-	TIM1_GATE	TIM4_CHA	TIM3_BK
PA09	UART0_TXD	TIM3_CH1A	TIM0_BK	I2C0_SCL	-	HCLK_OUT	TIM5_CHA
PA10	UART0_RXD	TIM3_CH2A	TIM2_BK	I2C0_SDA	TIM2_GATE	PCLK_OUT	TIM6_CHA
PA11	UART0_CTS	TIM3_GATE	I2C1_SCL	-	VC0_OUT	SPI0_MISO	TIM4_CHB
PA12	UART0_RTS	TIM3_ETR	I2C1_SDA	-	VC1_OUT	SPI0_MOSI	PCNT_S0
PA13	IR_OUT	UART0_RXD	LVD_OUT	TIM3_ETR	RTC_1HZ	PCNT_S1	VC2_OUT
PA14	UART1_TXD	UART0_TXD	TIM3_CH2A	LVD_OUT	RCH_OUT	RCL_OUT	PLL_OUT
PA15	SPI0_CS	UART1_RXD	LPUART1_RTS	TIM0_ETR	TIM0_CHA	TIM3_CH1A	-
PB00	PCA_CH2	TIM3_CH1B	LPUART0_TXD	TIM5_CHB	RCH_OUT	RCL_OUT	PLL_OUT
PB01	PCA_CH3	PCLK_OUT	TIM3_CH2B	TIM6_CHB	LPUART0_RTS	VC2_OUT	TCLK_OUT
PB02	LPTIM0_TOG	PCA_ECI	LPUART1_TXD	TIM4_CHA	TIM1_BK	TIM0_BK	TIM2_BK
PB03	SPI0_SCK	TIM0_CHB	TIM1_GATE	TIM3_CH0A	LPTIM0_GATE	XTL_OUT	XTH_OUT
PB04	SPI0_MISO	PCA_CH0	TIM2_BK	UART0_CTS	TIM2_GATE	TIM3_CH0B	LPTIM0_ETR
PB05	SPI0_MOSI	-	TIM1_BK	PCA_CH1	LPTIM0_GATE	PCNT_S0	UART0_RTS
PB06	I2C0_SCL	UART0_TXD	TIM1_CHB	TIM0_CHA	LPTIM0_ETR	TIM3_CH0A	LPTIM0_TOG
PB07	I2C0_SDA	UART0_RXD	TIM2_CHB	LPUART1_CTS	TIM0_CHB	LPTIM0_TOGN	PCNT_S1
PB08	I2C0_SCL	TIM1_CHA	-	TIM2_CHA	TIM0_GATE	TIM3_CH2A	UART0_TXD
PB09	I2C0_SDA	IR_OUT	SPI1_CS	TIM2_CHA	-	TIM2_CHB	UART0_RXD

版权所有 ©小华半导体有限公司

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PB10	I2C1_SCL	SPI1_SCK	TIM1_CHA	LPUART0_TXD	TIM3_CH1A	LPUART1_RTS	UART1_RTS
PB11	I2C1_SDA	TIM1_CHB	LPUART0_RXD	TIM2_GATE	TIM6_CHA	LPUART1_CTS	UART1_CTS
PB12	SPI1_CS	TIM3_BK	LPUART0_TXD	TIM0_BK	-	LPUART0_RTS	TIM6_CHA
PB13	SPI1_SCK	I2C1_SCL	TIM3_CH0B	LPUART0_CTS	TIM1_CHA	TIM1_GATE	TIM6_CHB
PB14	SPI1_MISO	I2C1_SDA	TIM3_CH1B	TIM0_CHA	RTC_1HZ	LPUART0_RTS	TIM1_BK
PB15	SPI1_MOSI	TIM3_CH2B	TIM0_CHB	TIM0_GATE	-	-	LPUART1_RXD
PC00	LPTIM0_GATE	PCNT_S0	UART1_CTS	UART2_RTS	-	-	-
PC01	LPTIM0_TOG	TIM5_CHB	UART1_RTS	PCNT_S0FO	-	UART2_CTS	-
PC02	SPI1_MISO	LPTIM0_TOGN	PCNT_S1	UART2_RXD	-	-	-
PC03	SPI1_MOSI	LPTIM0_ETR	LPTIM0_TOGN	PCNT_S1FO	UART2_TXD	-	-
PC04	LPUART0_TXD	TIM2_ETR	IR_OUT	VC2_OUT	-	-	-
PC05	LPUART0_RXD	TIM6_CHB	PCA_CH4	-	-	-	-
PC06	PCA_CH0	TIM4_CHA	TIM2_CHA	LPTIM1_GATE	-	UART3_RXD	-
PC07	PCA_CH1	TIM5_CHA	TIM2_CHB	LPTIM1_ETR	-	UART3_TXD	-
PC08	PCA_CH2	TIM6_CHA	TIM2_ETR	LPTIM1_TOG	-	UART3_CTS	-
PC09	PCA_CH3	TIM4_CHB	TIM1_ETR	LPTIM1_TOGN	-	UART3_RTS	-
PC10	LPUART1_TXD	LPUART0_TXD	PCA_CH2	-	-	-	-
PC11	LPUART1_RXD	LPUART0_RXD	PCA_CH3	PCNT_S0FO	-	-	-
PC12	LPUART0_TXD	LPUART1_TXD	PCA_CH4	PCNT_S1FO	-	-	-
PC13	-	RTC_1HZ	TIM3_CH1B	-	-	-	-
PC14	-	-	-	-	-	-	-
PC15	-	-	-	-	-	-	-
PD00	-	SPI1_CS	-	-	-	-	-
PD01	-	SPI1_SCK	-	-	-	-	-
PD02	PCA_ECI	LPUART0_RTS	TIM1_ETR	-	-	-	-
PD03	UART1_CTS	SPI1_MISO	LPTIM1_TOG	-	-	-	-
PD04	UART1_RTS	SPI1_MOSI	LPTIM1_TOGN	-	-	-	-
PD08	LPUART0_TXD	-	-	-	-	-	-
PD09	LPUART0_RXD	-	-	-	-	-	-
PD10	LPUART0_TXD	-	-	-	-	-	-
PD11	LPUART0_CTS	-	-	-	-	-	-

版权所有 ©小华半导体有限公司

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PE02	PCA_ECI	-	-	-	-	-	-
PE03	PCA_CH0	-	-	-	-	-	-
PE04	PCA_CH1	-	-	-	-	-	-
PE05	PCA_CH2	-	-	-	-	-	-
PE11	TIM3_CH1A	-	-	-	-	-	-
PE12	TIM3_CH2B	SPI0_CS	UART3_CTS	-	-	-	-
PE13	TIM3_CH2A	SPI0_SCK	UART3_RTS	-	-	-	-
PE14	TIM3_CH0B	SPI0_MISO	UART3_RXD	-	-	-	-
PF00	I2C0_SDA	CTRIM_ETRTOG	UART1_TXD	-	-	-	-
PF01	I2C0_SCL	TIM4_CHB	UART1_RXD	-	-	-	-
PF04	-	-	-	-	-	-	-
PF05	-	-	-	-	-	-	-
PF06	I2C1_SCL	LPUART1_CTS	UART0_CTS	-	-	-	-
PF07	I2C1_SDA	LPUART1_RTS	UART0_RTS	-	-	-	-
PF11	-	-	-	-	-	-	-

版权所有 ©小华半导体有限公司

6.3.5 端口中断功能

每一个数字通用端口都可以由外部信号源产生中断，外部信号源可以是高电平/低电平/上升沿/下降沿 4 种类型的信号，分别对应的中断使能寄存器为高电平中断使能寄存器（PxHIE）/低电平中断使能寄存器（PxLIE）/上升沿中断使能寄存器（PxRIE）/下降沿中断使能寄存器（PxFIE）。当中断触发时，通过查询中断状态寄存器（Px_STAT）就可以判断是哪一个端口触发了中断，通过清零中断清除寄存器（Px_ICLR）就可以清除对应的中断状态标志位。

6.4 操作示例

6.4.1 端口复用配置为模拟端口操作流程

操作步骤

设置寄存器 PxADS[n]为 1。

6.4.2 端口复用配置为数字通用端口操作流程

操作步骤

步骤 1. 设置寄存器 PxADS[n]为 0。

步骤 2. 设置寄存器 Pxy_SEL 为 0。

步骤 3. 设置寄存器 PxDIR[n]为 1：端口方向为输入，CPU 可以读取端口的状态 PxIN[n]。

步骤 4. 设置寄存器 PxDIR[n]为 0：端口方向为输出。

步骤 5. 设置寄存器 PxOUT[n]为 1：端口输出高电平。

步骤 6. 设置寄存器 PxOUT[n]为 0：端口输出低电平。

6.4.3 端口复用配置为数字功能端口操作流程

操作步骤

步骤 1. 设置寄存器 PxADS[n]为 0。

步骤 2. 根据系统需求，设置寄存器 Pxy_SEL 为 1~7，具体请参考端口复用表。

步骤 3. 根据系统需求，设置寄存器 PxDIR[n]。

步骤 4. 根据系统需求，设置寄存器 PxPU[n]/PxPD[n]/PxOD[n]。

6.4.4 端口复用配置为调试测试端口操作流程

背景信息

具体操作请参见《SWD 调试接口》章节相关介绍。

6.4.5 端口复用配置为红外输出信号操作流程

背景信息

端口 PA13、PB09、PC04 可以把频率为 38.4kHz 的内部时钟信号调制成红外信号输出。

> **说明**
> 在开启 38.4kHz 的 RCL 时钟时进行操作才会有载波输出。

操作步骤

步骤 1. 设置寄存器 PAADS[13]/PBADS[9]/PCADS[4]为 0。

步骤 2. 设置寄存器 PA13_SEL=1/PB09_SEL=2/PC04_SEL=3。

步骤 3. 设置寄存器 PADIR[13]=0/PBDIR[9]=0/PCDIR[4]=0，端口方向为输出。

步骤 4. 设置寄存器 GPIO_CTRL1[14]选择红外信号输出极性。

步骤 5. 设置寄存器 PAOUT[13]=1/PBOUT[9]=1/PCOUT[4]=1，选择门控红外信号输出。

版权所有 ©小华半导体有限公司

6.4.6 端口高电平中断操作流程

操作步骤

步骤 1. 设置寄存器 PxADS[n]为 0。

步骤 2. 设置寄存器 Pxy_SEL 为 0。

步骤 3. 设置寄存器 PxDIR[n]为 1。

步骤 4. 设置寄存器 PxHIE[n]为 1。

步骤 5. 中断触发后读取中断状态寄存器 Px_STAT[n]。

步骤 6. 设置寄存器 Px_ICLR[n]为 0 清除中断状态寄存器 Px_STAT[n]。

6.4.7 端口低电平中断操作流程

操作步骤

步骤 1. 设置寄存器 PxADS[n]为 0。

步骤 2. 设置寄存器 Pxy_SEL 为 0。

步骤 3. 设置寄存器 PxDIR[n]为 1。

步骤 4. 设置寄存器 PxLIE[n]为 1。

步骤 5. 中断触发后读取中断状态寄存器 Px_STAT[n]。

步骤 6. 设置寄存器 Px_ICLR[n]为 0 清除中断状态寄存器 Px_STAT[n]。

6.4.8 端口上升沿中断操作流程

操作步骤

步骤 1. 设置寄存器 PxADS[n]为 0。

步骤 2. 设置寄存器 Pxy_SEL 为 0。

步骤 3. 设置寄存器 PxDIR[n]为 1。

步骤 4. 设置寄存器 PxRIE[n]为 1。

步骤 5. 中断触发后读取中断状态寄存器 Px_STAT[n]。

步骤 6. 设置寄存器 Px_ICLR[n]为 0 清除中断状态寄存器 Px_STAT[n]。

6.4.9 端口下降沿中断操作流程

操作步骤

步骤 1. 设置寄存器 PxADS[n]为 0。

步骤 2. 设置寄存器 Pxy_SEL 为 0。

步骤 3. 设置寄存器 PxDIR[n]为 1。

步骤 4. 设置寄存器 PxFIE[n]为 1。

步骤 5. 中断触发后读取中断状态寄存器 Px_STAT[n]。

步骤 6. 设置寄存器 Px_ICLR[n]为 0 清除中断状态寄存器 Px_STAT[n]。

6.4.10 端口上拉使能配置操作流程

操作步骤

设置寄存器 PxPU[n]为 1。

6.4.11 端口下拉使能配置操作流程

背景信息

当 PxPU[n]和 PxPD[n]同时置 1 时，PxPU[n]优先级高，PxPD[n]无效。

操作步骤

步骤 1. 设置寄存器 PxPU[n]为 0。

版权所有 ©小华半导体有限公司

步骤 2. 设置寄存器 PxPD[n]为 1。

6.4.12 端口增强驱动配置操作流程

操作步骤

设置寄存器 PxDR[n]为 0。

6.4.13 端口开漏输出配置操作流程

操作步骤

设置寄存器 PxOD[n]为 1。

6.4.14 端口位置位操作流程

操作步骤

设置寄存器 PxBSET[n]为 1。

6.4.15 端口位清零操作流程

操作步骤

设置寄存器 PxBCLR[n]为 1。

6.4.16 端口位置位清零操作流程

操作步骤

设置寄存器 PxBSETCLR[n]为 1。

版权所有 ©小华半导体有限公司

6.5 寄存器

6.5.1 寄存器总表

基地址：0x40020C00

表 6-3 端口控制器（GPIO）寄存器偏移地址

偏移地址	寄存器	描述
0x00+0x4*y	PAy_SEL	端口 PAy 功能配置寄存器（y=0~15）
0x40+0x4*y	PBy_SEL	端口 PBy 功能配置寄存器（y=0~15）
0x80+0x4*y	PCy_SEL	端口 PCy 功能配置寄存器（y=0~15）
0xC0+0x4*y	PDy_SEL	端口 PDy 功能配置寄存器（y=0~4, 8~11）
0x100	PADIR	端口 PA 输入输出配置寄存器
0x104	PAIN	端口 PA 输入值寄存器
0x108	PAOUT	端口 PA 输出值配置寄存器
0x10C	PAADS	端口 PA 数模配置寄存器
0x110	PABSET	端口 PA 位置位寄存器
0x114	PABCLR	端口 PA 位清零寄存器
0x118	PABSETCLR	端口 PA 位置位清零寄存器
0x11C	PADR	端口 PA 驱动能力配置寄存器
0x120	PAPU	端口 PA 上拉使能配置寄存器
0x124	PAPD	端口 PA 下拉使能配置寄存器
0x12C	PAOD	端口 PA 开漏输出配置寄存器
0x130	PAHIE	端口 PA 高电平中断使能配置寄存器
0x134	PALIE	端口 PA 低电平中断使能配置寄存器
0x138	PARIE	端口 PA 上升沿中断使能配置寄存器
0x13C	PAFIE	端口 PA 下降沿中断使能配置寄存器
0x200	PA_STAT	端口 PA 中断状态寄存器
0x210	PA_ICLR	端口 PA 中断清除寄存器
0x140	PBDIR	端口 PB 输入输出配置寄存器
0x144	PBIN	端口 PB 输入值寄存器
0x148	PBOUT	端口 PB 输出值配置寄存器
0x14C	PBADS	端口 PB 数模配置寄存器
0x150	PBBSET	端口 PB 位置位寄存器

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述
0x154	PBBCLR	端口 PB 位清零寄存器
0x158	PBBSETCLR	端口 PB 位置位清零寄存器
0x15C	PBDR	端口 PB 驱动能力配置寄存器
0x160	PBPU	端口 PB 上拉使能配置寄存器
0x164	PBPD	端口 PB 下拉使能配置寄存器
0x16C	PBOD	端口 PB 开漏输出配置寄存器
0x170	PBHIE	端口 PB 高电平中断使能配置寄存器
0x174	PBLIE	端口 PB 低电平中断使能配置寄存器
0x178	PBRIE	端口 PB 上升沿中断使能配置寄存器
0x17C	PBFIE	端口 PB 下降沿中断使能配置寄存器
0x240	PB_STAT	端口 PB 中断状态寄存器
0x250	PB_ICLR	端口 PB 中断清除寄存器
0x180	PCDIR	端口 PC 输入输出配置寄存器
0x184	PCIN	端口 PC 输入值寄存器
0x188	PCOUT	端口 PC 输出值配置寄存器
0x18C	PCADS	端口 PC 数模配置寄存器
0x190	PCBSET	端口 PC 位置位寄存器
0x194	PCBCLR	端口 PC 位清零寄存器
0x198	PCBSETCLR	端口 PC 位置位清零寄存器
0x19C	PCDR	端口 PC 驱动能力配置寄存器
0x1A0	PCPU	端口 PC 上拉使能配置寄存器
0x1A4	PCPD	端口 PC 下拉使能配置寄存器
0x1AC	PCOD	端口 PC 开漏输出配置寄存器
0x1B0	PCHIE	端口 PC 高电平中断使能配置寄存器
0x1B4	PCLIE	端口 PC 低电平中断使能配置寄存器
0x1B8	PCRIE	端口 PC 上升沿中断使能配置寄存器
0x1BC	PCFIE	端口 PC 下降沿中断使能配置寄存器
0x280	PC_STAT	端口 PC 中断状态寄存器
0x290	PC_ICLR	端口 PC 中断清除寄存器
0x1C0	PDDIR	端口 PD 输入输出配置寄存器

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述
0x1C4	PDIN	端口 PD 输入值寄存器
0x1C8	PDOUT	端口 PD 输出值配置寄存器
0x1CC	PDADS	端口 PD 数模配置寄存器
0x1D0	PDBSET	端口 PD 位置位寄存器
0x1D4	PDBCLR	端口 PD 位清零寄存器
0x1D8	PDBSETCLR	端口 PD 位置位清零寄存器
0x1DC	PDDR	端口 PD 驱动能力配置寄存器
0x1E0	PDPU	端口 PD 上拉使能配置寄存器
0x1E4	PDPD	端口 PD 下拉使能配置寄存器
0x1EC	PDOD	端口 PD 开漏输出配置寄存器
0x1F0	PDHIE	端口 PD 高电平中断使能配置寄存器
0x1F4	PDLIE	端口 PD 低电平中断使能配置寄存器
0x1F8	PDRIE	端口 PD 上升沿中断使能配置寄存器
0x1FC	PDFIE	端口 PD 下降沿中断使能配置寄存器
0x2C0	PD_STAT	端口 PD 中断状态寄存器
0x2D0	PD_ICLR	端口 PD 中断清除寄存器
0x304	GPIO_CTRL1	端口辅助功能配置寄存器 1
0x308	GPIO_CTRL2	端口辅助功能配置寄存器 2
0x30C	GPIO_TIMGS	端口辅助功能定时器门控选择
0x310	GPIO_TIMES	端口辅助功能定时器 ETR 选择
0x314	GPIO_TIMCPS	端口辅助功能定时器捕获输入选择
0x318	GPIO_PCAS	端口辅助功能 PCA 捕获选择
0x31C	GPIO_PCNT	端口辅助功能 PCNT 输入选择
0x1000+0x4*y	PEy_SEL	端口 PEy 功能配置寄存器（y=2~5, 11~14）
0x1040+0x4*y	PFy_SEL	端口 PFy 功能配置寄存器（y=0~1, 4~7, 11）
0x1100	PEDIR	端口 PE 输入输出配置寄存器
0x1104	PEIN	端口 PE 输入值寄存器
0x1108	PEOUT	端口 PE 输出值配置寄存器
0x110C	PEADS	端口 PE 数模配置寄存器
0x1110	PEBSET	端口 PE 位置位寄存器

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述
0x1114	PEBCLR	端口 PE 位清零寄存器
0x1118	PEBSETCLR	端口 PE 位置位清零寄存器
0x111C	PEDR	端口 PE 驱动能力配置寄存器
0x1120	PEPU	端口 PE 上拉使能配置寄存器
0x1124	PEPD	端口 PE 下拉使能配置寄存器
0x112C	PEOD	端口 PE 开漏输出配置寄存器
0x1130	PEHIE	端口 PE 高电平中断使能配置寄存器
0x1134	PELIE	端口 PE 低电平中断使能配置寄存器
0x1138	PERIE	端口 PE 上升沿中断使能配置寄存器
0x113C	PEFIE	端口 PE 下降沿中断使能配置寄存器
0x1200	PE_STAT	端口 PE 中断状态寄存器
0x1210	PE_ICLR	端口 PE 中断清除寄存器
0x1140	PFDIR	端口 PF 输入输出配置寄存器
0x1144	PFIN	端口 PF 输入值寄存器
0x1148	PFOUT	端口 PF 输出值配置寄存器
0x114C	PFADS	端口 PF 数模配置寄存器
0x1150	PFBSET	端口 PF 位置位寄存器
0x1154	PFBCLR	端口 PF 位清零寄存器
0x1158	PFBSETCLR	端口 PF 位置位清零寄存器
0x115C	PFDR	端口 PF 驱动能力配置寄存器
0x1160	PFPU	端口 PF 上拉使能配置寄存器
0x1164	PFPD	端口 PF 下拉使能配置寄存器
0x116C	PFOD	端口 PF 开漏输出配置寄存器
0x1170	PFHIE	端口 PF 高电平中断使能配置寄存器
0x1174	PFLIE	端口 PF 低电平中断使能配置寄存器
0x1178	PFRIE	端口 PF 上升沿中断使能配置寄存器
0x117C	PFFIE	端口 PF 下降沿中断使能配置寄存器
0x1240	PF_STAT	端口 PF 中断状态寄存器
0x1250	PF_ICLR	端口 PF 中断清除寄存器

版权所有 ©小华半导体有限公司

6.5.2 端口通用寄存器

6.5.2.1 端口 Px 输入输出配置寄存器（PxDIR）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x100（PA），0x140（PB），0x180（PC），0x1C0（PD），0x1100（PE），0x1140（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																PxDIR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxDIR	端口 Px 输入输出配置寄存器 对应 Px15~Px00： ● 0b0：配置成输出 ● 0b1：配置成输入 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置，例如：PxDIR[15]对应端口 Px15。	RW

6.5.2.2 端口 Px 输入值寄存器（PxIN）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x104（PA），0x144（PB），0x184（PC），0x1C4（PD），0x1104（PE），0x1144（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	-																															
Name	Reserved																PxIN															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxIN	端口 Px 输入值寄存器 对应 Px15~Px00： ● 0b0：输入为低电平 ● 0b1：输入为高电平 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RO

版权所有 ©小华半导体有限公司

6.5.2.3 端口 Px 输出值配置寄存器（PxOUT）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x108（PA），0x148（PB），0x188（PC），0x1C8（PD），0x1108（PE），0x1148（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																PxOUT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxOUT	端口 Px 输出值寄存器 对应 Px15~Px00： ● 0b0：输出为低电平 ● 0b1：输出为高电平，如果配置成开漏输出，则需外部上拉电阻来拉高 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

6.5.2.4 端口 Px 数模配置寄存器（PxADS）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x10C（PA），0x14C（PB），0x18C（PC），0x1CC（PD），0x110C（PE），0x114C（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																PxADS															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxADS	端口 Px 数模配置寄存器 对应 Px15~Px00： ● 0b0：配置为数字端口 ● 0b1：配置为模拟端口 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

版权所有 ©小华半导体有限公司

6.5.2.5 端口 Px 位置位寄存器（PxBSET）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x110（PA），0x150（PB），0x190（PC），0x1D0（PD），0x1110（PE），0x1150（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																WO PxBSET															
Access																	WO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxBSET	端口 Px 位置位寄存器 对应 Px15~Px00，写 1 置位，写 0 对该端口的状态无影响 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	WO

6.5.2.6 端口 Px 位清零寄存器（PxBCLR）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x114（PA），0x154（PB），0x194（PC），0x1D4（PD），0x1114（PE），0x1154（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																WO PxBCLR															
Access																	WO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxBCLR	端口 Px 位清零寄存器 对应 Px15~Px00，写 1 清零，写 0 对该端口的状态无影响 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	WO

版权所有 ©小华半导体有限公司

6.5.2.7 端口 Px 位置位清零寄存器（PxBSETCLR）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x118（PA），0x158（PB），0x198（PC），0x1D8（PD），0x1118（PE），0x1158（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	PxBSET																PxBCLR															
Access	WO																WO															

位/位域	标记	功能描述	读写
31:16	PxBSET	端口 Px 位置位寄存器 对应 Px15~Px00，写 1 置位，写 0 对该端口的状态无影响 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	WO
15:0	PxBCLR	端口 Px 位清零寄存器 对应 Px15~Px00，写 1 清零，写 0 对该端口的状态无影响 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	WO

说明

PxBSET 和 PxBCLR 相同位同时置 1 时，PxBCLR 具有高优先级，该端口被清零。

版权所有 ©小华半导体有限公司

6.5.2.8 端口 Px 上拉使能配置寄存器（PxPU）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x120（PA），0x160（PB），0x1A0（PC），0x1E0（PD），0x1120（PE），0x1160（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																PxPU															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxPU	端口 Px 上拉使能配置寄存器 对应 Px15~Px00： ● 0b0：禁止 ● 0b1：使能 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

6.5.2.9 端口 Px 驱动能力配置寄存器（PxDR）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x11C（PA），0x15C（PB），0x19C（PC），0x1DC（PD），0x111C（PE），0x115C（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																PxDR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxDR	端口 Px 驱动能力配置寄存器 对应 Px15~Px00： ● 0b0：高驱动能力 ● 0b1：低驱动能力 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

版权所有 ©小华半导体有限公司

6.5.2.10 端口 Px 下拉使能配置寄存器（PxPD）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x124（PA），0x164（PB），0x1A4（PC），0x1E4（PD），0x1124（PE），0x1164（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																PxPD															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxPD	端口 Px 下拉使能配置寄存器 对应 Px15~Px00： ● 0b0：禁止 ● 0b1：使能 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

6.5.2.11 端口 Px 开漏输出配置寄存器（PxOD）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x12C（PA），0x16C（PB），0x1AC（PC），0x1EC（PD），0x112C（PE），0x116C（PF）

xOffset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																PxOD															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxOD	端口 Px 开漏输出配置寄存器 对应 Px15~Px00： ● 0b0：将端口输出方式设置为推挽输出 ● 0b1：将端口输出方式设置为开漏输出 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

版权所有 ©小华半导体有限公司

6.5.2.12 端口 Px 高电平中断使能配置寄存器（PxHIE）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x130（PA），0x170（PB），0x1B0（PC），0x1F0（PD），0x1130（PE），0x1170（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						PxHIE									
Access																							RW									

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxHIE	端口 Px 高电平中断使能配置寄存器 对应 Px15~Px00： ● 0b0：禁止 ● 0b1：使能 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

6.5.2.13 端口 Px 低电平中断使能配置寄存器（PxLIE）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x134（PA），0x174（PB），0x1B4（PC），0x1F4（PD），0x1134（PE），0x1174（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						PxLIE									
Access																							RW									

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxLIE	端口 Px 低电平中断使能配置寄存器 对应 Px15~Px00： ● 0b0：禁止 ● 0b1：使能 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

版权所有 ©小华半导体有限公司

6.5.2.14 端口 Px 上升沿中断使能配置寄存器（PxRIE）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x138（PA），0x178（PB），0x1B8（PC），0x1F8（PD），0x1138（PE），0x1178（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						PxRIE									
Access																							RW									

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxRIE	端口 Px 上升沿中断使能配置寄存器 对应 Px15~Px00： ● 0b0：禁止 ● 0b1：使能 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

6.5.2.15 端口 Px 下降沿中断使能配置寄存器（PxFIE）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x13C（PA），0x17C（PB），0x1BC（PC），0x1FC（PD），0x113C（PE），0x117C（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						PxFIE									
Access																							RW									

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PxFIE	端口 Px 下降沿中断使能配置寄存器 对应 Px15~Px00： ● 0b0：禁止 ● 0b1：使能 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RW

版权所有 ©小华半导体有限公司

6.5.2.16 端口 Px 中断状态寄存器（Px_STAT）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x200（PA），0x240（PB），0x280（PC），0x2C0（PD），0x1200（PE），0x1240（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																Px_STAT															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	Px_STAT	端口 Px 中断状态寄存器 对应 Px15~Px00： ● 0b0：无中断触发 ● 0b1：中断触发 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	RO

6.5.2.17 端口 Px 中断清除寄存器（Px_ICLR）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x210（PA），0x250（PB），0x290（PC），0x2D0（PD），0x1210（PE），0x1250（PF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																Px_ICLR															
Access																	WO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	Px_ICLR	端口 Px 中断清除寄存器 对应 Px15~Px00，写 0 清除标志，写 1 无效；读出恒为 1 **说明** 每个 Bit 对应一个端口，请不要对不存在的端口进行配置。	WO

版权所有 ©小华半导体有限公司

6.5.3 端口辅助寄存器

6.5.3.1 端口辅助功能配置寄存器 1（GPIO_CTRL1）

Offset	Bit Position																													
0x304	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	IR_POL	HCLK_EN	PCLK_EN	HCLK_SEL		PCLK_SEL		NSS0_SEL				EXT_CLK_SEL			
Access																		RW	RW	RW	RW		RW		RW				RW			

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14	IR_POL	IR 输出极性选择 ● 0b0：正向输出 ● 0b1：反向输出	RW
13	HCLK_EN	HCLK 输出门控 ● 0b0：门控 ● 0b1：输出	RW
12	PCLK_EN	PCLK 输出门控 ● 0b0：门控 ● 0b1：输出	RW
11:10	HCLK_SEL	HCLK 输出分频选择 ● 0b00：HCLK ● 0b01：HCLK/2 ● 0b10：HCLK/4 ● 0b11：HCLK/8	RW
9:8	PCLK_SEL	PCLK 输出分频选择 ● 0b00：PCLK ● 0b01：PCLK/2 ● 0b10：PCLK/4 ● 0b11：PCLK/8	RW
7:4	NSS0_SEL	SPI0NSS 信号来源选择 ● 0b0000：高电平 ● 0b0001：PA03 ● 0b0010：PA04 ● 0b0011：PA06 ● 0b0100：PA08 ● 0b0101：PA09 ● 0b0110：PA12 ● 0b0111：PA15 ● 0b1000：PB01 ● 0b1001：PB02 ● 0b1010：PB05	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7:4	NSS0_SEL	● 0b1011：PB06 ● 0b1100：PB09 ● 0b1101：PB10 ● 0b1110：PB12 ● 0b1111：PB14	RW
3:0	EXT_CLK_SEL	外部时钟信号来源选择 ● 0b0000：高电平 ● 0b0001：PA03 ● 0b0010：PA04 ● 0b0011：PA06 ● 0b0100：PA08 ● 0b0101：PA09 ● 0b0110：PA12 ● 0b0111：PA15 ● 0b1000：PB01 ● 0b1001：PB02 ● 0b1010：PB05 ● 0b1011：PB06 ● 0b1100：PB09 ● 0b1101：PB10 ● 0b1110：PB12 ● 0b1111：PB14	RW

版权所有 ©小华半导体有限公司

6.5.3.2 端口辅助功能配置寄存器 2（GPIO_CTRL2）

Offset	Bit Position																													
0x308	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																AHB_SEL	Reserved							TCLK_DIV		TCLK_SEL		NSS1_SEL		
Access																	RW								RW		RW		RW		

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	AHB_SEL	AHB 总线访问模式 ● 0b0：使用 FASTIO 总线访问 PxIN、PxOUT 寄存器 ● 0b1：使用 AHB 总线访问 PxIN、PxOUT 寄存器	RW
14:8	*Reserved*	-	-
7:6	TCLK_DIV	TCLK 输出分频选择 ● 0b00：TCLK ● 0b01：TCLK/2 ● 0b10：TCLK/4 ● 0b11：TCLK/8	RW
5:4	TCLK_SEL	TCLK 输出信号源选择 ● 0b00：禁止设置 ● 0b01：RCH ● 0b10：XTH ● 0b11：PLL	RW
3:0	NSS1_SEL	SPI1NSS 信号来源选择 ● 0b0000：高电平 ● 0b0001：PA03 ● 0b0010：PA04 ● 0b0011：PA06 ● 0b0100：PA08 ● 0b0101：PA09 ● 0b0110：PA12 ● 0b0111：PA15 ● 0b1000：PB01 ● 0b1001：PB02 ● 0b1010：PB05 ● 0b1011：PB06 ● 0b1100：PB09 ● 0b1101：PB10 ● 0b1110：PB12 ● 0b1111：PB14	RW

版权所有 ©小华半导体有限公司

6.5.3.3 端口辅助功能定时器门控选择（GPIO_TIMGS）

Offset	Bit Position																													
0x30C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	LPTIM0_G			TIM3_G			TIM2_G			TIM1_G			TIM0_G		
Access																		RW			RW			RW			RW			RW		

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14:12	LPTIM0_G	LPTIM0 定时器 GATE 输入选择 参数选择详见下表	RW
11:9	TIM3_G	TIM3 定时器 GATE 输入选择 参数选择详见下表	RW
8:6	TIM2_G	TIM2 定时器 GATE 输入选择 参数选择详见下表	RW
5:3	TIM1_G	TIM1 定时器 GATE 输入选择 参数选择详见下表	RW
2:0	TIM0_G	TIM0 定时器 GATE 输入选择 参数选择详见下表	RW

取值	LPTIM0_G	TIM3_G	TIM2_G	TIM1_G	TIM0_G
0b000	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL
0b001	LPUART0_RXD	UART0_RXD	UART0_RXD	LPUART0_RXD	UART0_RXD
0b010	LPUART1_RXD	UART1_RXD	UART1_RXD	LPUART1_RXD	UART1_RXD
0b011	VC0_OUT	LPUART0	VC0_OUT	VC0_OUT	VC0_OUT
0b100	VC1_OUT	LPUART1	VC1_OUT	VC1_OUT	VC1_OUT
0b101	PB03	VC0_OUT	PA10	PA08	PA03
0b110	PB05	PA06	PB04	PB03	PB08
0b111	PC00	PA11	PB11	PB13	PB15

版权所有 ©小华半导体有限公司

6.5.3.4 端口辅助功能定时器 ETR 选择（GPIO_TIMES）

Offset	Bit Position																													
0x310	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	LPTIM0_E			TIM3_E			TIM2_E			TIM1_E			TIM0_E		
Access																		RW			RW			RW			RW			RW		

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14:12	LPTIM0_E	LPTimer0 定时器 ETR 输入选择 参数选择详见下表	RW
11:9	TIM3_E	TIM3 定时器 ETR 输入选择 参数选择详见下表	RW
8:6	TIM2_E	TIM2 定时器 ETR 输入选择 参数选择详见下表	RW
5:3	TIM1_E	TIM1 定时器 ETR 输入选择 参数选择详见下表	RW
2:0	TIM0_E	TIM0 定时器 ETR 输入选择 参数选择详见下表	RW

取值	LPTIM0_E	TIM3_E	TIM2_E	TIM1_E	TIM0_E
0b000	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL
0b001	PCNT_S0	UART0_RXD	LPUART0_RXD	UART0_RXD	LPUART0_RXD
0b010	LVD_OUT	UART1_RXD	LPUART1_RXD	UART1_RXD	LPUART1_RXD
0b011	VC0_OUT	VC1_OUT	VC0_OUT	VC1_OUT	VC0_OUT
0b100	VC1_OUT	PCNT_S0	PCNT_S1	LVD_OUT	LVD_OUT
0b101	PB04	PA00	PA04	PA01	PA00
0b110	PB06	PA12	PC04	PC09	PA05
0b111	PC03	PA13	PC08	PD02	PA15

版权所有 ©小华半导体有限公司

6.5.3.5 端口辅助功能定时器捕获输入选择（GPIO_TIMCPS）

Offset	Bit Position																													
0x314	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	TIM3_CB			TIM3_CA			TIM2_CA			TIM1_CA			TIM0_CA		
Access																		RW			RW			RW			RW			RW		

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14:12	TIM3_CB	TIM3 定时器 CH0B 输入选择 参数选择详见下表	RW
11:9	TIM3_CA	TIM3 定时器 CH0A 输入选择 参数选择详见下表	RW
8:6	TIM2_CA	TIM2 定时器 CHA 输入选择 参数选择详见下表	RW
5:3	TIM1_CA	TIM1 定时器 CHA 输入选择 参数选择详见下表	RW
2:0	TIM0_CA	TIM0 定时器 CHA 输入选择 参数选择详见下表	RW

取值	TIM3_CB	TIM3_CA	TIM2_CA	TIM1_CA	TIM0_CA
0b000	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL
0b001	UART0_RXD	LPUART1_RXD	LPUART0_RXD	UART1_RXD	UART0_RXD
0b010	UART1_RXD	LPUART0_RXD	VC0_OUT	PA00	PA00
0b011	PCNT_S1	PCNT_S0	PA02	PA02	PA02
0b100	VC1_OUT	VC0_OUT	PA07	PA06	PA05
0b101	PA07	PA08	PB08	PB08	PA15
0b110	PB04	PB03	PB09	PB10	PB06
0b111	PB13	PB06	PC06	PB13	PB14

版权所有 ©小华半导体有限公司

6.5.3.6 端口辅助功能 PCA 捕获选择（GPIO_PCAS）

Offset	Bit Position																													
0x318	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																				LPTIM1_E			LPTIM1_G			PCA_ECI			PCA_CH0		
Access																					RW			RW			RW			RW		

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:9	LPTIM1_E	LPTIM1 定时器 ETR 输入选择 参数选择详见下表	RW
8:6	LPTIM1_G	LPTIM1 定时器 GATE 输入选择 参数选择详见下表	RW
5:3	PCA_ECI	PCA ECI 时钟输入选择 参数选择详见下表	RW
2:0	PCA_CH0	PCA CH0 捕获口输入选择 参数选择详见下表	RW

取值	LPTIM1_E	LPTIM1_G	PCA_ECI	PCA_CH0
0b000	Pxy_SEL	Pxy_SEL	Pxy_SEL	Pxy_SEL
0b001	UART1	UART0	PCNT_S1	PCNT_S0
0b010	LPUART1_RXD	LPUART0_RXD	LVD_OUT	PCNT_S1
0b011	VC0_OUT	VC1_OUT	VC0_OUT	LVD_OUT
0b100	VC2_OUT	VC2_OUT	VC1_OUT	VC1_OUT
0b101	LPTIM0_TOG	PD5	PA05	PA06
0b110	PE8	PE7	PB02	PB04
0b111	PC7	PC6	PD02	PC06

版权所有 ©小华半导体有限公司

6.5.3.7 端口辅助功能 PCNT 脉冲输入选择（GPIO_PCNT）

Offset	Bit Position																													
0x31C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																												PCNT_S1		PCNT_S0	
Access																													RW		RW	

位/位域	标记	功能描述	读写
31:4	*Reserved*	-	-
3:2	PCNT_S1	PCNT_S1 输入选择 ● 0b00：Pxy_SEL ● 0b01：VC0_OUT ● 0b10：VC1_OUT ● 0b11：VC2_OUT	RW
1:0	PCNT_S0	PCNT_S0 输入选择 ● 0b00：Pxy_SEL ● 0b01：VC0_OUT ● 0b10：VC1_OUT ● 0b11：VC2_OUT	RW

版权所有 ©小华半导体有限公司

6.5.4 端口功能选择寄存器

6.5.4.1 端口 Pxy 功能配置寄存器（Pxy_SEL）（x=A/B/C/D/E/F）

偏移地址（Offset）：0x00+0x4*y（PA）（y=0~15）；
0x40+0x4*y（PB）（y=0~15）；
0x80+0x4*y（PC）（y=0~15）；
0xC0+0x4*y（PD）（y=0~4, 8~11）；
0x1000+0x4*y（PE）（y=2~5, 11~14）；
0x1040+0x4*y（PF）（y=0~1, 4~7, 11）。

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														SEL	
Access																															RW	

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2:0	SEL	端口 Pxy 功能选择 ● 0b000：GPIO ● 0b001：AF1 ● 0b010：AF2 ● 0b011：AF3 ● 0b100：AF4 ● 0b101：AF5 ● 0b110：AF6 ● 0b111：AF7 **说明** AF1~AF7 的具体功能详见"端口数字复用功能"。	RW

版权所有 ©小华半导体有限公司

7 I2C 总线（I2C）

7.1 简介

I2C 是双线双向的同步串行总线，它利用一根时钟线和一根数据线在连接总线的两个器件之间进行信息的传递，为设备之间数据交换提供了一种简单高效的方法。每个连接到总线上的器件都有唯一的地址，任何器件既可以作为主机也可以作为从机，但同一时刻只允许有一个主机。I2C 标准是一个具有冲突检测机制和仲裁机制的真正意义上的多主机总线，它能在多个主机同时请求控制总线时利用仲裁机制避免数据冲突并保护数据。

I2C 总线控制器，能满足 I2C 总线的各种规格并支持所有与 I2C 总线通信的传输模式。I2C 逻辑能自主地处理字节的传输。它能保持跟踪串行传送，而且还有一个状态寄存器（I2C_STAT）能反映 I2C 总线控制器和 I2C 总线的状态。

7.2 主要特性

I2C 控制器支持以下特性：

- 支持主机发送/接收，从机发送/接收四种工作模式
- 支持标准（100kbps）/快速（400kbps）/快速增强（1Mbps）三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持三个从机地址
- 支持广播地址
- 支持中断状态查询功能

7.3 协议描述

I2C 总线使用连接设备的 SCL（串行时钟总线）和 SDA（串行数据总线）来传送信息。主机在 SCL 线上输出串行时钟信号，数据在 SDA 线上进行传输，每传输一个字节（最高位 MSB 开始传输），后面跟随一个应答位。一个 SCL 时钟脉冲传输一个数据位。

7.3.1 I2C 总线上数据传输

通常标准 I2C 传输协议包含四个部分：起始（S）或重复起始信号（Sr），从机地址及读写位，传输数据，停止信号（P）。

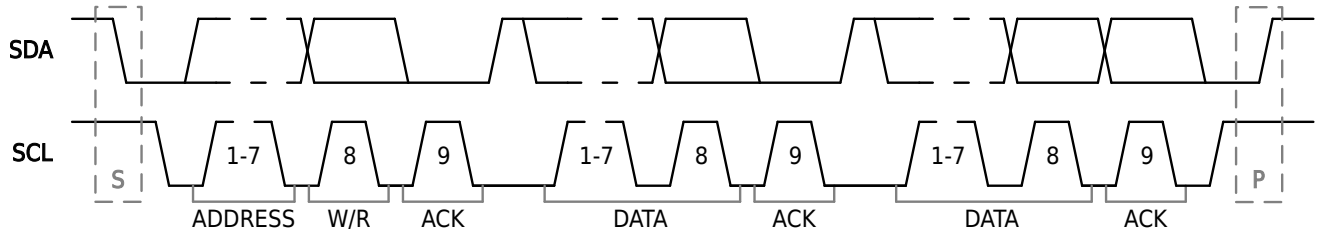


图 7-1 I2C 传输协议

- 起始信号、重复起始信号、停止信号

  起始信号：当总线处于空闲状态下（SCL 和 SDA 线同时为高），SDA 线上出现由高到低的信号，即产生了起始信号。

  重复起始信号：当两个起始信号之间没有停止信号时，即产生了重复起始信号。主机采用这种方法与另一个从机或相同的从机以不同传输方向进行通信（例如：从写入设备到从设备读出）而不释放总线。

  停止信号：当 SCL 线为高时，SDA 线上出现由低到高的信号，即产生了停止信号。主机向总线发出停止信号结束数据传送。

版权所有 ©小华半导体有限公司

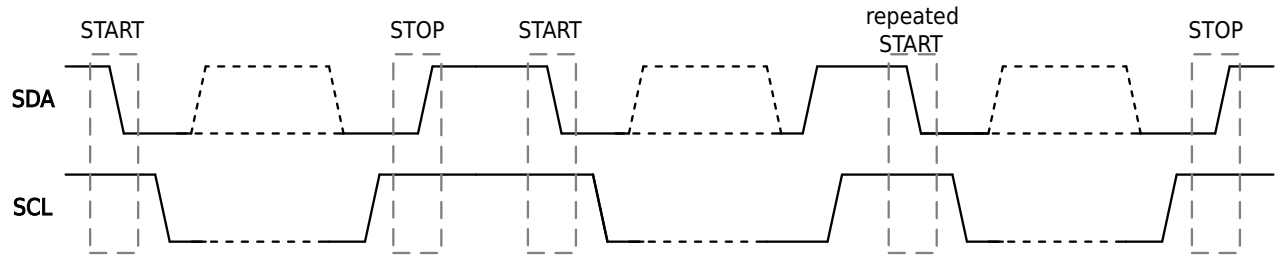


图 7-2 START、repeated START 和 STOP

- 从机地址及读写位

  当起始信号产生后，主机立即传输数据的第一字节：7 位从机地址+读写位，读写位控制从机的数据传输方向（0：写；1：读）。被主机寻址的从机会在第 9 个 SCL 时钟周期的上升沿到来之前将 SDA 置为低电平作为应答。

- 传输数据

  数据传输过程中，一个 SCL 时钟脉冲传输一个数据位，且 SDA 线只有在 SCL 为低时才可以改变。

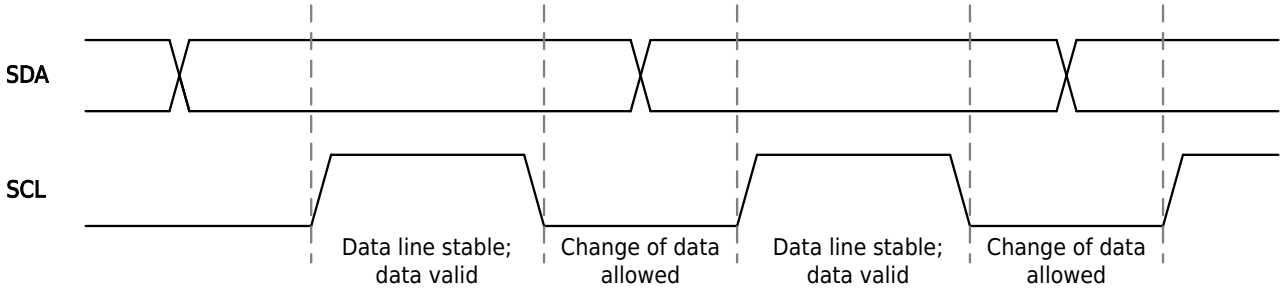


图 7-3 I2C 总线上位传输

7.3.2 I2C 总线上的应答信号

发送器件每传输一个字节之后，会在第九个 SCL 周期开始后释放 SDA，而接收器件则会在该 SCL 周期的上升沿之前产生一个应答信号，其中应答位有两种：

- ACK：为一个低电平信号，即接收器件在第九个 SCL 周期上升沿之前将 SDA 拉低，且在第九个 SCL 周期的高电平期间一直保持低电平。该信号表明接收端已成功接收到发送端的数据。
- NACK：为一个高电平信号，即接收器件在第九个 SCL 周期期间不对 SDA 做任何操作，SDA 一直保持高电平。当主机作为发送器件时，如果从机产生非应答信号（NACK），则主机可以产生停止信号来退出数据传输，或者产生重复起始信号开始新一轮的数据传输。当主机作为接收器件时，如果主机产生非应答信号（NACK），从机将释放 SDA 线，之后由主机产生停止信号或重复起始信号。

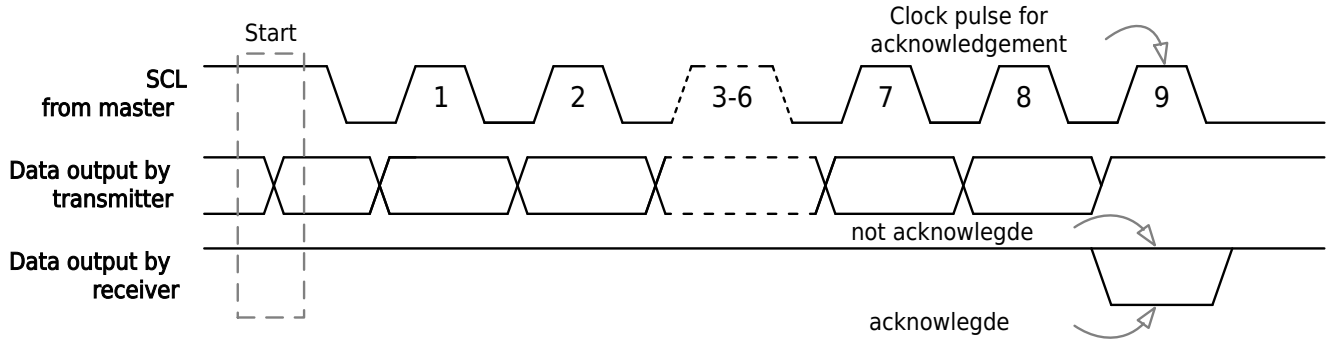


图 7-4 I2C 总线上应答信号

版权所有 ©小华半导体有限公司

7.3.3 I2C 总线上的仲裁

I2C 总线上的仲裁分为两个部分：

- SCL 线上的同步（时钟同步）

  由于 I2C 总线具有线“与”的逻辑功能，SCL 线上只要有一个节点发送低电平，总线上就表现低电平。当所有的节点都发送高电平时，总线才能表现为高电平。所以，时钟低电平的时间由时钟低电平期最长的器件决定，而时钟的高电平时间由时钟高电平期最短的器件决定。由于 I2C 这种特性，当多个主机同时发送时钟信号时，在总线上表示的是统一的时钟信号。

  当从机可以以较快的速率接收到一字节数据，但需要花费更多的时间来处理该数据时，从机可以在接收完数据并返回 ACK 后通过拉低 SCL 来暂停总线数据传输，主机将进入等待状态，直到从机处理完且释放 SCL 之后，主机才进行下一个字节的传输。该从机时钟延展功能是通过控制 I2C_CR.SI 来实现的，当接收到数据后，I2C_CR.SI 将会被硬件置 1，此时 SCL 被从机拉低，从机在处理完数据之后再将 I2C_CR.SI 清零以释放 SCL。

- SDA 线上的仲裁

  SDA 线上的仲裁也是由于 I2C 总线具有线“与”的逻辑功能。主机在发送数据后，通过比较总线上的数据来决定是否退出竞争。丢失仲裁的主机立即切换到未被寻址的从机状态，以确保自身能被仲裁胜利的主机寻址到。仲裁失败的主机继续输出时钟脉冲（在 SCL 上），直到发送完当前的串行字节。通过这种原理可以保证 I2C 总线在多个主机企图控制总线时保证数据的不丢失。

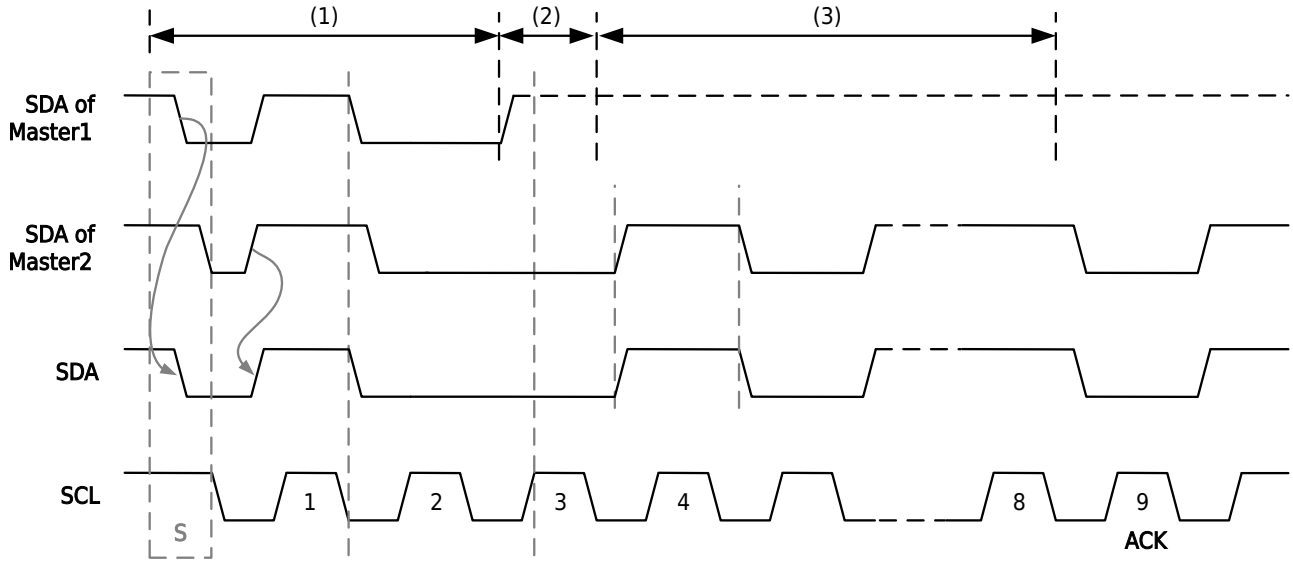


图 7-5 I2C 总线上的仲裁

上图中，触发仲裁的流程处理如下：

- 阶段（1）：主机 1 和主机 2 在发送完起始信号后，同时发送串行数据。
- 阶段（2）：第 3 个 SCL 周期低电平期间，主机 1 发送逻辑 1，主机 2 发送逻辑 0，主机 2 的逻辑 0 将拉低 SDA，使主机 1 的逻辑 1 被撤销，进而引起主机 1 仲裁丢失，进入未被寻址的从机状态。
- 阶段（3）：主机 1 仲裁失败进入未被寻址的从机状态后，仍产生时钟脉冲，直至发送完当前字节，且不再为下个字节的传输产生时钟脉冲。主机 2 赢得仲裁后，SDA 上的数据传输由主机 2 来启动。

版权所有 ©小华半导体有限公司

7.4 功能说明

I2C 总线使用双线在连接到总线 SCL（串行时钟线）和 SDA（串行数据线）的设备间传送信息。滤波逻辑可以过滤数据总线上的毛刺来保护数据的完整性。由于只有无方向端口，I2C 需要将使用到的引脚配置为开漏输出。每个连接到总线的设备都能通过特定地址寻址。I2C 标准是一个具有冲突检测机制和仲裁机制的真正意义上的多主机总线。它能防止两个或者多个主机在同时开始传输数据时发生数据冲突。I2C 总线状态能在状态寄存器中进行查询。

7.4.1 功能框图

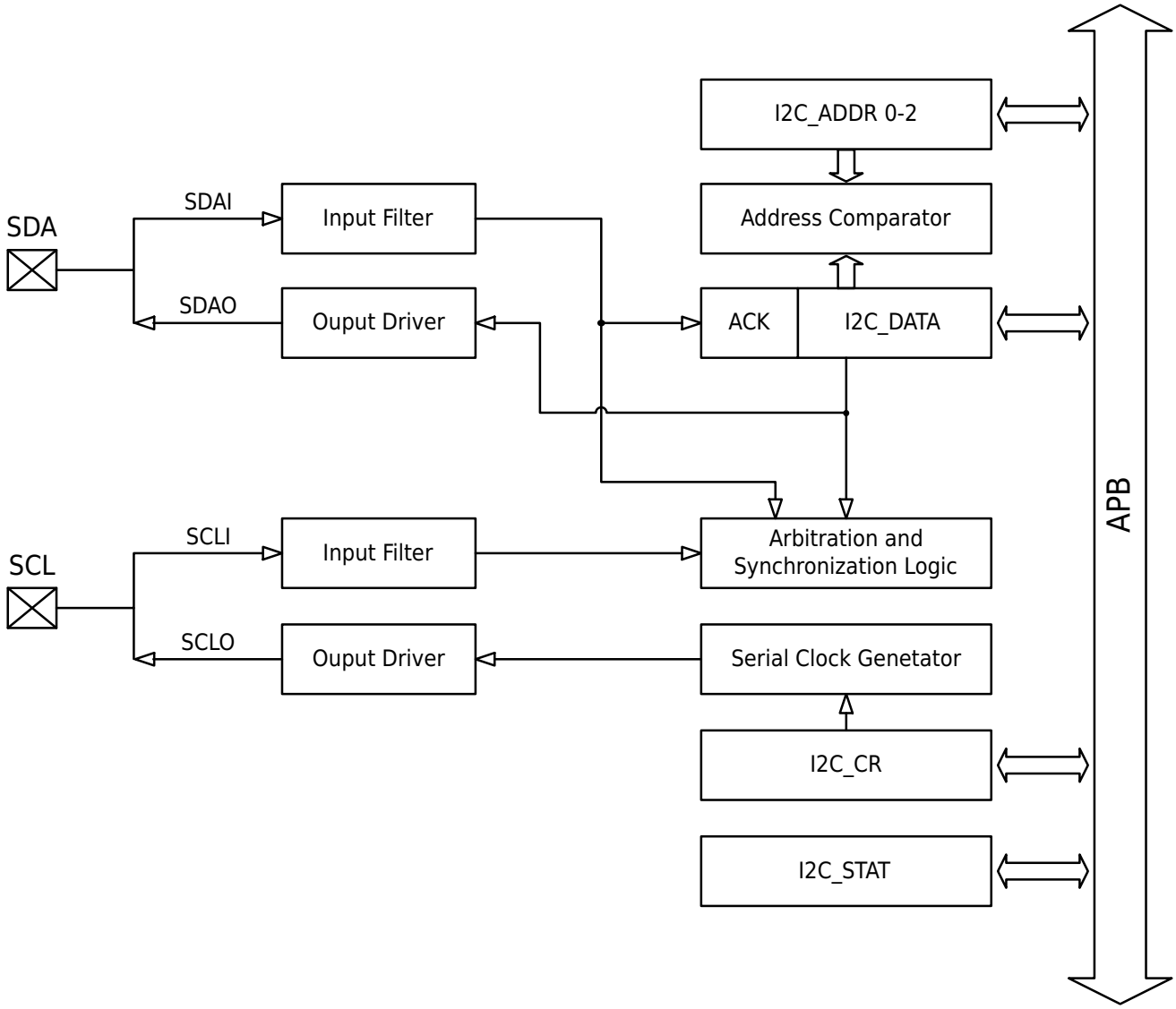


图 7-6 I2C 功能模块图

7.4.2 串行时钟发生器

串行时钟发生器采用一个 8 位的计数器作为波特率发生器，SCL 信号和 PCLK 信号的频率关系为 f_{SCL} = f_{PCLK}/8/(I2C_TM+1)，其中 I2C_TM 应大于 0。

下表列出了 PCLK 频率与 I2C_TM 组合时，SCL 信号的输出频率值。

版权所有 ©小华半导体有限公司

表 7-1 I2C 时钟信号波特率

PCLK（kHz）	I2C_TM						
	1	2	3	4	5	6	7
1000	62	41	31	25	20	17	15
2000	125	83	62	50	41	35	31
4000	250	166	125	100	83	71	62
6000	375	250	187	150	125	107	93
8000	500	333	250	200	166	142	125
10000	625	416	312	250	208	178	156
12000	750	500	375	300	250	214	187
14000	875	583	437	350	291	250	218
16000	1000	666	500	400	333	285	250

7.4.3 输入滤波器

输入信号与 PCLK 同步，低于 PCLK 周期的尖锋脉冲信号会被滤除。通过调整 I2C_CR.H1M 的值可改变滤波的强度。

- 作为主机时，如果 I2C_TM 的值小于等于 9，应设置 I2C_CR.H1M 为 1，进行简单滤波；如果 I2C_TM 的值大于 9，应设置 I2C_CR.H1M 为 0，进行高级滤波。
- 作为从机时，如果 PCLK 与 SCL 频率比值小于等于 30 时，应设置 I2C_CR.H1M 为 1，进行简单滤波；如果 PCLK 与 SCL 频率比值大于 30 时，应设置 I2C_CR.H1M 为 0，进行高级滤波。

7.4.4 地址比较器

I2C 地址比较器将接收到的 7 位地址与三个从机地址进行比较。根据 I2C_ADDR0.GC 位的配置，当 GC 配置为 0 时，首次接收到的 8 位字节高 7 位和 I2C_ADDRx 寄存器的 7 位 Addr 值比较；当 GC 配置为 1 时，首次接收到的 8 位字节高 7 位和广播地址（0x00）比较。如果任何一者相同，I2C_CR.SI 位会被置 1 并产生一个中断请求。查询 I2C_MATCH 寄存器，以获取匹配成功的地址为序号。

7.4.5 应答标志位

I2C_CR.AA 为应答控制位。当 AA 位为 1 时，I2C 模块收到数据后回应应答信号（ACK）；当 AA 位为 0 时，I2C 模块收到数据后回应非应答信号（NACK）。

7.4.6 中断产生器

I2C_CR.SI 为中断标志，每当状态寄存器（I2C_STAT）的值产生变化时（除变为 0xF8 外），SI 标志位都会被置 1。当产生中断时，通过查询状态寄存器（I2C_STAT）可获知 I2C 总线的状态，以确定中断的实际来源。为了进行下一步的操作，SI 标志位必须通过软件清零。

7.4.7 工作模式

I2C 组件可实现 8 位的双向数据传输，传输速率在标准模式下可达到 100kbps 而在快速模式下可达 400kbps，在快速增强模式下可达 1Mbps，并且可以在四种模式下工作：主机发送模式、主机接收模式、从机接收模式、从机发送模式。还有一种特殊模式广播呼叫模式，其操作方式与从机接收模式类似。

版权所有 ©小华半导体有限公司

- 主机发送模式

  主机发送多个字节到从机，主机产生时钟，所以需要在 I2C_TM 中填入设定值。主机发送模式中需要将 I2C_CR.STA 置 1。当总线空闲时，主机发起一个起始位 START。若成功 I2C_CR.SI 被置 1。接下来把从机地址和写位（SLA+W）写入 I2C_DATA 中，清零 SI 位后，总线上发出 SLA+W。

  主机发出 SLA+W 收到从机应答信号（ACK）后，SI 被置 1。接下来根据用户定义格式发送数据。所有数据发送完后，将 I2C_CR.STO 置 1，清零 SI 位后发出 STOP 信号，也可以发送重复起始信号进行新一轮数据传输。

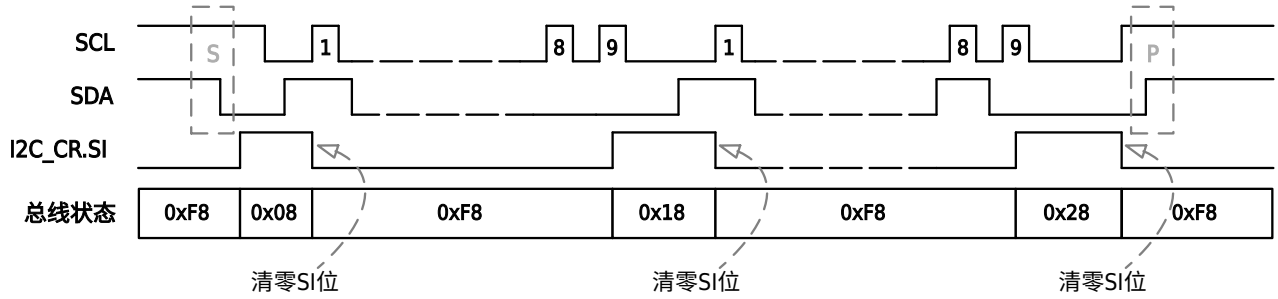


图 7-7 主发送模式数据同步图

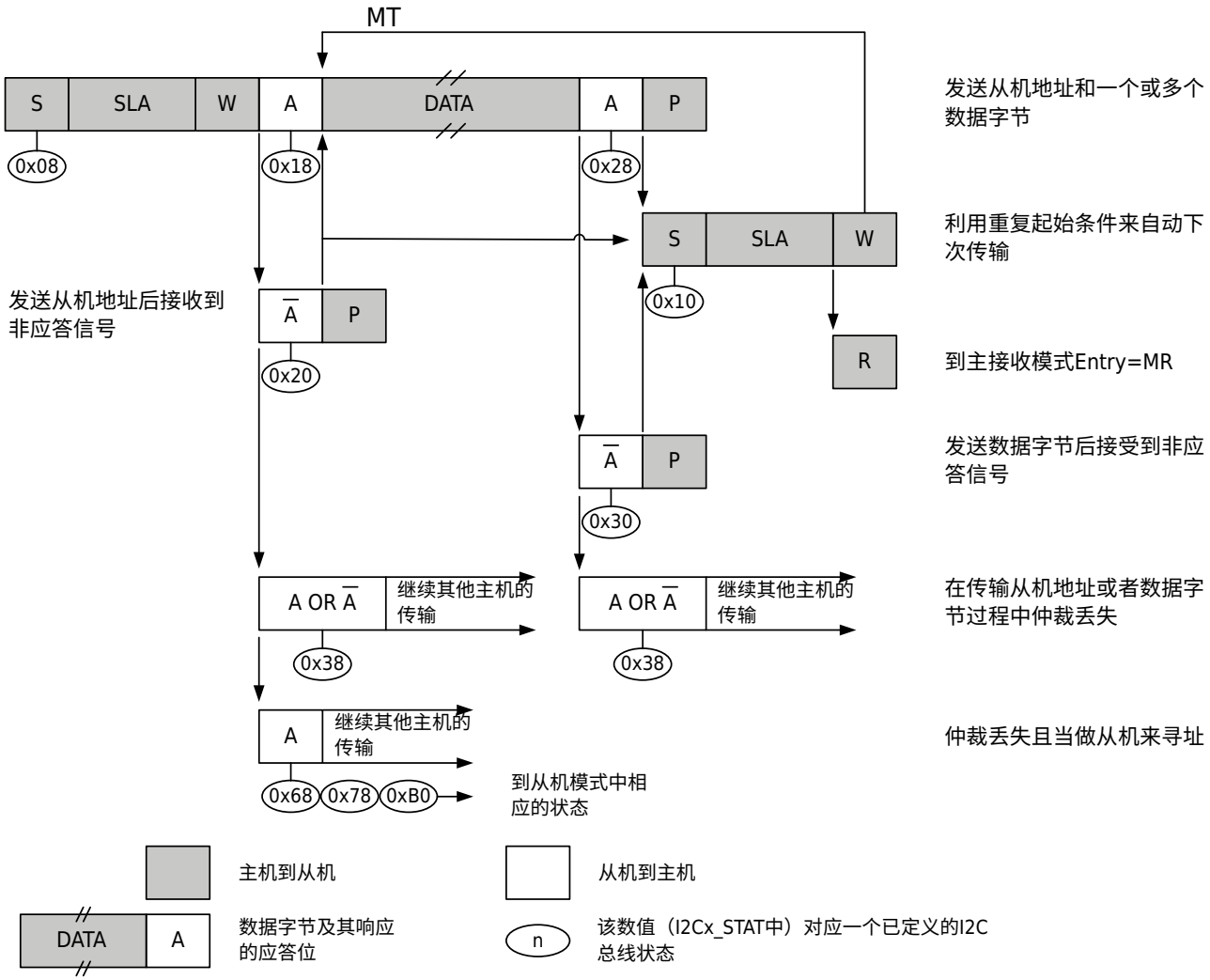


图 7-8 I2C 主机发送状态图

版权所有 ©小华半导体有限公司

- 主机接收模式

  主机接收模式，由从机传输数据。初始化设置与主机发送模式相同，主机发送起始位以后，I2C_DATA 应写入从机地址和“读位”(SLA+R)。收到从机应答信号（ACK）后 I2C_CR.SI 被置 1。SI 清 0 后开始接收从机数据，若 I2C_CR.AA 为 1，主机收到数据后回应答信号（ACK）；若为 0 主机收到数据后回非应答信号（NACK），之后主机可以发停止信号或重复起始信号开始下一轮的数据传输。

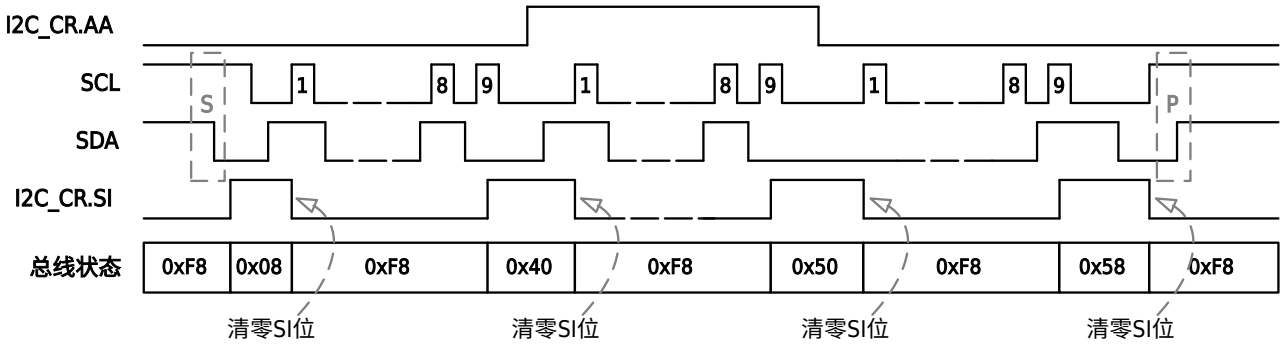


图 7-9 主机接收模式数据同步图

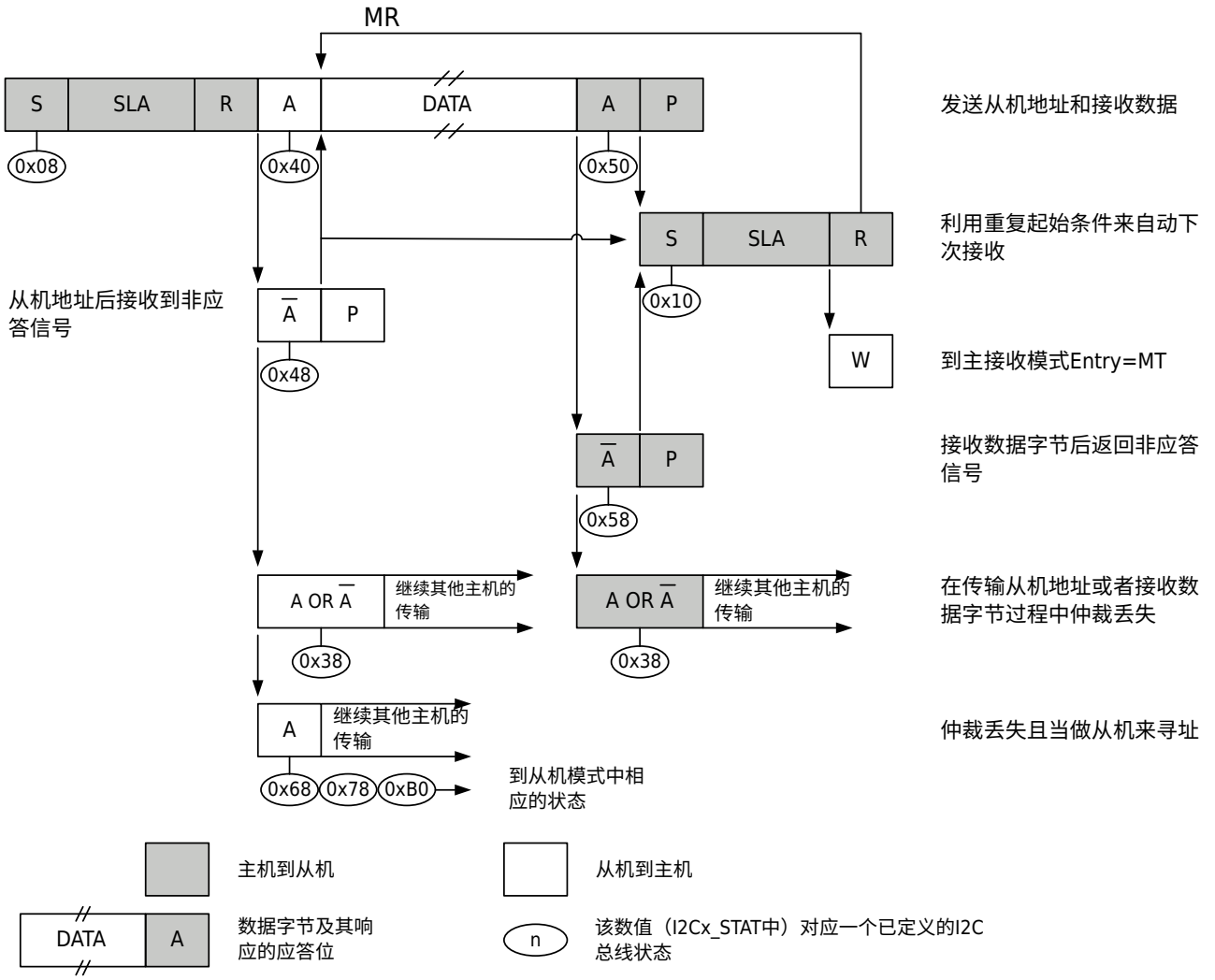


图 7-10 I2C 主机接收状态图

版权所有 ©小华半导体有限公司

- 从机接收模式

  在从机接收模式下，从机接收主机发来的数据。在传输开始前，I2C_ADDRx 应写入从机地址，I2C_CR.AA 置 1 用以响应主机的寻址。上述初始化后，从机进入空闲模式，等待“写”信号（SLA+W）。若主机仲裁失败，也会直接进入未被寻址的从机接收模式。

  当从机被“写”信号 SLA+W 寻址到后，需要清零 SI 位，以便从主机接收数据。如果在传输过程中 I2C_CR.AA=0，从机将在接收完下一字节后返回非应答信号（NACK），从机也将转为未寻址从机，与主机联系终止，不再接收数据，且 I2C_DATA 保持之前接收到的数据。从机地址识别可通过置位 AA 来恢复，这意味着 AA 位可临时将 I2C 模块从 I2C 总线上分离出来。

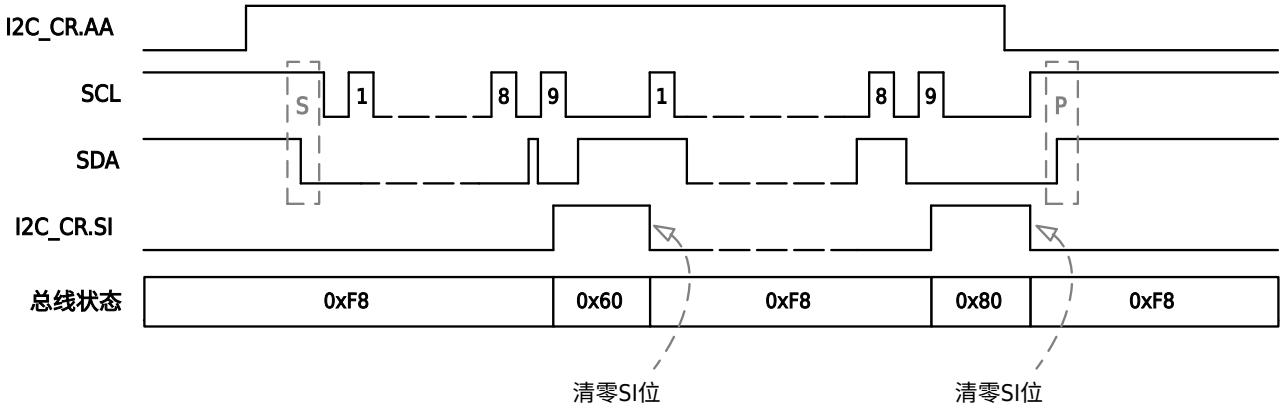


图 7-11 从接收模式数据同步图

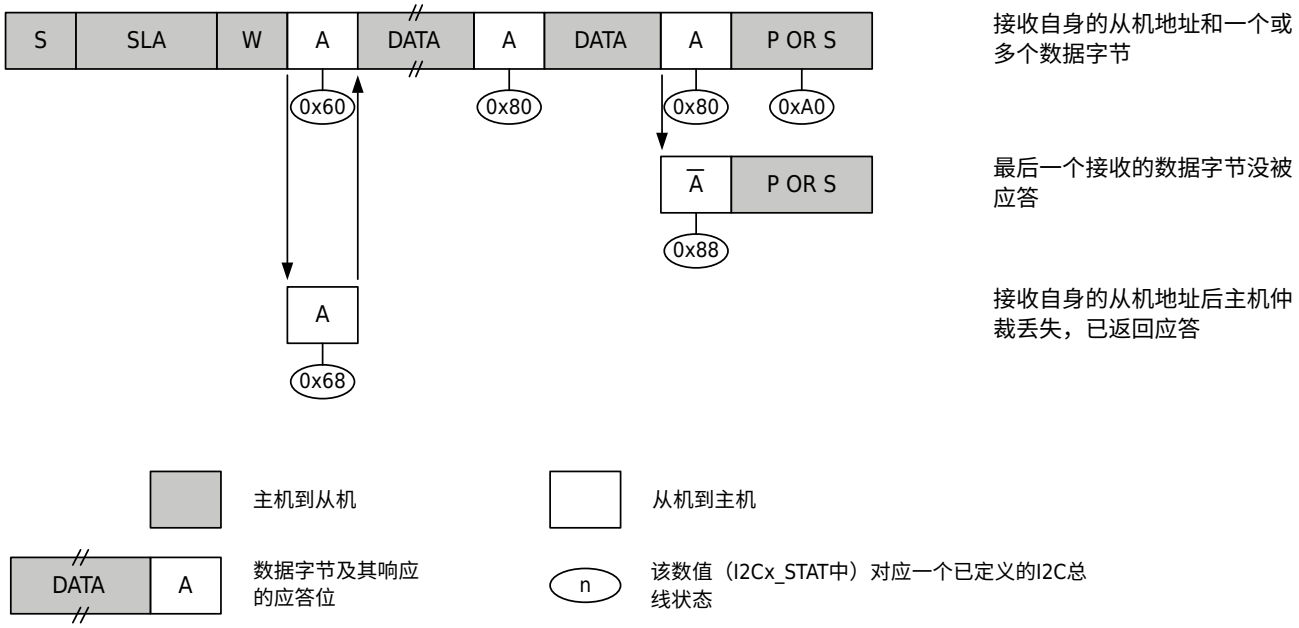


图 7-12 从机接收状态图

版权所有 ©小华半导体有限公司

- 从机发送模式

  从机发送模式，数据由从机发送给主机。当初始化 I2C_ADDRx 及 I2C_CR.AA 值后，器件等待直到自身地址被“读”信号（SLA+R）寻址。若主机仲裁失败，也可进入未被寻址的从机发送模式。

  当从机被“读”信号 SLA+R 寻址，需要将 SI 清零用以向主机发送数据。通常主机接收每字节数据后会返回应答信号（ACK）。

  如果传输过程中主机的 I2C_CR.AA 清零，从机将不再发送数据，并释放 SDA，且将自身变为未寻址从机。

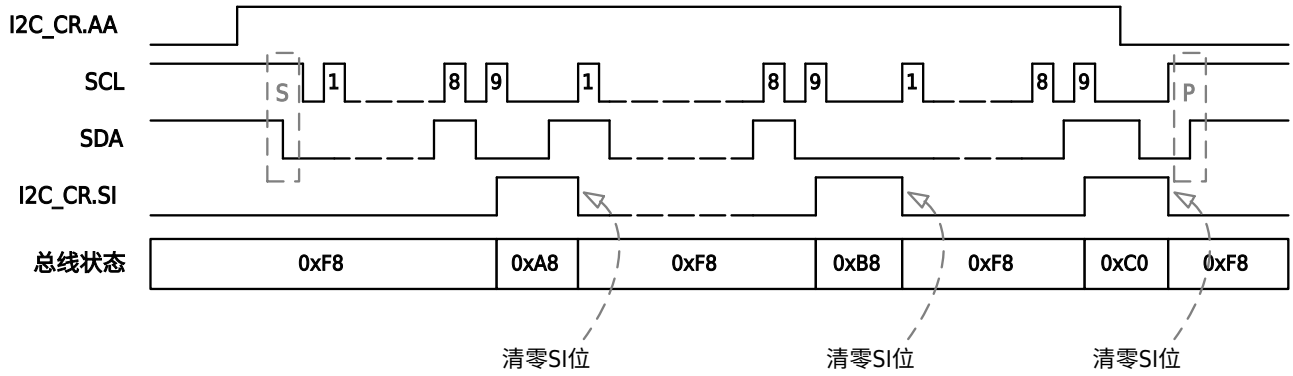


图 7-13 从机发送模式数据同步图

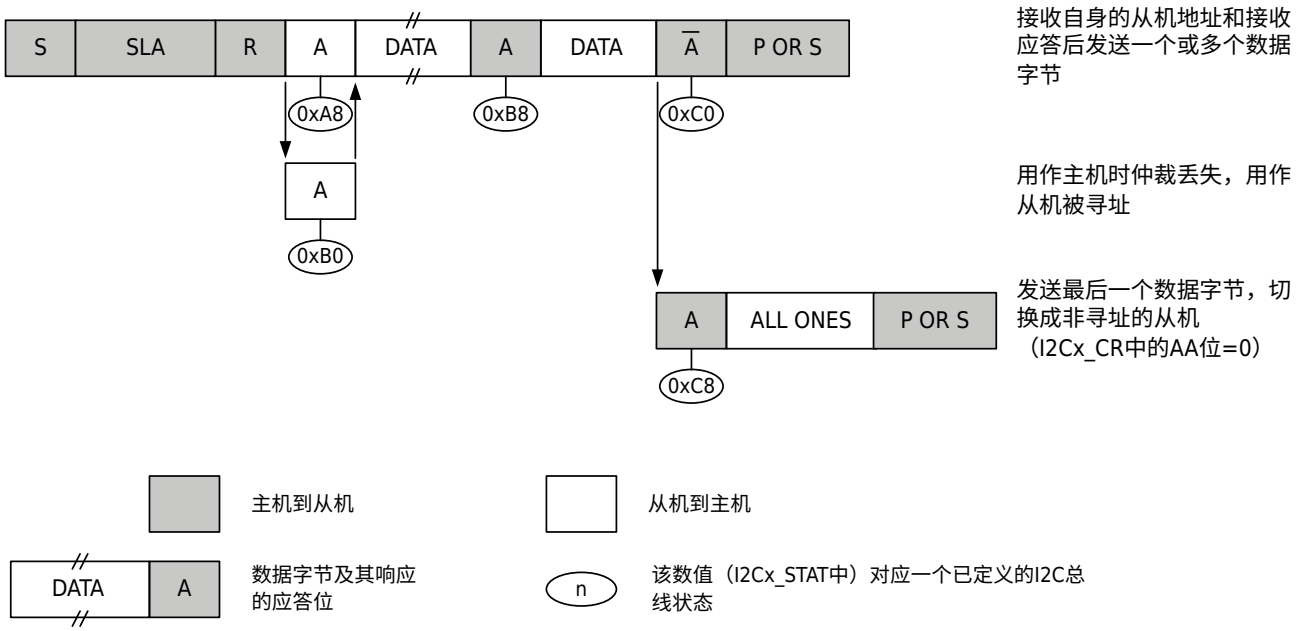


图 7-14 I2C 从机发送状态图

版权所有 ©小华半导体有限公司

- 广播呼叫模式

  广播呼叫模式是一种特殊的从机接收模式，寻址方式为 0x00，从机地址和读写都为 0。当 I2C_ADDR0.GC 及 I2C_CR.AA 都置为 1，使能接收广播呼叫模式。在该模式下 I2C_STAT 值与普通从机接收模式 I2C_STAT 值不同。仲裁失败也可能进入广播呼叫模式。

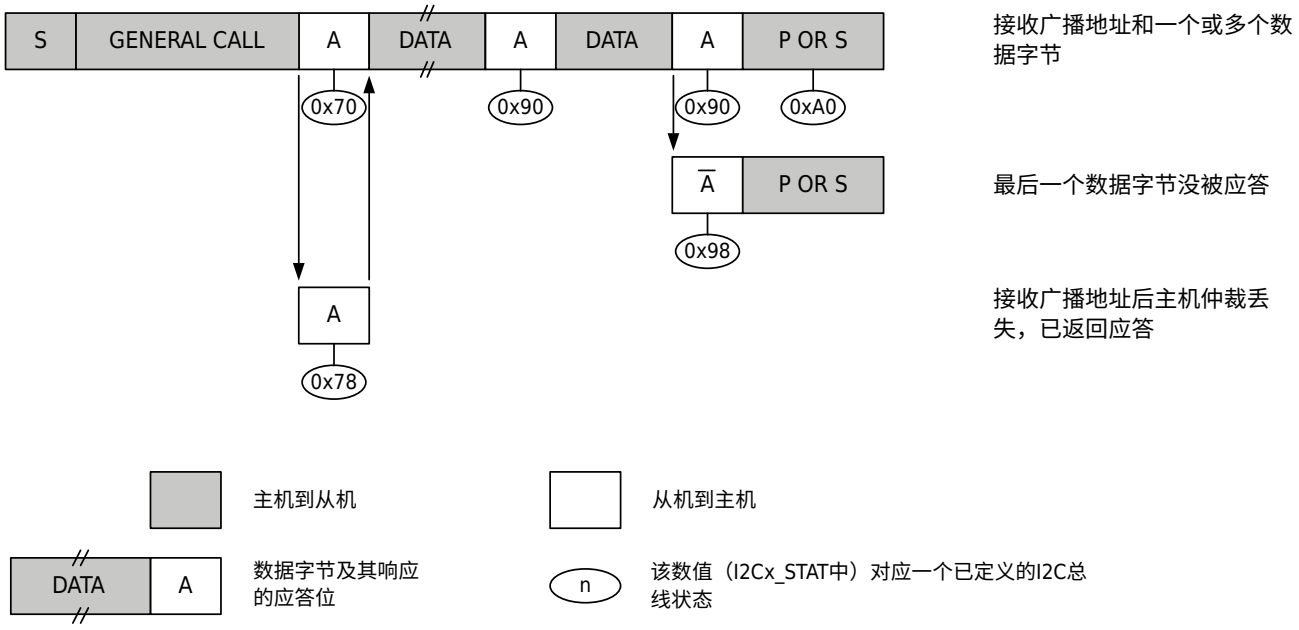


图 7-15 I2C 广播呼叫状态图

7.4.8 状态码表述

I2C 状态寄存器中有两种特殊的状态：

- 0xF8：这个状态码表示没有任何可用的相关信息，因为串行中断标志“SI”还没有置位。这种情况在其它状态和 I2C 模块还未开始执行串行传输之间出现。
- 0x00：该状态代码表示在 I2C 串行传输过程中出现了总线错误。当格式帧的非法位置上出现了起始或停止条件时总线错误产生。这些非法位置是指在串行传输过程中的地址字节、数据字节或应答位。当外部干扰影响到内部 I2C 模块信号时也会产生总线错误。总线错误出现时 SI 置位。

表 7-2 I2C 状态码表述

状态代码	描述
主发送模式	
0x08	已发送起始条件
0x10	已发送重复起始条件
0x18	已发送 SLA+W，已接收 ACK
0x20	已发送 SLA+W，已接收 NACK
0x28	已发送 I2C_DATA 中的数据，已接收 ACK
0x30	已发送 I2C_DATA 中的数据，已接收 NACK
0x38	在 SLA+读写或写数据字节时丢失仲裁
主接收模式	

版权所有 ©小华半导体有限公司

状态代码	描述
0x08	已发送起始条件
0x10	已发送重复起始条件
0x38	在 NACK 中丢失仲裁（即主机在回复 ACK 时发现 SDA 已经被其他器件拉低）
0x40	已发送 SLA+R，已接收 ACK
0x48	已发送 SLA+R，已接收 NACK
0x50	已接收数据字节，ACK 已返回
0x58	已接收数据字节，NACK 已返回
从接收模式	
0x60	已接收自身的 SLA+W，已返回 ACK
0x68	主控时在 SLA+读写丢失仲裁，已接收自身的 SLA+W，已返回 ACK
0x80	前一次寻址使用自身从地址，已接收数据字节，已返回 ACK
0x88	前一次寻址使用自身从地址，已接收数据字节，已返回 NACK
0xA0	静态寻址时，接收到停止条件或重复起始条件
从发送模式	
0xA8	已接收自身的 SLA+R，已返回 ACK
0xB0	当主机时丢失仲裁，已接收自身 SLA+R，已返回 ACK
0xB8	已发送数据，已接收 ACK
0xC0	已发送数据字节，已接收 NACK
0xC8	装入的数据字节已被发送，已接收 ACK
广播呼叫模式	
0x70	已接收广播地址（0x00），已返回 ACK
0x78	主控时在 SLA+读写丢失仲裁，已接收广播地址，已返回 ACK
0x90	前一次寻址使用广播地址，已接收数据字节，已返回 ACK
0x98	前一次寻址使用广播地址，已接收数据字节，已返回 NACK
0xA0	静态寻址时，接收到停止条件或重复起始条件
其余杂项状态	
0xF8	无可用的相关状态信息，SI=0
0x00	传输过程出现总线错误，或外部干扰使 I2C 进入未定义的状态

版权所有 ©小华半导体有限公司

7.5 操作示例

7.5.1 主机发送示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节端口数字复用功能的相关描述，将 SCL、SDA 映射到需要的管脚；并配置 SCL、SDA 管脚为开漏输出模式。

步骤 2. 设置 SYSCTRL 模块寄存器 PERI_CLKEN0.I2Cx 为 1，使能 I2C 工作时钟。

步骤 3. 向 SYSCTRL 模块寄存器 PERI_RESET0.I2Cx 依次写入 0、1，复位 I2C 模块。

步骤 4. 配置 I2C_TM，使 SCL 的时钟速率符合应用需求。

步骤 5. 设置 I2C_TMRUN 为 1，使能 SCL 时钟发生器。

步骤 6. 设置 I2C_CR.ENS 为 1，使能 I2C 模块。

步骤 7. 设置 I2C_CR.STA 为 1，总线尝试发送 Start 信号。

步骤 8. 等待 I2C_CR.SI 变为 1，Start 信号已发送到总线上，设置 I2C_CR.STA 为 0。

步骤 9. 查询 I2C_STAT，如果该寄存器值为 0x08 或 0x10，继续执行下一步骤，否则进行出错处理。

步骤 10. 向 I2C_DATA 中写入 SLA+W，设置 I2C_CR.SI 为 0，发送 SLA+W。

步骤 11. 等待 I2C_CR.SI 变为 1，SLA+W 已发送到总线上。

步骤 12. 查询 I2C_STAT，如果该寄存器值为 0x18，继续执行下一步骤。否则进行出错处理。

步骤 13. 向 I2C_DATA 写入待发送的数据，设置 I2C_CR.SI 为 0，发送数据。

步骤 14. 等待 I2C_CR.SI 变为 1，数据已发送到总线上。

步骤 15. 查询 I2C_STAT，如果该寄存器值为 0x28，继续执行下一步骤。否则进行出错处理。

步骤 16. 如待发送的数据未完成，则跳转到步骤 13 继续执行。

步骤 17. 设置 I2C_CR.STO 为 1，设置 I2C_CR.SI 为 0，总线尝试发送 Stop 信号。

7.5.2 主机接收示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节端口数字复用功能的相关描述，将 SCL、SDA 映射到需要的管脚；并配置 SCL、SDA 管脚为开漏输出模式。

步骤 2. 设置 SYSCTRL 模块寄存器 PERI_CLKEN0.I2Cx 为 1，使能 I2C 工作时钟。

步骤 3. 向 SYSCTRL 模块寄存器 PERI_RESET0.I2Cx 依次写入 0、1，复位 I2C 模块。

步骤 4. 配置 I2C_TM，使 SCL 的时钟速率符合应用需求。

步骤 5. 设置 I2C_TMRUN 为 1，使能 SCL 时钟发生器。

步骤 6. 设置 I2C_CR.ENS 为 1，使能 I2C 模块。

步骤 7. 设置 I2C_CR.STA 为 1，总线尝试发送 Start 信号。

步骤 8. 等待 I2C_CR.SI 变为 1，Start 信号已发送到总线上，设置 I2C_CR.STA 为 0。

步骤 9. 查询 I2C_STAT，如果寄存器值为 0x08 或 0x10，继续执行下一步骤，否则进行出错处理。

步骤 10. 向 I2C_DATA 写入 SLA+R，设置 I2C_CR.SI 为 0，发送 SLA+R。

步骤 11. 等待 I2C_CR.SI 变为 1，SLA+R 已发送到总线上。

步骤 12. 查询 I2C_STAT，如果寄存器值为 0x40，继续执行下一步骤，否则进行出错处理。

步骤 13. 设置 I2C_CR.AA 为 1，使能应答标志。

步骤 14. 设置 I2C_CR.SI 为 0，从机发送数据，主机根据 I2C_CR.AA 发送 ACK 或 NACK。

步骤 15. 等待 I2C_CR.SI 变为 1，从 I2C_DATA 读取已接收到的数据。

步骤 16. 查询到 I2C_STAT，如果该寄存器值为 0x50 或 0x58，继续执行下一步骤，否则进行出错处理。

步骤 17. 如果待接收的数据只差最后一个字节，设置 I2C_CR.AA 为 0，使能非应答标志。

步骤 18. 如待接收的数据未完成，则跳转到步骤 14 继续执行。

版权所有 ©小华半导体有限公司

步骤 19. 设置 I2C_CR.STO 为 1，设置 I2C_CR.SI 为 0，总线尝试发送 Stop 信号。

7.5.3 从机发送示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节端口数字复用功能的相关描述，将 SCL、SDA 映射到需要的管脚；并配置 SCL、SDA 管脚为开漏输出模式。

步骤 2. 设置 SYSCTRL 模块寄存器 PERI_CLKEN0.I2Cx 为 1，使能 I2C 工作时钟。

步骤 3. 向 SYSCTRL 模块寄存器 PERI_RESET0.I2Cx 依次写入 0、1，复位 I2C 模块。

步骤 4. 设置 I2C_CR.ENS 为 1，使能 I2C 模块。

步骤 5. 配置 I2C_ADDRx 为从机地址。

步骤 6. 设置 I2C_CR.AA 为 1，使能应答标志。

步骤 7. 等待 I2C_CR.SI 变为 1，被 SLA+R 寻址。

步骤 8. 查询 I2C_STAT，如果该寄存器的值为 0xA8，继续执行下一步骤，否则进行出错处理。

步骤 9. 向 I2C_DATA 写入待发送的数据，设置 I2C_CR.SI 为 0，发送数据。

步骤 10. 等待 I2C_CR.SI 变为 1，数据已发送到总线上。

步骤 11. 查询 I2C_STAT，如果该寄存器的值为 0xB8 或 0xC0 时，继续执行下一步骤，否则进行出错处理。

步骤 12. 如待发送的数据未完成，则跳转到步骤 9 继续执行。

步骤 13. 设置 I2C_CR.AA 为 0，设置 I2C_CR.SI 为 0。

7.5.4 从机接收示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节端口数字复用功能的相关描述，将 SCL、SDA 映射到需要的管脚；并配置 SCL、SDA 管脚为开漏输出模式。

步骤 2. 设置 SYSCTRL 模块寄存器 PERI_CLKEN0.I2Cx 为 1，使能 I2C 工作时钟。

步骤 3. 向 SYSCTRL 模块寄存器 PERI_RESET0.I2Cx 依次写入 0、1，复位 I2C 模块。

步骤 4. 设置 I2C_CR.ENS 为 1，使能 I2C 模块。

步骤 5. 配置 I2C_ADDRx 为从机地址。

步骤 6. 设置 I2C_CR.AA 为 1，使能应答标志。

步骤 7. 等待 I2C_CR.SI 变为 1，被 SLA+W 寻址。

步骤 8. 查询 I2C_STAT，如果该寄存器值为 0x60，继续执行下一步骤，否则进行出错处理。

步骤 9. 设置 I2C_CR.SI 为 0，主机发送数据，从机根据 I2C_CR.AA 返回 ACK 或 NACK。

步骤 10. 等待 I2C_CR.SI 变为 1，从 I2C_DATA 中读取已接收到的数据。

步骤 11. 查询 I2C_STAT，如果该寄存器值为 0x80，继续执行下一步骤，否则进行出错处理.

步骤 12. 如待接收的数据未完成，则跳转到步骤 9 继续执行。

步骤 13. 设置 I2C_CR.AA 为 0，设置 I2C_CR.SI 为 0。

版权所有 ©小华半导体有限公司

7.6 寄存器

7.6.1 寄存器总表

- I2C0 基地址：0x40000400
- I2C1 基地址：0x40004400

表 7-3 I2C 总线（I2C）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	I2C_TMRUN	I2C 波特率发生器使能寄存器	32
0x04	I2C_TM	I2C 波特率计数器配置寄存器	32
0x08	I2C_CR	I2C 配置寄存器	32
0x0C	I2C_DATA	I2C 数据寄存器	32
0x14	I2C_STAT	I2C 状态寄存器	32
0x10	I2C_ADDR0	I2C 从机地址 0 寄存器	32
0x20	I2C_ADDR1	I2C 从机地址 1 寄存器	32
0x24	I2C_ADDR2	I2C 从机地址 2 寄存器	32
0x28	I2C_MATCH	I2C 从机地址匹配寄存器	32

版权所有 ©小华半导体有限公司

7.6.2 波特率发生器使能寄存器（I2C_TMRUN）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														TME	
Access																															RW	

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	TME	波特率发生器使能控制 ● 0b0：禁止 ● 0b1：使能	RW

7.6.3 波特率计数器配置寄存器（I2C_TM）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								TM							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	TM	I2C 总线 SCL 波特率配置 $f_{SCL} = f_{PCLK}/8/(TM+1)$，其中 TM>0	RW

版权所有 ©小华半导体有限公司

7.6.4 配置寄存器（I2C_CR）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																									ENS	STA	STO	SI	AA	Reserved	H1M
Access																										RW	RW	RW	RW	RW		RW

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	ENS	模块使能控制 ● 0b0：禁止 ● 0b1：使能	RW
5	STA	总线状态控制 ● 0b0：无功能 ● 0b1：向总线发送 START **说明** START 发送完成后，用户程序应设置该位为 0。	RW
4	STO	总线状态控制 ● 0b0：无功能 ● 0b1：向总线发送 STOP **说明** STOP 发送完成后硬件自动设置该位为 0。	RW
3	SI	I2C 中断标志 写 0 清除 I2C 中断标志并使状态机执行下一个动作，写 1 对该位的值无影响 读取： ● 0b0：未发生 I2C 中断 ● 0b1：已发生 I2C 中断	RW
2	AA	应答控制 ● 0b0：在应答阶段发送 NAK ● 0b1：在应答阶段发送 ACK	RW
1	*Reserved*	-	-
0	H1M	I2C 滤波参数配置 ● 0b0：高级滤波，更高的抗干扰性能 ● 0b1：简单滤波，更快的通信速率 **说明** 相关功能请参见输入滤波器。	RW

版权所有 ©小华半导体有限公司

7.6.5 数据寄存器（I2C_DATA）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								DAT							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	DAT	数据寄存器 ● 在发送模式下，写入待发送的数据 ● 在接收模式下，读出接收到的数据	RW

7.6.6 状态寄存器（I2C_STAT）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000F8																															
Name	Reserved																								STAT							
Access																									RO							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	STAT	I2C 状态寄存器 状态码的具体定义请参见状态码表述	RO

版权所有 ©小华半导体有限公司

7.6.7 从机地址 0 寄存器（I2C_ADDR0）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								ADDR0							GC
Access																									RW							RW

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:1	ADDR0	I2C 从机模式地址 0	RW
0	GC	广播地址应答使能 ● 0b0：禁止 ● 0b1：使能	RW

7.6.8 从机地址 1 寄存器（I2C_ADDR1）

Offset	Bit Position																													
0x20	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								ADDR1							Reserved
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:1	ADDR1	I2C 从机模式地址 1	RW
0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

7.6.9 从机地址 2 寄存器（I2C_ADDR2）

Offset	Bit Position																													
0x24	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								ADDR2							Reserved
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:1	ADDR2	I2C 从机模式地址 2	RW
0	*Reserved*	-	-

7.6.10 从机地址匹配寄存器（I2C_MATCH）

Offset	Bit Position																													
0x28	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													AD2F	AD1F	AD0F
Access																														RO	RO	RO

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	AD2F	I2C 从机模式地址 2 匹配标志位 ● 0b0：从总线收到的设备地址与 ADDR2 不相同 ● 0b1：从总线收到的设备地址与 ADDR2 相同	RO
1	AD1F	I2C 从机模式地址 1 匹配标志位 ● 0b0：从总线收到的设备地址与 ADDR1 不相同 ● 0b1：从总线收到的设备地址与 ADDR1 相同	RO
0	AD0F	I2C 从机模式地址 0 匹配标志位 ● 0b0：从总线收到的设备地址与 ADDR0 不相同 ● 0b1：从总线收到的设备地址与 ADDR0 相同	RO

说明

地址匹配标志位在以下三种情况下会清零：

- 模块复位时
- START/STOP 发送时
- 从机内部 STOP 时

版权所有 ©小华半导体有限公司

8 串行外设接口（SPI）

8.1 简介

SPI 接口是工作于全双工模式下的同步串行数据通信接口，使用以下引脚进行通信：MISO、MOSI、SCK、CS/NSS。在单主机系统下，当 SPI 作为主机时，通过输出 CS 和 SCK 信号来控制通信过程；在多主机多从机系统下，当 SPI 作为主机时，需要使用 NSS 来检测总线状态，而占据总线的主机通过输出 CS 和 SCK 信号来控制通信过程。无论单主机还是多主机系统下，当 SPI 作为从机时，均在 NSS 和 SCK 信号的控制下进行通信。

8.2 主要特性

串行外设接口主要支持以下特性：

- 支持 SPI 主机模式、SPI 从机模式
- 支持标准四线全双工通信
- 支持配置串行时钟极性和相位
- 主机模式最大分频系数为 PCLK/2
- 从机模式最大分频系数为 PCLK/4
- 帧长度固定为 8 比特
- 支持 DMA 硬件传输握手

8.3 功能说明

8.3.1 主机模式

每个数据帧的长度固定为 8 比特，发送数据的第一位固定为 MSB。设置 SPI_CR.MSTR 为 1，则 SPI 接口工作于主机模式。将数据写入 SPI_DATA 寄存器，即可启动 SPI 传输，SCK 引脚会自动产生串行时钟；在串行时钟边沿，移位寄存器中的数据被发送到 MOSI 引脚，MISO 引脚的数据被接收到移位寄存器中。

SCK 引脚输出时钟的频率由 SPI_CR[SPR2:SPR0]进行控制，其输出频率的范围为 PCLK/2~PCLK/128。

CS 信号输出可由硬件或软件控制：

- 当使用硬件控制时，使用 SPI_SSN.SSN 控制 CS 引脚输出相应电平。
- 当使用软件控制时，可灵活地选用 GPIO 并使用 GPIO 相关控制器控制端口电平的输出来达到片选从机的目的。

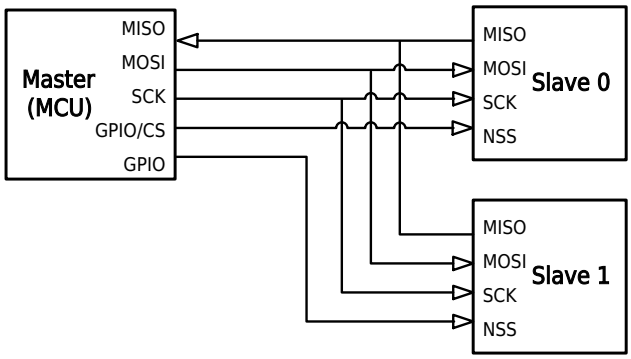


图 8-1 SPI 主机模式典型应用框图

主机模式的通信示意如下，其中 CPOL=0，CPHA=0。

版权所有 ©小华半导体有限公司

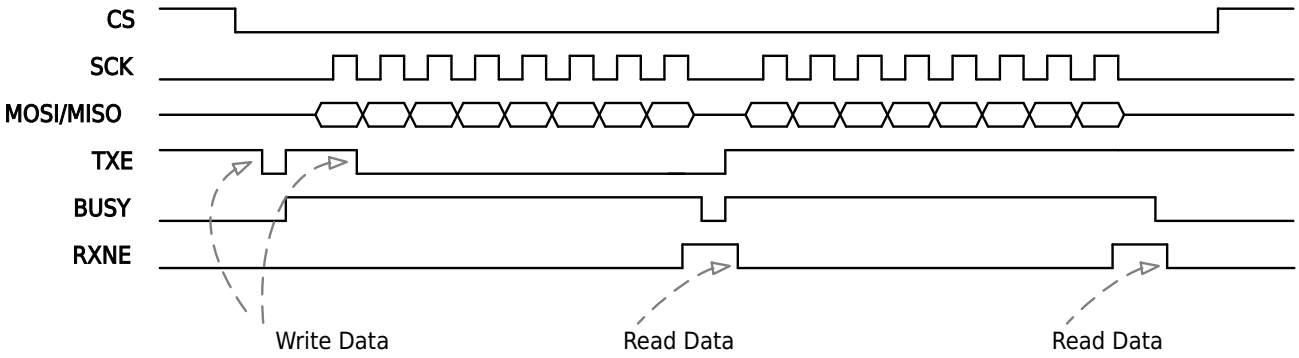


图 8-2 SPI 主机模式通信示意图

8.3.2 从机模式

每个数据帧的长度固定为 8 比特，接收数据的第一位固定为 MSB。设置 SPI_CR.MSTR 为 0，则 SPI 接口工作于从机模式。该模式下，SCK 引脚作为输入脚且串行时钟来自于外部主机；NSS 引脚作为输入脚且片选信号来自外部主机或固定为低电平。NSS 引脚详见《端口控制器（GPIO）》章节的辅助寄存器相关内容。

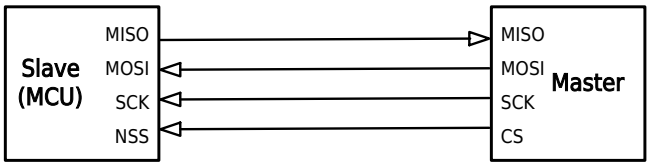


图 8-3 SPI 从机模式典型应用框图

当 SPI 从机从 SPI 主机接收到一字节数据时，RXNE 位会被置高；用户程序应尽快读取收到的数据。从机模式接收数据的通信时序如下所示，其中 CPOL=0，CPHA=0。

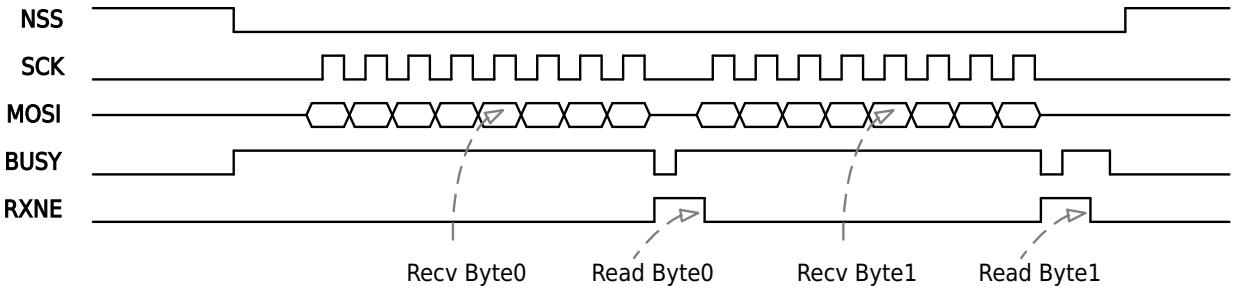


图 8-4 SPI 从机模式通信示意图（接收）

当 SPI 从机需要发送数据到主机时，在主机拉低从机 NSS 之前应依次进行如下操作：

1. 设置 SYSCTRL 模块寄存器 PERI_RESET0.SPIx 位为 0;
2. 设置 SYSCTRL 模块寄存器 PERI_RESET0.SPIx 位为 1;
3. 配置 SPI 通信参数，向 SPI_DATA 寄存器中写入待发送的第一字节数据;
4. 在 NSS 被拉低后，在 SCK 到来之前再向 SPI_DATA 寄存器中写入待发送的第二字节数据（主机务必保证在拉低从机 NSS 之后，等待至少 16 个从机系统时钟周期，再向从机发送 SCK）；
5. 每当查询到 TXE 标志为 1 时，应尽快向 SPI_DATA 寄存器中写入待发送的后续数据。

从机模式发送数据的通信时序如下所示，其中 CPOL=0，CPHA=0。

版权所有 ©小华半导体有限公司

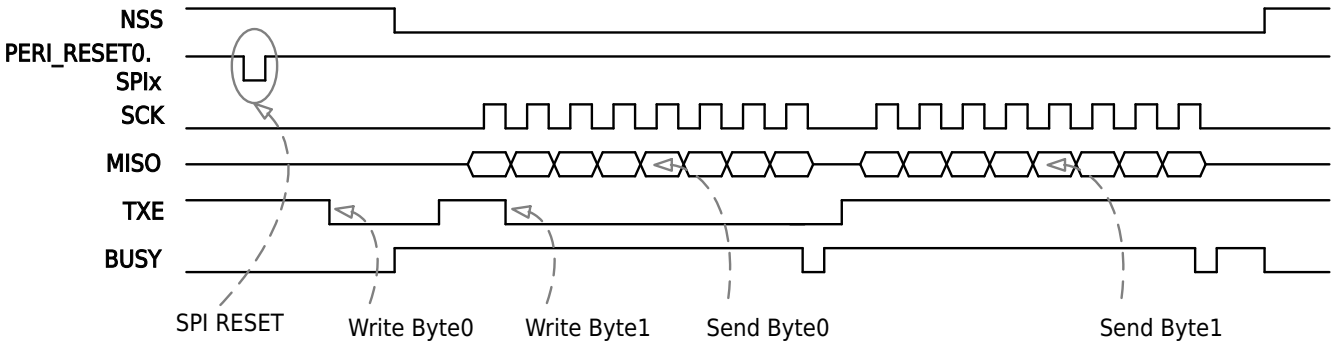


图 8-5 SPI 从机模式通信示意图（发送）

8.3.3 数据帧格式

SPI 接口帧格式取决于时钟极性位 CPOL 和时钟相位位 CPHA 的配置。

当 CPOL 为 0 时，SCK 线空闲状态为低电平。当 CPOL 为 1 时，SCK 线空闲状态为高电平。当 CPHA 为 0 时，数据会在第一个 SCK 时钟转换信号跳变时被采样。当 CPHA 为 1 时，数据会在第二个 SCK 时钟信号跳变时被采样。

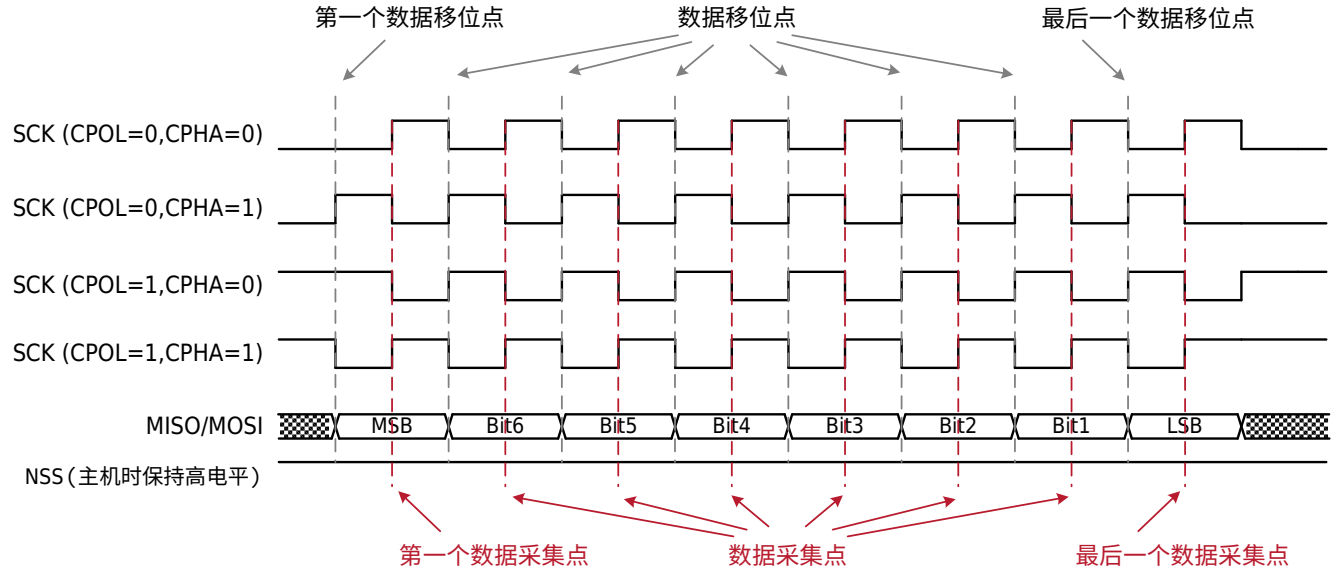


图 8-6 SPI 接口主机模式帧格式

SPI 接口从机帧格式：

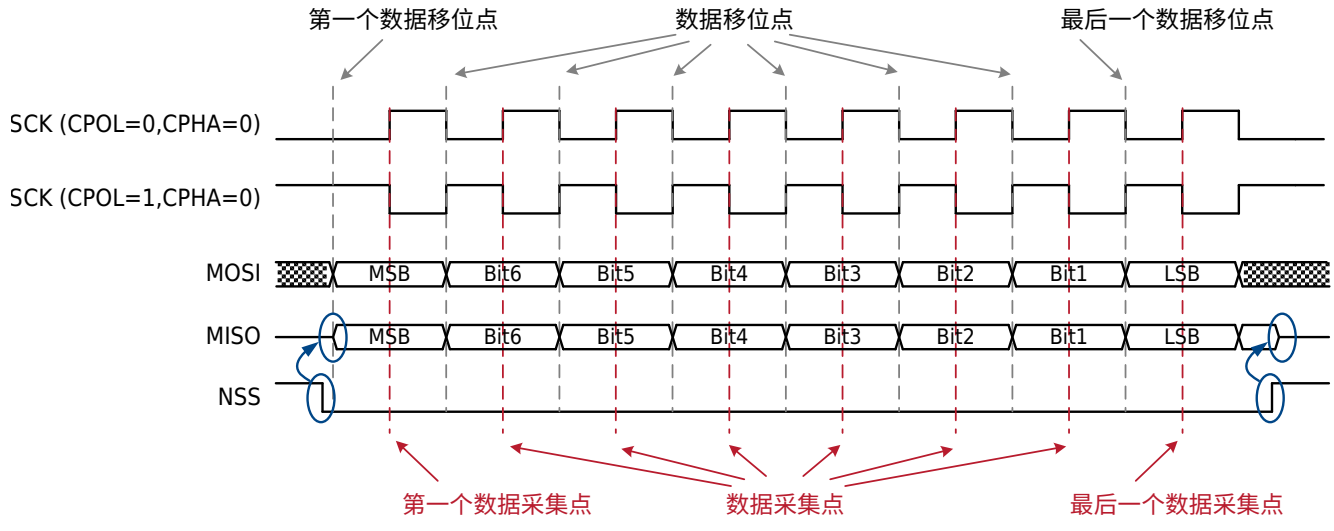


图 8-7 SPI 接口从机模式 CPHA 为 0 时数据帧格式

版权所有 ©小华半导体有限公司

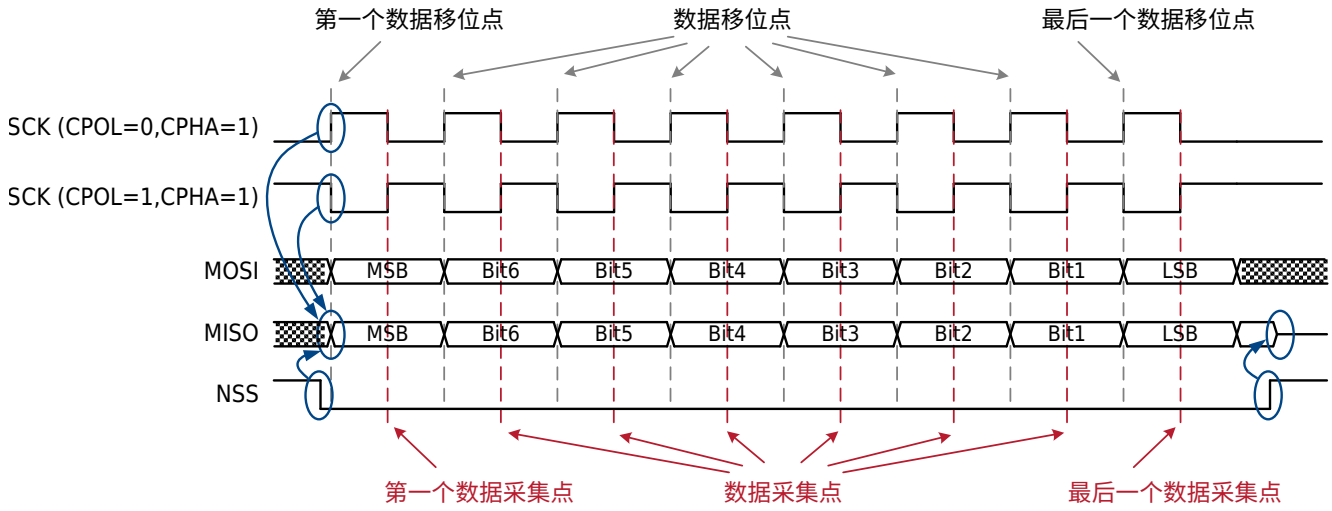


图 8-8 SPI 接口从机模式 CHPA 为 1 时数据帧格式

8.3.4 状态标志及中断

SPI 在工作中会产生如下四种状态标志，其产生条件及清除方法如下：

- 当发送缓冲器（SPI_DATA）里的数据被转移到发送移位寄存器后，SPI_STAT.TXE 会被硬件置位，说明发送缓冲器为空，可以写入下一笔数据。向 SPI_DATA 写入数据即可清除该标志位。
- 当接收移位寄存器里的数据被转移到接收缓冲器（SPI_DATA）时，SPI_STAT.RXNE 会被硬件置位，说明接收缓冲器非空，需要用户尽快读取该数据。从 SPI_DATA 读出数据即可清除该标志位。
- 当 SPI 工作于多主机多从机系统下且配置为主机时，若外部 NSS 输入为低电平，则 SPI_STAT.MDF 会被硬件置位，说明有其它 SPI 主机在占用总线。当 NSS 输入为高电平时，SPI_STAT.MDF 会被硬件自动清除。
- 当 SPI 工作于从机模式，如果正在进行数据传输时 NSS 管脚被拉高，则 SPI_STAT.SSERR 会被置位。设置 SPI_CR.SPEN 为 0 可以清除该标志。

如果使能 SPI 中断控制位（SPI_CR2.INT_EN=1），以下三种情况均可产生中断：

- SPI_CR2.TXEIE=1，且 SPI_STAT.TXE 为 1（即 SPI 发送缓冲器为空）
- SPI_CR2.RXNEIE=1，且 SPI_STAT.RXNE 为 1（即 SPI 接收缓冲器非空）
- SPI 的主机模式错误，即 SPI_STAT.MDF 为 1

在中断服务程序中需要对 SPI_ICLR 写入 0x00 以清除内部中断标志。

8.3.5 多机系统配置说明

- 当 SPI 模块工作于单主机系统且作为主机时，可通过 SPI_CS 管脚或 GPIO 管脚控制从机。当选择 SPI_CS 管脚作为从机的片选信号时，设置 SPI_SSN.SSN 为 0 即可选中从机，设置 SPI_SSN.SSN 为 1 即可释放从机。当选择 GPIO 管脚作为从机的片选信号时，引脚输出低电平可选中从机；引脚输出高电平即可释放从机。
- 当 SPI 模块作为从机时，根据需要配置 SPIx NSS 的来源（参见《端口控制器（GPIO）》章节端口辅助寄存器相关描述）。当 NSS 输入为低时，本机进入被选中状态，可以进行通信；当 NSS 输入为高时，则本机处于未选中状态。
- 当 SPI 模式工作于多主机多从机系统时，所有的从机片选信号都通过主机的 GPIO 管脚连接，所有主机的 NSS 信号必须与其它主机的 GPIO 管脚相连，来监测总线是否被占用。当从机发送完成最后一个字节之后，需要软件将从机的 MISO 引脚变为数字输入上拉状态；当从机的 NSS 被拉低后，再将该引脚复用为 MISO 引脚。

  下图所示的 Master0 需要进行通信的操作方法为：

  1. 等待 Master0NSS 输入变为高；
  2. 从 GPIO0 输出低以通知 Master1 自己要占据 SPI 总线；

版权所有 ©小华半导体有限公司

3. 从 GPIO2 输出低以选中 Slave1；
4. 与 Slave1 进行通信；
5. 从 GPIO2 输出高以释放 Slave1；
6. 从 GPIO0 输出高以通知 Master1 自己释放 SPI 总线。

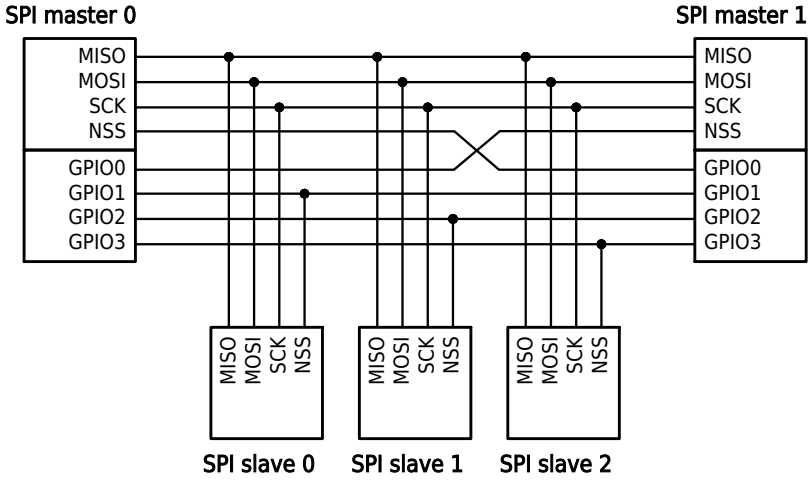


图 8-9 SPI 多主机/多从机系统示意图

8.3.6 管脚配置说明

SPI 可以在一些特殊的管脚配置下保持部分或全部的功能。具体情况如下表（“✔”代表该管脚被配置并使用，"✖"代表该管脚未被配置）：

表 8-1 SPI 管脚配置说明表

	SPI_CS（主）/SPIx NSS（从）	SCK	MOSI	MISO	功能说明
主机模式	✔	✔	✔	✔	一般配置全部主机功能正常
	✖	✔	✔	✔	全部主机功能正常
	✔	✔	✔	✖	主机发送功能正常
	✔	✔	✖	✔	主机接收功能正常
	✖	✔	✔	✖	主机发送功能正常
	✖	✔	✖	✔	主机接收功能正常
从机模式	✔	✔	✔	✔	一般配置全部从机功能正常
	✔	✔	✔	✖	从机接收功能正常
	✔	✔	✖	✔	从机发送功能正常
	✔ 固定低电平	✔	✔	✔	全部从机功能正常
	✔ 固定低电平	✔	✔	✖	从机接收功能正常
	✔ 固定低电平	✔	✖	✔	从机发送功能正常

说明

- 表中未列举的情况暂不支持。
- 主机模式下，即使不使用 SPI_CS 片选输出，也须对 SPI_SSN.SSN 进行配置，总线空闲时 SPI_SSN.SSN 须保持为 1，当要进行数据传输时须将其配置为 0，数据传输期间该位保持为 0。
- 从机模式且片选输入固定为低电平时，为维持正常功能，必须满足 SPI_CR.CPHA=1。

版权所有 ©小华半导体有限公司

8.4 操作示例

8.4.1 主机发送示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，将 CS/SCK/MISO/MOSI 映射到需要的管脚；并配置 CS/SCK/MOSI 管脚为输出模式，配置 MISO 管脚为输入模式。

步骤 2. 设置 SPI_CR.MSTR 为 1，使 SPI 工作于主机模式。

步骤 3. 配置 SPI_CR[SPR2:SPR0]，使 SCK 输出的时钟速率符合应用需求。

步骤 4. 配置 SPI_CR.CPOL 及 SPI_CR.CPHA，使数据帧格式符合应用需求。

步骤 5. 设置 SPI_CR.SPEN 为 1，使能 SPI 接口。

步骤 6. 设置 SPI_SSN.SSN 为 0，使 CS 管脚输出低电平以选中从机。

步骤 7. 当查询到 SPI_STAT.TXE 为 1 时，将待发送的数据尽快写入 SPI_DATA。

步骤 8. 如待发送的数据未完成，则跳转到步骤 7 继续执行。

步骤 9. 查询等待 SPI_STAT.TXE 变为 1，最后一个字节数据已开始发送。

步骤 10. 查询等待 SPI_STAT.BUSY 变为 0，SPI 总线空闲。

步骤 11. 设置 SPI_SSN.SSN 为 1，使 CS 管脚输出高电平以释放从机。

说明

- 可使用 GPIO 代替 CS 实现片选输出，多用于多机通信系统。
- 在传输过程必需设置 SPI_SSN.SSN 为 0，传输完成后必需设置 SPI_SSN.SSN 为 1。

8.4.2 主机接收示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，将 CS/SCK/MISO/MOSI 映射到需要的管脚；并配置 CS/SCK/MOSI 管脚为输出模式，配置 MISO 管脚为输入模式。

步骤 2. 设置 SPI_CR.MSTR 为 1，使 SPI 工作于主机模式。

步骤 3. 配置 SPI_CR[SPR2:SPR0]，使 SCK 输出的时钟速率符合应用需求。

步骤 4. 配置 SPI_CR.CPOL 及 SPI_CR.CPHA，使数据帧格式符合应用需求。

步骤 5. 设置 SPI_CR.SPEN 为 1，使能 SPI 接口。

步骤 6. 设置 SPI_SSN.SSN 为 0，使 CS 管脚输出低电平以选中从机。

步骤 7. 向 SPI_DATA 写入任意数据以触发主机发送 SCK。

步骤 8. 查询等待 SPI_STAT.RXNE 变为 1，已收到从机发送的数据。

步骤 9. 从 SPI_DATA 读出收到的数据。

步骤 10. 如果待接收的数据未完成，则跳转到步骤 7 继续执行。

步骤 11. 设置 SPI_SSN.SSN 为 1，使 CS 管脚输出高电平以释放从机。

说明

- 可使用 GPIO 代替 CS 实现片选输出，多用于多机通信系统。
- 在传输过程必需设置 SPI_SSN.SSN 为 0，传输完成后必需设置 SPI_SSN.SSN 为 1。

版权所有 ©小华半导体有限公司

8.4.3 从机发送示例

背景信息

每当 SPI 从机需要发送数据时，均需从步骤 2 开始执行初始化操作及发送操作。

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，将 NSS/SCK/MISO/MOSI 映射到需要的管脚；并配置 NSS/SCK/MOSI 管脚为输入模式，配置 MISO 管脚为输出模式。NSS 管脚来源设置请参见《端口控制器（GPIO）》章节端口辅助寄存器相关描述。

步骤 2. 设置 SYSCTRL 模块寄存器 PERI_RESET0.SPIx 为 0，使 SPI 模块处于复位状态。

步骤 3. 设置 SYSCTRL 模块寄存器 PERI_RESET0.SPIx 为 1，使 SPI 模块处于工作状态。

步骤 4. 设置 SPI_CR.MSTR 为 0，使 SPI 工作于从机模式。

步骤 5. 配置 SPI_CR.CPOL 及 SPI_CR.CPHA，使数据帧格式符合应用需求。

步骤 6. 设置 SPI_CR.SPEN 为 1，使能 SPI 接口。

步骤 7. 将待发送的第一个字节数据写入 SPI_DATA。

步骤 8. 查询等待 NSS 管脚拉低后，从机必须在 SCK 到来之前立即向 SPI_DATA 寄存器中写入待发送的第二个字节数据（主机必须保证在拉低 NSS 后，等待至少 16 个从机系统时钟周期，再向从机发送 SCK）。

步骤 9. 当查询到 SPI_STAT.TXE 标志为 1 时，应尽快向 SPI_DATA 寄存器中写入待发送的后续数据。

步骤 10. 当查询到 NSS 管脚为低且待发送的数据尚未完成，跳转到步骤 9。

步骤 11. 查询等待 NSS 管脚拉高，主机释放 SPI 从机。

8.4.4 从机接收示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，将 NSS/SCK/MISO/MOSI 映射到需要的管脚；并配置 NSS/SCK/MOSI 管脚为输入模式，配置 MISO 管脚为输出模式。NSS 管脚来源设置请参见《端口控制器（GPIO）》章节端口辅助寄存器相关描述。

步骤 2. 设置 SPI_CR.MSTR 为 0，使 SPI 工作于从机模式。

步骤 3. 配置 SPI_CR.CPOL 及 SPI_CR.CPHA，使数据帧格式符合应用需求。

步骤 4. 设置 SPI_CR.SPEN 为 1，使能 SPI 接口。

步骤 5. 查询等待 NSS 管脚拉低，主机选中 SPI 从机。

步骤 6. 查询等待 SPI_STAT.RXNE 变为 1，已收到主机发送的数据。

步骤 7. 从 SPI_DATA 读出收到的数据。

步骤 8. 如果待接收的数据未完成，则跳转到步骤 6 继续执行。

步骤 9. 查询等待 NSS 管脚拉高，主机释放 SPI 从机。

版权所有 ©小华半导体有限公司

8.5 寄存器

8.5.1 寄存器总表

- SPI0 基地址：0x40000800
- SPI1 基地址：0x40004800

表 8-2 串行外设接口（SPI）寄存器偏移地址

偏移地址	寄存器	描述
0x00	SPI_CR	SPI 配置寄存器
0x04	SPI_SSN	SPI 片选配置寄存器
0x08	SPI_STAT	SPI 状态寄存器
0x0C	SPI_DATA	SPI 数据寄存器
0x10	SPI_CR2	SPI 配置寄存器 2
0x14	SPI_ICLR	SPI 中断清除寄存器

版权所有 ©小华半导体有限公司

8.5.2 SPI 配置寄存器（SPI_CR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000014																															
Name	Reserved																								SPR2	SPEN	Reserved	MSTR	CPOL	CPHA	SPR1	SPR0
Access																									RW	RW		RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	SPR2	主机模式波特率选择 参数选择详见下表	RW
6	SPEN	SPI 模块使能控制 ● 0b0：禁止 ● 0b1：使能	RW
5	*Reserved*	-	-
4	MSTR	SPI 工作模式配置 ● 0b0：从机模式 ● 0b1：主机模式	RW
3	CPOL	SCK 线空闲状态配置 ● 0b0：低电平 ● 0b1：高电平	RW
2	CPHA	时钟相位配置 ● 0b0：第一边沿采样 ● 0b1：第二边沿采样	RW
1	SPR1	主机模式波特率选择 参数选择详见下表	RW
0	SPR0	主机模式波特率选择 参数选择详见下表	RW

表 8-5 SPI 主机模式波特率选择

SPR2	SPR1	SPR0	SCK Rate
0b0	0b0	0b0	PCLK/2
0b0	0b0	0b1	PCLK/4
0b0	0b1	0b0	PCLK/8
0b0	0b1	0b1	PCLK/16
0b1	0b0	0b0	PCLK/32
0b1	0b0	0b1	PCLK/64
0b1	0b1	0b0	PCLK/128

版权所有 ©小华半导体有限公司

SPR2	SPR1	SPR0	SCK Rate
0b1	0b1	0b1	Reserved

8.5.3 SPI 片选配置寄存器（SPI_SSN）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000FF																															
Name	Reserved																															SSN
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	SSN	主机模式时 SPI_CS 输出电平配置 ● 0b0：SPI_CS 端口输出低电平 ● 0b1：SPI_CS 端口输出高电平	RW

版权所有 ©小华半导体有限公司

8.5.4 SPI 状态寄存器（SPI_STAT）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000004																															
Name	Reserved																								SPIF	Reserved	SSERR	MDF	BUSY	TXE	RXNE	Reserved
Access																									RO		RO	RO	RO	RO	RO	

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	SPIF	接收完成标志 ● 0b0：正在接收中 ● 0b1：已从 SPI 总线上接收到一个字节	RO
6	*Reserved*	-	-
5	SSERR	从机模式 NSS 错误标志	RO
4	MDF	主机模式时，冲突标志 ● 0b0：NSS 管脚电平为高 ● 0b1：NSS 管脚电平为低	RO
3	BUSY	SPI 总线传输状态标志 ● 0b0：SPI 总线空闲 ● 0b1：SPI 总线正在传输数据	RO
2	TXE	发送缓冲器状态标志 ● 0b0：发送缓冲器非空 ● 0b1：发送缓冲器空	RO
1	RXNE	接收缓冲器状态标志 ● 0b0：接收缓冲器空 ● 0b1：接收缓冲器非空	RO
0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

8.5.5 SPI 数据寄存器（SPI_DATA）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								DAT							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	DAT	数据寄存器 ● 在发送模式，向这个寄存器写入待发送的字节 ● 在接收模式，从这个寄存器读取接收到的字节	RW

版权所有 ©小华半导体有限公司

8.5.6 SPI 配置寄存器 2（SPI_CR2）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000003																															
Name	Reserved																									RXNEIE	TXEIE	HDMA_TX	HDMA_RX	INT_EN	Reserved	
Access																										RW	RW	RW	RW	RW		

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	RXNEIE	接收缓冲器非空中断使能 ● 0b0：禁止 ● 0b1：使能	RW
5	TXEIE	发送缓冲器空中断使能 ● 0b0：禁止 ● 0b1：使能	RW
4	HDMA_TX	DMA 硬件访问发送使能 ● 0b0：禁止 ● 0b1：使能	RW
3	HDMA_RX	DMA 硬件访问接收使能 ● 0b0：禁止 ● 0b1：使能	RW
2	INT_EN	SPI 中断使能 ● 0b0：禁止 ● 0b1：使能	RW
1:0	*Reserved*	-	-

8.5.7 SPI 中断清除寄存器（SPI_ICLR）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000FF																															
Name	Reserved																															INT_CLR
Access																																WO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	INT_CLR	SPI 中断清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

9 时钟校准模块（CLKTRIM）

9.1 简介

CLKTRIM（Clock Trimming）模块是一个专门用来校准/监测时钟的电路。在校准模式下选择精准的时钟源来校准不精准的时钟源，反复校准，调节不精准时钟源的参数，直到被校准时钟源的频率达到精度要求。校准模式下计数值会有一定的误差，但是在允许的精度误差范围内。在监测模式下选择稳定的时钟源来监测系统工作时钟，在设定的监测周期下，监测系统工作时钟是否有失效的情况发生并产生中断。在校准模式和监控模式下，所需的时钟源都必须初始化和使能，具体的配置过程请参见《系统控制器（SYSCTRL）》章节相关描述。

9.2 主要特性

CLKTRIM 支持以下特性：

- 校准模式
- 监测模式
- 32 位参考时钟计数器可加载初值
- 32 位待校准时钟计数器可配置溢出值
- 6 种参考时钟源
- 5 种待校准时钟源
- 支持中断方式

9.3 功能说明

9.3.1 校准模式

时钟校准原理

在校准一个频率不精准，但是有参数设置可以调节频率的时钟（待校准时钟 CAL_CLK）时，需要一个精准的时钟作为参考时钟(REF_CLK)。设定校准时间 T_{trim}，待校准时钟频率 F_{cal}，参考时钟频率 F_{ref}，使用待校准时钟和参考时钟同时计数，在校准时间结束时停止计数。

读取待校准时钟计数器的值 M，参考时钟计数器的值 N，得到等式 $T_{trim}=M/F_{cal}=N/F_{ref}$

推导出 $F_{cal}=F_{ref}\times M/N$

由公式判断出，参考时钟的频率误差率越小，待校准时钟的误差率就越小。

计算出待校准时钟频率后，如果误差率超出系统要求的范围，可以调节待校准时钟的参数后，再次重复上面的步骤校准，直到待校准时钟频率的误差率满足系统的要求。

时钟校准模块硬件结构

时间校准模块的待校准时钟有 5 个时钟源，参考时钟有 6 个时钟源，如下图所示：

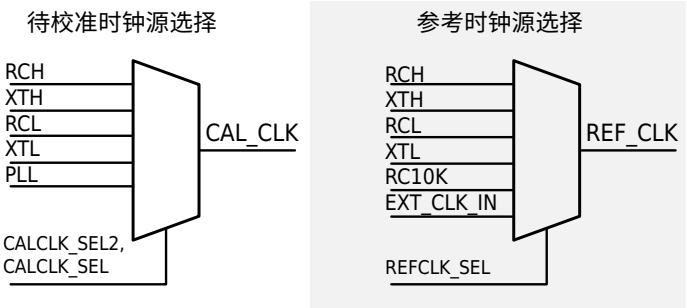


图 9-1 校准模式时钟源选择示意图

版权所有 ©小华半导体有限公司

待校准时钟的选择由寄存器 CLKTRIM_CR.CALCLK_SEL2 和 CLKTRIM_CR.CALCLK_SEL 来配置。参考时钟的选择由寄存器 CLKTRIM_CR.REFCLK_SEL 来配置。

时钟校准模块有 2 个 32 位计数器：

- 以参考时钟为时钟，可配置初值的减计数器

  初值由寄存器 CLKTRIM_REFCON.RCNTVAL 来配置，计数器值可以从寄存器 CLKTRIM_REFCNT 读出，当计数器减计数到 0 时，停止计数并产生中断。

- 以待校准时钟为时钟，可配置溢出值的加计数器

  溢出值由寄存器 CLKTRIM_CALCON.CCNTVAL 来配置，计数器值可以从寄存器 CLKTRIM_CALCNT 读出，当计数器加计数到溢出值时，停止计数并产生中断。

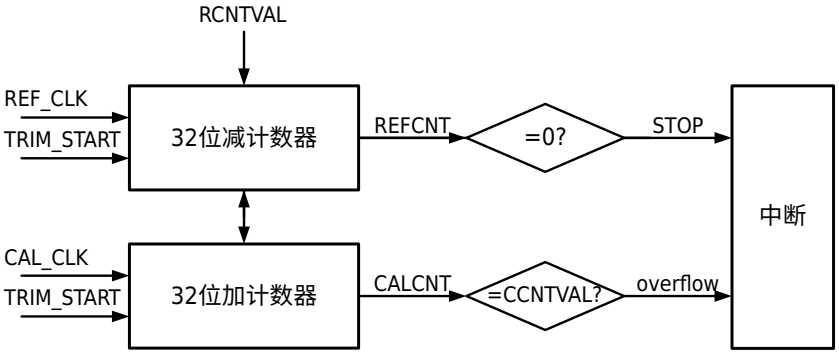


图 9-2 时钟校准模块硬件示意图

时钟校准软件流程

时钟校准步骤如下：

步骤 1. 设置 CLKTRIM_CR.REFCLK_SEL 寄存器选择参考时钟。

步骤 2. 设置 CLKTRIM_CR.CALCLK_SEL 寄存器选择被校准时钟。

步骤 3. 设置 CLKTRIM_REFCON.RCNTVAL 寄存器为校准时间。

步骤 4. 设置 CLKTRIM_CR.IE 寄存器使能中断。

步骤 5. 设置 CLKTRIM_CR.TRIM_START 寄存器开始校准。

步骤 6. 参考时钟计数器和待校准时钟计数器开始计数。

步骤 7. 当参考时钟计数器从初始值减计数到 0 时，CLKTRIM_IFR.STOP 置 1，触发中断。

步骤 8. 中断服务子程序判断 CLKTRIM_IFR.STOP 为 1，读取寄存器 CLKTRIM_REFCNT 和 CLKTRIM_CALCNT 的值。

步骤 9. 清零 CLKTRIM_CR.TRIM_START 寄存器结束校准。

步骤 10. 根据时钟校准原理描述的公式计算出待校准时钟的频率，其中 M 为寄存器 CLKTRIM_CALCNT 的值，N 为寄存器 CLKTRIM_REFCON.RCNTVAL 的值。

当待校准时钟的频率不满足误差率要求时，调整待校准时钟参数，重新执行步骤 5~10，直到待校准时钟满足误差率要求。

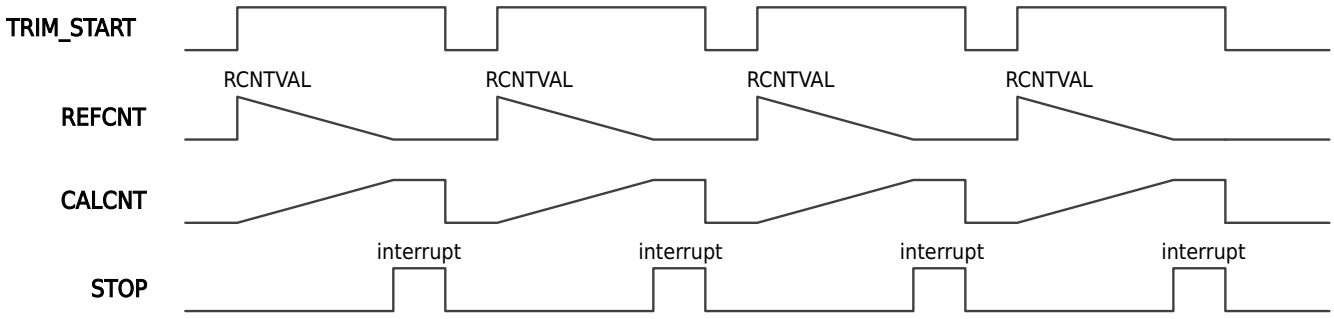


图 9-3 时钟校准波形示意图

版权所有 ©小华半导体有限公司

需要注意的是，校准模式在校准过程中有可能因为校准时间设置过长，发生待校准时钟计数器在 CLKTRIM_IFR.STOP 置 1 之前溢出的情况，CLKTRIM_IFR.CALCNT_OF 置 1，触发中断。中断服务子程序发现 CLKTRIM_IFR.CALCNT_OF 置 1 时，清零 CLKTRIM_CR.TRIM_START 寄存器结束校准。

这种情况下校准是无法正确进行的，必须调整校准时间，重新校准。操作步骤如下：

步骤 1. 设置 CLKTRIM_REFCON.RCNTVAL 寄存器调整校准时间。

步骤 2. 设置 CLKTRIM_CR.TRIM_START 寄存器重新开始校准。

9.3.2 监测模式

时钟监测原理

为了监测系统工作时钟（被监测时钟 CAL_CLK）是否正常工作时，需要一个稳定的时钟作为参考时钟 (REF_CLK)。设定监测时间 T_{trim}，被监测时钟频率 F_{cal}，参考时钟频率 F_{ref}，被监测时钟计数器溢出值 CALVAL，使用被监测时钟和参考时钟同时计数，在监测时间结束时停止计数，判断被监测时钟计数器是否处于溢出状态。如果被监测时钟计数器已溢出，表示在监测时间内被监测时钟工作正常，继续进行下一次监测。如果被监测时钟计数器没有溢出，表示在监测时间内被监测时钟工作异常，可能被监测时钟已经停止或者频率大幅变化，产生被监测时钟工作异常中断，由硬件切换系统工作时钟。

时钟监测硬件结构

时间校准模块的被监测时钟有 3 个时钟源，参考时钟有 6 个时钟源，如下图所示：

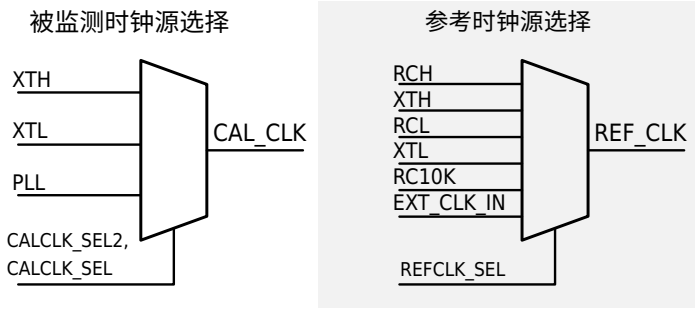


图 9-4 监测模式时钟源选择示意图

被监测时钟的选择由寄存器 CLKTRIM_CR.CALCLK_SEL2 和 CLKTRIM_CR.CALCLK_SEL 来配置，参考时钟的选择由寄存器 CLKTRIM_CR.REFCLK_SEL 来配置。

时钟监测软件流程

时钟监测步骤如下：

步骤 1. 设置 CLKTRIM_CR.REFCLK_SEL 寄存器选择参考时钟。

步骤 2. 设置 CLKTRIM_CR.CALCLK_SEL 寄存器选择被监控时钟。

步骤 3. 设置 CLKTRIM_REFCON.RCNTVAL 寄存器为监控间隔时间。

步骤 4. 设置 CLKTRIM_CALCON.CCNTVAL 寄存器为被监控时钟计数器溢出时间。

步骤 5. 设置 CLKTRIM_CR.MON_EN 寄存器使能监控功能。

步骤 6. 设置 CLKTRIM_CR.IE 寄存器使能中断。

步骤 7. 设置 CLKTRIM_CR.TRIM_START 寄存器开始监控。

步骤 8. 参考时钟计数器和被监控时钟计数器开始计数。

步骤 9. 当参考时钟计数器计数到达监控间隔时间时，CLKTRIM_IFR.STOP 置 1，同时判断被监控时钟计数器是否溢出，即 CLKTRIM_IFR.CALCNT_OF 是否置 1。如果溢出，即 CLKTRIM_IFR.CALCNT_OF 为 1，表示被监控时钟工作正常。如果没有溢出，即 CLKTRIM_IFR.CALCNT_OF 为 0，表示被监控时钟失效，CLK_FAULT（CLKTRIM_IFR.XTL_FAULT/XTH_FAULT）置 1，触发中断。

步骤 10. 处理中断服务子程序，清除中断标志位 CLK_FAULT（CLKTRIM_IFR.XTL_FAULT/XTH_FAULT），清零 CLKTRIM_CR.TRIM_START 寄存器结束监测。

版权所有 ©小华半导体有限公司

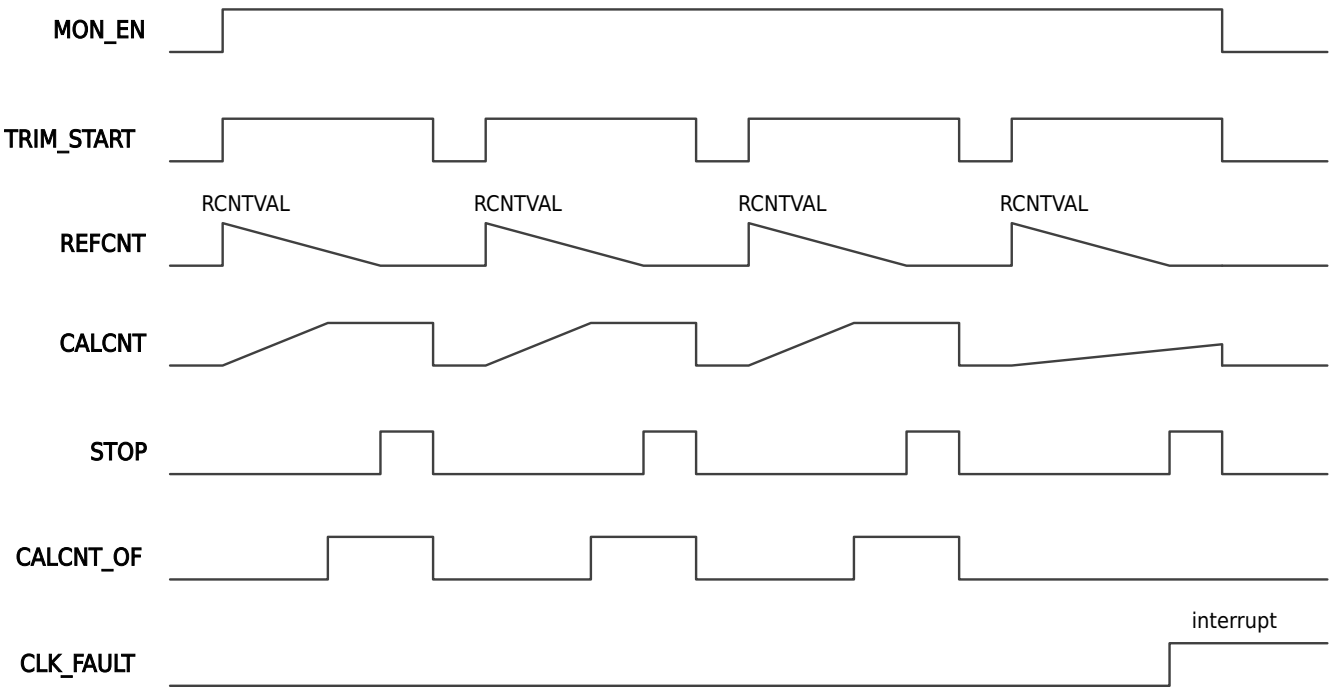


图 9-5 时钟监测波形示意图

版权所有 ©小华半导体有限公司

9.4 寄存器

9.4.1 寄存器总表

基地址：0x40001800

表 9-1 时钟校准模块（CLKTRIM）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	CLKTRIM_CR	配置寄存器	32
0x04	CLKTRIM_REFCON	参考计数器初值配置寄存器	32
0x08	CLKTRIM_REFCNT	参考计数器值寄存器	32
0x0C	CLKTRIM_CALCNT	校准计数器值寄存器	32
0x10	CLKTRIM_IFR	中断标志位寄存器	32
0x14	CLKTRIM_ICLR	中断标志位清除寄存器	32
0x18	CLKTRIM_CALCON	校准计数器溢出值配置寄存器	32

版权所有 ©小华半导体有限公司

9.4.2 配置寄存器（CLKTRIM_CR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																							CALCLK_SEL2	IE	MON_EN	CALCLK_SEL		REFCLK_SEL		TRIM_START	
Access																								RW	RW	RW	RW		RW		RW	

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	CALCLK_SEL2	待校准/监测时钟选择高位寄存器 参数选择详见下表	RW
7	IE	中断使能寄存器 ● 0b0：禁止 ● 0b1：使能	RW
6	MON_EN	监测模式使能寄存器 ● 0b0：禁止 ● 0b1：使能	RW
5:4	CALCLK_SEL	待校准/监测时钟选择低位寄存器 参数选择详见下表	RW
3:1	REFCLK_SEL	参考时钟选择寄存器 ● 0b000：RCH ● 0b001：XTH ● 0b010：RCL ● 0b011：XTL ● 0b100：RC10K ● 0b101：EXT_CLK_IN	RW
0	TRIM_START	校准/监测开始寄存器 ● 0b0：停止 ● 0b1：开始	RW

CALCLK_SEL2	CALCLK_SEL	待校准/监测时钟
0b0	0b00	RCH
0b0	0b01	XTH
0b0	0b10	RCL
0b0	0b11	XTL
0b1	0b00	PLL
0b1	0b01~0b11	保留

版权所有 ©小华半导体有限公司

9.4.3 参考计数器初值配置寄存器（CLKTRIM_REFCON）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	RCNTVAL																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	RCNTVAL	参考计数器初始值	RW

9.4.4 参考计数器值寄存器（CLKTRIM_REFCNT）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xFFFFFFFF																															
Name	REFCNT																															
Access	RO																															

位/位域	标记	功能描述	读写
31:0	REFCNT	参考计数器值	RO

9.4.5 校准计数器值寄存器（CLKTRIM_CALCNT）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	CALCNT																															
Access	RO																															

位/位域	标记	功能描述	读写
31:0	CALCNT	校准计数器值	RO

版权所有 ©小华半导体有限公司

9.4.6 中断标志位寄存器（CLKTRIM_IFR）

Offset	Bit Position																															
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																											PLL_FAULT	XTH_FAULT	XTL_FAULT	CALCNT_OF	STOP
Access																												RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4	PLL_FAULT	PLL 失效标志	RO
3	XTH_FAULT	XTH 失效标志	RO
2	XTL_FAULT	XTL 失效标志	RO
1	CALCNT_OF	校准计数器溢出标志 CLKTRIM_CR.START 写零清除此标志位	RO
0	STOP	参考计数器停止标志 CLKTRIM_CR.START 写零清除此标志位	RO

9.4.7 中断标志位清除寄存器（CLKTRIM_ICLR）

Offset	Bit Position																															
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000000F																															
Name	Reserved																											PLL_FAULT_CLR	XTH_FAULT_CLR	XTL_FAULT_CLR	Reserved	
Access																												WO	WO	WO		

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4	PLL_FAULT_CLR	清除 PLL 失效标志 写 0 清除标志，写 1 无效；读出恒为 0	WO
3	XTH_FAULT_CLR	清除 XTH 失效标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
2	XTL_FAULT_CLR	清除 XTL 失效标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
1:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

9.4.8 校准计数器溢出值配置寄存器（CLKTRIM_CALCON）

Offset	Bit Position																													
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xFFFFFFFF																															
Name	CCNTVAL																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	CCNTVAL	校准计数器溢出值	RW

版权所有 ©小华半导体有限公司

10 时钟校准模块（CTRIM）

10.1 简介

该模块工作于校准模式时可自动实时校准 RCH/RC48M/RCL 的输出频率，使 RCH/RC48M/RCL 输出频率的精度不再受环境变化影响。该模块工作于定时器模式时，具备通用定时功能且在 DeepSleep 模式下仍可正常工作。

10.2 主要特性

时钟校准支持的特性如下：

- 校准模式：支持 RCH/RC48M/RCL 自动实时校准/单次校准
- 校准模式：多种校准步长，快速逼近目标
- 定时模式：DeepSleep 模式下可工作
- 定时模式：支持自动唤醒，周期 60μs~65536s
- 定时模式：8 种时钟信号可供选择
- 定时模式：翻转输出

10.3 功能说明

10.3.1 RCH/RC48M 时钟校准模式

当配置 CTRIM_CR1.MD 为 0b00 时，该模块工作于 RCH/RC48M 校准模式。该模式可自动实时校准 RCH/RC48M 的输出频率，使 RCH/RC48M 输出频率的精度不再受环境变化的影响。校准 RCH/RC48M 时，需要向该模块提供一个精准的低频时钟信号；该精准的低频时钟信号可以是片内的 PCLK，也可以通过外部 ETR 管脚输入。注意，RCLK 频率应小于 RCH/RC48M 的频率的 1/2。

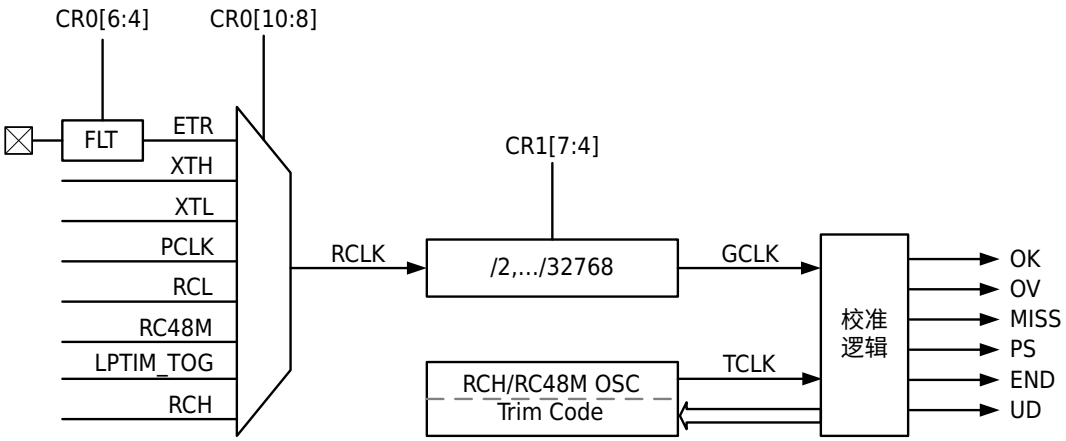


图 10-1 RCH/RC48M 时钟校准时工作框图

当自动校准开始工作时，误差计数器在每个 GCLK 的周期内对 TCLK 信号（RCH/RC48M 振荡频率）从 CTRIM_ARR 开始进行递减计数，计到 0 后开始递增计数。若 GCLK 周期内的误差计数器的计数值小于 CTRIM_FLIM 寄存器的值则置位 CTRIM_ISR.OK 以标识 RCH/RC48M 输出频率已达到预期；若 GCLK 周期内的误差计数器的计数值大于 CTRIM_FLIM 寄存器的值则自动调整 RCH/RC48M 的 TrimCode 并进行下一轮计数。自动调整规则为：若计数方向为减计数则对 RCH/RC48M 的 TrimCode 增加 CTRIM_CR0.STEP；若计数方式为加计数则对 RCH/RC48M 的 TrimCode 减少 CTRIM_CR0.STEP。校准逻辑会自动减小 CTRIM_CR0.STEP 的数值以实现 RCH/RC48M 输出的频率逐次逼近目标值。

当误差计数器计数值递减为零时，生成 UD 事件；当误差计数器计数值递加到 CTRIM_ARR 时，停止计数并生成 MISS 事件。每当 GCLK 的上升沿到达时，误差计数器重新开始计数。

版权所有 ©小华半导体有限公司

- **RCH/RC48M 单次校准**

  设置 CTRIM_CR1.MDRCH 为 0b00，对 RC48M 进行单次校准，再设置合适的 STEP、初值、FLIM，方法同上。

  设置 CTRIM_CR1.MDRCH 为 0b01，对 RCH 进行单次校准，再设置合适的 STEP、初值、FLIM，方法同上。

- **RC48M 粗调细调分别校准**
  - 粗调

    设置 CTRIM_CR1.MDRCH 为 0b10，对 RC48M 8bits 粗调进行校准，方法同上。校准完成后将 TVAL 值写入 RC48M_CR.TRIMC。
  - 细调

    设置 CTRIM_CR1.MDRCH 为 0b11，对 RC48M 6bits 细调进行校准，方法同上。校准完成后将 TVAL 值写入 RC48M_CR.TRIMF。

10.3.2 RCL 时钟校准模式

当配置 CTRIM_CR1.MD 为 0b01 时，该模块工作于 RCL 校准模式。该模式可自动实时校准 RCL 的输出频率，使 RCL 输出频率的精度不再受环境变化的影响。校准 RCL 时，需要向该模块提供一个精准的高频时钟信号；该精准的高频时钟信号可以是片内的 PCLK，也可以通过外部 ETR 管脚输入。

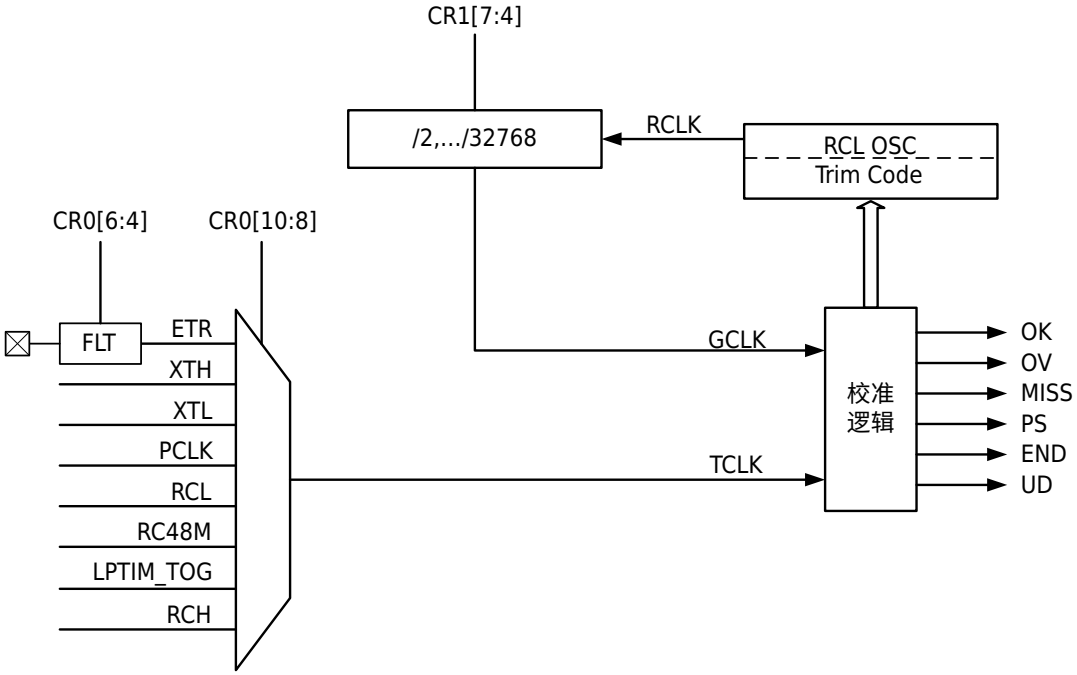


图 10-2 RCL 时钟校准时工作框图

当自动校准开始工作时，误差计数器在每个 GCLK（分频后的 RCL 振荡频率）的周期内对 TCLK 时钟信号从 CTRIM_ARR 开始进行递减计数，计到 0 后开始递增计数。若 GCLK 周期内的误差计数器的计数值小于 CTRIM_FLIM 寄存器的值则置位 CTRIM_ISR.OK 以标识 RCL 输出频率已达到预期；若 GCLK 周期内误差计数器的计数值大于 CTRIM_FLIM 寄存器的值则自动调整 RCL 的 TrimCode 并进行下一轮计数。自动调整规则为：若计数方向为减计数则对 RCL 的 TrimCode 减少 CTRIM_CR0.STEP；若计数方式为加计数则对 RCL 的 TrimCode 增加 CTRIM_CR0.STEP。校准逻辑会自动减小 CTRIM_CR0.STEP 的数值以实现 RCL 输出的频率逐次逼近目标值。

当误差计数器计数值递减为零时，生成 UD 事件；当误差计数器计数值递加到 CTRIM_ARR 时，停止计数并生成 MISS 事件。每当 GCLK 的上升沿到达时，误差计数器重新开始计数。

版权所有 ©小华半导体有限公司

10.3.3 低功耗定时器模式

当配置 CTRIM_CR1.MD 为 0b10 或者 0b11 时，该模块工作于通用低功耗定时器模式。该模式下 CTRIM 具有通用定时器的定时及中断功能，若定时器的时钟为 RCL 则其在 DeepSleep 模式下可正常工作，支持自动唤醒，周期 60μs~65536s。

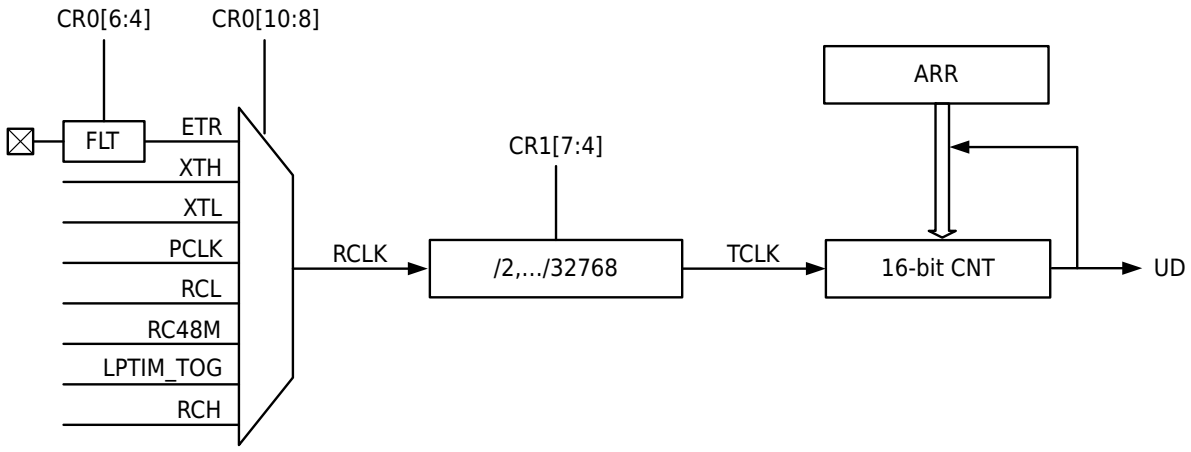


图 10-3 通用低功耗定时器场景工作框图

定时器计数值从 ARR 减计数，当计数到 0 后产生下溢出，如果使能中断会产生下溢出中断，计数周期为 ARR+1。

定时器每溢出一次 TOG 输出电平翻转一次；用户可通过 GPIO 的端口复用功能将 TOG 信号输出到管脚用于驱动外部电路。

10.4 操作示例

10.4.1 RC48M 时钟自动校准示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，配置相应管脚功能为 CTRIM.ETR，并向其提供 2kHz 的方波。

步骤 2. 设置 CTRIM_CR1.MD 为 0，选择 RC48M 时钟校准模式。

步骤 3. 设置 CTRIM_CR0.SRC 为 0，外部 ETR 管脚输入信号作 RCLK。

步骤 4. 设置 CTRIM_CR1.PRS 为 1，对 RCLK 进行 2 分频，GCLK 频率为 1kHz。

步骤 5. 配置 CTRIM_ARR 为 47999，一个 GCLK 的计数周期内目标计数值为 48000。

> **说明**
> ETR 管脚输入信号为 2kHz 方波，GCLK 的周期为 1ms。1ms 内误差计数器对 RC48M 输出频率的理论计数值应为 48000。

步骤 6. 设置 CTRIM_FLIM 为 240，选择 RC48M 校正精度为 0.5%。
48000*0.005=240。

步骤 7. 设置 CTRIM_CR0.STEP 为 0，选择初始校准步长为 16。

步骤 8. 设置 CTRIM_CR1.AUTO 为 1，使能自动校准。

步骤 9. 设置 CTRIM_CR1.EN 为 1，启动时钟校准。

步骤 10. 等待 CTRIM_ISR.END 为 1，自动校准完成。

版权所有 ©小华半导体有限公司

10.4.2 RCL 时钟自动校准示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，配置相应管脚功能为 CTRIM.ETR，并向其提供 1MHz 的方波。

步骤 2. 设置 CTRIM_CR1.MD 为 1，选择 RCL 时钟校准模式。

步骤 3. 设置 CTRIM_CR0.SRC 为 0，外部 ETR 管脚输入信号作 TCLK。

步骤 4. 设置 CTRIM_CR1.PRS 为 0x0A，对 RCLK（RCL 输出频率）进行 1024 分频，GCLK 目标频率为 32Hz。

步骤 5. 配置 CTRIM_ARR 为 31249，一个 GCLK 的计数周期内目标计数值为 31250。

> **说明**
> GCLK 的目标周期为 31.25ms，该时间内误差计数器对 TCLK（1MHz）的理论计数值应为 31250。

步骤 6. 设置 CTRIM_FLIM 为 156，选择 RCL 校正精度为 0.5%。
31250*0.005=156。

步骤 7. 设置 CTRIM_CR0.STEP 为 0，选择初始校准步长为 16。

步骤 8. 设置 CTRIM_CR1.AUTO 为 1，使能自动校准。

步骤 9. 设置 CTRIM_CR1.EN 为 1，启动时钟校准。

步骤 10. 等待 CTRIM_ISR.END 为 1，自动校准完成。

版权所有 ©小华半导体有限公司

10.5 寄存器

10.5.1 寄存器总表

基地址：0x40005000

表 10-1 时钟校准模块（CTRIM）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	CTRIM_ARR	自动装载寄存器	32
0x04	CTRIM_CNT	误差计数器寄存器	32
0x0C	CTRIM_CR0	控制寄存器 0	32
0x10	CTRIM_CR1	控制寄存器 1	32
0x14	CTRIM_IER	中断使能寄存器	32
0x18	CTRIM_ISR	中断和状态寄存器	32
0x1C	CTRIM_ICR	中断标志清除寄存器	32
0x20	CTRIM_FCAP	误差结果寄存器，GCLK 周期结束时计数器的值	32
0x24	CTRIM_TVAL	TRIM 结果寄存器	32
0x28	CTRIM_FLIM	误差上限寄存器	32

版权所有 ©小华半导体有限公司

10.5.2 自动装载寄存器（CTRIM_ARR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																ARR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	ARR	误差计数器重载值	RW

10.5.3 误差计数器寄存器（CTRIM_CNT）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	误差计数器计数值	RO

版权所有 ©小华半导体有限公司

10.5.4 控制寄存器 0（CTRIM_CR0）

说明

该寄存器只有在 CTRIM_CR1.EN 为 0 时才可以更改。

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																					SRC			Reserved		ETRFLT		Reserved		STEP	
Access																						RW					RW				RW	

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10:8	SRC	时钟来源选择 ● 0b000：ETR ● 0b001：XTH ● 0b010：XTL ● 0b011：PCLK ● 0b100：RCL ● 0b101：RC48M ● 0b110：LPTIM_TOG ● 0b111：RCH	RW
7	*Reserved*	-	-
6:4	ETRFLT	外部输入管脚（ETR）滤波配置 ● 0b000：无滤波 ● 0b001：F_{sample}=PCLK，N=2 ● 0b010：F_{sample}=PCLK，N=4 ● 0b011：F_{sample}=PCLK，N=6 ● 0b100：F_{sample}=PCLK/4，N=4 ● 0b101：F_{sample}=PCLK/4，N=6 ● 0b110：F_{sample}=PCLK/8，N=4 ● 0b111：F_{sample}=PCLK/8，N=6	RW
3	*Reserved*	-	-
2:0	STEP	TRIM 初始步进量配置 ● 0b000：0x10 ● 0b001：0x02 ● 0b010：0x04 ● 0b011：0x08 ● 0b100：0x100 ● 0b101：0x20 ● 0b110：0x40 ● 0b111：0x80	RW

版权所有 ©小华半导体有限公司

10.5.5 控制寄存器 1（CTRIM_CR1）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																					MDRCH		OST	PRS				AUTO	MD		EN
Access																						RW		RW	RW				RW	RW		RW

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10:9	MDRCH	RCH 校准配置 ● 0b00：RC48M 单次校准 14bits ● 0b01：RCH 单次校准 9bits ● 0b10：RC48M 粗调校准 8bits ● 0b11：RC48M 细调校准 6bits	RW
8	OST	校准模式配置 ● 0b0：实时校准模式，TRIM 过程持续进行 ● 0b1：单次校准模式，STEP 变为 1 时结束	RW
7:4	PRS	参考时钟预分频配置 ● 0b0000：禁止设置 ● 0b0001：2 分频 ● 0b0010：4 分频 ● 0b0011：8 分频 ● 0b0100：16 分频 ● 0b0101：32 分频 ● 0b0110：64 分频 ● 0b0111：128 分频 ● 0b1000：256 分频 ● 0b1001：512 分频 ● 0b1010：1024 分频 ● 0b1011：2048 分频 ● 0b1100：4096 分频 ● 0b1101：8192 分频 ● 0b1110：16384 分频 ● 0b1111：32768 分频	RW
3	AUTO	RCH/RC48M/RCL 自动 TRIM 使能配置 ● 0b0：禁止 ● 0b1：使能	RW
2:1	MD	工作模式配置 ● 0b00：RCH/RC48M 校准模式，CR0.SRC 需选择低速精准时钟 ● 0b01：RCL 校准模式，CR0.SRC 需选择高速精准时钟 ● 0b10：定时器模式 ● 0b11：定时器模式	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
0	EN	定时器使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

10.5.6 中断使能寄存器（CTRIM_IER）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																										OK	OV	MISS	PS	END	UD
Access																											RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	OK	自动 Trim 结果在范围内中断使能 ● 0b0：禁止 ● 0b1：使能	RW
4	OV	TrimCode 溢出中断使能 ● 0b0：禁止 ● 0b1：使能	RW
3	MISS	计数失败中断使能 ● 0b0：禁止 ● 0b1：使能	RW
2	PS	误差计数器完成中断使能 ● 0b0：禁止 ● 0b1：使能	RW
1	END	自动 Trim 结束中断使能 ● 0b0：禁止 ● 0b1：使能	RW
0	UD	误差计数器下溢中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

10.5.7 中断和状态寄存器（CTRIM_ISR）

Offset	Bit Position																													
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																									DIR	OK	OV	MISS	PS	END	UD
Access																										RO	RO	RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	DIR	误差计数器计数方向 ● 0b0：递增计数，RCH/RC48M 输出频率高于目标频率，RCL 输出频率低于目标频率 ● 0b1：递减计数，RCH/RC48M 输出频率低于目标频率，RCL 输出频率高于目标频率	RO
5	OK	Trim 精度标志 ● 0b0：Trim 完成时精度不满足 FLIM 要求 ● 0b1：Trim 完成时精度满足 FLIM 要求	RO
4	OV	TrimCode 溢出标志 ● 0b0：RCH/RC48M/RCL 的 TrimCode 不为 0x000 或 0x1FF ● 0b1：RCH/RC48M/RCL 的 TrimCode 已调整为 0x000 或 0x1FF	RO
3	MISS	计数失败标志 ● 0b0：在 GCLK 的一个周期内，误差计数器未计数到 ARR ● 0b1：在 GCLK 的一个周期内，误差计数器已计数到 ARR	RO
2	PS	误差计数器完成标志 ● 0b0：误差计数器正在计数中 ● 0b1：误差计数器已完成一次计数并停止	RO
1	END	自动 Trim 结束标志 ● 0b0：自动 Trim 进行中 ● 0b1：自动 Trim 已完成	RO
0	UD	误差计数器下溢标志 ● 0b0：误差计数器未计数到 0 ● 0b1：误差计数器已计数到 0	RO

版权所有 ©小华半导体有限公司

10.5.8 中断标志清除寄存器（CTRIM_ICR）

Offset	Bit Position																													
0x1C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000003F																															
Name	Reserved																										OK	OV	MISS	PS	END	UD
Access																											WO	WO	WO	WO	WO	WO

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	OK	清除校准成功 OK 标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
4	OV	清除 TrimCode 溢出标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
3	MISS	清除计数失败标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
2	PS	清除误差计数器完成标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	END	清除自动 Trim 结束标志 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	UD	清除误差计数器下溢标志 写 0 清除标志，写 1 无效；读出恒为 1	WO

10.5.9 误差结果寄存器（CTRIM_FCAP）

Offset	Bit Position																													
0x20	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																										RO FCAP					
Access																																

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	FCAP	频率误差捕获值	RO

版权所有 ©小华半导体有限公司

10.5.10 TRIM 结果寄存器（CTRIM_TVAL）

Offset	Bit Position																													
0x24	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000100																															
Name	Reserved																RO TVAL															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	TVAL	自动 TRIM 结果 **说明** 1. 自动 TRIM 结束需要将 TVAL 的值写入相应的 TRIM 寄存器中。 2. 如在 TRIM 过程中软件读，需要读两次相同有效。	RO

10.5.11 误差上限寄存器（CTRIM_FLIM）

Offset	Bit Position																													
0x28	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000010																															
Name	Reserved																				RW FLIM											
Access																					RW											

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	FLIM	误差允许值	RW

版权所有 ©小华半导体有限公司

11 Flash 控制器（FLASH）

11.1 简介

本系统包含一块 256KB/128KB 容量的 Flash 存储器，共划分为 512/256 个页（Sector），每个页（Sector）的容量为 512 字节（Byte）。

本控制器支持对 Flash 存储器的擦除、编程以及读操作，还支持对 Flash 存储器擦写保护，以及控制寄存器的写保护。

本控制器支持对 Flash 的 byte（8 位）、half-word（16 位）和 word（32 位）三种位宽的数据读写操作。注意，Byte 操作的目标地址必须按字节对齐，half-word 操作的目标地址必须按半字对齐（地址最低位为 0b0），word 操作的地址必须按字对齐（地址最低两位为 0b00）。如果目标地址没有按照位宽对齐，则该操作无效，并且 CPU 会进入 Hard Fault 出错中断。

11.2 功能说明

11.2.1 容量划分

容量划分的地址和序号对应关系如下：

表 11-1 Flash 容量划分表

地址	序号	...	地址	序号
0x0E00 – 0x0FFF	Sector7	...	0x3FE00 – 0x3FFFF	Sector511
0x0C00 – 0x0DFF	Sector6	...	0x3FC00 – 0x3FDFF	Sector510
0x0A00 – 0x0BFF	Sector5	...	0x3FA00 – 0x3FBFF	Sector509
0x0800 – 0x09FF	Sector4	...	0x3F800 – 0x3F9FF	Sector508
0x0600 – 0x07FF	Sector3	...	0x3F600 – 0x3F7FF	Sector507
0x0400 – 0x05FF	Sector2	...	0x3F400 – 0x3F5FF	Sector506
0x0200 – 0x03FF	Sector1	...	0x3F200 – 0x3F3FF	Sector505
0x0000 – 0x01FF	Sector0	...	0x3F000 – 0x3F1FF	Sector504

说明

- 128KByte Flash 由 Sector0-255 组成。
- 256KByte Flash 由 Sector0-511 组成。

11.2.2 擦写时间

Flash 存储器对擦除和编程操作的控制信号具有严格的时间要求，控制信号的时序不合格会造成擦除操作和编程操作失败。上电时默认装载了 HCLK 为 4MHz 时的擦写参数；如果对 Flash 进行擦写时的 HCLK 频率不为 4MHz，则用户程序应装载 HCLK 频率所对应的擦写参数。对 Flash 进行操作时，支持的最高 HCLK 为 48MHz。

擦写时序参数相关的寄存器为：FLASH_TPNVS、FLASH_TSNVS、FLASH_TMNVS、FLASH_TPGS、FLASH_TPROG、FLASH_TSERASE、FLASH_TMERASE、FLASH_TPRCV、FLASH_TSRCV、FLASH_TMRCV、FLASH_TADS、FLASH_TADH、FLASH_TPGH、FLASH_TRW1、FLASH_TRW2。如果 HCLK 由默认 4MHz 升高

版权所有 ©小华半导体有限公司

为 8MHz，则上述 FLASH_Tx 寄存器的值应该设为默认值的 2 倍，即保持当前 Tsysclk*FLASH_Tx 的结果与默认值相等即可。

说明

- FLASH_TPNVS：指 program 的 TNVS
- FLASH_TSNVS：指 sector erase 的 TNVS
- FLASH_TMNVS：指 chip erase 的 TNVS
- FLASH_TRW1：指 Latency to next operation after PROG/sector erase low
- FLASH_TRW2：指 Latency to next operation after chip ERASE low

下表描述了不同频率下相应的 Flash 擦写时间参数：

表 11-2 不同频率下 Flash 擦写时间参数

Parameter	4M	8M	16M	24M	32M	48M
TPNVS	0x67	0xCF	0x19F	0x26F	0x33F	0x4DF
TSNVS	0x67	0xCF	0x19F	0x26F	0x33F	0x4DF
TMNVS	0x19F	0x33F	0x67F	0x9BF	0xCFF	0x137F
TPGS	0xEF	0x1DF	0x3BF	0x59F	0x77F	0xB3F
TPROG	0x17	0x2F	0x5F	0x8F	0xBF	0x11F
TSERASE	0x270F	0x4E1F	0x9C3F	0xEA5F	0x1387F	0x1D4BF
TMERASE	0x222DF	0x445BF	0x88B7F	0xCD13F	0x1116FF	0x19A27F
TPRCV	0xEF	0x1DF	0x3BF	0x59F	0x77F	0xB3F
TSRCV	0xEF	0x1DF	0x3BF	0x59F	0x77F	0xB3F
TMRCV	0x3E7	0x7CF	0xF9F	0x176F	0x1F3F	0x2EDF
TADS	0x2	0x5	0xB	0x11	0x17	0x23
TADH	0x2	0x5	0xB	0x11	0x17	0x23
TPGH	0x2	0x5	0xB	0x11	0x17	0x23
TRW1	0x3	0x7	0xF	0x1F	0x1F	0x2F
TRW2	0x2F	0x5F	0xBF	0x11F	0x17F	0x23F

11.2.3 读等待周期

本设备内置的 Flash 支持的最快取指频率为 24MHz。当 HCLK 频率超过 24MHz 小于等于 48MHz 时，必须为 Flash 的读取时间插入等待周期，即设置 FLASH_CR.WAIT 为 1。当插入等待周期时，Flash 每两个周期才会完成一次读取操作。

版权所有 ©小华半导体有限公司

11.2.4 Flash 安全保护

页面擦写保护

整个 256KB/128KB Flash 存储器被划分为 512/256 个页，每 4 个页共用一个擦写保护位。当页被保护时，对该页进行的擦写操作均无效并产生报警标志位和中断信号。当 Flash 存储器中的任意页被保护时，对该 Flash 的全片擦写无效，并产生报警标志位和中断信号。

PC 地址擦写保护

CPU 在 Flash 中运行程序时，如果当前 PC 指针正好落在待擦写的页地址范围之内，那么该擦写操作无效并产生报警标志位和中断信号。

寄存器写保护

本模块的重要控制器屏蔽普通的写操作，必须用写序列方式才能修改。

- **需要通过写序列方式才能更改的寄存器**

  FLASH_TPNVS、FLASH_TPGS、FLASH_TPROG、FLASH_TSERASE、FLASH_TMERASE、FLASH_TPRCV、FLASH_TSRCV、FLASH_TMRCV、FLASH_CR、FLASH_SLOCK0、FLASH_SLOCK1、FLASH_SLOCK2、FLASH_SLOCK3、FLASH_TSNVS、FLASH_TMNVS、FLASH_TADS、FLASH_TADH、FLASH_TPGH、FLASH_TRW1、FLASH_TRW2

- **不需要通过写序列方式即可更改的寄存器**

  FLASH_ICLR、FLASH_BYPASS

通过写序列方式修改寄存器值的具体操作步骤如下所示：

步骤 1. 向 FLASH_BYPASS 寄存器写入 0x5A5A。

步骤 2. 向 FLASH_BYPASS 寄存器写入 0xA5A5。

步骤 3. 对待修改的寄存器写入目标值。

步骤 4. 验证待修改的寄存器当前值是否与目标相同，如不同则跳转到第一步。

步骤 5. 执行其他操作。

注意

写 0x5A5A、0xA5A5、写目标寄存器，这三步写操作之间不可插入任何写操作（如：Flash、RAM、REG 等），否则无法改写目标寄存器的数值。如改写失败，需要重新进行这三步操作。

数据读出保护

本芯片 Flash 支持 4 级读保护，当前保护等级可通过 FLASH_LOCK_ST 寄存器读出。使用编程工具对芯片进行编程时，可配置 Flash 的读保护等级。

芯片在各保护等级下的功能如下表所示：

保护等级	芯片功能
Level0	可以通过 ISP 及 SWD 接口对 Flash 进行读写
Level1	数据不可读出 可以通过 ISP 及 SWD 接口降级到 Level0，降级后 Flash 内容全为 FF
Level2	数据不可读出 可以通过 ISP 降级到 Level0，降级后 Flash 内容全为 FF SWD 接口被禁止
Level3	数据不可读出 ISP 及 SWD 接口均不可读，即芯片只能进行一次编程

版权所有 ©小华半导体有限公司

11.3 操作示例

11.3.1 页擦除（Sector Erase）

背景信息

页擦除每次可以擦除用户指定的一个页（Sector）。擦除操作完成后，页（Sector）内的数据均为 0xFF。如果该擦除操作是从 Flash 内执行，则 CPU 会停止取指，硬件自动等待该操作完成（FLASH_CR.BUSY 变为 0）；如果该擦除操作是从 RAM 内执行，则 CPU 不会停止取指，用户软件应等待该操作完成（FLASH_CR.BUSY 变为 0）。

操作步骤

步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 3. 配置 FLASH_CR.OP 为 2，设置 Flash 操作模式为 Sector 擦除。

步骤 4. 检查 FLASH_CR.OP 是否为 2，如不为 2 则跳转到步骤 2。

步骤 5. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 6. 设置 FLASH_SLOCKx 相应的比特为 1，去除该 Sector 的擦写保护。

步骤 7. 检查 FLASH_SLOCKx 相应的比特是否为 1，如不为 1 则跳转到步骤 5。

步骤 8. 对待擦除的 Sector 内的任意地址进行写入任意数据，触发 Sector 擦除。

```
*((unsigned char *)0x00000200) = 0x00
```

步骤 9. 等待 FLASH_CR.BUSY 变为 0，Sector 擦除操作完成。

步骤 10. 如需擦除其它 Sector，重复步骤 5~步骤 9。

11.3.2 全片擦除（Chip Erase）

背景信息

全片擦除可以一次性擦除全部的页（Sector）。擦除操作完成后，所有页（Sector）内的数据均为 0xFF。如果该擦除操作是从 Flash 内执行，则该操作会被禁止。因为该操作会擦除当前 PC 所在的程序段。如发生这种情况，FLASH_IFR.PC 会被置起；如果该擦除操作是从 RAM 内执行，则 CPU 不会停止取指，用户软件应等待该操作完成（FLASH_CR.BUSY 变为 0）。

操作步骤

步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 3. 配置 FLASH_CR.OP 为 3，设置 Flash 操作模式为 Chip 擦除。

步骤 4. 检查 FLASH_CR.OP 是否为 3，如不为 3 则跳转到步骤 2。

步骤 5. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 6. 设置 FLASH_SLOCK0 为 0xFFFFFFFF，去除 Sector0~127 的擦写保护。

步骤 7. 检查 FLASH_SLOCK0 是否为 0xFFFFFFFF，如不为 0xFFFFFFFF 则跳转到步骤 5。

步骤 8. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 9. 设置 FLASH_SLOCK1 为 0xFFFFFFFF，去除 Sector128~255 的擦写保护。

步骤 10. 检查 FLASH_SLOCK1 是否为 0xFFFFFFFF，如不为 0xFFFFFFFF 则跳转到步骤 8。

步骤 11. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 12. 设置 FLASH_SLOCK2 为 0xFFFFFFFF，去除 Sector256~383 的擦写保护。

步骤 13. 检查 FLASH_SLOCK2 是否为 0xFFFFFFFF，如不为 0xFFFFFFFF 则跳转到步骤 11。

步骤 14. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 15. 设置 FLASH_SLOCK3 为 0xFFFFFFFF，去除 Sector384~511 的擦写保护。

版权所有 ©小华半导体有限公司

步骤 16. 检查 FLASH_SLOCK3 是否为 0xFFFFFFFF，如不为 0xFFFFFFFF 则跳转到步骤 14。

步骤 17. 对待擦除的 Chip 内的任意地址进行写操作，触发 Chip 擦除。

```
*((unsigned char *)0x00000000) = 0x00
```

步骤 18. 等待 FLASH_CR.BUSY 变为 0，Chip 擦除操作完成。

11.3.3 写操作（Program）

背景信息

写操作只能将 Flash 内的比特数据由 1 写成 0，故写入数据前应确保待写入的地址内的数据为 0xFF。支持 3 种写入方式：Byte（8bits）、Half-word（16bits）、Word（32bits），写入的数据以小端模式存放在 Flash 中，即低地址存放数据的低字节。如果写操作是从 Flash 内执行，则 CPU 会停止取指，硬件自动等待该操作完成（FLASH_CR.BUSY 变为 0）；如果该写操作是从 RAM 内执行，则 CPU 不会停止取指，用户软件应等待该操作完成（FLASH_CR.BUSY 变为 0）。

操作步骤

- **Byte 写操作**

  步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

  步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

  步骤 3. 配置 FLASH_CR.OP 为 1，设置 Flash 操作模式为写入。

  步骤 4. 检查 FLASH_CR.OP 是否为 1，如不为 1 则跳转到步骤 2。

  步骤 5. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

  步骤 6. 设置 FLASH_SLOCK 相应的比特为 1，去除擦写保护。

  步骤 7. 检查 FLASH_SLOCK 相应的比特是否为 1，如不为 1 则跳转到步骤 5。

  步骤 8. 对待写入的目标地址进行 Byte 写操作，触发写入操作。

  ```
  *((unsigned char *)0x00001231) = 0x5A
  ```

  步骤 9. 等待 FLASH_CR.BUSY 变为 0，写入操作完成。

  步骤 10. 如需写 Byte 到其它地址，重复步骤 8~步骤 9。

- **Half-word 写操作**

  步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

  步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

  步骤 3. 配置 FLASH_CR.OP 为 1，设置 Flash 操作模式为写入。

  步骤 4. 检查 FLASH_CR.OP 是否为 1，如不为 1 则跳转到步骤 2。

  步骤 5. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

  步骤 6. 设置 FLASH_SLOCK 相应的比特为 1，去除擦写保护。

  步骤 7. 检查 FLASH_SLOCK 相应的比特是否为 1，如不为 1 则跳转到步骤 5。

  步骤 8. 对待写入的目标地址进行 Half-word 写操作，触发写入操作。

  ```
  *((unsigned short int *)0x00001232) = 0xABCD
  ```

  步骤 9. 等待 FLASH_CR.BUSY 变为 0，写入操作完成。

  步骤 10. 如需写 Half-word 到其它地址，重复步骤 8~步骤 9。

- **Word 写操作**

  步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

  步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

  步骤 3. 配置 FLASH_CR.OP 为 1，设置 Flash 操作模式为写入。

版权所有 ©小华半导体有限公司

步骤 4. 检查 FLASH_CR.OP 是否为 1，如不为 1 则跳转到步骤 2。

步骤 5. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 6. 设置 FLASH_SLOCK 相应的比特为 1，去除擦写保护。

步骤 7. 检查 FLASH_SLOCK 相应的比特是否为 1，如不为 1 则跳转到步骤 5。

步骤 8. 对待写入的目标地址进行 Word 写操作，触发写入操作。

```
*((unsigned int *)0x00001234) = 0x55667788
```

步骤 9. 等待 FLASH_CR.BUSY 变为 0，写入操作完成。

步骤 10. 如需写 Word 到其它地址，重复步骤 8~步骤 9。

11.3.4 连续写操作（Cont-Program）

背景信息

写操作只能将 Flash 内的比特数据由 1 写成 0，故写入数据前应确保待写入的地址内的数据为 0xFF。支持 3 种写入方式：Byte（8bits）、Half-word（16bits）、Word（32bits），写入的数据以小端模式存放在 Flash 中，即低地址存放数据的低字节。连续写操作只能从 RAM 内执行，并且禁止对 Flash 做“读操作”，用户软件应等待该操作完成（FLASH_CR.BUSY 变为 0）。

连续编程时建议 HCLK 不低于 2MHz。

操作步骤

- **Byte 写操作**

步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 3. 配置 FLASH_CR.OP 值为 0。

步骤 4. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 5. 配置 FLASH_CR.CONTP 为 1，设置 Flash 操作模式为连续写入。

步骤 6. 检查 FLASH_CR.OP 和 FLASH_CR.CONTP 是否为 0 和 1，如不为则跳转到步骤 2。

步骤 7. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 8. 设置 FLASH_SLOCK 相应的比特为 1，去除擦写保护。

步骤 9. 检查 FLASH_SLOCK 相应的比特是否为 1，如不为 1 则跳转到步骤 7。

步骤 10. 对待写入的目标地址进行 Byte 写操作，触发写入操作。

```
*((unsigned char *)0x00001232) = 0xAB
```

步骤 11. 等待 FLASH_CR.BUSY 变为 0，写入操作完成。

步骤 12. 如需写 Byte 到其它地址，重复步骤 10~步骤 11。

步骤 13. 全部数据写完后执行下一步。

步骤 14. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 15. 配置 FLASH_CR.OP 为 1。

步骤 16. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 17. 配置 FLASH_CR.CONTP 为 0。

步骤 18. 检查 FLASH_CR.OP 和 FLASH_CR.CONTP 是否为 1 和 0，如不为则跳转到步骤 14。

步骤 19. 等待 FLASH_CR.BUSY 变为 0。

步骤 20. 后续 FLASH_CR.OP 可以改为其他模式的值完成其他功能操作。

- **Half-word 写操作**

步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。

步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

版权所有 ©小华半导体有限公司

步骤 3. 配置 FLASH_CR.OP 值为 0。
步骤 4. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 5. 配置 FLASH_CR.CONTP 为 1，设置 Flash 操作模式为连续写入。
步骤 6. 检查 FLASH_CR.OP 和 FLASH_CR.CONTP 是否为 0 和 1，如不为则跳转到步骤 2。
步骤 7. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 8. 设置 FLASH_SLOCK 相应的比特为 1，去除擦写保护。
步骤 9. 检查 FLASH_SLOCK 相应的比特是否为 1，如不为 1 则跳转到步骤 7。
步骤 10. 对待写入的目标地址进行 Half-word 写操作，触发写入操作。

```
*((unsigned short int *)0x00001232) = 0xABCD
```

步骤 11. 等待 FLASH_CR.BUSY 变为 0，写入操作完成。
步骤 12. 如需写 Half-word 到其它地址，重复步骤 10~步骤 11。
步骤 13. 全部数据写完后执行下一步。
步骤 14. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 15. 配置 FLASH_CR.OP 为 1。
步骤 16. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 17. 配置 FLASH_CR.CONTP 为 0。
步骤 18. 检查 FLASH_CR.OP 和 FLASH_CR.CONTP 是否为 1 和 0，如不为则跳转到步骤 14。
步骤 19. 等待 FLASH_CR.BUSY 变为 0。
步骤 20. 后续 FLASH_CR.OP 可以改为其他模式的值完成其他功能操作。

- **Word 写操作**

步骤 1. 配置 Flash 擦写时间参数，详细描述请参见擦写时间，操作步骤请参见配置 Flash 擦写参数。
步骤 2. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 3. 配置 FLASH_CR.OP 值为 0。
步骤 4. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 5. 配置 FLASH_CR.CONTP 为 1，设置 Flash 操作模式为连续写入。
步骤 6. 检查 FLASH_CR.OP 和 FLASH_CR.CONTP 是否为 0 和 1，如不为则跳转到步骤 2。
步骤 7. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 8. 设置 FLASH_SLOCK 相应的比特为 1，去除擦写保护。
步骤 9. 检查 FLASH_SLOCK 相应的比特是否为 1，如不为 1 则跳转到步骤 7。
步骤 10. 对待写入的目标地址进行 Word 写操作，触发写入操作。

```
*((unsigned int *)0x00001234) = 0xABCDABCD
```

步骤 11. 等待 FLASH_CR.BUSY 变为 0，写入操作完成。
步骤 12. 如需写 Word 到其它地址，重复步骤 10~步骤 11。
步骤 13. 全部数据写完后执行下一步。
步骤 14. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 15. 配置 FLASH_CR.OP 为 1，设置 Flash 操作模式为写入。
步骤 16. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 17. 配置 FLASH_CR.CONTP 为 0。
步骤 18. 检查 FLASH_CR.OP 和 FLASH_CR.CONTP 是否为 1 和 0，如不为则跳转到步骤 14。
步骤 19. 等待 FLASH_CR.BUSY 变为 0。
步骤 20. 后续 FLASH_CR.OP 可以改为其他模式的值完成其他功能操作。

版权所有 ©小华半导体有限公司

11.3.5 读操作（Read）

背景信息

支持 3 种读取方式：Byte（8bits）、Half-word（16bits）、Word（32bits），读出的数据为小端模式，即低地址存放数据的低字节。读操作无需操作步骤，任何时刻都可以读出 FLASH 内的数据。

操作步骤

- **Byte 读操作**

```
temp = *((unsigned char *)0x00001231)
```

- **Half-word 读操作**

```
temp = *((unsigned short int *)0x00001232)
```

- **Word 读操作**

```
temp = *((unsigned int *)0x00001234)
```

11.3.6 配置 FLASH 擦写参数

背景信息

以配置系统频率为 8MHz 时的擦写参数设置为例，介绍配置过程。

操作步骤

步骤 1. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 2. 向 FLASH_TPNVS 寄存器写入 0xCF，如读出的该寄器值不为 0xCF，则跳转到上一步。
步骤 3. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 4. 向 FLASH_TSNVS 寄存器写入 0xCF，如读出的该寄器值不为 0xCF，则跳转到上一步。
步骤 5. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 6. 向 FLASH_TMNVS 寄存器写入 0x33F，如读出的该寄器值不为 0x33F，则跳转到上一步。
步骤 7. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 8. 向 FLASH_TPGS 寄存器写入 0x1DF，如读出的该寄器值不为 0x1DF，则跳转到上一步。
步骤 9. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 10. 向 FLASH_TPROG 寄存器写入 0x2F，如读出的该寄器值不为 0x2F，则跳转到上一步。
步骤 11. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 12. 向 FLASH_TSERASE 寄存器写入 0x4E1F，如读出的该寄器值不为 0x4E1F，则跳转到上一步。
步骤 13. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 14. 向 FLASH_TMERASE 寄存器写入 0x445BF，如读出的该寄器值不为 0x445BF，则跳转到上一步。
步骤 15. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 16. 向 FLASH_TPRCV 寄存器写入 0x1DF，如读出的该寄器值不为 0x1DF，则跳转到上一步。
步骤 17. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 18. 向 FLASH_TSRCV 寄存器写入 0x1DF，如读出的该寄器值不为 0x1DF，则跳转到上一步。
步骤 19. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 20. 向 FLASH_TMRCV 寄存器写入 0x7CF，如读出的该寄器值不为 0x7CF，则跳转到上一步。
步骤 21. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 22. 向 FLASH_TADS 寄存器写入 0x5，如读出的该寄器值不为 0x5，则跳转到上一步。
步骤 23. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。
步骤 24. 向 FLASH_TADH 寄存器写入 0x5，如读出的该寄器值不为 0x5，则跳转到上一步。

版权所有 ©小华半导体有限公司

步骤 25. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 26. 向 FLASH_TPGH 寄存器写入 0x5，如读出的该寄器值不为 0x5，则跳转到上一步。

步骤 27. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 28. 向 FLASH_TRW1 寄存器写入 0x7，如读出的该寄器值不为 0x7，则跳转到上一步。

步骤 29. 向 FLASH_BYPASS 寄存器依次写入 0x5A5A、0xA5A5，使能寄存器改写。

步骤 30. 向 FLASH_TRW2 寄存器写入 0x5F，如读出的该寄器值不为 0x5F，则跳转到上一步。

版权所有 ©小华半导体有限公司

11.4 寄存器

11.4.1 寄存器总表

基地址：0x40020000

表 11-4 Flash 控制器（FLASH）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	FLASH_TPNVS	Tpnvs 编程参数	32
0x04	FLASH_TPGS	Tpgs 时间参数	32
0x08	FLASH_TPROG	Tprog 时间参数	32
0x0C	FLASH_TSERASE	Tserase 时间参数	32
0x10	FLASH_TMERASE	Tmerase 时间参数	32
0x14	FLASH_TPRCV	Tprcv 时间参数	32
0x18	FLASH_TSRCV	Tsrcv 时间参数	32
0x1C	FLASH_TMRCV	Tmrcv 时间参数	32
0x20	FLASH_CR	控制寄存器	32
0x24	FLASH_IFR	中断标志寄存器	32
0x28	FLASH_ICLR	中断标志清除寄存器	32
0x2C	FLASH_BYPASS	0x5A5A-0xA5A5 Bypass 序列寄存器	32
0x30	FLASH_SLOCK0	Sector0-127 擦写保护寄存器	32
0x34	FLASH_SLOCK1	Sector128-255 擦写保护寄存器	32
0x40	FLASH_SLOCK2	Sector256-383 擦写保护寄存器	32
0x44	FLASH_SLOCK3	Sector384-511 擦写保护寄存器	32
0x50	FLASH_TSNVS	Tnvs 页擦参数	32
0x54	FLASH_TMNVS	Tnvs 片擦参数	32
0x58	FLASH_TADS	Tads 时间参数	32
0x5C	FLASH_TADH	Tadh 时间参数	32
0x60	FLASH_TPGH	Tpgh 时间参数	32
0x64	FLASH_TRW1	Trw1 时间参数	32
0x68	FLASH_TRW2	Trw2 时间参数	32
0x6C	FLASH_LOCK_ST	保护状态寄存器	32

版权所有 ©小华半导体有限公司

11.4.2 TPNVS 编程参数寄存器（FLASH_TPNVS）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000067																															
Name	Reserved																						TPNVS									
Access																							RW									

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10:0	TPNVS	TPNVS 编程参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.3 TPGS 参数寄存器（FLASH_TPGS）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000EF																															
Name	Reserved																						TPGS									
Access																							RW									

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	TPGS	TPGS 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.4 TPROG 参数寄存器（FLASH_TPROG）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000017																															
Name	Reserved																								TPROG							
Access																									RW							

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8:0	TPROG	TPROG 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

版权所有 ©小华半导体有限公司

11.4.5 TSERASE 参数寄存器（FLASH_TSERASE）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000270F																															
Name	Reserved																TSERASE															
Access																	RW															

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16:0	TSERASE	TSERASE 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.6 TMERASE 参数寄存器（FLASH_TMERASE）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000222DF																															
Name	Reserved																				TMERASE											
Access																					RW											

位/位域	标记	功能描述	读写
31:21	*Reserved*	-	-
20:0	TMERASE	TMERASE 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.7 TPRCV 参数寄存器（FLASH_TPRCV）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000EF																															
Name	Reserved																						TPRCV									
Access																							RW									

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	TPRCV	TPRCV 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

版权所有 ©小华半导体有限公司

11.4.8 TSRCV 参数寄存器（FLASH_TSRCV）

Offset	Bit Position																													
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000EF																															
Name	Reserved																						TSRCV									
Access																							RW									

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	TSRCV	TSRCV 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.9 TMRCV 参数寄存器（FLASH_TMRCV）

Offset	Bit Position																													
0x1C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000003E7																															
Name	Reserved																						TMRCV									
Access																							RW									

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13:0	TMRCV	TMRCV 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

版权所有 ©小华半导体有限公司

11.4.10 CR 寄存器（FLASH_CR）

Offset	Bit Position																													
0x20	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000200																															
Name	Reserved																				RO	CONTP	DPSTB_EN	Reserved		IE		BUSY		WAIT		OP	
Access																					RW	RW	RW			RW		RO		RW		RW	

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11	RO	只读使能位 ● 0b0：可读，可编程，可擦除 ● 0b1：只读，不可编程或擦除	RW
10	CONTP	连续编程 ● 0b0：单次编程 ● 0b1：连续编程	RW
9	DPSTB_EN	FLASH dpstb 使能 Mask 位 ● 0b0：当系统进入 DeepSleep 模式，FLASH 不进入低功耗模式 ● 0b1：当系统进入 DeepSleep 模式，FLASH 进入低功耗模式	RW
8:7	*Reserved*	-	-
6:5	IE	FLASH 中断使能 IE[6]对应 FLASH 擦写被保护地址中断使能 IE[5]对应 FLASH 擦写 PC 值中断使能 ● 0b0：不使能 ● 0b1：使能	RW
4	BUSY	空闲/忙标志位 ● 0b0：空闲状态 ● 0b1：忙状态	RO
3:2	WAIT	读 FLASH 周期 ● 0b00：1 个周期，0~24MHz ● 0b01：2 个周期，24~48MHz ● 0b10：禁止设置 ● 0b11：禁止设置	RW
1:0	OP	FLASH 操作 ● 0b00：读（read） ● 0b01：写（program） ● 0b10：页擦除（sector erase） ● 0b11：全片擦除（chip erase）	RW

版权所有 ©小华半导体有限公司

11.4.11 IFR 寄存器（FLASH_IFR）

Offset	Bit Position																													
0x24	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000010																															
Name	Reserved																														PROT	PC
Access																															RO	RO

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	PROT	FLASH 擦写保护报警中断标志位	RO
0	PC	FLASH 擦写 PC 地址报警中断标志位	RO

11.4.12 ICLR 寄存器（FLASH_ICLR）

Offset	Bit Position																													
0x28	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000000F																															
Name	Reserved																														PROT	PC
Access																															WO	WO

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	PROT	清除保护报警中断标志位 写 0 清除，写 1 无效；读出恒为 1	WO
0	PC	清除 PC 地址报警中断标志位 写 0 清除，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

11.4.13 BYPASS 寄存器（FLASH_BYPASS）

Offset	Bit Position																													
0x2C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						BYSEQ									
Access																							RW									

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	BYSEQ	FLASH 模块保护控制寄存器 对 FLASH_BYPASS 先写 0x5A5A，再写 0xA5A5，启动对于 FLASH 模块寄存器的写操作，只要对 FLASH 模块寄存器进行了写操作，这个保护位自动恢复保护状态。后续再对 FLASH 模块寄存器进行写操作时还需要重复先前的操作。	RW

11.4.14 SLOCK0 寄存器（FLASH_SLOCK0）

Offset	Bit Position																													
0x30	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000（外设复位无效）																													
Name	SLOCK																													
Access	RW																													

位/位域	标记	功能描述	读写
31:0	SLOCK	Sector 擦写保护位 ● 0b0：不允许擦写 ● 0b1：允许擦写	RW

Bit 位	序号
0	Sector0~3
1	Sector4~7
2	Sector8~11
3	Sector12~15
…	…
31	Sector124~127

版权所有 ©小华半导体有限公司

11.4.15 SLOCK1 寄存器（FLASH_SLOCK1）

Offset	Bit Position																													
0x34	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000（外设复位无效）																															
Name	SLOCK																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	SLOCK	Sector 擦写保护位 ● 0b0：不允许擦写 ● 0b1：允许擦写	RW

Bit 位	序号
0	Sector128~131
1	Sector132~135
2	Sector136~139
3	Sector140~143
…	…
31	Sector252~255

11.4.16 SLOCK2 寄存器（FLASH_SLOCK2）

Offset	Bit Position																													
0x40	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000（外设复位无效）																															
Name	SLOCK																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	SLOCK	Sector 擦写保护位 ● 0b0：不允许擦写 ● 0b1：允许擦写	RW

Bit 位	序号
0	Sector256~259
1	Sector260~263
2	Sector264~267
3	Sector268~271
…	…
31	Sector380~383

版权所有 ©小华半导体有限公司

11.4.17 SLOCK3 寄存器（FLASH_SLOCK3）

Offset	Bit Position																													
0x44	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000（外设复位无效）																															
Name	SLOCK																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	SLOCK	Sector 擦写保护位 ● 0b0：不允许擦写 ● 0b1：允许擦写	RW

Bit 位	序号
0	Sector384~387
1	Sector388~391
2	Sector392~395
3	Sector396~399
…	…
31	Sector508~511

11.4.18 TNVS 页擦参数寄存器（FLASH_TSNVS）

Offset	Bit Position																													
0x50	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000067																															
Name	Reserved																						TSNVS									
Access																							RW									

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10:0	TSNVS	TNVS 页擦参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

版权所有 ©小华半导体有限公司

11.4.19 TNVS 片擦参数寄存器（FLASH_TMNVS）

Offset	Bit Position																													
0x54	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000019F																															
Name	Reserved																			TMNVS												
Access																				RW												

位/位域	标记	功能描述	读写
31:13	*Reserved*	-	-
12:0	TMNVS	TNVS 片擦参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.20 TADS 参数寄存器（FLASH_TADS）

Offset	Bit Position																													
0x58	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000002																															
Name	Reserved																													TADS		
Access																														RW		

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:0	TADS	TADS 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.21 TADH 参数寄存器（FLASH_TADH）

Offset	Bit Position																													
0x5C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000002																															
Name	Reserved																													TADH		
Access																														RW		

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:0	TADH	TADH 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

版权所有 ©小华半导体有限公司

11.4.22 TPGH 参数寄存器（FLASH_TPGH）

Offset	Bit Position																													
0x60	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000002																															
Name	Reserved																													TPGH		
Access																														RW		

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:0	TPGH	TPGH 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.23 TRW1 参数寄存器（FLASH_TRW1）

Offset	Bit Position																													
0x64	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000003																															
Name	Reserved																													TRW1		
Access																														RW		

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:0	TRW1	TRW1 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

11.4.24 TRW2 参数寄存器（FLASH_TRW2）

Offset	Bit Position																													
0x68	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000002F																															
Name	Reserved																													TRW2		
Access																														RW		

位/位域	标记	功能描述	读写
31:10	*Reserved*	-	-
9:0	TRW2	TRW2 参数 不同频率下 FLASH 擦写时间参数请参见 FLASH 擦写时间参数。	RW

版权所有 ©小华半导体有限公司

11.4.25 保护状态寄存器（FLASH_LOCK_ST）

Offset	Bit Position																													
0x6C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															LOCK_ST
Access																																RO

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1:0	LOCK_ST	FLASH 保护状态 ● 0b00：Level0，ISP 可读写，SWD 可读写 ● 0b01：Level1，ISP 可降级，SWD 可降级；数据不可读出 ● 0b10：Level2，ISP 可降级，SWD 无功能；数据不可读出 ● 0b11：Level3，ISP 无功能，SWD 无功能；数据不可读出	RO

版权所有 ©小华半导体有限公司

12 RAM 控制器（RAM）

12.1 简介

本系统中包含一块容量为 32KB/16KB 的 SRAM，支持字节（8bits）、半字（16bits）、字（32bits）三种读写操作。可在系统时钟频率下进行读写操作，无须等待周期。此外，本控制器还支持奇偶校验，可对每个字节（Byte）的 SRAM 数据进行奇偶校验，并产生奇偶校验出错中断。

12.2 功能说明

12.2.1 RAM 地址范围

RAM 在系统映射中的地址范围如下表所示：

表 12-1 RAM 地址映射

地址范围	大小	Memory 类型
0x20000000 – 0x20007FFF	32KByte	SRAM
0x20000000 – 0x20003FFF	16KByte	SRAM

12.2.2 读写位宽

本控制器支持字节（8 位）、半字（16 位）、字（32 位）三种位宽的读写操作：

- 字节操作的地址必须按字节对齐
- 半字操作的目标地址必须按半字对齐（地址最低位为 0b0）
- 字操作的地址必须按字对齐（地址最低两位为 0b00）

如果读写操作的目标地址没有按照位宽规定对齐，该操作无效，并且系统会产生 Hard Fault 出错中断。

12.2.3 奇偶校验

本控制器支持 SRAM 数据的奇偶校验：

- 对 SRAM 写数据时，对每个字节的数据做奇偶校验，并把 1bit 校验值和 8bits 数据一起存入 SRAM 中。
- 对 SRAM 读数据时，控制器会读取 8bits 数据和 1bit 校验值，并做奇偶校验。

如果校验出错，则置位奇偶校验出错标志位，在中断使能情况下，会产生出错中断。

注意

在奇偶校验使能时，在读取 SRAM 数据前，必须初始化 SRAM，否则可能会误触发奇偶校验报警标志位或者中断。

版权所有 ©小华半导体有限公司

12.3 寄存器

12.3.1 寄存器总表

基地址：0x40020400

表 12-2 RAM 控制器（RAM）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	RAM_CR	控制寄存器	32
0x04	RAM_ERRADDR	奇偶校验出错地址寄存器	32
0x08	RAM_IFR	出错中断标志寄存器	32
0x0C	RAM_ICLR	出错中断标志清除寄存器	32

版权所有 ©小华半导体有限公司

12.3.2 控制寄存器（RAM_CR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													IE	Reserved	
Access																														RW		

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	IE	奇偶校验出错报警中断使能控制 ● 0b0：禁止 ● 0b1：使能	RW
0	*Reserved*	-	-

12.3.3 奇偶校验出错地址寄存器（RAM_ERRADDR）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								ERRADDR							
Access																									RO							

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14:0	ERRADDR	奇偶校验出错 Byte 地址 中断标志位清除后，该地址同时被清除	RO

版权所有 ©小华半导体有限公司

12.3.4 出错中断标志寄存器（RAM_IFR）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															ERR
Access																																RO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	ERR	奇偶校验出错标志位 ● 0b0：读 RAM 时，奇偶校验正确 ● 0b1：读 RAM 时，奇偶校验出错	RO

12.3.5 出错中断标志清除寄存器（RAM_ICLR）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000001																															
Name	Reserved																															ERRCLR
Access																																WO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	ERRCLR	出错中断标志清除位 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

13 DMA 控制器（DMAC）

13.1 简介

直接存储器存取（DMA）用来提供在外设和存储器之间或者存储器和存储器之间的高速数据传输；传输过程中无须 CPU 参与，故 CPU 可同步进行其它操作。DMAC 具有 2 条独立的 DMA 通道，每个通道专门用来管理来自于外设或存储器访问的请求。还有一个仲裁器来协调各个 DMA 请求的优先权。

13.2 主要特性

DMA 控制器支持以下特性：

- 2 条独立 DMA 通道，支持优先级配置
- 3 种数据传输宽度：8-bit、16-bit、32-bit
- 4 种传输模式：软件 Block、软件 Burst、硬件 Block、硬件 Burst
- 2 种来源地址类型：外设、存储器
- 2 种目标地址类型：外设、存储器
- 2 种地址变化模式：固定、自增
- 传输地址寻址范围：0x00000000 - 0xFFFFFFFF
- 待传输数据块数量可配置：1~65536
- 待传输数据块大小可配置：1~16
- 支持地址及传输数量重装载功能

版权所有 ©小华半导体有限公司

13.3 功能说明

13.3.1 功能框图

- DMAC

  DMAC 具有 2 条 DMA 通道，当通道之间发生冲突时，由优先级控制器进行仲裁。

- Bus Matrix

  CPU 和 DMAC 均连接到总线矩阵上。当 CPU 与 DMAC 访问不同的 AHB 总线设备或 AHB 桥时，数据传输可以同时进行。当 CPU 与 DMAC 访问同一总线设备或 AHB 桥时，CPU 的优先级高于 DMAC。即只有 CPU 释放 AHB 总线设备或 AHB 桥时，DMAC 才可访问该 AHB 总线设备或 AHB 桥。

- DMA requests

  如果外设支持硬件 DMA request，则该 DMA 通道可以配置为硬件触发否则只能配置为软件触发。

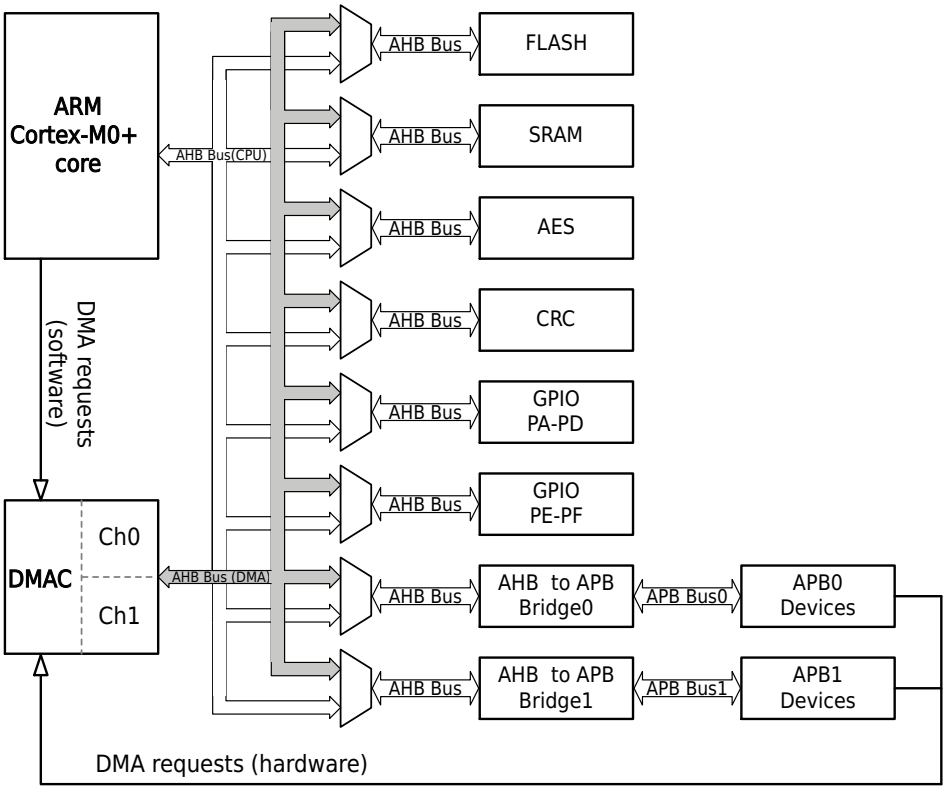


图 13-1 DMA 控制器功能框图

版权所有 ©小华半导体有限公司

13.3.2 DMAC 传输模式

13.3.2.1 DMAC 传输模式概述

DMA 控制器支持 4 种传输模式，软件 Block 传输模式、软件 Burst 传输模式、硬件 Block 传输模式、硬件 Burst 传输模式。

表 13-1 DMAC 传输模式比对表

对比条目	软件 Block 传输	软件 Burst 传输	硬件 Block 传输	硬件 Burst 传输
是否可以被更高优先级 DMA 通道或 CPU 打断	可以	不可以	可以	不可以
触发传输启动的条件	写 DMAC 寄存器		外设中断标志	
触发一次传输的数据量	(BC+1)*(TC+1)		BC+1	(BC+1)*(TC+1)
配置后传输的总数据量	(BC+1)*(TC+1)			
主要应用场景	● 存储器到存储器 ● 存储器到无 DMA 请求的外设		● 存储器到有 DMA 请求的外设 ● 有 DMA 请求的外设到存储器	● 存储器到存储器 ● 存储器到无 DMA 请求的外设

13.3.2.2 软件 Block 传输模式

当配置 DMAC_CONFAx.TRI_SEL=0，DMAC_CONFBx.MODE=0 时，DMAC 工作于软件 Block 传输模式。

该模式下用户向 DMAC_CONFAx.ST 写入 1，则触发 DAMC 启动软件 Block 传输模式，传输(BC+1) * (TC+1)个数据后停止。每传输完成 BC+1 个数据之后，DMAC 插入一个传输间隙，优先级仲裁器在该间隙进行优先级仲裁。如在该间隙发现 CPU 或更高优先 DMA 通道请求总线，则总线占有权转移给 CPU 或更高优先 DMA 通道；当 CPU 或更高优先 DMA 通道释放总线后，未完成的数据传输将继续完成。

软件 Block 传输示意如下所示，其中 SA 代表源地址，DA 代表目标地址；数据块大小为 3（BC=2），数据块数量为 3（TC=2），数据宽度为 16-bit，地址自增。

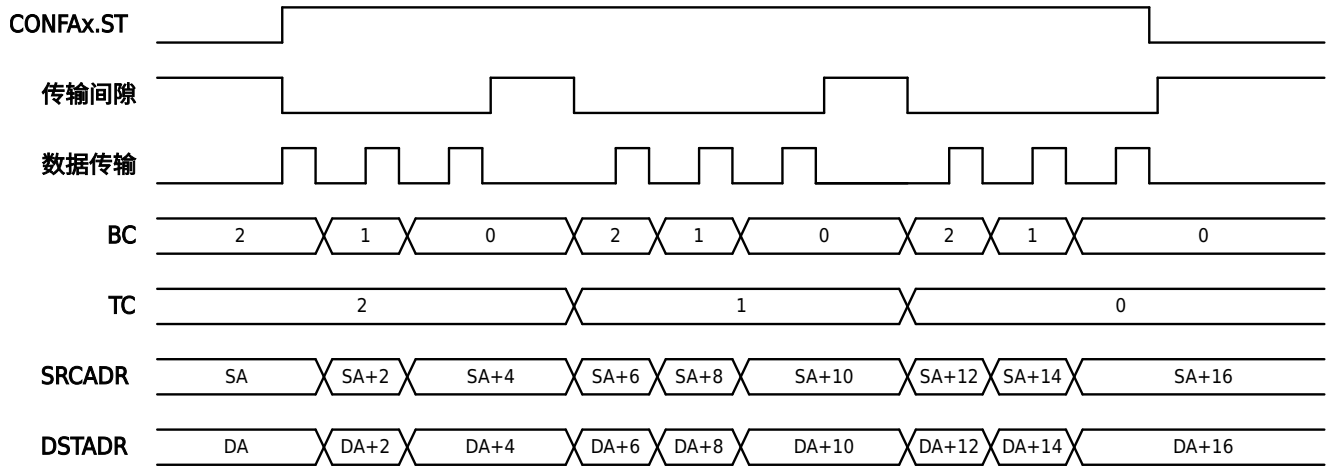


图 13-2 DMA 软件 Block 传输模式

13.3.2.3 软件 Burst 传输模式

当配置 DMAC_CONFAx.TRI_SEL=0，DMAC_CONFBx.MODE=1 时，DMAC 工作于软件 Burst 传输模式。

该模式下用户向 DMAC_CONFAx.ST 写入 1，则触发 DMAC 启动软件 Burst 传输模式，传输(BC+1) * (TC+1)个数据后停止。该传输没有传输间隙，所有数据传输完成之前，当前正在工作的 DMA 通道将一直占据总线，CPU 或更高优先 DMA 通道只能等待该操作完成后才能访问总线。建议每次不要传输太多的数据，否则将可能造成 CPU 在一段时间内完全不能工作。

软件 Burst 传输示意如下所示，其中 SA 代表源地址，DA 代表目标地址；数据块大小为 3（BC=2），数据块数量为 3（TC=2），数据宽度为 16-bit，地址自增。

版权所有 ©小华半导体有限公司

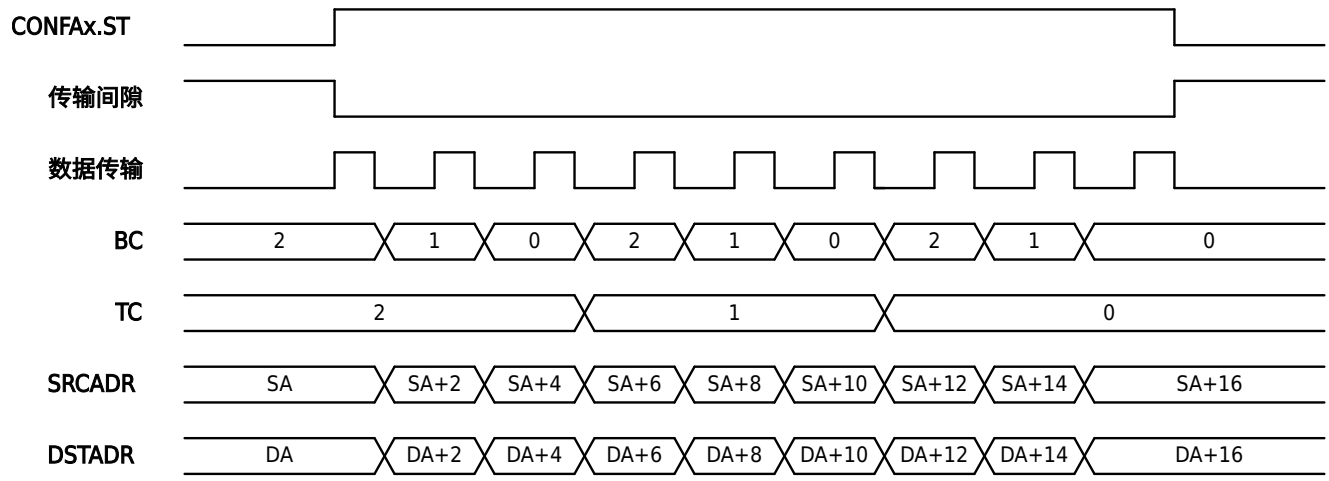


图 13-3 DMA 软件 Burst 传输模式

13.3.2.4 硬件 Block 传输模式

当配置 DMAC_CONFAx.TRI_SEL=非零，DMAC_CONFBx.MODE=0 时，DMAC 工作于硬件 Block 传输模式。该模式下每当外设 DMA request 信号出现一次，则触发 DMAC 启动一次硬件 Block 传输，传输(BC+1)个数据。需要出现(TC+1)次外设 DMA request 信号，才能完成所有 DMA 数据的传输。每完成(BC+1)个数据之后，DMAC 插入一个传输间隙，优先级仲裁器在该间隙进行优先级仲裁。如在该间隙发现 CPU 或更高优先 DMA 通道也在请求总线，则总线占有权转移给 CPU 或更高优先 DMA 通道；当 CPU 或更高优先 DMA 通道释放总线后，未完成的数据传输将继续完成。

说明

在该模式下，一般将 BC 设为 0，以实现从外设获取一个数据或提供一个数据给外设。

DMA 支持的硬件 request 信号类型请参见 DMAC_CONFAx.TRI_SEL 位功能描述。

硬件 Block 传输示意如下所示，其中 SA 代表源地址，DA 代表目标地址；数据块大小为 2（BC=1），数据块数量为 3（TC=2），数据宽度为 8-bit，目标地址自增，源地址固定，传输完成自动禁止。

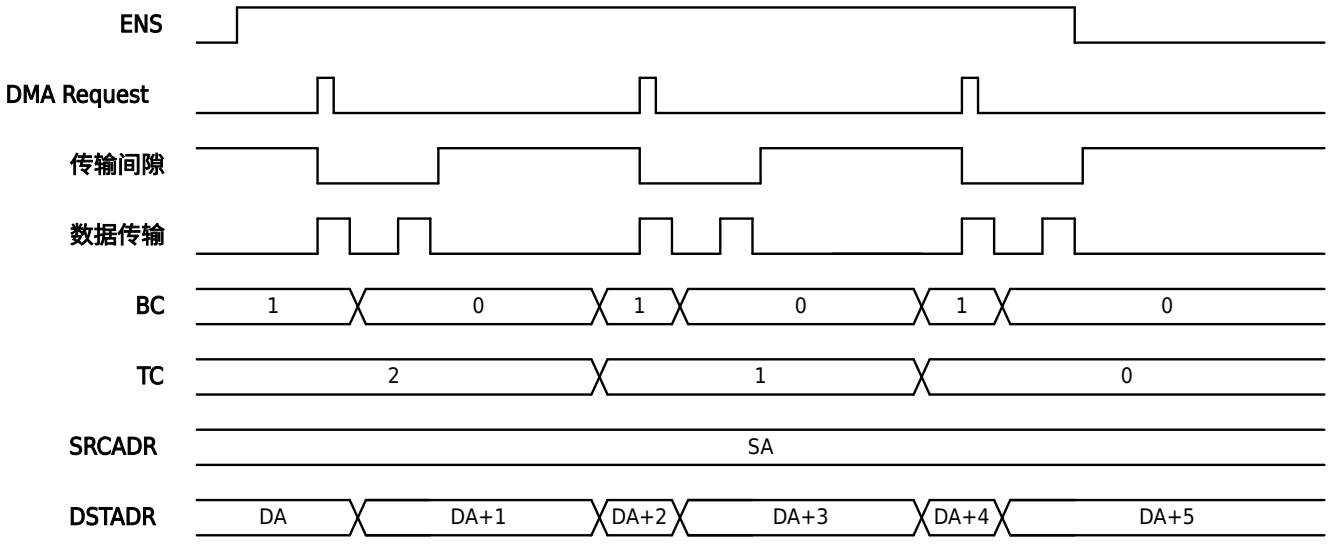


图 13-4 DMA 硬件 Block 传输模式

13.3.2.5 硬件 Burst 传输模式

当配置 DMAC_CONFAx.TRI_SEL=非零，DMAC_CONFBx.MODE=1 时，DMAC 工作于硬件 Burst 传输模式。该模式下当外设 DMA request 信号出现时，则触发 DMAC 启动硬件 Burst 传输模式，传输完成(BC+1)*(TC+1)个数据后停止。该传输没有传输间隙，所有数据传输完成之前，当前正在工作的 DMA 通道将

版权所有 ©小华半导体有限公司

一直占据总线，CPU 或更高优先 DMA 通道只能等待该操作完成后才能访问总线。建议每次不要传输太多的数据，否则将可能造成 CPU 在一段时间内完全不能工作。

DMA 支持的硬件 request 信号类型请参见 DMAC_CONFAx.TRI_SEL 位功能描述。

硬件 Burst 传输示意如下所示，其中 SA 代表源地址，DA 代表目标地址；数据块大小为 3（BC=2），数据块数量为 3（TC=2），数据宽度为 8-bit，源地址自增，目标地址固定，传输完成自动禁止。

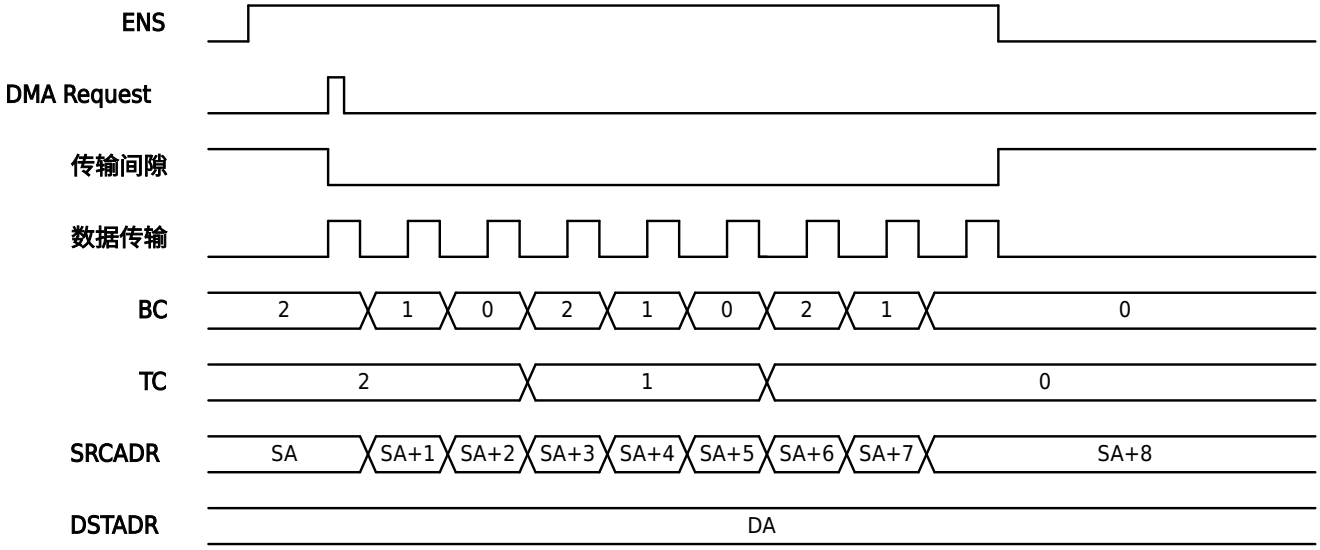


图 13-5 DMA 硬件 Burst 传输模式

13.3.3 DMA 传输暂停

软件 Block 传输模式时的传输暂停

当 DMAC 工作于软件 Block 传输模式时：

配置 DMAC_CONF.HALT 为非零值时，所有正在传输的通道都将在传输间隔时进入暂停状态，不再进行数据传输。配置 DMAC_CONF.HALT 为 0 后：之前正在传输的 DMAC 通道（DMAC_CONFAx.ST 已经为 1）会继续刚才未完成的传输；之前未在传输的 DMAC 通道（DMAC_CONFAx.ST 为 0），会等到 DMAC_CONFAx.ST 为 1 后启动传输。

配置 DMAC_CONFAx.PAS 为 1 时，x 相应的正在传输的通道将在传输间隔进入暂停状态，不再进行数据传输，配置 DMAC_CONFAx.PAS 为 0 后，该通道会继续刚才未完成的传输。

软件 Burst 传输模式时的传输暂停

当 DMAC 工作于软件 Burst 传输模式且没有进行数据传输时：

配置 DMAC_CONF.HALT 为非零值，则 DMA 通道进入暂停状态，不再进行数据传输。如果在暂停期间某个 DMAC 通道软件触发使能（DMAC_CONFAx.ST 为 1），则配置 DMAC_CONF.HALT 为 0 后，该通道会启动一次新的完整传输；如果在暂停期间某个 DMAC 通道软件触发未使能（DMAC_CONFAx.ST 为 0），则配置 DMAC_CONF.HALT 为 0 后，待该通道软件触发使能（DMAC_CONFAx.ST 为 1）后，会启动一次新的完整传输。

配置 DMAC_CONFAx.PAS 为 1 时，则 DMA 通道进入暂停状态，不再进行数据传输。如果在暂停期间该通道软件触发使能（DMAC_CONFAx.ST 为 1），则配置 DMAC_CONFAx.PAS 为 0 后，该通道会启动一次新的完整传输；如果在暂停期间该通道软件触发未使能（DMAC_CONFAx.ST 为 0），则配置 DMAC_CONFAx.PAS 为 0 后，待该通道软件触发使能（DMAC_CONFAx.ST 为 1）后，会启动一次新的完整传输。

当 DMAC 工作于软件 Burst 传输模式且正在进行数据传输时，向 DMAC_CONF.HALT 写入非 0 值或向 DMAC_CONFAx.PAS 写入 1 均不能暂停正在进行的传输；当前传输完成后 DMA 通道也不会进入暂停态。

硬件 Block 传输模式时的传输暂停

当 DMAC 工作于硬件 Block 传输模式时：

版权所有 ©小华半导体有限公司

配置 DMAC_CONF.HALT 为非零值时，所有正在传输的通道都将在传输间隔时进入暂停状态，不再进行数据传输。配置 DMAC_CONF.HALT 为 0 后，DMAC 各通道需要收到下一次触发信号才会继续刚才未完成的传输。

配置 DMAC_CONFAx.PAS 为 1 时，x 相应的正在传输的通道将在传输间隔进入暂停状态，不再进行数据传输。配置 DMAC_CONFAx.PAS 为 0 后，该通道需要收到下一次触发信号才会继续刚才未完成的传输。

硬件 Burst 传输模式时的传输暂停

当 DMAC 工作于硬件 Burst 传输模式且没有进行数据传输时：

配置 DMAC_CONF.HALT 为非零值，则 DMA 通道进入暂停状态，不再进行数据传输。配置 DMAC_CONF.HALT 为 0 后，DMAC 收到下一次触发信号时会启动一次新的完整传输。

配置 DMAC_CONFAx.PAS 为 1 时，则 DMA 通道进入暂停状态，不再进行数据传输。配置 DMAC_CONFAx.PAS 为 0 后，DMAC 收到下一次触发信号时才会启动一次新的完整传输。

当 DMAC 工作于硬件 Burst 传输模式且正在进行数据传输时，向 DMAC_CONF.HALT 写入非 0 值或向 DMAC_CONFAx.PAS 写入 1 均不能暂停正在进行的传输；当前传输完成后 DMA 通道也不会进入暂停态。

13.3.4 DMA 其它配置

数据宽度

配置 DMAC_CONFBx.WIDTH，可以配置每个待传送的数据的宽度为 8-bit、16-bit、32-bit，注意该位宽应与 DMA 的源地址与目标地址的位宽完全一致。

数据块大小

配置 DMAC_CONFAx.BC，可以配置每个数据块待传送的数据个数为 1~16。注意 BC 的值应当与源地址和目标地址所提供的连续操作次数相匹配。

- 如果源地址或目标地址一次只能提供或接收一个数据则 BC 只能配置为 0。例如 UART/LPUART/SPI 每次只能向 DMA 提供一个数据，UART/LPUART/SPI/DAC 每次只能从 DMA 接收一个数据，所以 BC 只能配置为 0。
- 如果源地址和目标地址均能提供或接收多个数据，则 BC 可以配置为更大的值，以加快传输速度。例如从 FLASH 传输到 RAM 或从 FLASH 传输到 CRC，源地址和目标地址都可以连续操作，故可以配置 BC 为 15 以实现快速传输。

数据块个数

配置 DMAC_CONFAx.TC，可以配置每次 DMA 启动后，传输出的数据块的个数为 1~65536。

通道优先级

- 当 DMAC_CONF.PRIO=0b0 时，DMAC 工作在固定优先模式下。此时 CH0 比 CH1 具有更高的优先级，只有在高优先级通道不进行数据传输时，低优先级才能进行数据传输。
- 当 DMAC_CONF.PRIO=0b1 时，DMAC 工作在循环优先模式下。此时 CH0 与 CH1 轮流具有更高的优先级，两个通道将轮流占有总线以进行数据传输。

自动重装载

如果使能自动重装载功能则数据块大小、数据块个数、来源地址、目标地址在传输完成后均自动装载为上一次配置的数值，不用每次进行配置。

13.3.5 DMA 中断

DMA 支持两种类形的中断：传输出错和传输完成。当中断触发时，通过查询状态寄存器 DMAC_CONFBx.STAT 就可以判断是什么条件触发了中断，通过对寄存器 DMAC_CONFBx.STAT 清零就可以清除内置的中断状态标志位。

支持触发 DMA 中断的条件如下：

- 传输地址超出寻址范围
- 外设请求停止 DMA

版权所有 ©小华半导体有限公司

- 访问传输来源地址出错
- 访问传输目的地址出错
- 传输完成

版权所有 ©小华半导体有限公司

13.4 寄存器

13.4.1 寄存器总表

基地址：0x40021000

表 13-2 DMA 控制器（DMAC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	DMAC_CONF	所有通道配置寄存器	32
0x10+0x10*x	DMAC_CONFAx	通道 x 配置 A 寄存器（x=0~1）	32
0x14+0x10*x	DMAC_CONFBx	通道 x 配置 B 寄存器（x=0~1）	32
0x18+0x10*x	DMAC_SRCADRx	通道 x 传输源地址寄存器（x=0~1）	32
0x1C+0x10*x	DMAC_DSTADRx	通道 x 传输目的地址寄存器（x=0~1）	32

版权所有 ©小华半导体有限公司

13.4.2 所有通道配置寄存器（DMAC_CONF）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	EN	Reserved		PRIO	HALT				Reserved																							
Access	RW			RW	RW																											

位/位域	标记	功能描述	读写
31	EN	DMA 控制器使能 ● 0b0：禁止 ● 0b1：使能 **注意** 当禁止 DMA 控制器时，将强制停止正在进行的传输，造成不可预知的结果。	RW
30:29	*Reserved*	-	-
28	PRIO	DMA 通道优先级配置 ● 0b0：固定优先级模式，CH0>CH1 优先级 ● 0b1：循环优先级模式，CH0/CH1 轮流获取总线访问权	RW
27:24	HALT	DMA 全部通道传输暂停控制 ● 0b0000：恢复所有通道数据传输 ● 0b0001~0b1111：暂停所有通道数据传输	RW
23:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

13.4.3 通道 x 配置 A 寄存器（DMAC_CONFAx）（x=0~1）

偏移地址（Offset）：0x10+0x10*x

Offset	Bit Position																															
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	ENS	PAS	ST	TRI_SEL							Reserved		BC				TC															
Access	RW	RW	RW	RW									RW				RW															

位/位域	标记	功能描述	读写
31	ENS	DMA 通道使能控制 ● 0b0：禁止当前 DMA 通道 ● 0b1：使能当前 DMA 通道；若 CONFBx.MSK 为 0，则传输完成时该位自动清零 **注意** ● 当禁止 DMA 控制器时，将强制停止正在进行的传输，造成不可预知的结果。 ● DMA 通道使能，建议放到所有 DMA 配置完毕之后进行使能操作。	RW
30	PAS	DMA 通道数据传输暂停控制 ● 0b0：恢复 DMA 通道数据传输 ● 0b1：暂停 DMA 通道数据传输	RW
29	ST	DMA 通道软件触发控制 ● 0b0：停止 DMA 通道软件 Block/Burst 传输 ● 0b1：触发 DMA 通道启动软件 Block/Burst 传输，传输完成时该位自动清零	RW
28:22	TRI_SEL	DMA 通道触发源配置 ● 0x00：软件触发 ● 0x40：SPI0 接收 Buf 非空 ● 0x41：SPI0 发送 Buf 空 ● 0x42：SPI1 接收 Buf 非空 ● 0x43：SPI1 发送 Buf 空 ● 0x44：ADC JQR 转换完成 ● 0x45：ADC SQR 转换完成 ● 0x46：LCD 定时中断 ● 0x47：禁止设置 ● 0x48：UART0 接收 Buf 非空 ● 0x49：UART0 发送 Buf 空 ● 0x4A：UART1 接收 Buf 非空 ● 0x4B：UART1 发送 Buf 空 ● 0x4C：LPUART0 接收 Buf 非空 ● 0x4D：LPUART0 发送 Buf 空 ● 0x4E：LPUART1 接收 Buf 非空 ● 0x4F：LPUART1 发送 Buf 空 ● 0x50：DAC 转换完成	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
28:22	TRI_SEL	● 0x51：禁止设置 ● 0x52：TIM0 通道 A，发生捕获事件或比较事件 ● 0x53：TIM0 通道 B，发生捕获事件或比较事件 ● 0x54：TIM1 通道 A，发生捕获事件或比较事件 ● 0x55：TIM1 通道 B，发生捕获事件或比较事件 ● 0x56：TIM2 通道 A，发生捕获事件或比较事件 ● 0x57：TIM2 通道 B，发生捕获事件或比较事件 ● 0x58：TIM3 通道 A，发生捕获事件或比较事件 ● 0x59：TIM3 通道 B，发生捕获事件或比较事件 ● 0x5A：TIM4 通道 A，发生捕获事件或比较事件 ● 0x5B：TIM4 通道 B，发生捕获事件或比较事件 ● 0x5C：TIM5 通道 A，发生捕获事件或比较事件 ● 0x5D：TIM5 通道 B，发生捕获事件或比较事件 ● 0x5E：TIM6 通道 A，发生捕获事件或比较事件 ● 0x5F：TIM6 通道 B，发生捕获事件或比较事件 ● 0x60：UART2 接收 Buf 非空 ● 0x61：UART2 发送 Buf 空 ● 0x62：UART3 接收 Buf 非空 ● 0x63：UART3 发送 Buf 空 ● 其他：禁止设置	RW
21:20	*Reserved*	-	-
19:16	BC	DMA 通道传输数据块大小 配置 DMA 通道待传输的数据块的大小为 BC+1 **说明** 当源址址或目标地址每隔一段时间才能提供或接收一个数据时，BC 值只可设为 0。	RW
15:0	TC	DMA 通道传输数据块数量 配置 DMA 通道待传输的数据块的数量为 TC+1 传输过程中，每传输完成一个数据块，该寄存器值自减 1 **说明** DMA 传输的总数据量为(TC +1)*(BC +1)。	RW

说明

- TIM0/1/2/3 的触发源：
  - TIM0/1/2/3 通道 A：比较捕获 A、外部触发
  - TIM0/1/2/3 通道 B：比较捕获 B、事件更新
- TIM4/5/6 的触发源：
  - TIM4/5/6 通道 A：比较捕获 A/C、计数上溢出、专用比较 A
  - TIM4/5/6 通道 B：比较捕获 B/D、计数下溢出、专用比较 B

版权所有 ©小华半导体有限公司

13.4.4 通道 x 配置 B 寄存器（DMAC_CONFBx）（x=0~1）

偏移地址（Offset）：0x14+0x10*x

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved		MODE		WIDTH		FS	FD	RC	RS	RD	ERR_IE	FIS_IE	STAT	Reserved																MSK	
Access			RW		RW		RW	RW	RW	RW	RW	RW	RW	RW																	RW	

位/位域	标记	功能描述	读写
31:30	*Reserved*	-	-
29:28	MODE	DMA 通道传输模式配置 ● 0b00：Block 传输 ● 0b01：Burst 传输 ● 0b10：禁止设置 ● 0b11：禁止设置	RW
27:26	WIDTH	DMA 通道传输数据宽度配置 ● 0b00：8-bit ● 0b01：16-bit ● 0b10：32-bit ● 0b11：禁止设置	RW
25	FS	DMA 通道源地址自增使能 ● 0b0：每传输完成一个数据，源地址进行自增 ● 0b1：源地址在传输过程中保持不变 **说明** 数据宽度为 8-bit/16-bit/32-bit 所对应的自增量分别为 1/2/4。	RW
24	FD	DMA 通道目标地址自增使能 ● 0b0：每传输完成一个数据，目标地址进行自增 ● 0b1：目标地址在传输过程中保持不变 **说明** 数据宽度为 8-bit/16-bit/32-bit 所对应的自增量分别为 1/2/4。	RW
23	RC	DMA 通道 BC 和 TC 重载使能 ● 0b0：禁止 BC/TC 重载，传输完成后 BC/TC 的值均为 0 ● 0b1：使能 BC/TC 重载，传输完成后 BC/TC 的值自动恢复为写入的初值	RW
22	RS	DMA 通道源地址重载使能 ● 0b0：禁止源地址重载，传输完成后源地址的值不确定 ● 0b1：使能源地址重载，传输完成后源地址的值为写入的初值	RW
21	RD	DMA 通道目标地址重载使能 ● 0b0：禁止目标地址重载，传输完成后目标地址的值不确定 ● 0b1：使能目标地址重载，传输完成后目标地址的值自动恢复为写入的初值	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
20	ERR_IE	DMA 通道传输错误中断使能 ● 0b0：禁止 ● 0b1：使能 **说明** 在中断服务程序中，需要对 STAT 写入 0x00 以清除中断状态。	RW
19	FIS_IE	DMA 通道传输完成中断使能 ● 0b0：禁止 ● 0b1：使能 **说明** 在中断服务程序中，需要对 STAT 写入 0x00 以清除中断状态。	RW
18:16	STAT	DMA 通道当前传输状态 ● 0b000：初始值 ● 0b001：传输错误，传输地址超出寻址范围 ● 0b010：传输错误，外设请求停止 DMA ● 0b011：传输错误，访问传输来源地址出错 ● 0b100：传输错误，访问传输目的地址出错 ● 0b101：传输完成 ● 0b110：禁止设置 ● 0b111：传输暂停	RW
15:1	*Reserved*	-	-
0	MSK	DMA 通道传输完成时自动禁止/使能配置 ● 0b0：DMA 通道传输完成时，CONFAx.ENS 自动清零 ● 0b1：DMA 通道传输完成时，CONFAx.ENS 保持不变	RW

版权所有 ©小华半导体有限公司

13.4.5 通道 x 传输源地址寄存器（DMAC_SRCADRx）（x=0~1）

偏移地址（Offset）：0x18+0x10*x

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	SRCADR																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	SRCADR	DMA 通道源地址配置 可通过 CONFBx.RS 配置其自动重载 **注意** 地址对齐方式应与数据宽度相匹配，否则会造成地址访问出错。	RW

13.4.6 通道 x 传输目的地址寄存器（DMAC_DSTADRx）（x=0~1）

偏移地址（Offset）：0x1C+0x10*x

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	DSTADR																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	DSTADR	DMA 通道目标地址配置 可通过 CONFBx.RD 配置其自动重载 **注意** 地址对齐方式应与数据宽度相匹配，否则会造成地址访问出错。	RW

版权所有 ©小华半导体有限公司

14 通用定时器（TIM0/1/2/3）

14.1 简介

TIM0/1/2 是分别由 1 个计数单元和 2 个比较单元组成的定时器。每个定时器支持 2 个独立 PWM 输出或 1 对互补 PWM 输出和 1 个独立 PWM 输出，支持 2 个捕获输入。TIM0/1/2 可以组成 3 对互补 PWM 输出。

TIM3 是由 1 个计数单元和 8 个比较单元组成的定时器，支持 6 路独立 PWM 输出或 3 对互补 PWM 输出，支持 6 路捕获输入。另有 2 个专用比较单元，可以产生比较中断，并可以用于触发 ADC 和 DMA。

使用定时器预分频、系统预分频器和系统时钟选择，可灵活的调整脉冲宽度和波形周期；可以方便的测量脉冲宽度。

14.2 主要特性

14.2.1 TIM0/1/2 主要特性

- 2 路独立 PWM 输出 CHA、CHB
- 1 路互补 PWM 输出（CHA、CHB）+1 路独立 PWM 输出（gate）
- 1 路互补 PWM 输出（CHA、CHB）+1 路捕获功能(gate)
- 最多 2 路捕获输入
- 脉冲宽度测量
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能
- DMA 触发
- 死区控制
- 刹车控制
- 逐波限流
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出

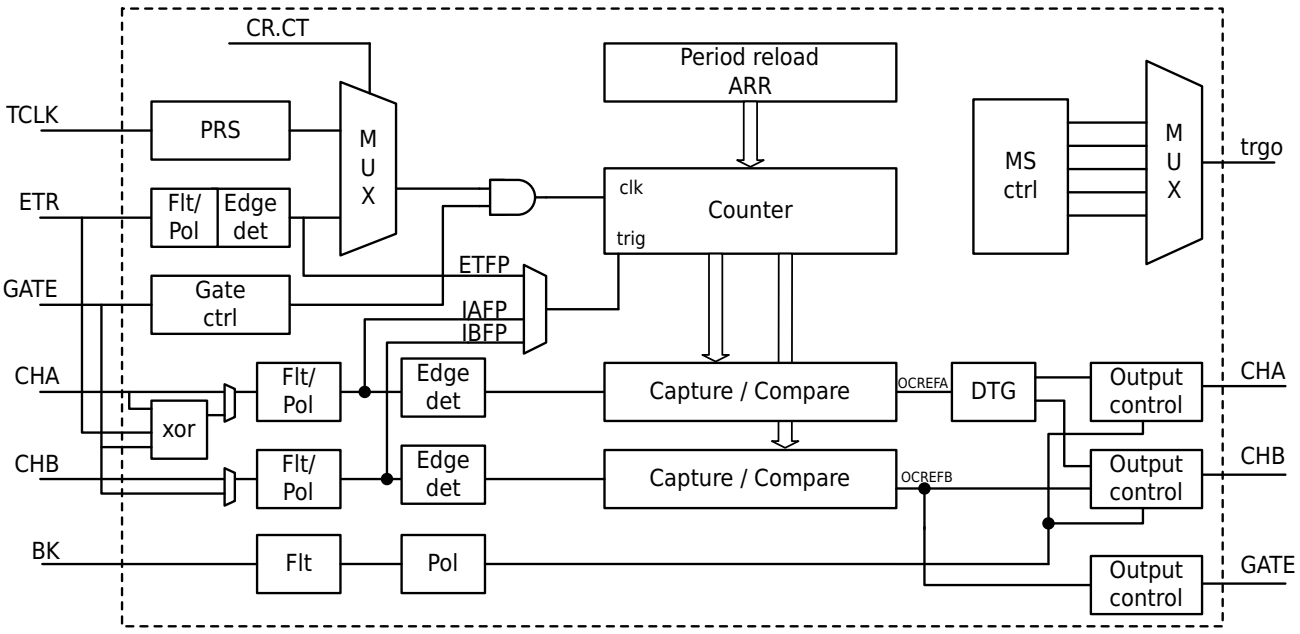


图 14-1 TIM0/1/2 框图

版权所有 ©小华半导体有限公司

14.2.2 TIM3 主要特性

- 6 路独立 PWM 输出 CH0A、CH0B、CH1A、CH1B、CH2A、CH2B
- 3 路互补 PWM 输出（CHxA、CHxB）+1 路独立 PWM 输出（gate）
- 3 路互补 PWM 输出（CHxA、CHxB）+1 路捕获功能（gate）
- 2 路专用比较单元，触发 ADC 和 DMA
- 最多 6 路捕获输入
- 脉冲宽度测量
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能
- DMA 触发
- 死区控制
- 刹车控制
- 逐波限流
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出

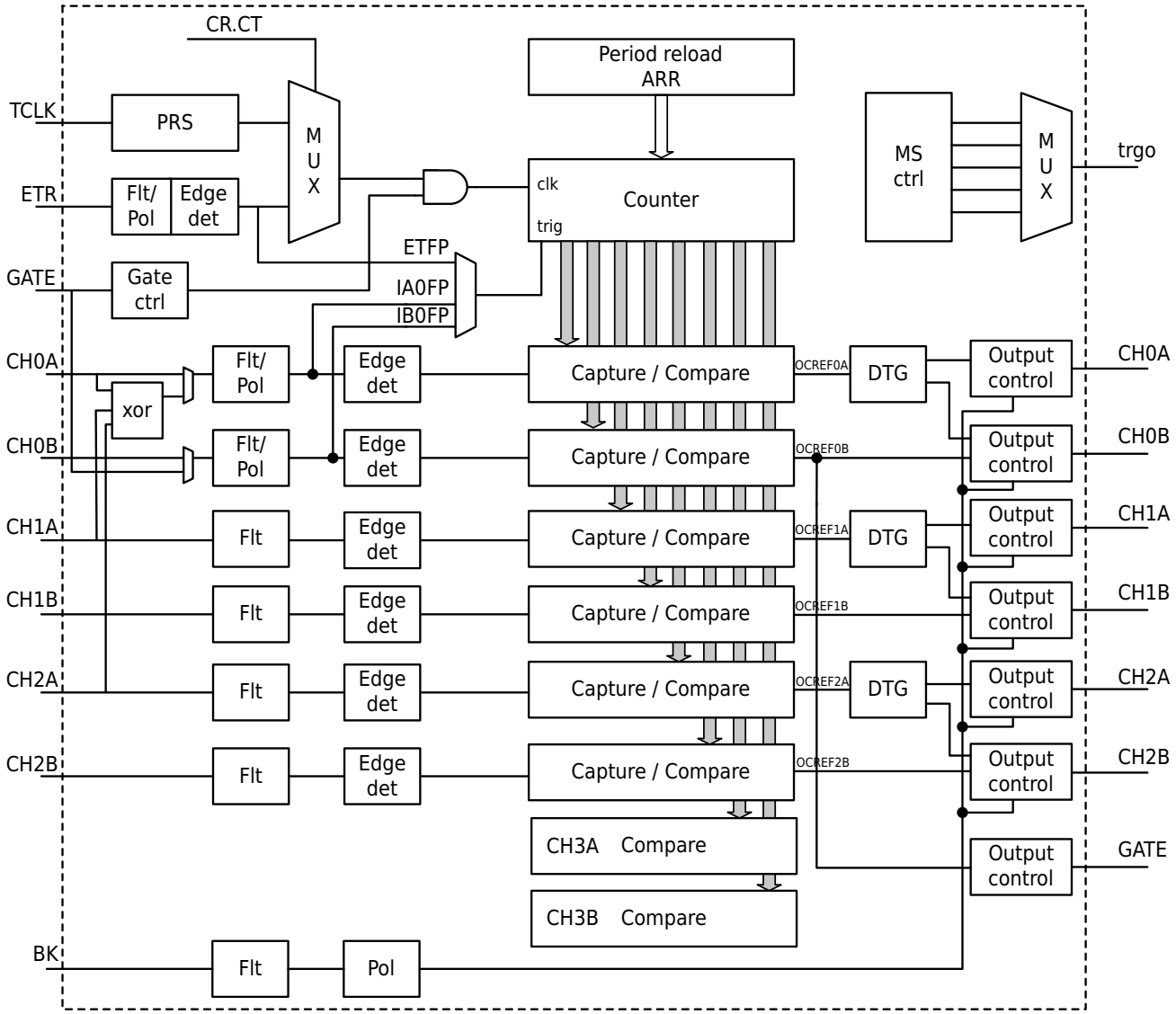


图 14-2 TIM3 框图

版权所有 ©小华半导体有限公司

14.3 功能说明

14.3.1 定时器时钟

定时器使用 PCLK 作为定时器时钟，下文定时器时钟使用 TCLK 标示。

14.3.2 定时计数器

可编程通用定时器的主要模块是一个 16 位计数器及其相关的自动重载寄存器。计数器可递增计数、递减计数或交替进行递增和递减计数。计数器的时钟可通过预分频器进行分频。

计数器、自动重载寄存器和预分频器寄存器可通过软件进行读写。即使在计数器运行时也可执行读写操作。

14.3.3 定时器预分频

使用 TCLK 做为 Timer 定时器时钟时，可以使用预分频。预分频设置如下：

PRS	0b000	0b001	0b010	0b011	0b100	0b101	0b110	0b111
分频比	1	2	4	8	16	32	64	256

预分频器没有预装载缓存，因此对预分频进行更改，预分频将会立刻生效。

14.3.4 模式 0 计数定时器功能

该模式计数器向上计数。计数器支持两种计数模式，重载模式与自由计数模式，可以选择外部时钟 ETR 计数或系统时钟计数。门控 Gate 可以控制计数屏蔽。计数到最大值溢出产生中断。翻转输出信号 TOG/TOGN 由端口 CHA/CHB 输出。

重载模式计数范围从 ARR 向上计数到 0xFFFF 溢出，然后从 ARR 再开始计数，计数周期为 0xFFFF-ARR+1；自由计数模式从设置计数值计数到 0xFFFFFFFF 后溢出，溢出后计数值从 0x0 重新开始计数。

计数器可用通过外部门控功能控制计数器是否计数。控制关系如下：

M0CR.GATE	M0CR.GATEP	端口 GATE 输入	M0CR.CTEN	计数器
×	×	×	0	不计数
0	×	×	1	计数
1	0	高电平	1	计数
1	0	低电平	1	不计数
1	1	高电平	1	不计数
1	1	低电平	1	计数

版权所有 ©小华半导体有限公司

功能框图

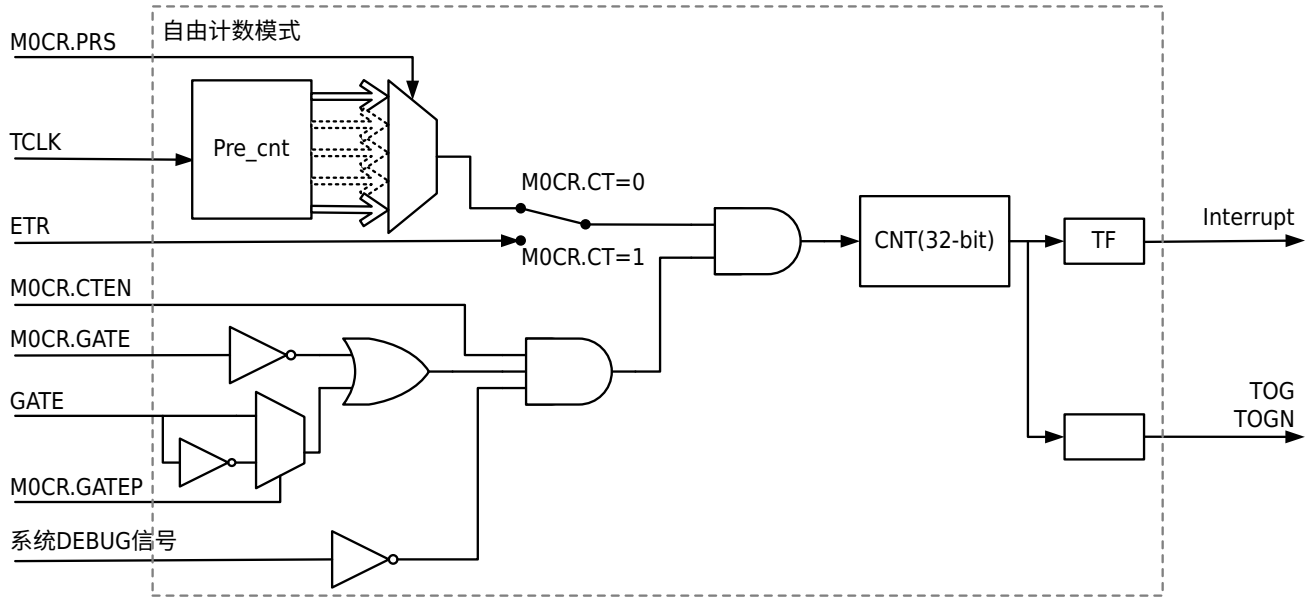


图 14-3 模式 0 计数定时器自由计数框图

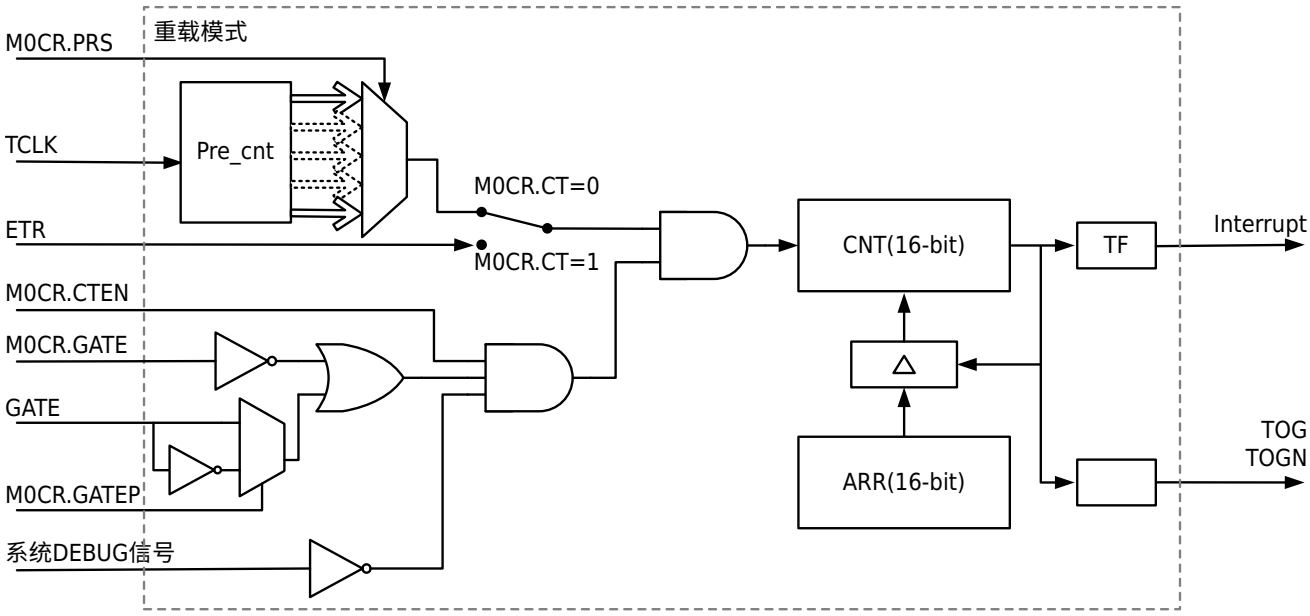


图 14-4 模式 0 计数定时器重载计数框图

说明

框图中“系统 DEBUG 信号”来源为 DEBUG_ACTIVE。

版权所有 ©小华半导体有限公司

计数波形

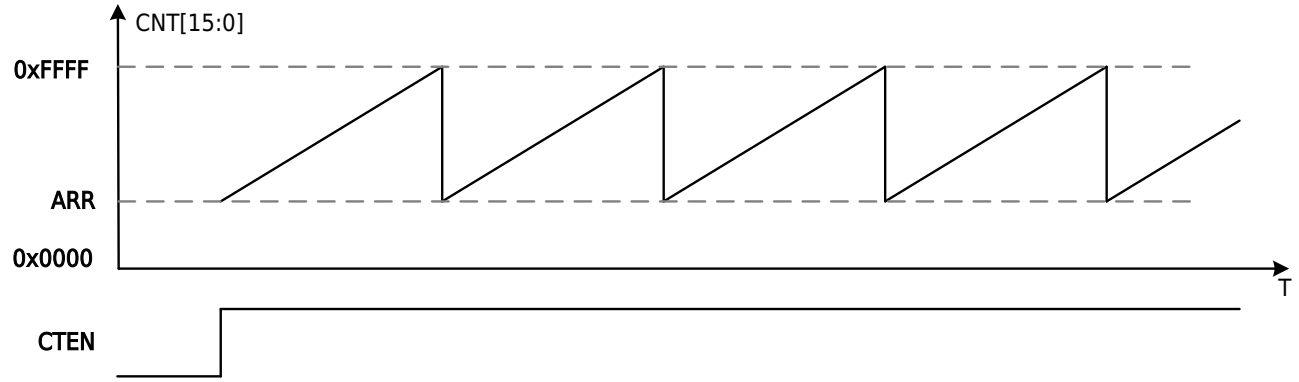


图 14-5 模式 0 计数定时器 16 位重载计数波形

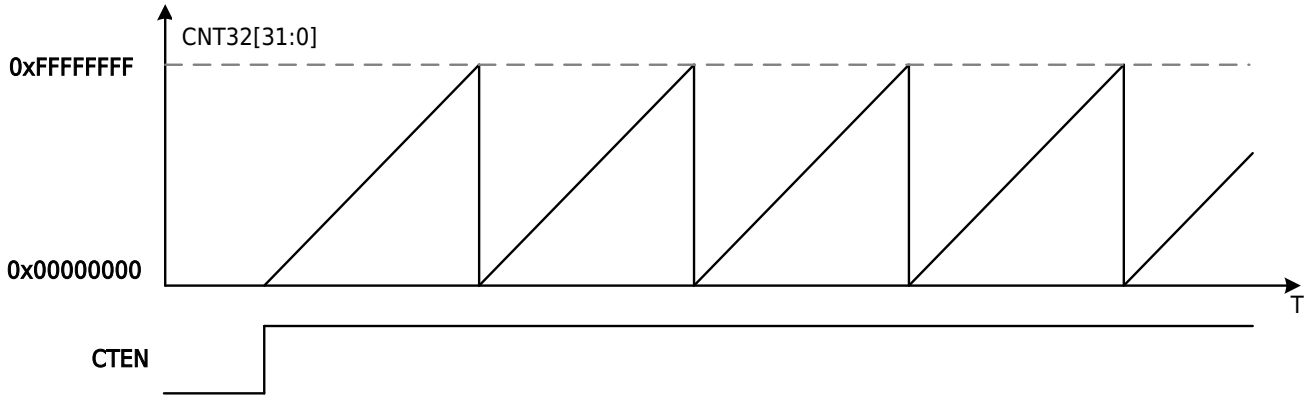


图 14-6 模式 0 计数定时器 32 位自由计数波形

计数功能

计数功能用于测定某个事件发生的次数。在计数功能中，计数器在每个相应的输入时钟的下降沿累加一次。输入信号被内部的 TCLK 采样，因此外部输入信号保持稳定的时间需要大于一个 TCLK 的时钟周期。计数到最大值会溢出并且产生中断。中断标志需要软件清除。

注意

当 ETR 输入作为计数器的计数时钟时，ETR 的时钟频率不能大于 1/2 的 TCLK 时钟。

定时功能

定时功能用于产生间隔定时。在定时功能中，定时器有预除频，定时器在每个预除频的一个时钟累加一次，计数到最大值会溢出并且产生中断。中断标志需要软件清除。

版权所有 ©小华半导体有限公司

时序图

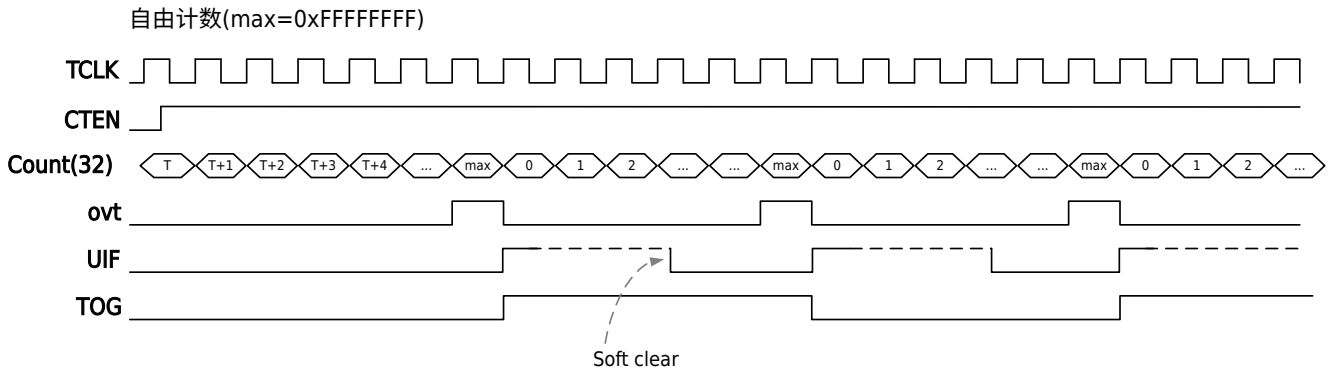


图 14-7 模式 0 计数定时器自由计数时序图

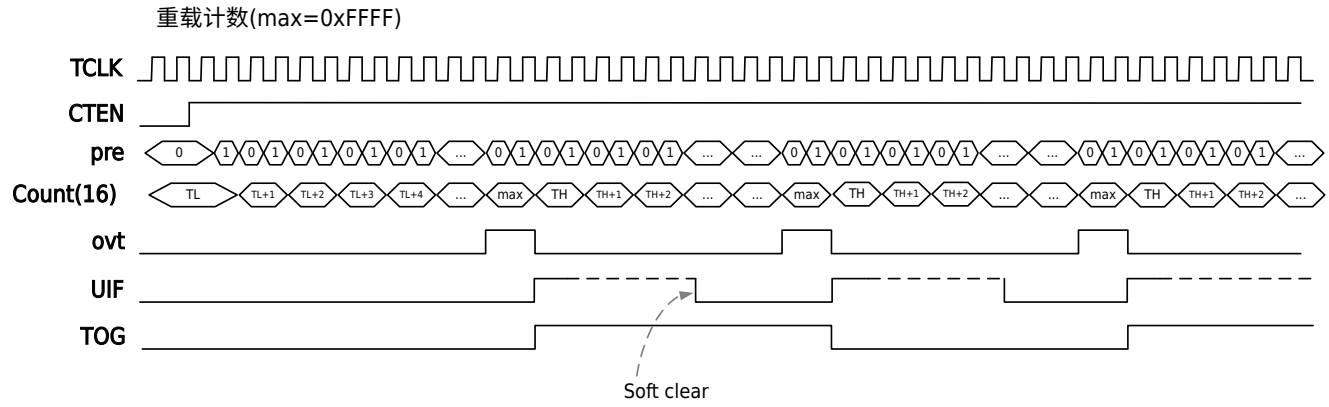


图 14-8 模式 0 计数定时器重载计数时序图（预分频设置为 2）

Buzzer 功能

通过定时器的翻转输出功能可以实现驱动 Buzzer 的功能。使用 toggle 输出需要使能 DTR.MOE 控制位。设置 M0CR.TOGEN 为 0 可以同时设置端口 CHA、CHB 输出为 0。在计数时钟为 4MHz 情况下 Buzzer 输出不同频率的 timer 重载模式配置如下：

Buzzer 频率	计数器周期	计数器计数值	计数器重载值	CNT 初始值	ARR 重载值
1000Hz	0.5ms	2000	63536	0xF830	0xF830
2000Hz	0.25ms	1000	64536	0xFC18	0xFC18
4000Hz	0.125ms	500	65036	0xFE0C	0xFE0C

14.3.5 模式 1 脉宽测量 PWC

这种模式下可以自动测量输入脉冲的高电平低电平或者周期宽度。

第一个有效边沿计数器初始化为 0x0001，第二个有效边沿将停止计数，并将当前计数值存入 CCR0A，并且产生捕获中断 CA0F，如果计数器发生溢出，会产生溢出标志。设置溢出中断使能会产生溢出中断。

M1CR.EDG1ST	0	0	1	1
M1CR.EDG2ND	0	1	0	1
脉宽测量	上沿~上沿 周期宽度	上沿~下沿 高电平宽度	下沿~上沿 低电平宽度	下沿~下沿 周期宽度

版权所有 ©小华半导体有限公司

周期测量时，会间隔一个周期测量一个周期。

PWC 功能框图

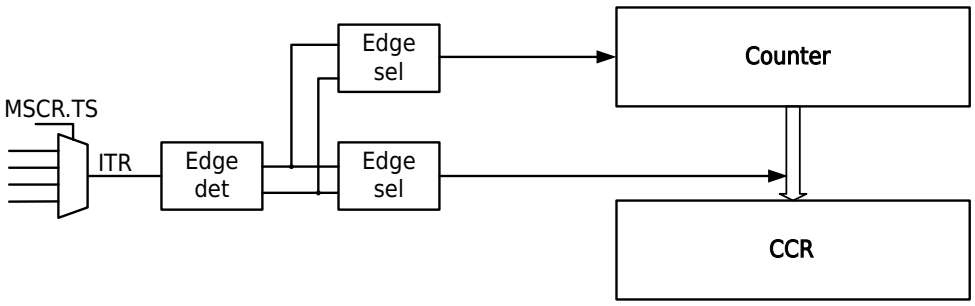


图 14-9 模式 1 脉宽测量 PWC 功能框图

通过寄存 MSCR.TS 选择测量信号源。

触发选择	取值	信号源
MSCR.TS	0b000	ETFP：ETR 外部输入滤波后的相位选择信号，可选择外部滤波与输入反向
	0b001	ITR0：Timer 内部互联信号 0，其他 timer 的 TRGO 输出
	0b010	ITR1：Timer 内部互联信号 1，其他 timer 的 TRGO 输出
	0b011	ITR2：Timer 内部互联信号 2，其他 timer 的 TRGO 输出
	0b100	ITR3：Timer 内部互联信号 3，其他 timer 的 TRGO 输出
	0b101	IA0ED：无效
	0b110	IAFP：CH0A 外部输入滤波后的相位选择信号，可选择外部滤波与输入反向（极性选择在脉宽测量模式下无效）
	0b111	IBFP：CH0B 外部输入滤波后的相位选择信号，可选择外部滤波与输入反向（极性选择在脉宽测量模式下无效）

关于 TRGO 输出请参见相应寄存器描述。

定时器	ITR0	ITR1	ITR2	ITR3
Timer0	-	TIM1_TRGO	TIM2_TRGO	TIM3_TRGO
Timer1	TIM0_TRGO	-	TIM2_TRGO	TIM3_TRGO
Timer2	TIM0_TRGO	TIM1_TRGO	-	TIM3_TRGO
Timer3	TIM0_TRGO	TIM1_TRGO	TIM2_TRGO	-

版权所有 ©小华半导体有限公司

PWC 波形测量时序图

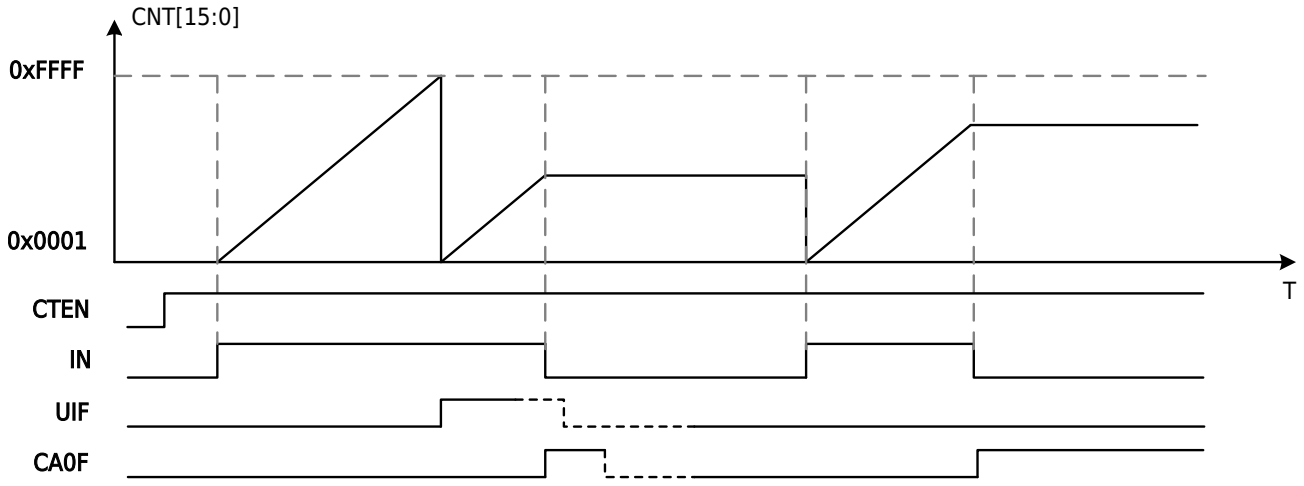


图 14-10 模式 1 脉宽测量 PWC 高电平脉冲宽度测量

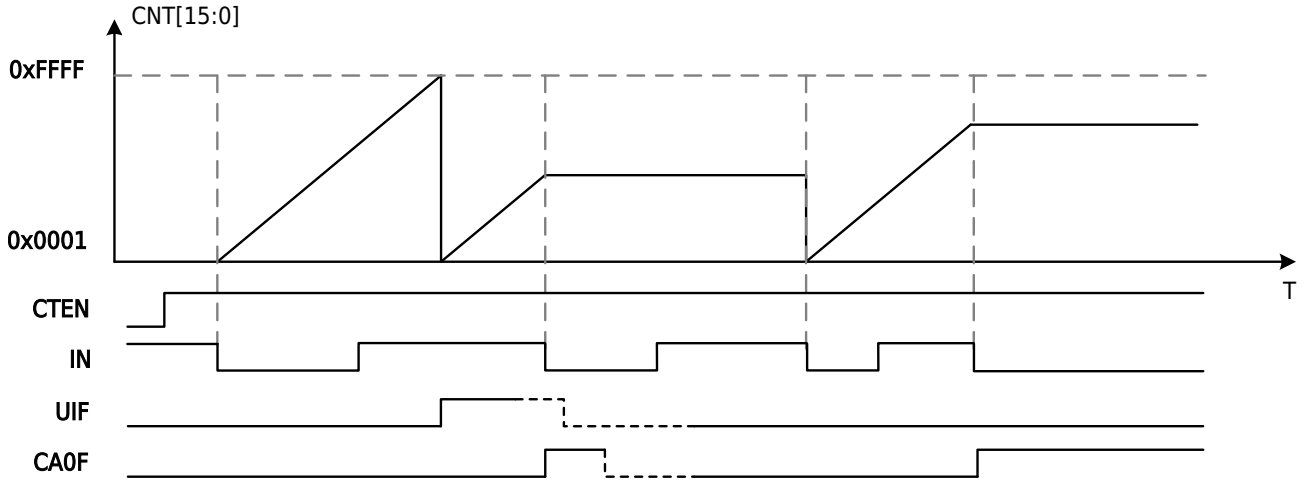


图 14-11 模式 1 脉宽测量 PWC 下降沿到下降沿周期测量

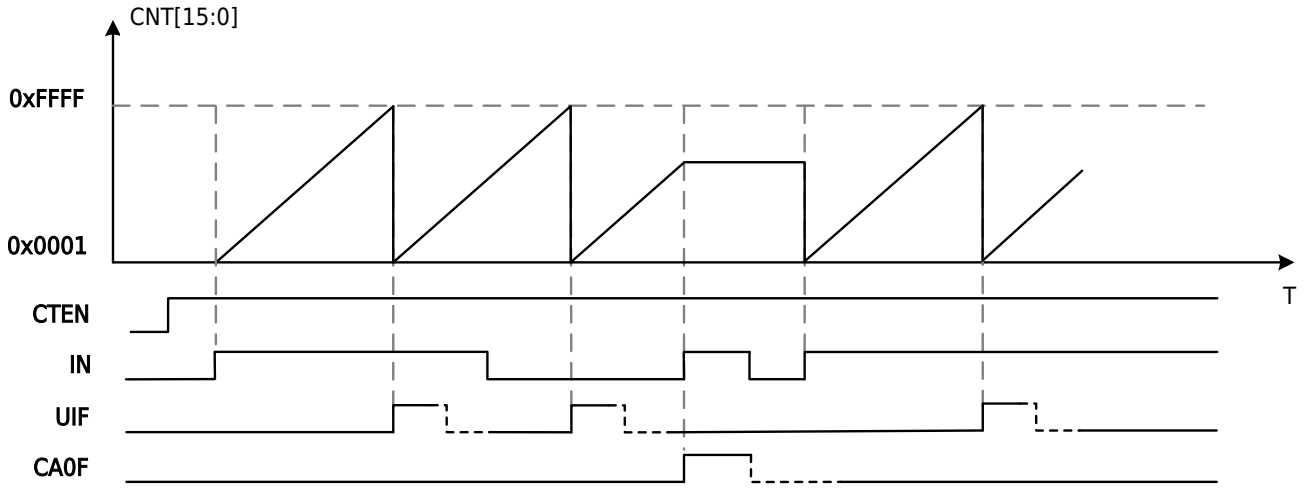


图 14-12 模式 1 脉宽测量 PWC 上升沿到上升沿周期测量

PWC 单次触发模式

设置 M1CR.ONESHOT=1 可以设置 PWC 单次测量，测量完成后 CTEN 将被清除。

版权所有 ©小华半导体有限公司

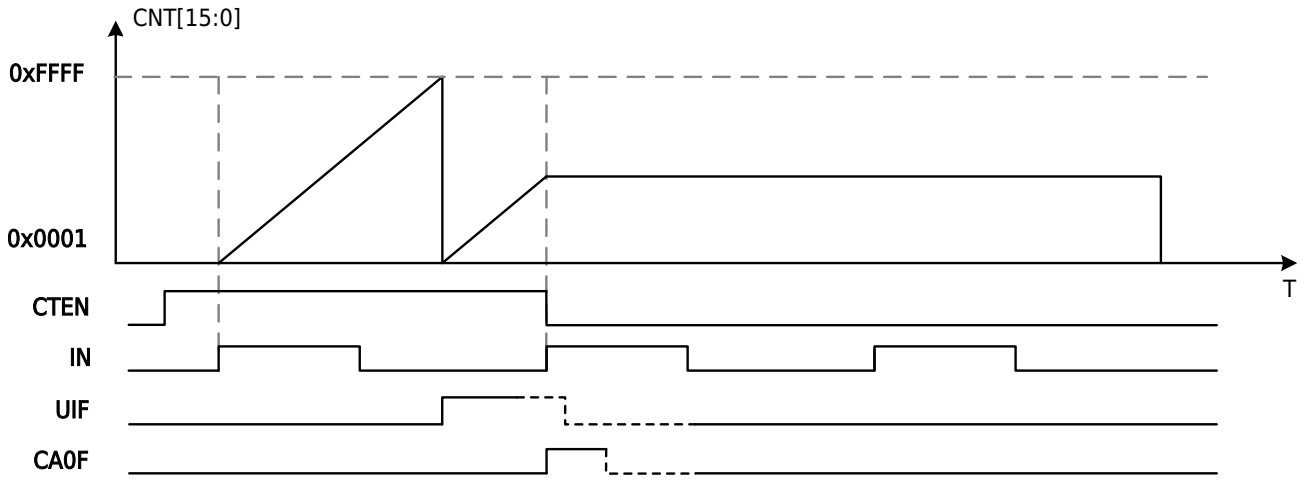


图 14-13 模式 1 脉宽测量 PWC 上升沿到上升沿周期测量单次模式

14.3.6 模式 2/3 比较捕获模式

14.3.6.1 计数器

计数器主要部分是一个 16 位计数器与相关的自动装载寄存器。这个计数器可以向上计数（模式 2），向下计数（模式 2）或向上向下双向计数（模式 3）。计数器的时钟可以由预分频器 PRS 分频得到，也可以选择 ETR 输入外部时钟或者通过 MSCR.TS 选择的外部输入信号和内部互联信号。

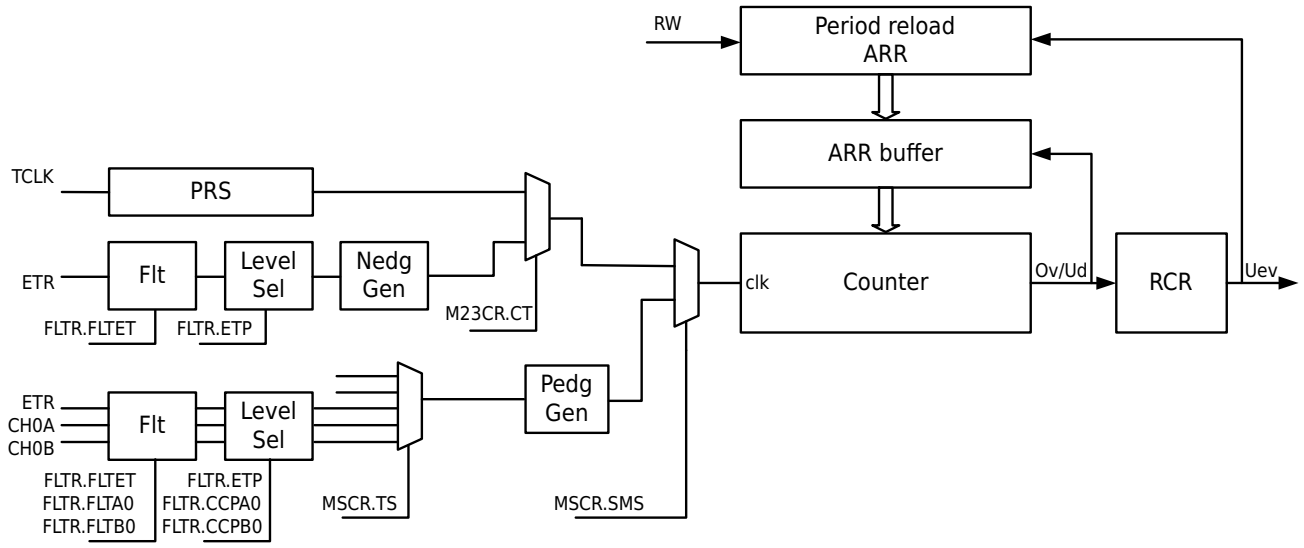


图 14-14 模式 2/3 比较捕获模式计数器框图

计数器基本单元包括：

- 计数器寄存器 CNT
- 预分频寄存器 M23CR.PRS
- 自动装载寄存器 ARR
- 重复次数寄存器 RCR
- 时钟选择控制寄存器 FLTR、M23CR、MSCR

自动装载寄存器具有缓存功能，计数器产生事件更新后重载值从缓存寄存器更新到计数器。当计数器停止状态或者缓存功能关闭状态，自动装载寄存器立刻更新到缓存寄存器。当定时器处于运行状态并行缓存功能有效时，写入到自动装载寄存器的值不会立刻更新到缓存寄存器，当事件更新后才有自动装载寄存器更新到缓存寄存器。

时钟选择及门控功能，触发功能，复位功能请参见模式 2/3 从模式章节相关描述。

版权所有 ©小华半导体有限公司

14.3.6.2 计数器波形

模式 2 锯齿波计数波形

模式 2 为锯齿波计数波形，通过设置 M23CR.DIR 可以更改计数方向。

设置 M23CR.DIR 为 0 时，计数器为递增计数模式，这种模式下，计数器从 0 计数到自动重载值（TIMx_ARR），然后重新从 0 开始计数并生成计数器上溢事件。如果使用重复计数器，则当递增计数的重复次数达到重复计数器寄存器中编程的次数加一次（TIMx_RCR+1）后，将生成更新事件（UEV）。否则，将在每次计数器上溢时产生更新事件。

将 M23CR.UG 位置 1（通过软件或使用从模式控制器）时，也将产生更新事件。

发生更新事件时，将更新所有寄存器且将更新标志（TIMx_IFR.UIF 位）置 1（取决于 M23CR.URS 位）：

- 自动重载缓存值将以 ARR 寄存器值进行更新
- 比较缓存值将以比较寄存器 CCRxy 进行更新

以下几张图为 ARR=0x2C 时不同计数方向的计数器波形，计数溢出周期时钟个数为 ARR+1。

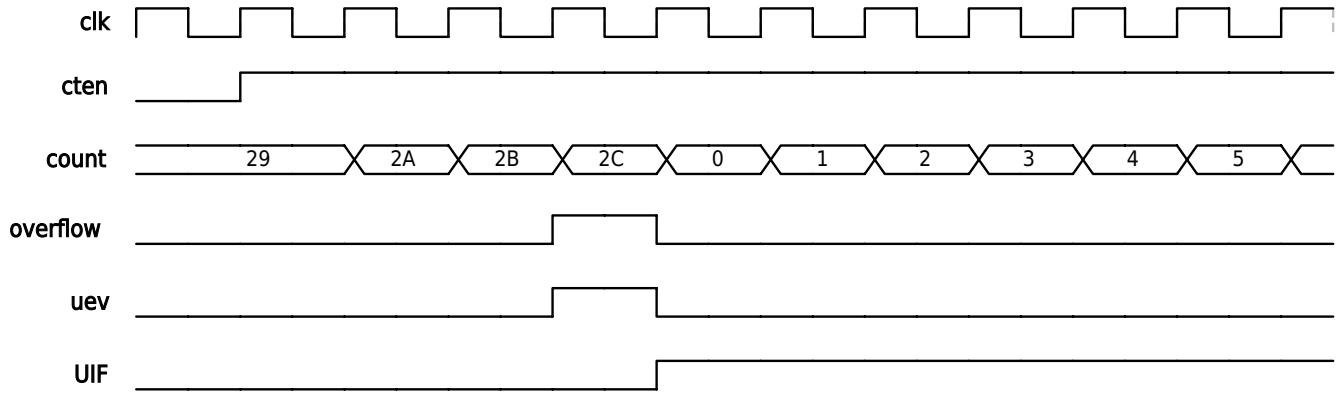


图 14-15 模式 2 比较捕获模式无预分频的向上计数

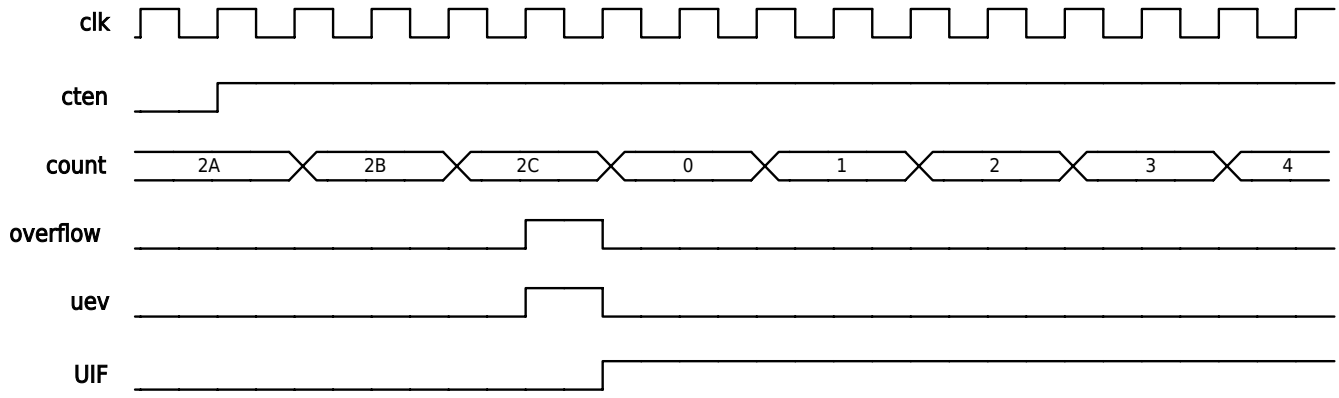


图 14-16 模式 2 比较捕获模式带预分频的向上计数

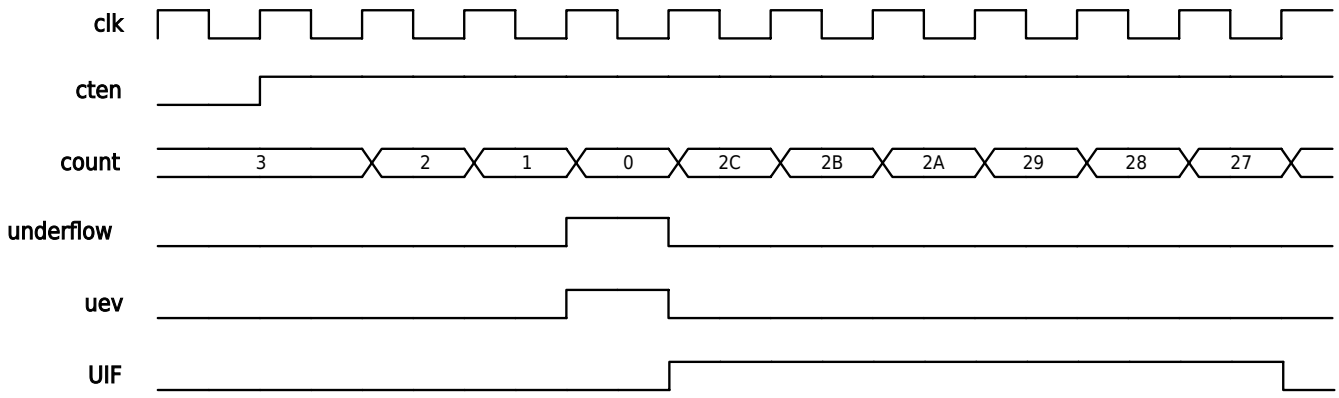


图 14-17 模式 2 比较捕获模式无预分频的向下计数

版权所有 ©小华半导体有限公司

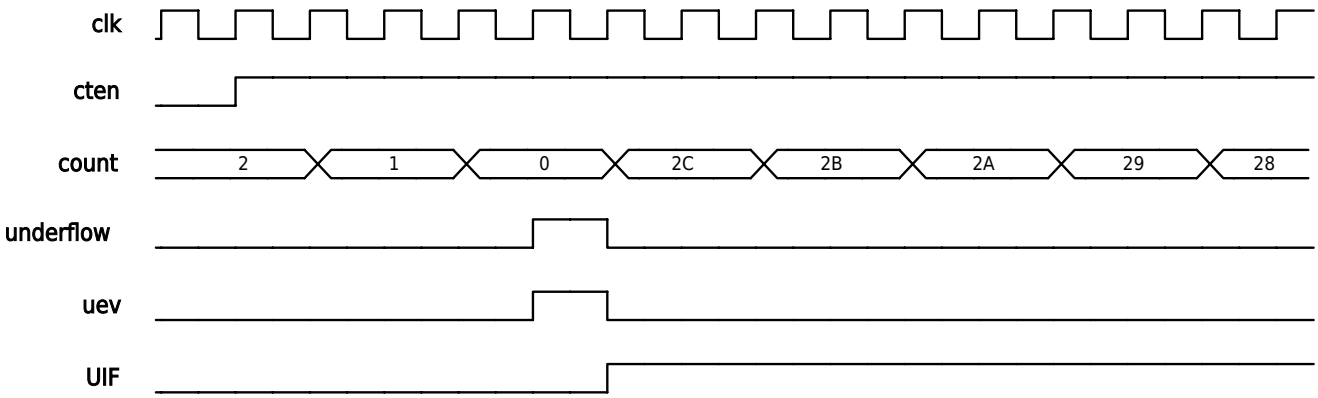


图 14-18 模式 2 比较捕获模式带预分频的向下计数

模式 2 的计数波形如下图所示：

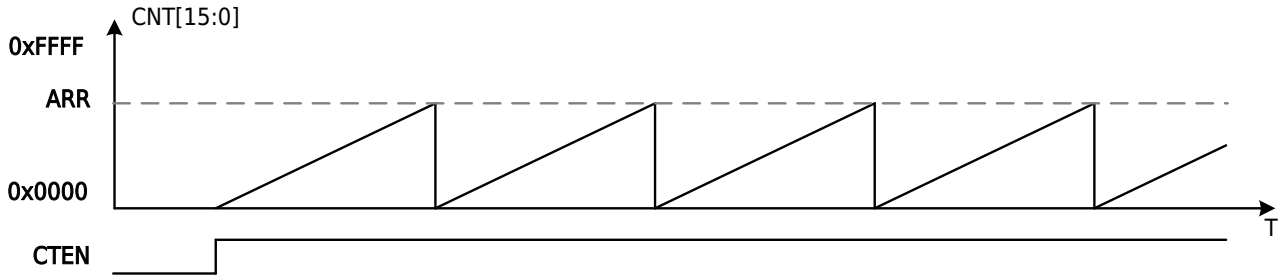


图 14-19 模式 2 边沿对齐计时器波形(M23CR.DIR=0)

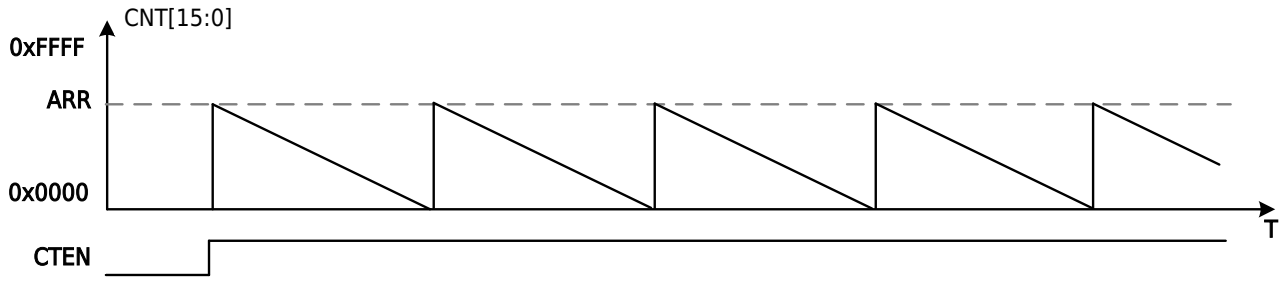


图 14-20 模式 2 边沿对齐计时器波形(M23CR.DIR=1)

模式 3 三角波计数波形

模式 3 为三角波计数波形，计数方向控制位只读，不可以更改计数方向。

中心对齐（三角波）模式下 M23CR.DIR 方向位是只读的，写值无效。从其他模式切换到中心对齐模式 DIR 自动清 0。软件事件更新和从模式外部触发复位模式 DIR 自动清零。

版权所有 ©小华半导体有限公司

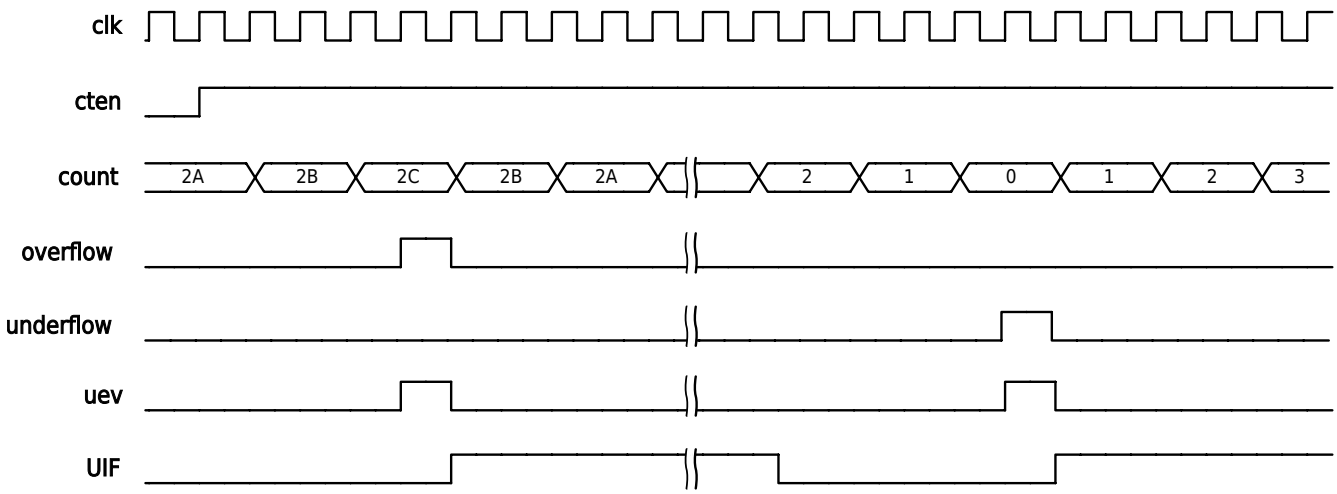


图 14-21 模式 3 比较捕获模式带预分频的上下计数

模式 3 的计数波形如下图所示：

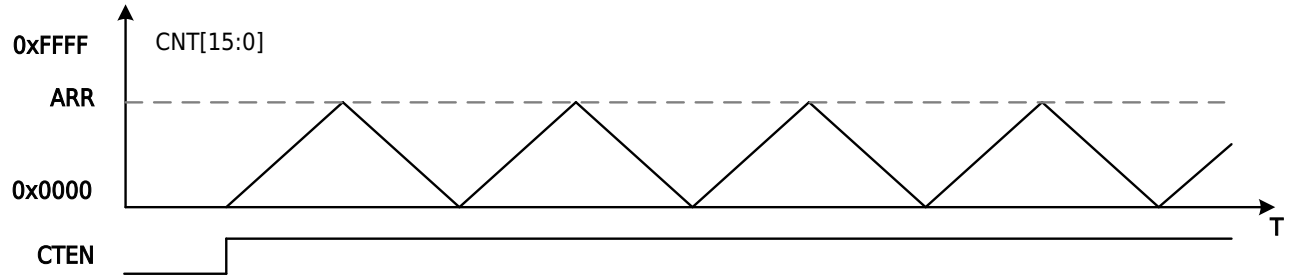


图 14-22 模式 3 中心对齐计数器波形

14.3.6.3 重复计数

重复计数器使用计数器的溢出进行向下计数。计数到 0 时，即计数器发生重复寄存器设置的值加一次溢出时。当缓存寄存器使能时，周期重载寄存器更新到周期缓存寄存器。比较模式下比较寄存器的值更新到比较缓存寄存器中。

重复计数器在下面条件成立时递减（当 RCR.UND=0 且 RCR.OV=0）：

- 上计数模式下每次计数器溢出时
- 下计数模式下每次计数器下溢时
- 三角波模式下每次上溢出和每次下溢出时

版权所有 ©小华半导体有限公司

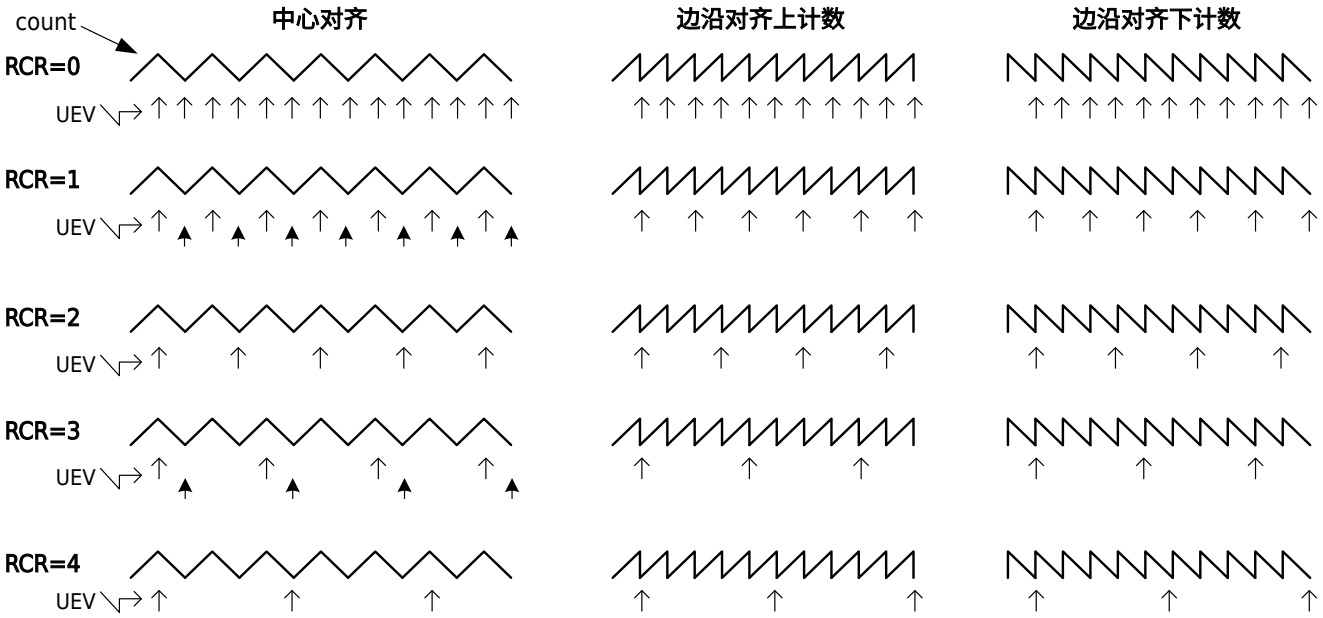


图 14-23 重复计数器产生更新时序（RCR.OV=0，RCR.UND=0）

RCR.OV 为重复计数控制上溢屏蔽功能位，如果 RCR.OV 为 1，则在执行重复计数时候，会忽略上溢事件。

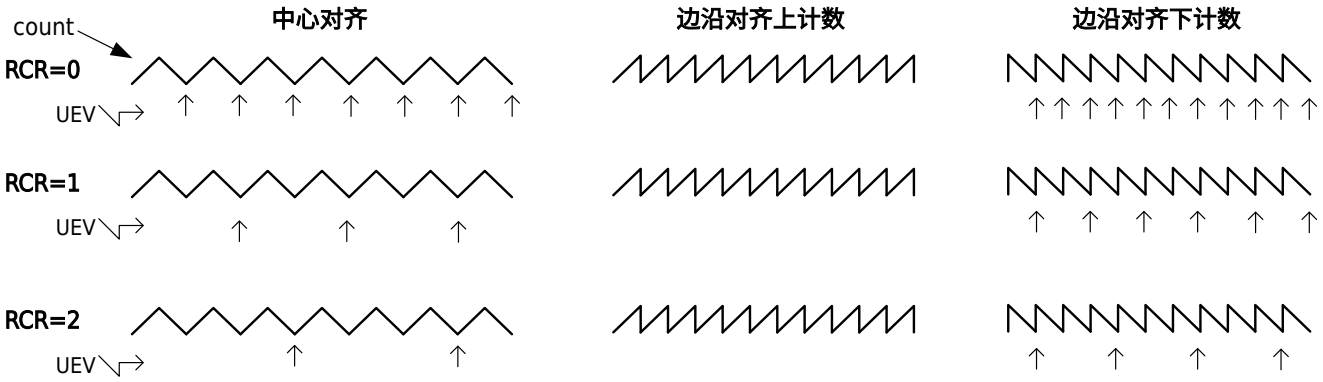


图 14-24 上溢屏蔽时候重复计数器产生更新时序（RCR.OV=1，RCR.UND=0）

RCR.UND 为重复计数控制下溢屏蔽功能位，如果 RCR.UND 为 1，则在执行重复计数时候，会忽略下溢事件。

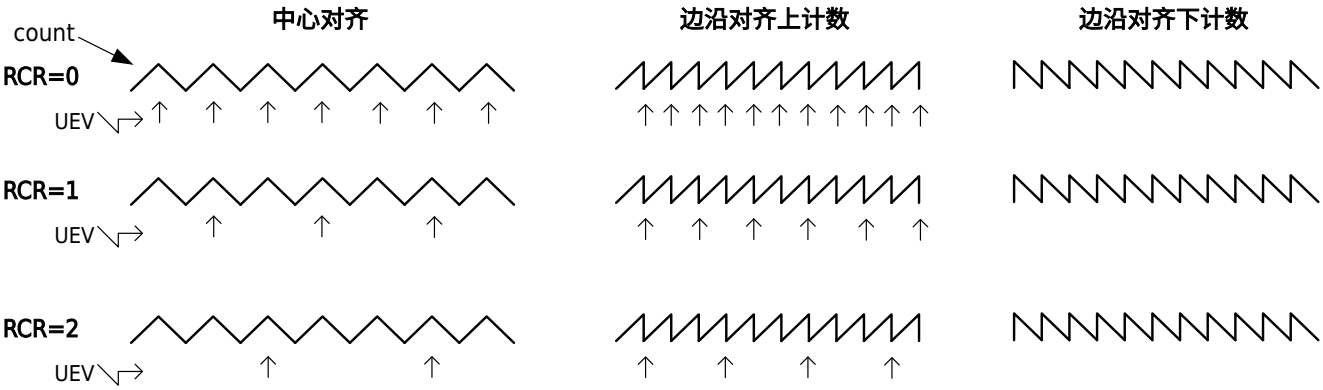


图 14-25 下溢屏蔽时候重复计数器产生更新时序（RCR.OV=0，RCR.UND=1）

除了上下溢出通过重复计数器可以产生事件更新 UEV 外，还可以通过写寄存器 M23CR.UG 产生软件及从模式复位事件更新 UEV；这时需要配置 M23CR.URS。

版权所有 ©小华半导体有限公司

14.3.6.4 数据缓存

自动重载数据 ARR 与比较寄存器 CCRxy 都可以配置缓存功能，当缓存功能有效时，当发生 UEV 事件更新时，写入的周期值 ARR 与比较值 CCRxy 才会生效。

自动重载值在不同计数模式下的更新时序图如下：

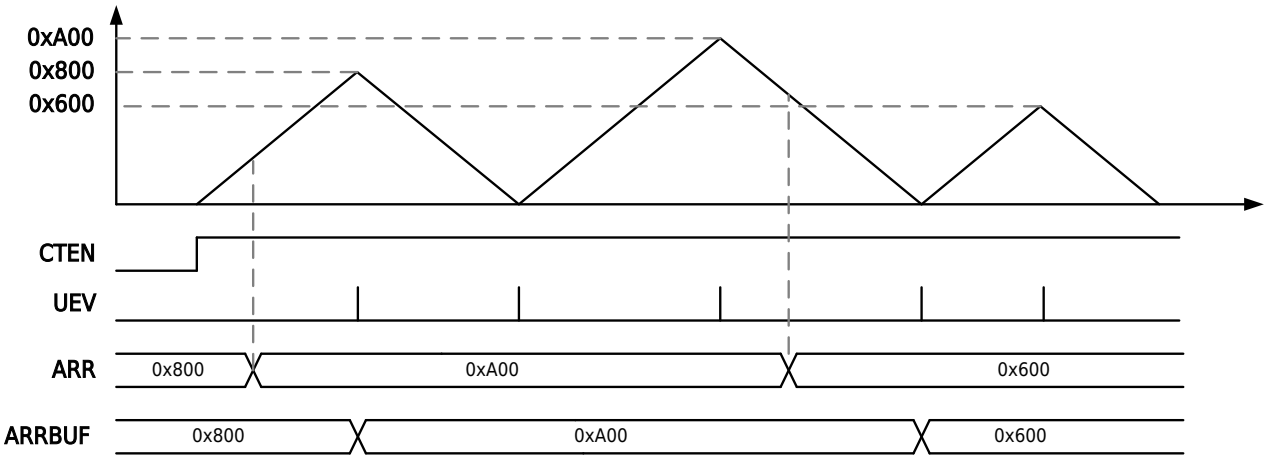


图 14-26 模式 3 三角波模式缓存使能

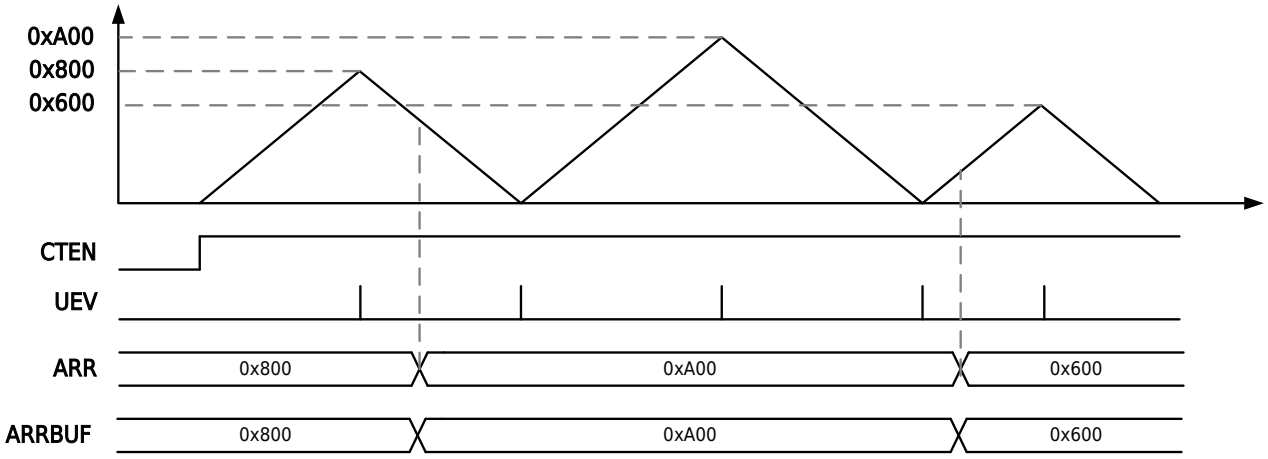


图 14-27 模式 3 三角波模式缓存无效

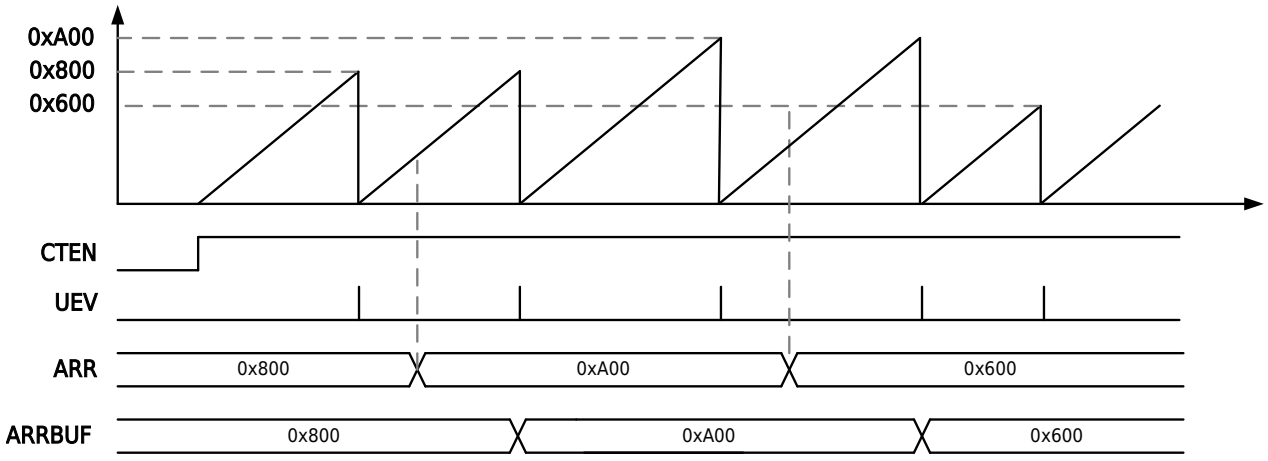


图 14-28 模式 2 锯齿波模式上计数缓存使能

版权所有 ©小华半导体有限公司

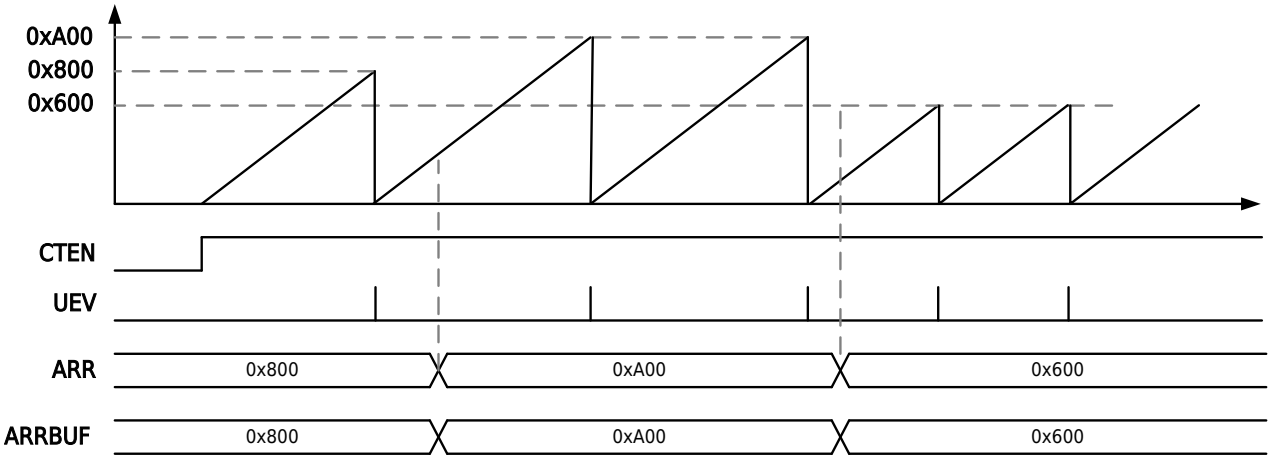


图 14-29 模式 2 锯齿波模式上计数缓存无效

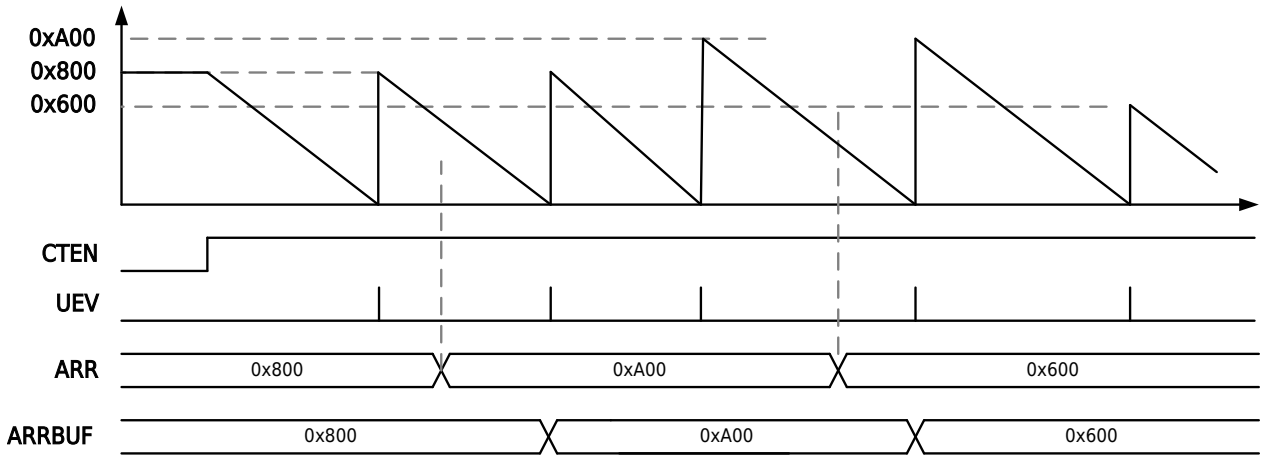


图 14-30 模式 2 锯齿波模式下计数缓存使能

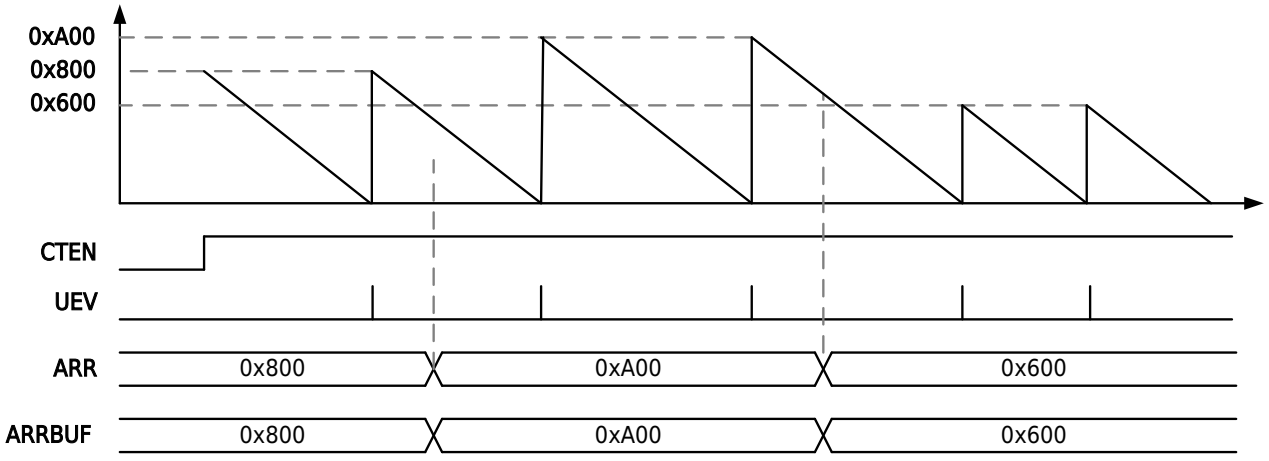


图 14-31 模式 2 锯齿波模式下计数缓存无效

说明

在三角波模式与锯齿波上计数模式时，如果缓存不使能，更改的 ARR 时，当前计数器的值要小于要更改的 ARR 周期值，否则当前周期会计数到 0xFFFF。

比较缓存与周期缓存更新状态一致，这里不一一列出时序图。

版权所有 ©小华半导体有限公司

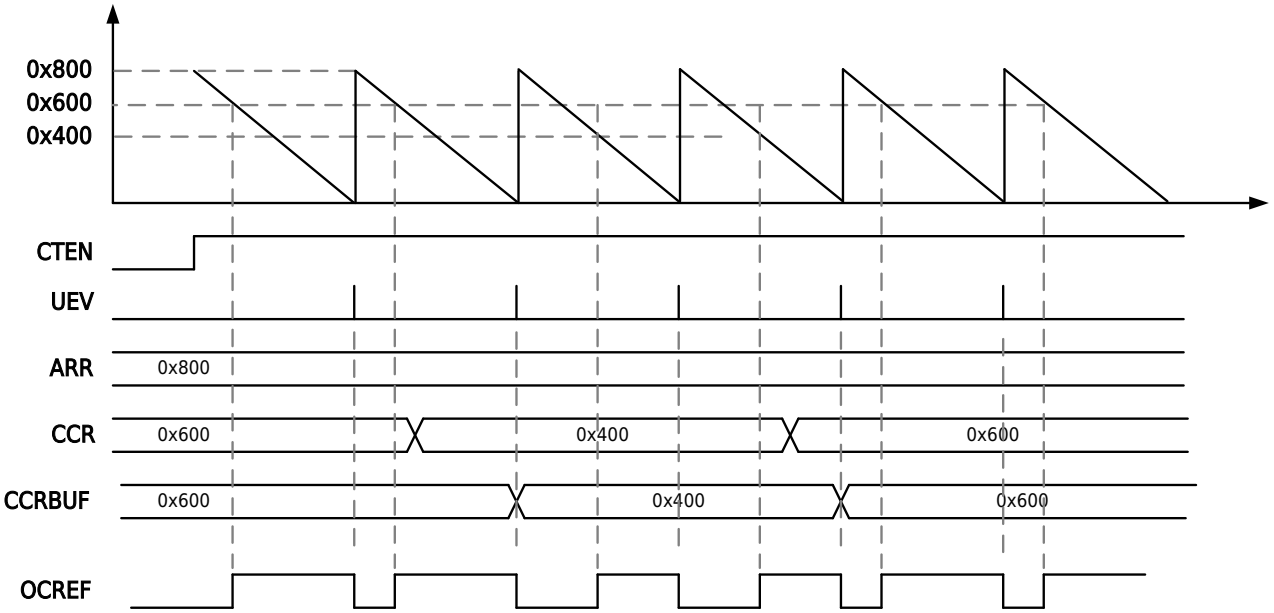


图 14-32 模式 2 锯齿波模式下计数比较缓存使能

14.3.6.5 比较输出 OCREF

比较输出 OCREFA 可以配置为单点比较，使用比较寄存器 CCRA 控制 OCREFA 的输出；OCREFA 的比较输出也可以配置为双点比较，使用比较寄存器 CCRA、CCRB 一起控制 OCREFA 的比较输出。

OCREFB 的比较输出只能使用单点比较，使用比较寄存器 CCRB 控制 OCREFB 的比较输出。

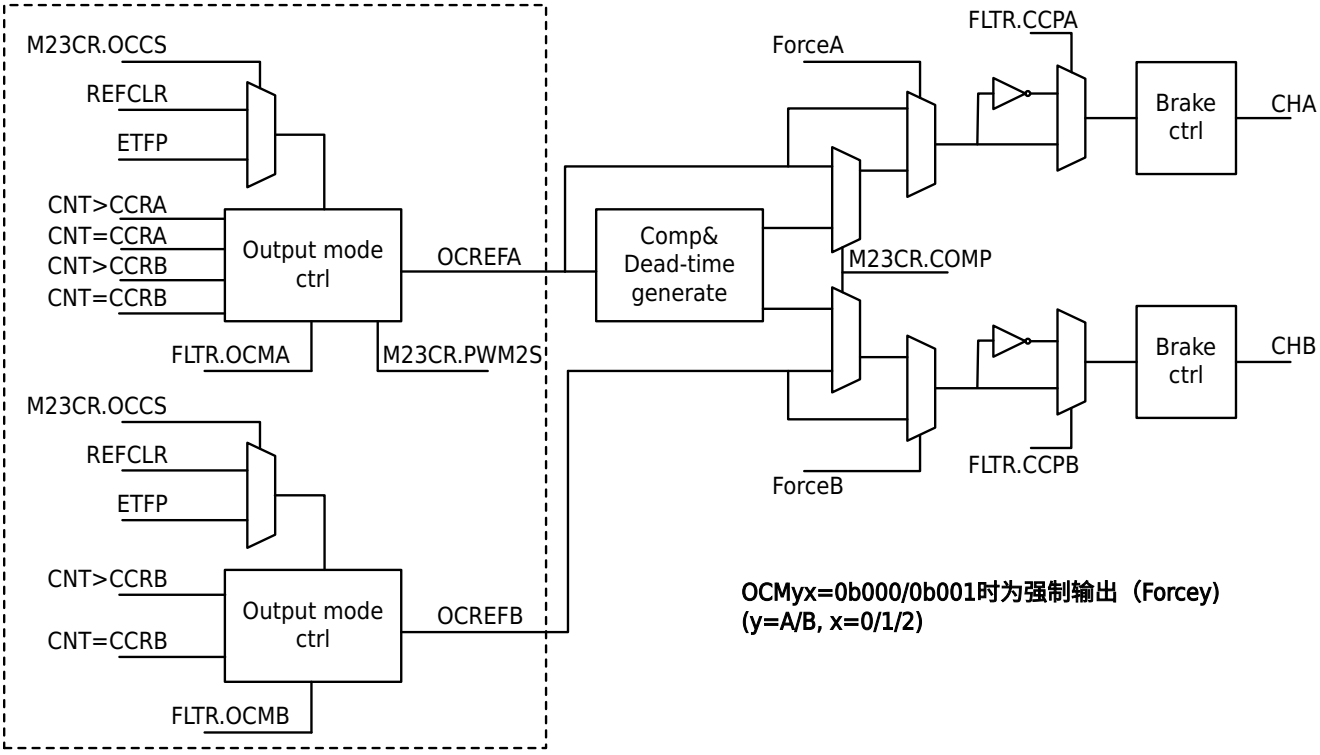


图 14-33 OCREF 输出框图

OCREF 输出使用 TIMx_FLTR.OCMyx 选择：

- 0b000：强制为 0
- 0b001：强制为 1
- 0b010：比较匹配时强制为 0
- 0b011：比较匹配时强制为 1

版权所有 ©小华半导体有限公司

- 0b100：比较匹配时翻转
- 0b101：比较匹配时输出一个计数周期的高电平
- 0b110：PWM 模式 1
  - ▶ 单点比较

    上计数时 CNT<CCRxy 输出为高电平，下计数时 CNT>CCRxy 输出为低电平
  - ▶ 双点比较
    - ◆ 锯齿波上计数 CCRxA<CNT≤CCRxB 输出为低电平
    - ◆ 锯齿波下计数 CCRxA<CNT≤CCRxB 输出为高电平
    - ◆ 三角波上计数 CNT<CCRxA 输出为高电平，下计数 CNT>CCRxB 输出为低电平
- 0b111：PWM 模式 2
  - ▶ 单点比较

    上计数时 CNT<CCRxy 输出为低电平，下计数时 CNT>CCRxy 输出为高电平
  - ▶ 双点比较
    - ◆ 锯齿波上计数 CCRxA≤CNT<CCRxB 输出为高电平
    - ◆ 锯齿波下计数 CCRxA≤CNT<CCRxB 输出为低电平
    - ◆ 三角波上计数 CNT<CCRxA 输出为低电平，下计数 CNT>CCRxB 输出为高电平

说明

强制输出有高优先级，当强制输出有效时，互补输出控制无效。

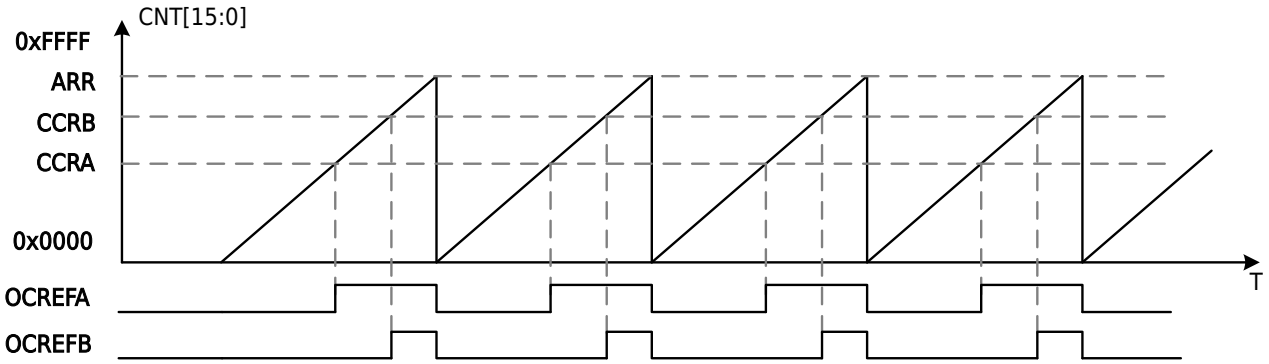


图 14-34 锯齿波计数单点比较 OCREF 输出波形（OCMyx=0b111）

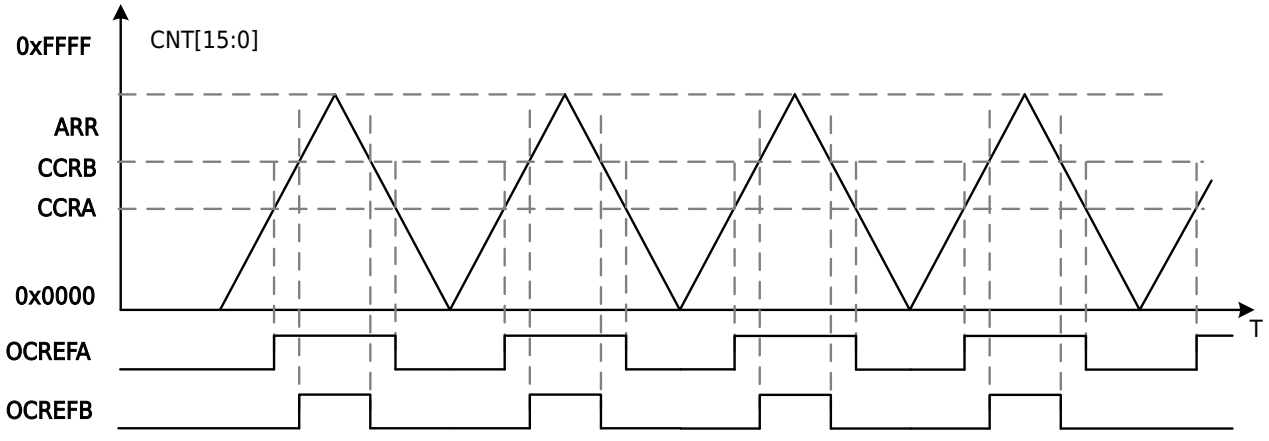


图 14-35 三角波计数单点比较 OCREF 输出波形（OCMyx=0b111）

版权所有 ©小华半导体有限公司

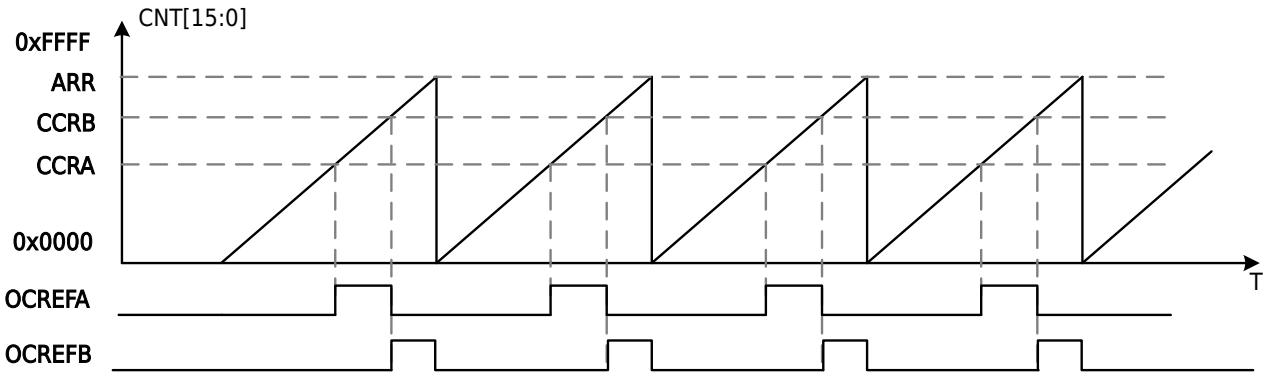


图 14-36 锯齿波计数双点比较 OCREF 输出（OCMyx=0b111）

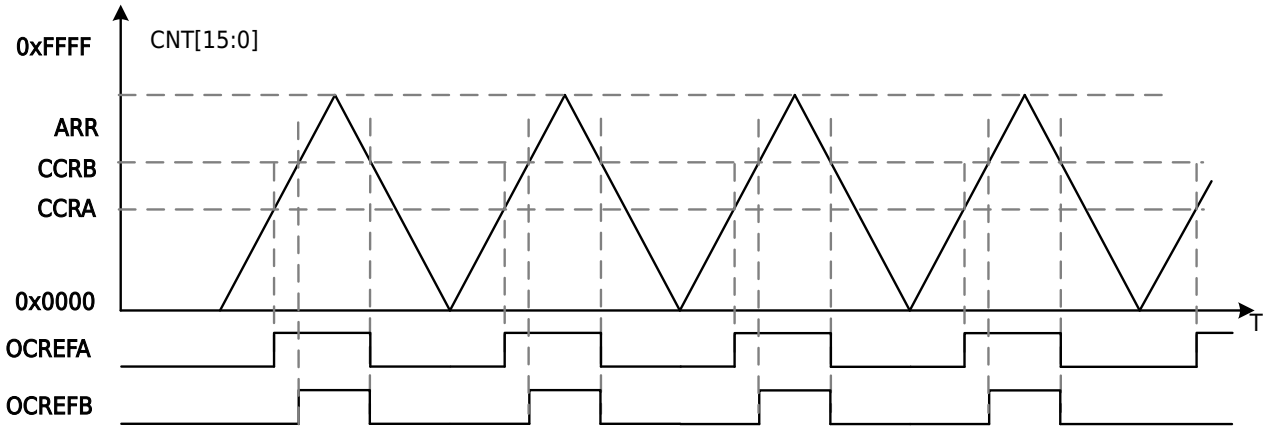


图 14-37 三角波计数双点比较 OCREF 输出（OCMyx=0b111）

版权所有 ©小华半导体有限公司

14.3.6.6 独立 PWM 输出

由 OCREFA 控制 CHA 的输出，OCREFB 控制 CHB 的输出。通过 FLTR.CCPA、FLTR.CCPB 可以控制 CHA、CHB 输出的反向。

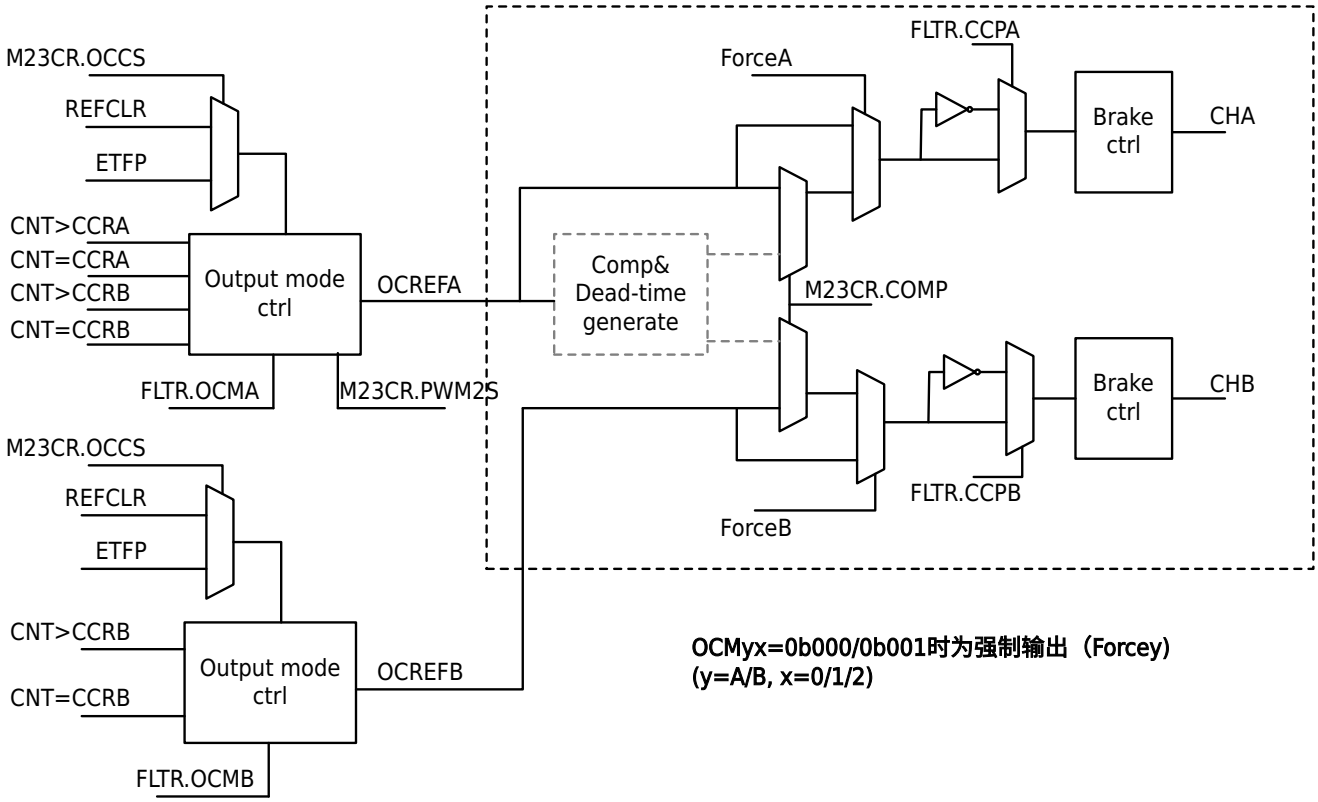


图 14-38 独立 PWM 输出框图

PWM 输出与 OCREF 关系如下图所示：

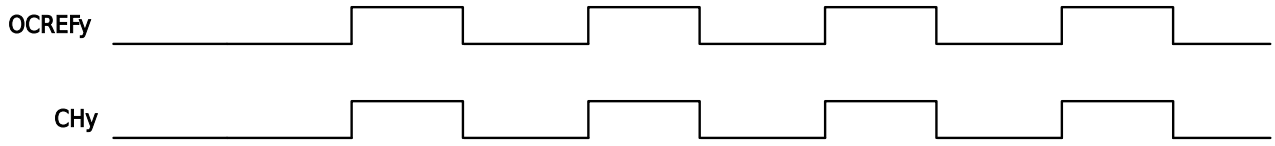


图 14-39 CCPy=0 时 PWM 输出波形

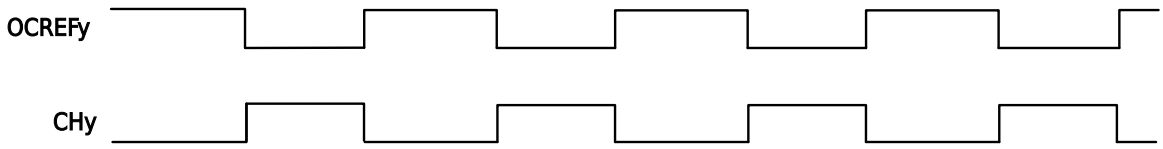


图 14-40 CCPy=1 时 PWM 输出波形

版权所有 ©小华半导体有限公司

14.3.6.7 互补 PWM 输出

由 OCREFA 控制 CHA 的输出，OCREFA 同时控制 CHB 的输出。比较寄存器 CCRxB 可以作为专用比较控制 ADC 触发。

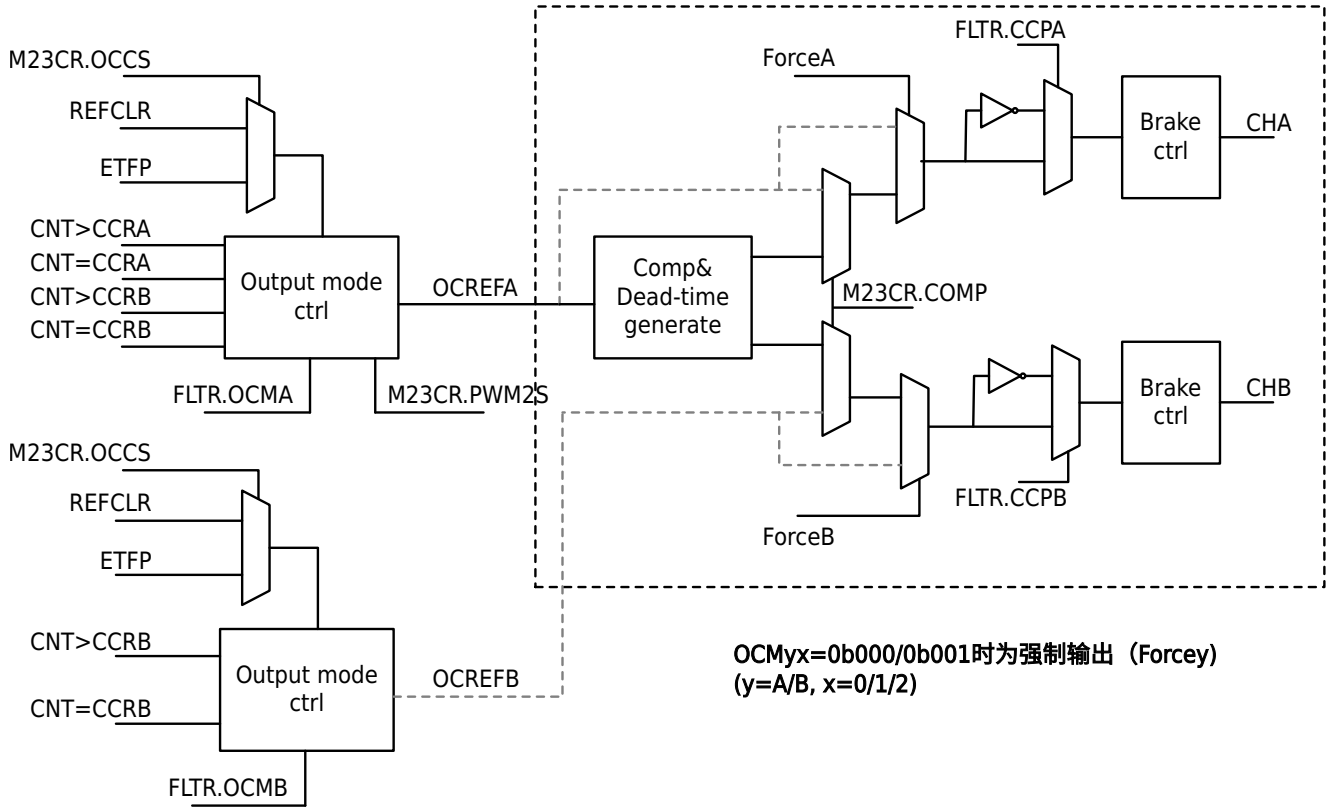


图 14-41 互补 PWM 输出框图

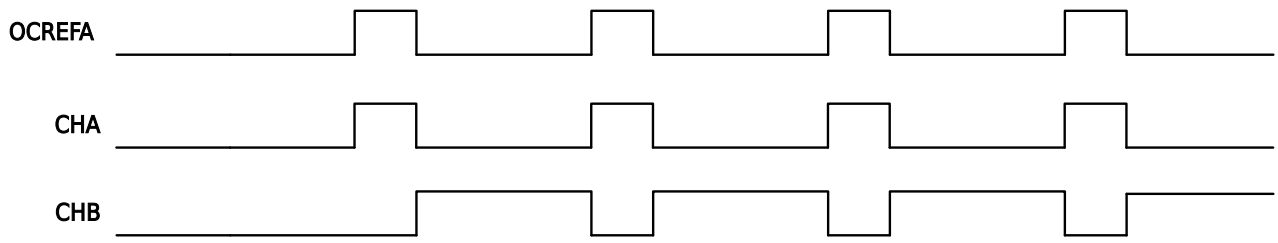


图 14-42 互补 PWM 输出波形图

版权所有 ©小华半导体有限公司

14.3.6.8 有死区的 PWM 输出

在互补 PWM 输出模式下可以设置死区功能。

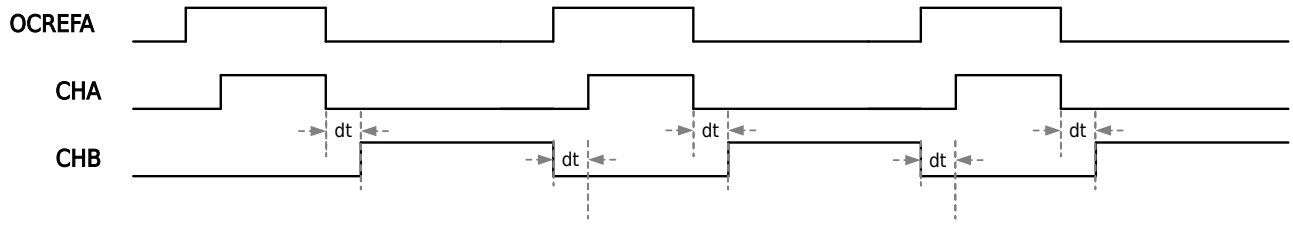


图 14-43 互补 PWM 输出波形图（有死区）

死区时间使用 8 位 DTR 控制，死区时间 dt 与 DTR 的关系如下：

DTR	T	dt	step
DTR[7]=0b0	DTR[6:0]+2	2~129	1
DTR[7:6]=0b10	{DTR[5:0]+64}*2+2	130~256	2
DTR[7:5]=0b110	{DTR[4:0]+32}*8+2	258~506	8
DTR[7:5]=0b111	{DTR[4:0]+32}*16+2	514~1010	16

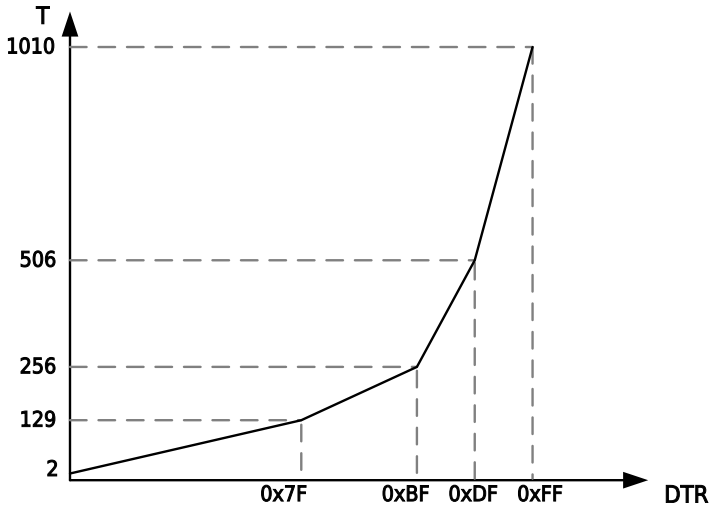


图 14-44 死区时间

说明

当 TCLK 为 48MHz 且 M23CR.PRS 设置为 0 的时候，死区时间由 5.33μs 调整为 21.04μs。

14.3.6.9 单脉冲输出

单脉冲模式（ONESHOT）是上述 PWM 模式的一个特例。在这种模式下，计数器可以在一个激励信号的触发下启动，产生一个脉宽可编程的脉冲，如下图所示。

可以通过从模式控制器启动计数器。可以在输出比较模式或 PWM 模式下生成波形。将 TIMx_M23CR.ONESHOT 位置 1，即可选择单脉冲模式。这样，发生下一更新事件 UEV 时，计数器将自动停止。

单脉冲模式在锯齿波下计数模式计数器初值不要设置为 0，上计数模式计数值不要设置到大于等于 ARR。

只有当比较值与计数器初始值不同时，才能正确产生输出脉冲。启动前（定时器等待触发时），必须进行如下配置：

版权所有 ©小华半导体有限公司

- 递增计数时：CNT<CCRxy≤ARR（特别注意 CCRxy>0）
- 递减计数时：CNT>CCRxy

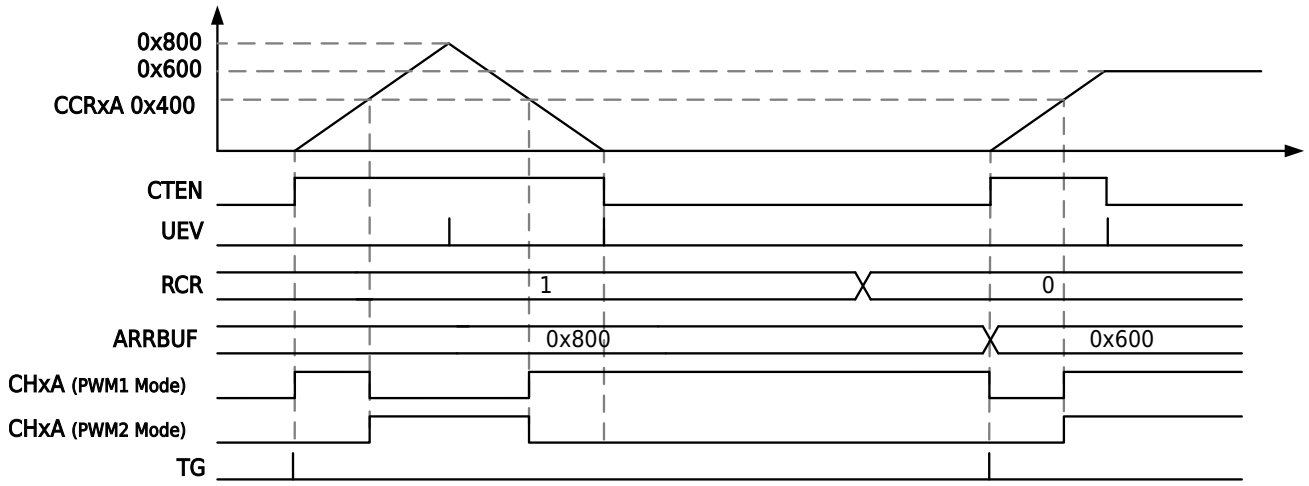


图 14-45 三角波模式单脉冲计数

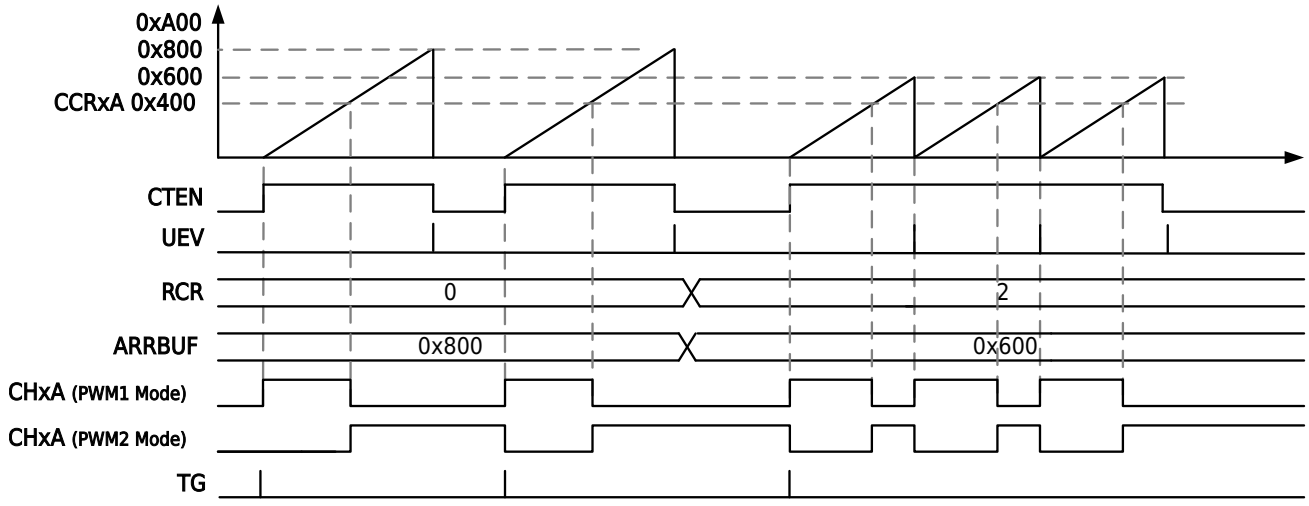


图 14-46 锯齿波上计数单脉冲模式

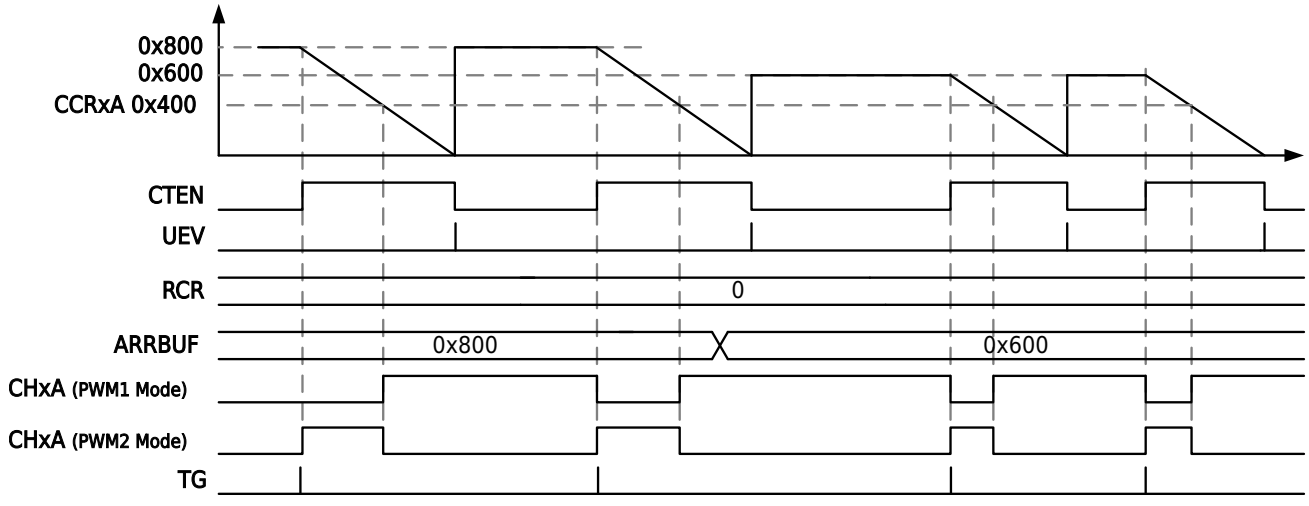


图 14-47 锯齿波下计数单脉冲模式

版权所有 ©小华半导体有限公司

注意

上计数时，配置为 PWM2 模式时，由于通道初始化输出为低电平，所以第一次触发会产生一个上升沿并保持高电平，待到第二次触发时，可以输出一个脉宽可编程的低电平脉冲；下计数时，配置为 PWM1 模式时，由于通道初始化输出为低电平，所以第一次触发会产生一个上升沿并保持高电平，待到第二次触发时，可以输出一个脉宽可编程的低电平脉冲。

14.3.6.10 比较中断

锯齿波比较匹配会将 IFR 寄存器相应的标志置 1，如果中断使能 CRCHx.CIEy（x=0/1/2; y=A/B）将会触发中断。

三角波比较匹配可单独选择上升计数比较匹配，下降计数比较匹配或者两者比较都匹配。

比较 A 比较匹配当计数值与 CCRxA 相等时，统一使用 M23CR.CIS 控制：

- M23CR.CIS=0b00 时，比较匹配无输出
- M23CR.CIS=0b01 时，上计数时比较匹配
- M23CR.CIS=0b10 时，下计数时比较匹配
- M23CR.CIS=0b11 时，上下计数时比较都匹配

比较 B 比较匹配当计数值与 CCRxB 相等时，不同通道可以使用 CRCHx.CISB 单独控制：

- CRCHx.CISB=0b00 时，通道 x 比较匹配无输出
- CRCHx.CISB=0b01 时，通道 x 上计数时比较匹配
- CRCHx.CISB=0b10 时，通道 x 下计数时比较匹配
- CRCHx.CISB=0b11 时，通道 x 上下计数时比较都匹配

B 通道比较匹配单独控制为了更灵活的触发 ADC。更多信息请参见 Timer 触发 ADC 章节相关描述。

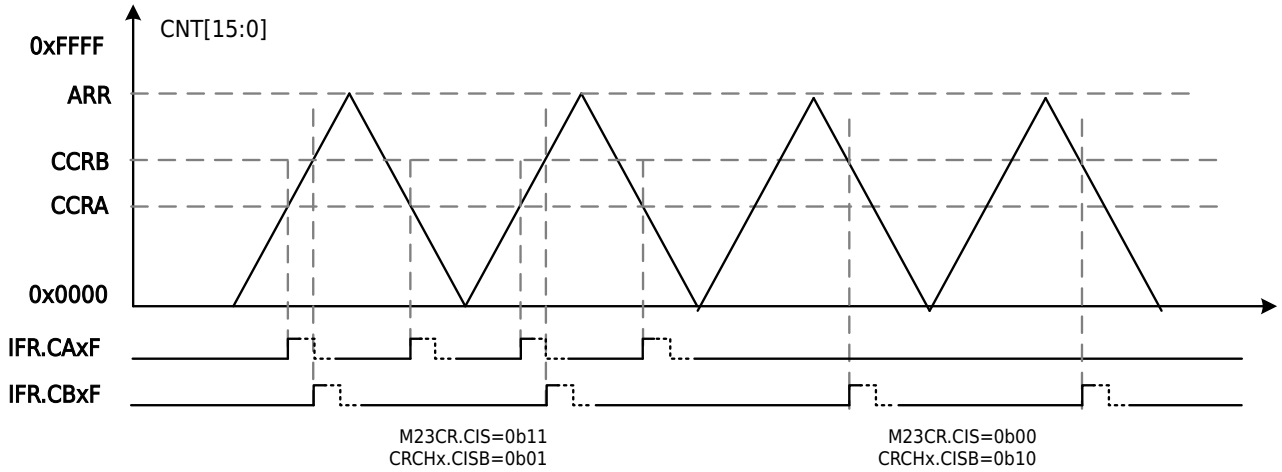


图 14-48 比较中断示意图

版权所有 ©小华半导体有限公司

14.3.6.11 捕获输入

在三角波计数或者锯齿波计数模式下都可以设置捕获功能（M23CR.MODE=2/3），可以设置捕获的电平边沿，当发生捕获时捕获的值存入比较捕获寄存器并产出捕获中断。

每个通道的比较捕获功能可以单独设置，通过寄存器 CRCHx.CSA/CSB 选择。每个通道的捕获边沿可以单独设置，通过寄存器 CRCHx.CFy/CRy（x=0/1/2; y=A/B）选择捕获触发的边沿。

当捕获发生后捕获标志未清除前再次发生捕获动作，会产生捕获数据覆盖标志。定时器未启动时如果有效的捕获边沿也会产生捕获标志及捕获动作。

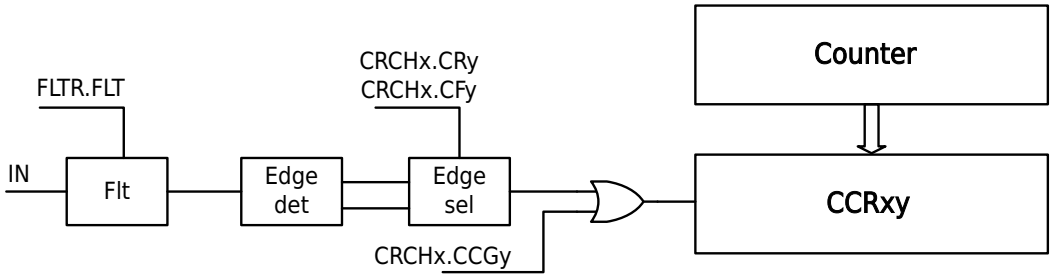


图 14-49 捕获功能框图

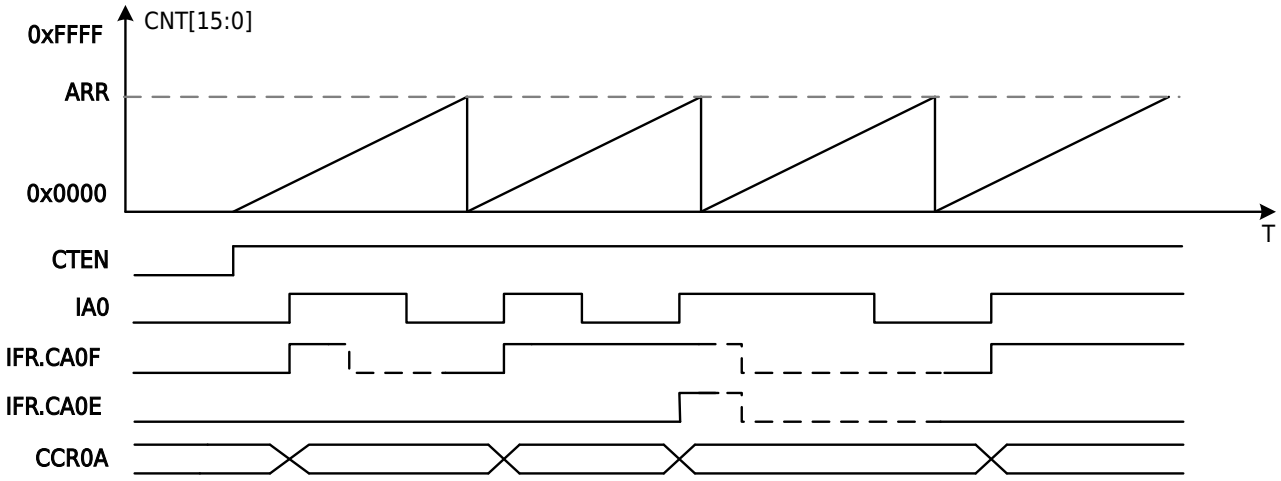


图 14-50 捕获时序图

CH0A 的捕获输入

CH0A 的捕获输入信号如下表所示。

表 14-8 CH0A 捕获输入信号

MSCR.IA0S	TIM0/1/2	TIM3
0b0	CH0A	CH0A
0b1	CH0A ETR GATE 异或输入	CH0A CH1A CH2A 异或输入

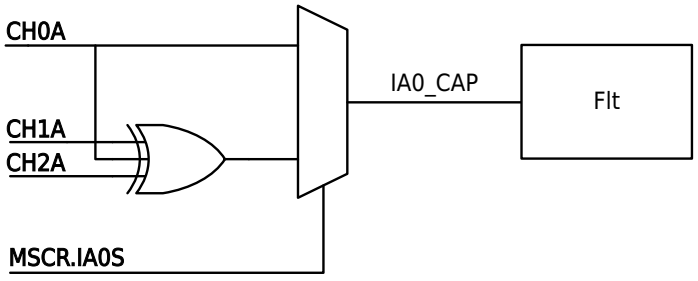


图 14-51 TIM3 CH0A 捕获输入端口选择

版权所有 ©小华半导体有限公司

CH0B 的捕获输入

CH0B 的捕获输入信号如下表所示。

<table>
<tr><th>MSCR.IB0S</th><th>TIM0/1/2/3</th></tr>
<tr><td>0b0</td><td>CH0B</td></tr>
<tr><td>0b1</td><td>内部触发 MSCR.TS 选择信号
<table>
<tr><th>MSCR.TS 取值</th><th>通道 B 捕获输入</th></tr>
<tr><td>0b000</td><td>ETR 滤波相位选择输出信号，滤波相位选择可配</td></tr>
<tr><td>0b001</td><td>内部互联 ITR0</td></tr>
<tr><td>0b010</td><td>内部互联 ITR1</td></tr>
<tr><td>0b011</td><td>内部互联 ITR2</td></tr>
<tr><td>0b100</td><td>内部互联 ITR3</td></tr>
<tr><td>0b101</td><td>CH0A 边沿</td></tr>
<tr><td>0b110</td><td>CH0A 滤波输出信号，滤波功能可配</td></tr>
<tr><td>0b111</td><td>Reserved</td></tr>
</table></td></tr>
</table>

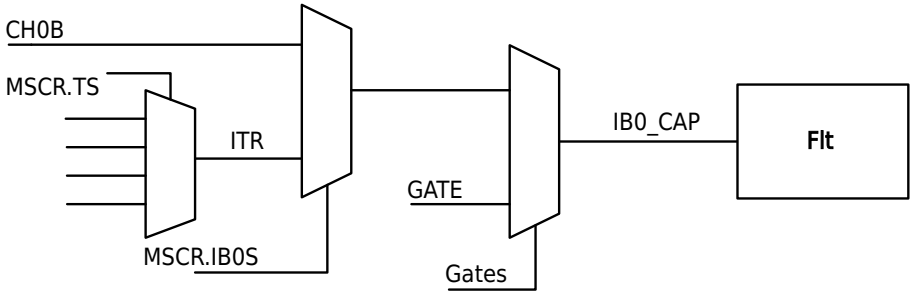


图 14-52 CH0B 捕获输入端口选择

Gates 信号为选择 PWM 互补输出功能生成的信号，当 PWM 为单点比较的互补输出时，比较捕获寄存器 CCR0B 没有使用，自动切换到使用 GATE 作为捕获/比较输出。

注意

当 GATE 配置为比较输出时，GATE 的输出模式仅支持配置为强制输出为 0 或 1 和 PWM 模式有效（即 OCMB0 配置为 0/1/6/7）。

14.3.7 模式 2/3 从模式

定时器能够在多种模式下和一个外部的触发同步：复位模式、门控模式和触发模式。

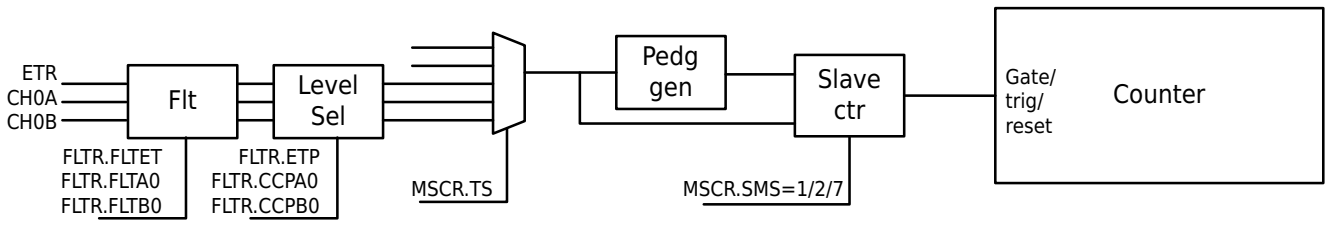


图 14-53 模式 2/3 从模式示意图

版权所有 ©小华半导体有限公司

从模式功能选择通过 MSCR.SMS 选择：

	取值	说明
MSCR.SMS	0b001	从模式功能选择复位模式
	0b010	从模式功能选择触发模式
	0b111	从模式功能选择门控模式
MSCR.TS	0b000	端口 ETR 的滤波相位选择后的信号 ETFP，滤波功能可配置
	0b001	内部互联信号 ITR0
	0b010	内部互联信号 ITR1
	0b011	内部互联信号 ITR2
	0b100	内部互联信号 ITR3
	0b101	端口 CH0A 的边沿信号
	0b110	端口 CH0A 的滤波相位选择后的信号 IAFP，滤波功能可配置
	0b111	端口 CH0B 的滤波相位选择后的信号 IBFP，滤波功能可配置

门控计数

按照选中的输入端电平使能计数器。在如下的例子中，计数器只在 CH0A 为低电平时向上计数：

- 配置通道 CH0A 以检测 CH0A 上的低电平。配置输入滤波器带宽（本例中不需要滤波，所以保持 FLTR.FLTA0=0b000）。设置 FLTR.CCPA0=1 以确定极性（只检测低电平）。
- 设置 MSCR.SMS=0b111，配置定时器为门控模式；设置 MSCR.TS=0b110，选择 CH0A 作为输入源。
- 设置 M23CR.CTEN=1，启动计数器。在门控模式下，如果 CTEN=0，则计数器不能启动，不论触发输入电平如何。只要 CH0A 为低，计数器开始依据内部时钟计数，一旦 CH0A 变高则停止计数。

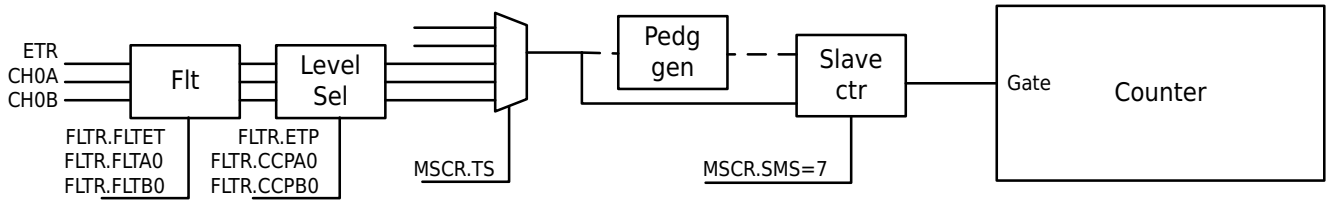


图 14-54 模式 2/3 从模式门控功能

触发功能

使用外部触发（CH0A、CH0B、ETR）可以使定时器同步启动，使用定时器内部互联信号结合 MSCR.MSM 也可以配置定时器同步启动，相关操作可参见定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM0 的 CTEN 触发 TIM1/2）示例和定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM1 的 UG 触发 TIM0/2）示例。触发信号为输入信号的上升沿。也可以使用软件写 M23CR.TG 启动软件触发功能。

输入端上选中的事件使能计数器。在下面的例子中，计数器在 CH0B 输入的上升沿开始向上计数：

- 配置通道 CH0B 检测 CH0B 的上升沿。配置输入滤波器带宽（本例中，不需要任何滤波器，保持 FLTR.FLTB0=0b000）。设置 FLTR.CCPB0=0 以确定极性（不反向）。
- 设置 MSCR.SMS=0b010，配置定时器为触发模式；设置 MSCR.TS=0b111，选择 CH0B 作为输入源。当 CH0B 出现一个上升沿时，计数器开始在内部时钟驱动下计数，同时设置 TIF 标志。CH0B 上升沿和计数器启动计数之间的延时，取决于 CH0B 输入端的同步电路。

版权所有 ©小华半导体有限公司

说明

如果使用下降沿触发，先选择触发极性，然后再选择模式，否则会产生误触发。

复位计数

在发生一个触发输入事件时，计数器和它的预分频器能够重新被初始化；同时，如果 M23CR.URS 位为低，还会产生一个更新事件 UEV；然后所有的预装载寄存器（ARR，CCRxy）都会被更新。

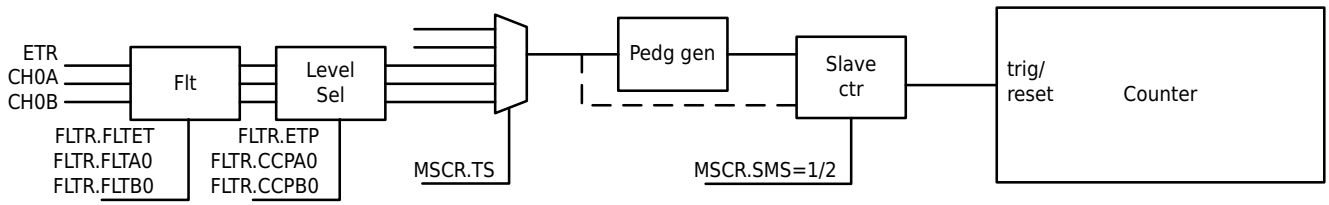


图 14-55 模式 2/3 从模式触发和复位功能

14.3.8 正交编码计数功能

MSCR.SMS=4/5/6，对应正交编码模式的模式 1/2/3。这时计数器根据 IAFP 和 IBFP 的相位关系进行编码计数。IAFP、IBFP 为端口输入 CH0A、CH0B 的滤波相位选择的信号。

模式 1 使用 CH0A 的边沿计数。模式 2 使用 CH0B 的边沿计数。模式 3 使用 CH0A 和 CH0B 的边沿都计数。

为了保证计数相位的正确性，需要保证 A/B 输入的相位大于一个脉冲宽度的相位差，A/B 输入脉冲宽度需要大于两个脉冲宽度。

如下表所示，IAFP 边沿条件对应 IBFP 电平信号；IBFP 边沿条件对应 IAFP 电平信号。例如 MOD1，当 IBFP 为高电平时候，IAFP 被检测到上升沿，则计数器向下计数；当 IBFP 为高电平的时候，IAFP 被检测到下降沿，则计数器向上计数。

模式	正交信号电平条件		正交信号 IAFP 边沿条件		正交信号 IBFP 边沿条件	
	IBFP	IAFP	上升沿	下降沿	上升沿	下降沿
MOD1	高电平	-	向下计数	向上计数	-	-
	低电平	-	向上计数	向下计数	-	-
MOD2	-	高电平	-	-	向上计数	向下计数
	-	低电平	-	-	向下计数	向上计数
MOD3	高电平	-	向下计数	向上计数	-	-
	低电平	-	向上计数	向下计数	-	-
	-	高电平	-	-	向上计数	向下计数
	-	低电平	-	-	向下计数	向上计数

CHAF/CHBF 为端口 CH0A/CH0B 滤波的信号，IAFP/IBFP 为端口滤波相位选择后的信号。

版权所有 ©小华半导体有限公司

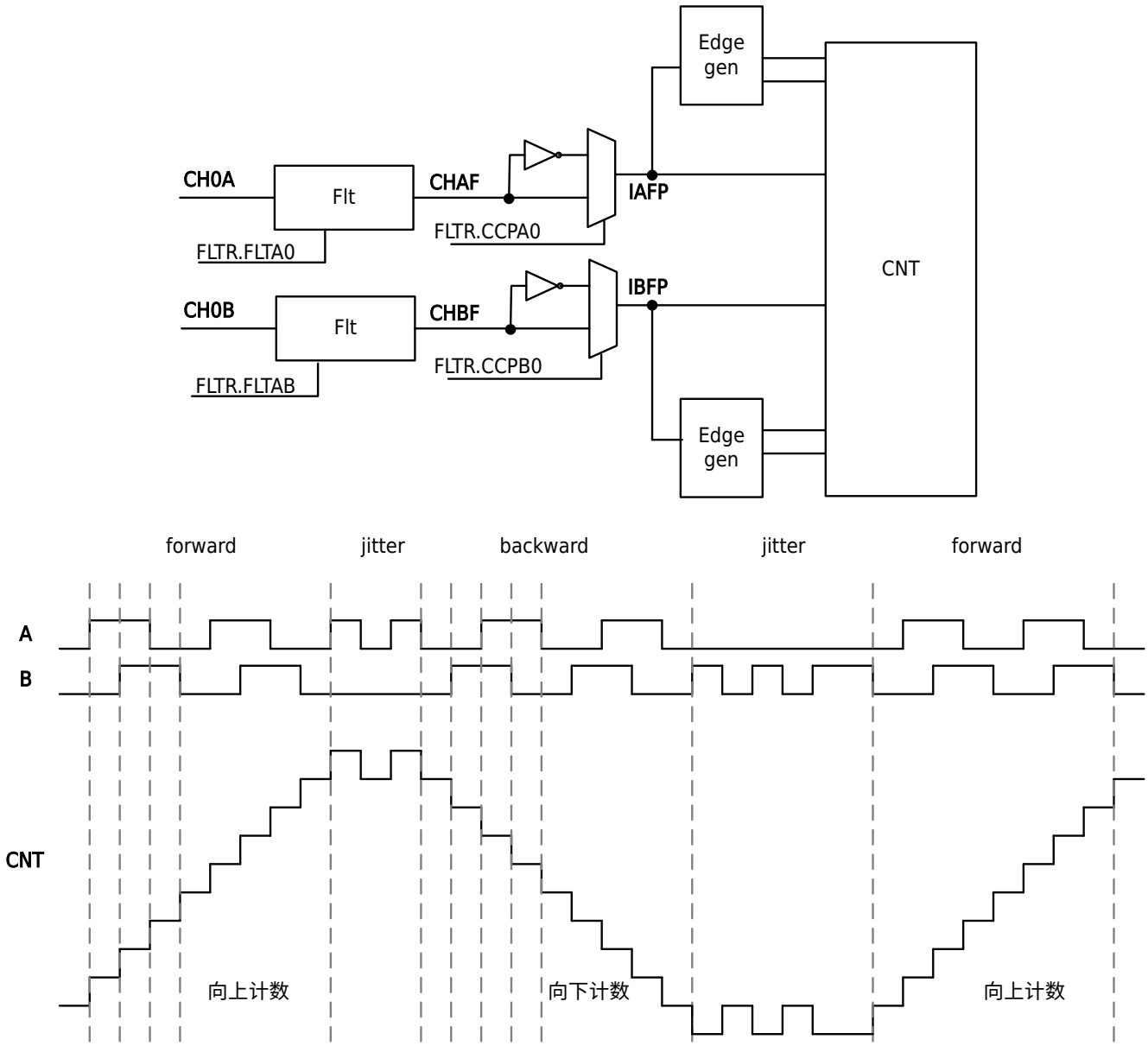


图 14-57 正交编码计数模式 3 计数示意图

14.3.9 Timer 触发 ADC

UEV 触发 ADC

当产生事件更新 UEV，且 ADTR.UEVE 和 ADTR.ADTE 使能，可以向 ADC 输出触发请求。

比较匹配触发 ADC

CCR0A、CCR1A、CCR2A 比较匹配可以配置触发 ADC：

- 模式 3：通过控制寄存器 M23CR.CIS 统一控制 CHxA 通道的比较匹配条件：可以选择上计数比较匹配、下计数比较匹配或上下计数都比较匹配触发。
- 模式 2：不需要设置 M23CR.CIS。

CCR0B、CCR1B、CCR2B 比较匹配可以配置触发 ADC：

- 模式 3：通过寄存器 CRCHx.CISB 分别控制 CHxB 通道的比较匹配条件：可以选择上计数比较匹配、下计数比较匹配或上下计数都比较匹配触发。
- 模式 2：不需要设置 CRCHx.CISB。

CCR3A、CCR3B 比较匹配也可以配置触发 ADC（如果使用通道 3A 或通道 3B 触发 ADC，不需要在 ADTR 寄存器设置单独的通道触发使能，只需要使能 ADTR.ADTE）：

版权所有 ©小华半导体有限公司

- 模式 3：CRCH3A.CIS 和 CRCH3B.CIS 分别控制通道 3A 和通道 3B 的比较匹配条件：可以选择上计数比较匹配、下计数比较匹配或上下计数都比较匹配触发。
- 模式 2：不需要设置 CRCH3A.CIS 和 CRCH3B.CIS。

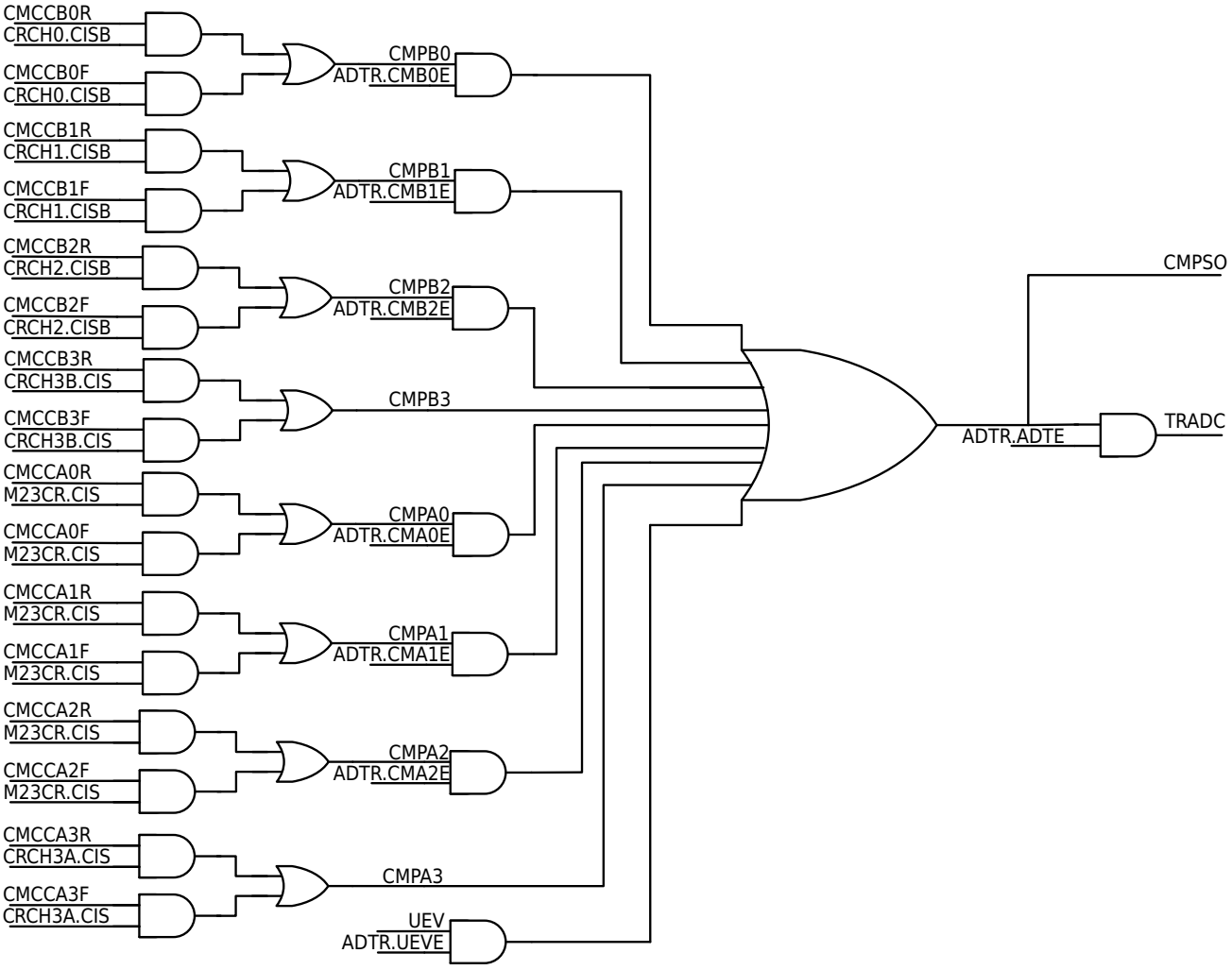


图 14-58 Timer 触发 ADC

14.3.10 逐波限流和刹车控制

逐波限流

M23CR.OCCE 可以选择使能或禁止逐波限流功能。M23CR.OCCS 可以选择 OCREF_CLR 信号来自 VC 输出的信号 REFCLR 或者来自 ETR 端口滤波相位选择后的信号 ETFP。

VC0/1/2 的 OUT_CFG.TIMxRCLR（x=0/1/2/3）设置是否使能 REFCLR 信号到 TIM0/1/2/3。

OUT_CFG.INV_TIMER 决定 REFCLR 信号高电平有效（OUT_CFG.INV_TIMER=0）还是低电平有效（OUT_CFG.INV_TIMER=1）。FLTR.ETP 设置输入 ETR 端口输入的电平是高电平有效（FLTR.ETP=0）还是低电平有效（FLTR.ETP=1），FLTR.FLTET 设置 ETR 的滤波时间。

当 DTR.AOE=0，DTR.MOE=1 时，M23CR.OCCE 使能后，有效的 OCREF_CLR 信号可以将当前的 OCREFxy（x=0/1/2，y=A/B）信号清零（该清零动作在 FLTR.OCMyx>1（x=0/1/2，y=A/B）时有效），而 DTR.MOE 不会被清零。当 OCREF_CLR 信号失效后，下一个事件更新 UEV 后 PWM 继续输出。

刹车控制

刹车控制可以通过以下方式实现：

版权所有 ©小华半导体有限公司

1. VC 比较器控制：VC0/1/2 的 OUT_CFG.INV_TIMER 决定 VC 输出刹车电平信号是高电平有效（OUT_CFG.INV_TIMER 为 0）还是低电平有效（OUT_CFG.INV_TIMER 为 1）。将 OUT_CFG.TIMBK 使能，并且将 DTR.VCE 使能，当 VC 输出有效电平的时候，产生有效的刹车条件，可以控制刹车功能。
2. 指定的外部端口控制：将这个指定端口配置为 TIMx_BK（x=0/1/2/3）复用功能，在 FLTR.BKP 设置刹车有效电平（FLTR.BKP=0 为高电平刹车，FLTR.BKP=1 为低电平刹车），在 FLTR.FLTBK 设置输入滤波时间，使能 DTR.BKE 端口刹车。当有效电平从该端口输入，则刹车条件有效，控制刹车功能。
3. 系统 Safety 刹车（深度休眠/复位）控制。
4. M23CR.BG 软件刹车控制。

当 DTR.AOE=0，DTR.MOE=1 时，刹车条件生效之后，DTR.MOE 位会被清零，PWM 引脚按照 CRCHx.BKSA/CRCHx.BKSB（x=0/1/2）的预设配置指定动作。如果要恢复 PWM 输出，需要待刹车条件失效后，将 DTR.MOE 重新置位。

当 DTR.AOE=1，DTR.MOE=1 时，刹车条件生效之后，DTR.MOE 位会被清零，PWM 引脚按照 CRCHx.BKSA/CRCHx.BKSB 的预设配置指定动作。待刹车条件失效后，DTR.MOE 自动置位，PWM 恢复输出。

两通道的输出的 TIM0/1/2 可以选择使用 TIM0 的刹车端口控制 TIM1/2 的刹车功能，也可以使用各自的刹车输入控制各自的刹车功能。当 DTR.BKSEL 设置为 1 时，TIM1/2 共用 TIM0 的刹车输入。

14.3.11 中断

表 14-13 TIM0/1/2/3 中断列表

中断控制寄存器	中断名
MxCR.UIE(x=0/1/23)	溢出中断/事件更新中断
CRCHx.CIEA(x=0/1/2)	通道（0/1/2）A 比较捕获中断
CRCHx.CIEB(x=0/1/2)	通道（0/1/2）B 比较捕获中断
CRCH3y.CIE(y=A/B)	通道 3A/B 比较中断
M23CR.BIE	刹车中断
M23CR.TIE	触发中断
M23CR.OVE	上溢中断
M23CR.UNDE	下溢中断

14.3.12 Timer 互联

TRGO 输出信号可以连接到其他定时器的 ITR 信号。连接关系如下：

表 14-14 定时器互联信号列表

	ITR0	ITR1	ITR2	ITR3
Timer0	-	TIM1_TRGO	TIM2_TRGO	TIM3_TRGO
Timer1	TIM0_TRGO	-	TIM2_TRGO	TIM3_TRGO
Timer2	TIM0_TRGO	TIM1_TRGO	-	TIM3_TRGO
Timer3	TIM0_TRGO	TIM1_TRGO	TIM2_TRGO	-

版权所有 ©小华半导体有限公司

14.3.13 输入互联

14.3.13.1 GATE 输入互联

当 GPIO_TIMGS.TIMx_G=0b000 时，门控 GATE 输入为 Pxy_SEL 选择的端口输入；当 GPIO_TIMGS.TIMx_G=0b001~0b111 时，连接其他模块的输入或输出。详细信息请参见《端口控制器（GPIO）》章节寄存器“端口辅助功能定时器门控选择（GPIO_TIMGS）”相关描述。

14.3.13.2 ETR 输入互联

当 GPIO_TIMES.TIMx_E=0b000 时，ETR 输入为 Pxy_SEL 选择的端口输入；当 GPIO_TIMES.TIMx_E=0b001~0b111 时，连接其他模块的输入或输出。详细信息请参见《端口控制器（GPIO）》章节寄存器“端口辅助功能定时器 ETR 选择（GPIO_TIMES）”相关描述。

14.3.13.3 CHx 捕获输入互联

当 GPIO_TIMCPS.TIMx_Cy=0b000 时，捕获输入（Timer0/1/2 的 CHA，Timer3 的 CH0A/CH0B）为 Pxy_SEL 选择的端口输入，当 GPIO_TIMCPS.TIMx_Cy=0b001~0b111 时，连接其他模块的输入或输出。详细信息请参见《端口控制器（GPIO）》章节寄存器“端口辅助功能定时器捕获输入选择（GPIO_TIMCPS））”相关描述。

14.3.14 DMA

Timer 支持软件和硬件触发 DMA 进行数据传输。支持数据从其他位置写入定时器，或从定时器读出写入其他位置。可应用于数据捕获后数据的自动搬运和更改周期值或占空比的脉冲宽度的自动调整。每个定时器有两个 DMA 请求，A 请求触发源可选择比较捕获 A、外部触发 ETR；B 请求触发源可选择比较捕获 B、事件更新 UEV。

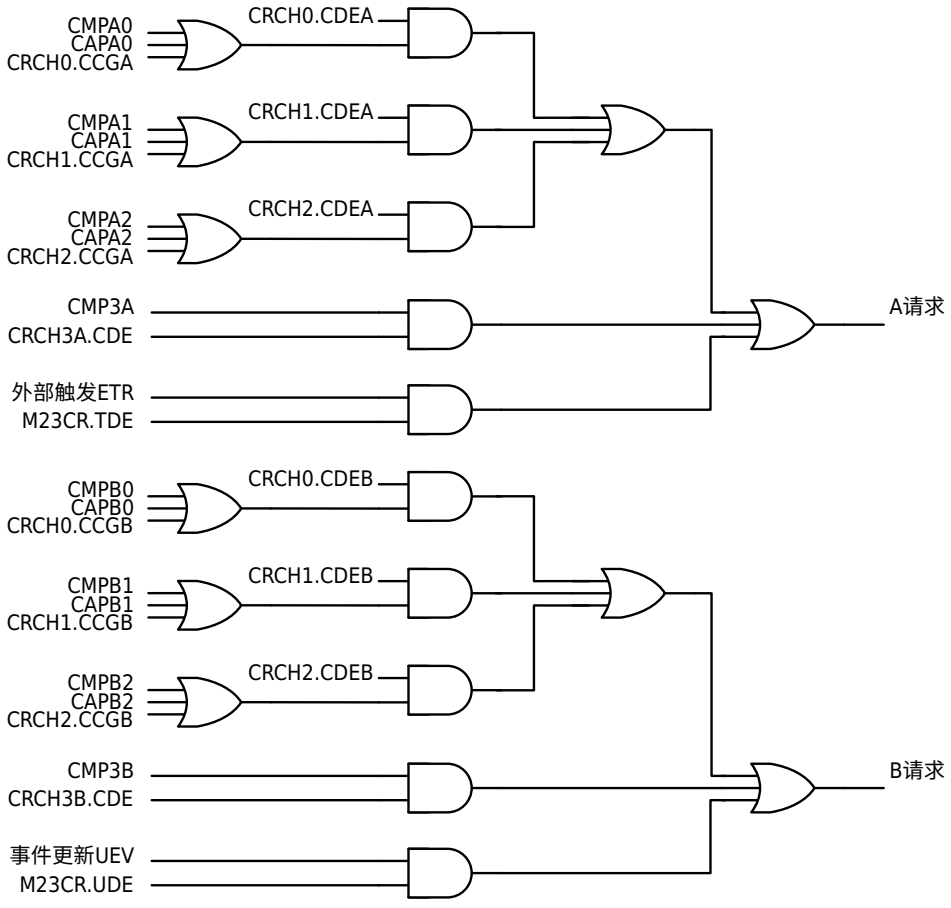


图 14-59 DMA 请求触发源

版权所有 ©小华半导体有限公司

14.4 操作示例

14.4.1 模式 0 计数定时器功能设置示例

操作步骤

- **重载定时器设置**

  步骤 1. 设置定时器模式 M0CR.MODE=0；

  步骤 2. 设置装载值 ARR；

  步骤 3. 设置计数器初值 CNT；

  步骤 4. 清除中断标志；

  步骤 5. 使能中断 M0CR.UIE；

  步骤 6. 使能重载模式 M0CR.MD；

  步骤 7. 开启定时器 M0CR.CTEN。

- **门控外部时钟自由计数设置**

  步骤 1. 设置定时器模式 M0CR.MODE=0；

  步骤 2. 设置计数器初值 CNT；

  步骤 3. 使能门控功能 M0CR.GATE；

  步骤 4. 选择门控有效电平 M0CR.GATEP；

  步骤 5. 清除中断标志；

  步骤 6. 使能中断 M0CR.UIE；

  步骤 7. 使能外部时钟模式 M0CR.CT；

  步骤 8. 开启定时器 M0CR.CTEN。

- **BUZZER 输出控制**

  步骤 1. 根据输出频率设置合适的 ARR 值 ；

  步骤 2. 设置定时器为重载模式，参考重载定时器设置；

  步骤 3. 使能输出使能 DTR.MOE；

  步骤 4. 启动另外一个定时器控制 M0CR.TOGEN 实现频率的间隔输出。

14.4.2 模式 1 脉宽测量 PWC 设置示例

操作步骤

- **脉冲低电平测量设置**

  步骤 1. 设置为脉冲测量模式 M1CR.MODE=1；

  步骤 2. 设置 MSCR.TS 选择测量的信号，再依据 MSCR.TS 设置，配置 MSCR.IA0S/IB0S（IB0S 不可配置为 1），选择需要测量的通道；

  步骤 3. 设置 M1CR.EDG2ND=0，M1CR.EDG1ST=1 选择测量低电平；

  步骤 4. 清除中断标志；

  步骤 5. 使能溢出中断 M1CR.UIE；

  步骤 6. 使能测量结束中断 CR0.CIEA；

  步骤 7. 使能定时器 M1CR.CTEN；

  步骤 8. 中断服务程序中读取 CCR0A 及溢出次数并清除中断标志；

  步骤 9. 等待下次测量。

- **脉冲高电平单次测量设置**

  步骤 1. 设置为脉冲测量模式 M1CR.MODE=1；

  步骤 2. 设置 MSCR.TS 选择测量的信号，再依据 MSCR.TS 设置，配置 MSCR.IA0S/IB0S（IB0S 不可配置为 1），选择需要测量的通道；

版权所有 ©小华半导体有限公司

步骤 3. 设置脉冲单次测量模式 M1CR.ONESHOT=1；

步骤 4. 设置 M1CR.EDG2ND=1，M1CR.EDG1ST=0 选择测量高电平；

步骤 5. 清除中断标志；

步骤 6. 使能溢出中断 M1CR.UIE；

步骤 7. 使能测量结束中断 CR0.CIEA；

步骤 8. 使能定时器 M1CR.CTEN；

步骤 9. 中断服务程序中读取 CCR0A 及溢出次数并清除中断标志；

步骤 10. 测量结束。

14.4.3 模式 2/3 比较捕获模式设置示例

操作步骤

- **边沿对齐独立 PWM 输出设置**

  步骤 1. 设置模式 M23CR.MODE=2；

  步骤 2. 设置锯齿波计数方向 M23CR.DIR；

  步骤 3. 设置 PWM 周期值 ARR；

  步骤 4. 设置计数器初值（初值必须小于周期值）；

  步骤 5. 设置 PWM 比较值 CCRxA、CCRxB；

  步骤 6. 设置 PWM 输出比较模式 FLTR.OCMAx、FLTR.OCMBx 为 6 或 7；

  步骤 7. 清除相关中断标志；

  步骤 8. 使能相应的中断；

  步骤 9. 设置输出极性 FLTR.CCPAx、FLTR.CCPBx；

  步骤 10. 使能输出 DTR.MOE；

  步骤 11. 使能定时器 M23CR.CTEN。

- **中心对齐互补 PWM 输出设置**

  步骤 1. 设置模式 M23CR.MODE=3；

  步骤 2. 设置互补输出 M23CR.COMP；

  步骤 3. 设置 PWM 周期值 ARR；

  步骤 4. 设置计数器初值（初值必须小于周期值）；

  步骤 5. 设置 PWM 比较值 CCRxA（CCRxB 不需要设置，PWM 输出与这个寄存器无关）；

  步骤 6. 设置 PWM 输出比较模式 FLTR.OCMAx、FLTR.OCMBx 为 6 或 7；

  步骤 7. 清除相关中断标志；

  步骤 8. 使能相应的中断；

  步骤 9. 设置输出极性 FLTR.CCPAx、FLTR.CCPBx；

  步骤 10. 使能输出 DTR.MOE；

  步骤 11. 使能定时器 M23CR.CTEN。

- **非对称中心对齐带死区互补 PWM 输出设置**

  步骤 1. 设置模式 M23CR.MODE=3；

  步骤 2. 设置互补输出 M23CR.COMP；

  步骤 3. 设置双点比较使能 M23CR.PWM2S；

  步骤 4. 设置 PWM 周期值 ARR；

  步骤 5. 设置计数器初值（初值必须小于周期值）；

  步骤 6. 设置 PWM 比较值 CCRxA、CCRxB（上计数比较点为 CCRxA，下计数比较点为 CCRxB）；

  步骤 7. 设置 PWM 输出比较模式 FLTR.OCMAx、FLTR.OCMBx 为 6 或 7；

  步骤 8. 清除相关中断标志；

版权所有 ©小华半导体有限公司

步骤 9. 使能相应的中断；

步骤 10. 设置输出极性 FLTR.CCPAx、FLTR.CCPBx；

步骤 11. 设置死区使能 DTR.DTEN；

步骤 12. 设置死区时间 DTR.DTR；

步骤 13. 使能输出 DTR.MOE；

步骤 14. 使能定时器 M23CR.CTEN。

- **捕获功能设置**，设置 CH0B 为上升沿捕获功能

步骤 1. 选择计数器计数方式，设置 M23CR.MODE=2；

步骤 2. 选择 CH0B 为捕获模式 CRCH0.CSB=1；

步骤 3. 根据需要选择输入滤波 FLTR.FLTB0；

步骤 4. 选择捕获的边沿 CRCH0.CRB=1；

步骤 5. 设置 ARR 改变周期值；

步骤 6. 清除相关中断标志；

步骤 7. 清除捕获标志，使能相应中断；

步骤 8. 启动定时器 M23CR.CTEN；

步骤 9. 查询到捕获标志后，读取 CCR0B 获得捕获值。

说明

定时器未启动时如果有效的捕获边沿也会产生捕获标志及捕获动作。

- **互补 PWM 输出时使用 GATE 作为 PWM 输出功能**

步骤 1. 设置为 PWM 互补输出模式，相关步骤参考中心对齐互补 PWM 输出设置；

步骤 2. 设置 CCR0B，设置 GATE PWM 比较值；

步骤 3. 设置 FLTR.OCMB0=6/7，设置 PWM 输出模式；

步骤 4. 使能 PWM 输出 DTR.MOE；

步骤 5. 启动定时器 M23CR.CTEN。

- **互补 PWM 输出时使用 GATE 下降沿作为捕获输入功能**

步骤 1. 设置为 PWM 互补输出模式，相关步骤参考中心对齐互补 PWM 输出设置；

步骤 2. 设置 GATE 作为捕获输入 M23CR.CSG；

步骤 3. 选择 GATE 捕获输入边沿设置 M23CR.CFG（GATE 作为捕获输入 B 通道滤波设置无效）；

步骤 4. 清除相关中断标志；

步骤 5. 清除捕获标志，使能相应中断；

步骤 6. 启动定时器 M23CR.CTEN；

步骤 7. 查询到捕获标志后，读取 CCR0B 获得捕获值。

14.4.4 互补 PWM 输出时 B 比较作为 ADC 触发功能

操作步骤

步骤 1. 设置为 PWM 互补输出模式，相关步骤参考中心对齐互补 PWM 输出设置

步骤 2. 设置 CCRxB 设置 ADC 触发比较点

步骤 3. 设置 CRCHx.CISB 选择上计数下计数比较匹配（锯齿波不需要选择）

步骤 4. 选择 ADC 触发比较的源 ADTR

步骤 5. 使能 ADC 触发 ADTR.ADTE

版权所有 ©小华半导体有限公司

14.4.5 定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM0 的 CTEN 触发 TIM1/2）示例

操作步骤

步骤 1. 参考 PWM 输出设置，设置定时器 0/1/2 的脉冲调整输出

步骤 2. 设置 TIM0 为主模式 MSCR.MSM=1

步骤 3. 设置 TIM0 的 CTEN 触发另外两个定时器 MSCR.MMS=1

步骤 4. 保持 TIM1/2 的 MSCR.MSM=0

步骤 5. 设置 TIM1/2 为触发模式 MSCR.SMS=2

步骤 6. 选择 TIM1/2 的触发源为 TIM0 的 TRGO，MSCR.TS=1

步骤 7. 使能定时器 TIM0，启动定时器 M23CR.CTEN=1

14.4.6 定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM1 的 UG 触发 TIM0/2）示例

操作步骤

步骤 1. 参考 PWM 输出设置，设置定时器 0/1/2 的脉冲调整输出

步骤 2. 设置 TIM1 为触发主模式 MSCR.MSM=1

步骤 3. 设置 TIM1 的 UG 触发另外两个定时器 MSCR.MMS=0

步骤 4. 保持 TIM0/2 的 MSCR.MSM=0

步骤 5. 设置 TIM0/2 为触发模式 MSCR.SMS=2

步骤 6. 选择 TIM0/2 的触发源为 TIM0 的 TRGO，MSCR.TS=2

步骤 7. 使能定时器 TIM1，启动定时器 M23CR.UG=1

14.4.7 DMA 设置示例

操作步骤

- **捕获数据 DMA 数据传输**

  步骤 1. 使能 DMA

  步骤 2. 使能 DMA 通道使能

  步骤 3. 选择定时器 DMA 的通道

  步骤 4. 设置传输类型、传输长度、传输方式

  步骤 5. 设置源起始地址，目标起始地址

  步骤 6. 设置源地址、目标地址的递增方式

  步骤 7. 根据需要使能 DMA 中断

  步骤 8. 参考数据捕获流程设置数据捕获

  步骤 9. 使能 CRCHx.CDEy 使能捕获数据触发 DMA 传输

  说明

  源地址设置为通道比较捕获寄存器，源地址固定，目标地址变化。

- **脉冲调整 DMA 数据传输**

  步骤 1. 使能 DMA

  步骤 2. 使能 DMA 通道使能

  步骤 3. 选择定时器 DMA 的通道

  步骤 4. 设置传输类型、传输长度、传输方式

  步骤 5. 设置源起始地址，目标起始地址

  步骤 6. 设置源地址、目标地址的递增方式

  步骤 7. 根据需要使能 DMA 中断

  步骤 8. 参考脉冲调整输出设置脉冲调制输出

版权所有 ©小华半导体有限公司

步骤 9. 根据需要选择硬件触发 DMA 的条件（UEV 触发或者比较匹配触发）

说明

目标地址设置为通道比较捕获寄存器，源地址变化，目标地址固定。

版权所有 ©小华半导体有限公司

14.5 寄存器

14.5.1 寄存器总表

- Timer0 基地址：0x40000C00
- Timer1 基地址：0x40000D00
- Timer2 基地址：0x40000E00
- Timer3 基地址：0x40005800

表 14-15 模式 0 定时器寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	TIM_ARR	16 位模式重载寄存器/周期	32
0x004	TIM_CNT	16 位模式计数寄存器	32
0x008	TIM_CNT32	32 位模式计数寄存器 **说明** TIM_CNT32 是 TIM_ARR 与 TIM_CNT 的重映射寄存器。为了方便 32 位定时器写操作。	32
0x00C	TIM_M0CR	模式 0 控制寄存器	32
0x010	TIM_IFR	中断标志寄存器	32
0x014	TIM_ICLR	中断标志清除寄存器	32
0x030	TIM_DTR	死区时间寄存器	32

表 14-16 模式 1 脉宽测量 PWC 寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x004	TIM_CNT	16 位模式计数寄存器	32
0x00C	TIM_M1CR	模式 1 控制寄存器	32
0x010	TIM_IFR	中断标志寄存器	32
0x014	TIM_ICLR	中断标志清除寄存器	32
0x018	TIM_MSCR	主从模式控制寄存器	32
0x01C	TIM_FLTR	输入滤波寄存器	32
0x024	TIM_CR0	控制寄存器	32
0x03C	TIM_CCR0A	比较捕获寄存器	32

表 14-17 模式 2/3 比较捕获模式寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	TIM_ARR	16 位模式重载寄存器/周期	32

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述	位宽
0x004	TIM_CNT	16 位模式计数寄存器	32
0x00C	TIM_M23CR	模式 2/3 控制寄存器	32
0x010	TIM_IFR	中断标志寄存器	32
0x014	TIM_ICLR	中断标志清除寄存器	32
0x018	TIM_MSCR	主从模式控制寄存器	32
0x01C	TIM_FLTR	输出控制/输入滤波寄存器	32
0x020	TIM_ADTR	ADC 触发控制寄存器	32
0x024	TIM_CRCH0	通道 0 控制寄存器	32
0x028	TIM_CRCH1	通道 1 控制寄存器（仅 TIM3 存在）	32
0x02C	TIM_CRCH2	通道 2 控制寄存器（仅 TIM3 存在）	32
0x030	TIM_DTR	死区时间寄存器	32
0x034	TIM_RCR	重复周期设置寄存器	32
0x038	TIM_ARRDM	重载寄存器/周期映射地址	32
0x03C	TIM_CCR0A	通道 0A 比较捕获寄存器	32
0x040	TIM_CCR0B	通道 0B 比较捕获寄存器	32
0x044	TIM_CCR1A	通道 1A 比较捕获寄存器（仅 TIM3 存在）	32
0x048	TIM_CCR1B	通道 1B 比较捕获寄存器（仅 TIM3 存在）	32
0x04C	TIM_CCR2A	通道 2A 比较捕获寄存器（仅 TIM3 存在）	32
0x050	TIM_CCR2B	通道 2B 比较捕获寄存器（仅 TIM3 存在）	32
0x054	TIM_CCR3A	通道 3A 比较寄存器（仅 TIM3 存在）	32
0x058	TIM_CRCH3A	通道 3A 控制寄存器（仅 TIM3 存在）	32
0x05C	TIM_CCR3B	通道 3B 比较寄存器（仅 TIM3 存在）	32
0x060	TIM_CRCH3B	通道 3B 控制寄存器（仅 TIM3 存在）	32

版权所有 ©小华半导体有限公司

14.5.2 模式 0 计数定时器寄存器

14.5.2.1 16 位模式重载寄存器（TIM_ARR）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																ARR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	ARR	16 位重载定时器重载值寄存器	RW

14.5.2.2 16 位模式计数寄存器（TIM_CNT）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	16 位重载定时器计数值寄存器	RW

14.5.2.3 32 位模式计数寄存器（TIM_CNT32）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	CNT32																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	CNT32	32 位定时器计数值寄存器 仅在模式 0 32 位定时器自由计数模式下有效，其他模式禁止写该寄存器	RW

版权所有 ©小华半导体有限公司

14.5.2.4 模式 0 控制寄存器（TIM_M0CR）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00600008																															
Name	Reserved																		MODE		Reserved	UIE	GATEP	GATE	Reserved	PRS			TOGEN	CT	MD	CTEN
Access																			RW			RW	RW	RW		RW			RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13:12	MODE	工作模式 ● 0b00：定时器模式 0 ● 0b01：PWC 模式 ● 0b10：锯齿波模式 ● 0b11：三角波模式	RW
11	*Reserved*	-	-
10	UIE	中断使能控制 ● 0b0：禁止 ● 0b1：使能	RW
9	GATEP	端口 GATE 极性控制 ● 0b0：端口 GATE 高电平有效 ● 0b1：端口 GATE 低电平有效	RW
8	GATE	定时器门控使能 ● 0b0：无门控，CTEN=1 时定时器工作 ● 0b1：门控使能，端口 GATE 有效并且 CTEN=1 时定时器才工作	RW
7	*Reserved*	-	-
6:4	PRS	内部时钟分频选择 ● 0b000：1 ● 0b001：2 ● 0b010：4 ● 0b011：8 ● 0b100：16 ● 0b101：32 ● 0b110：64 ● 0b111：256	RW
3	TOGEN	模式 0 下翻转输出使能 ● 0b0：翻转输出关闭，CHA、CHB 输出为低电平 ● 0b1：翻转输出使能	RW
2	CT	计数时钟选择 ● 0b0：内部计数时钟 TCLK ● 0b1：外部计数时钟 ETR	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
1	MD	模式选择 32 定时/16 定时模式选择 ● 0b0：32 位自由计数 ● 0b1：16 位重载计数	RW
0	CTEN	定时器使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

14.5.2.5 中断标志寄存器（TIM_IFR）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														UIF	
Access																															RO	

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	UIF	溢出中断 ● 0b0：计数器未溢出 ● 0b1：计数器已溢出	RO

14.5.2.6 中断标志清除寄存器（TIM_ICLR）

Offset	Bit Position																													
0x014	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																														UIF	
Access																															WO	

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	UIF	溢出中断清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

14.5.2.7 死区时间寄存器（TIM_DTR）

Offset	Bit Position																													
0x030	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																			MOE	Reserved											
Access																				RW												

位/位域	标记	功能描述	读写
31:13	*Reserved*	-	-
12	MOE	翻转输出使能 ● 0b0：翻转输出为输入状态 ● 0b1：翻转端口为输出状态	RW
11:0	*Reserved*	-	-

14.5.3 模式 1 脉宽测量 PWC 寄存器

14.5.3.1 16 位模式计数寄存器（TIM_CNT）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	计数值寄存器	RW

版权所有 ©小华半导体有限公司

14.5.3.2 模式 1 控制寄存器（TIM_M1CR）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00600008																															
Name	Reserved																	ONESHOT	MODE		Reserved	UIE	EDG2ND	EDG1ST	Reserved	PRS			Reserved	CT	Reserved	CTEN
Access																		RW	RW		RW	RW	RW	RW		RW			RW			RW

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14	ONESHOT	单次触发模式选择 ● 0b0：循环测量 ● 0b1：完成一次脉冲测量自动结束，再次测量需要重新使能 CTEN	RW
13:12	MODE	工作模式 ● 0b00：定时器模式 0 ● 0b01：PWC 模式 ● 0b10：锯齿波模式 ● 0b11：三角波模式	RW
11	*Reserved*	-	-
10	UIE	中断使能控制 计数到 0xFFFF 才会溢出并产生溢出标志 ● 0b0：禁止 ● 0b1：使能	RW
9	EDG2ND	脉冲宽度测量结束边沿选择 详见 EDG1ST 功能描述	RW
8	EDG1ST	脉冲宽度测量开始边沿选择 **EDG2ND / EDG1ST / 测量** 0b0 / 0b0 / 上沿-上沿周期 0b0 / 0b1 / 低电平宽度 0b1 / 0b0 / 高电平宽度 0b1 / 0b1 / 下沿-下沿周期	RW
7	*Reserved*	-	-
6:4	PRS	内部时钟分频选择 ● 0b000：1 ● 0b001：2 ● 0b010：4 ● 0b011：8 ● 0b100：16 ● 0b101：32 ● 0b110：64 ● 0b111：256	RW
3	*Reserved*	-	-

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	CT	计数时钟选择 ● 0b0：内部计数时钟 TCLK ● 0b1：外部计数时钟 ETR	RW
1	*Reserved*	-	-
0	CTEN	脉冲宽度测量使能 ● 0b0：禁止 ● 0b1：使能	RW

14.5.3.3 中断标志寄存器（TIM_IFR）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													CA0F	Reserved	UIF
Access																														RO		RO

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	CA0F	脉冲宽度测量中断标志 ● 0b0：脉冲宽度测量未完成 ● 0b1：脉冲宽度测量已完成	RO
1	*Reserved*	-	-
0	UIF	溢出中断标志 ● 0b0：计数器未溢出 ● 0b1：计数器已溢出	RO

版权所有 ©小华半导体有限公司

14.5.3.4 中断标志清除寄存器（TIM_ICLR）

Offset	Bit Position																													
0x014	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																													CA0F	Reserved	UIF
Access																														WO		WO

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	CA0F	脉冲宽度测量中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	*Reserved*	-	-
0	UIF	溢出中断清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

14.5.3.5 主从模式控制寄存器（TIM_MSCR）

Offset	Bit Position																													
0x018	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																			IB0S	IA0S	Reserved			TS			Reserved				
Access																				RW	RW				RW							

位/位域	标记	功能描述	读写
31:13	*Reserved*	-	-
12	IB0S	CH0B 输入选择 ● 0b0：CH0B ● 0b1：内部触发 TS 选择信号	RW
11	IA0S	IA0 输入选择 ● 0b0：CH0A ● 0b1： ▶ CH0A CH1A CH2A XOR（TIM3） ▶ CH0A ETR GATE XOR（TIM0/1/2） **说明** 设置为 1 后端口的任意一个端口变化将导致输入变化。	RW
10:8	*Reserved*	-	-
7:5	TS	触发选择 ● 0b000：端口 ETR 的滤波相位选择后的信号 ETFP ● 0b001：内部互联信号 ITR0 ● 0b010：内部互联信号 ITR1 ● 0b011：内部互联信号 ITR2 ● 0b100：内部互联信号 ITR3 ● 0b101：禁止设置 ● 0b110：端口 CH0A 的滤波相位选择后的信号 IAFP ● 0b111：端口 CH0B 的滤波相位选择后的信号 IBFP	RW
4:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

14.5.3.6 输入滤波寄存器（TIM_FLTR）

Offset	Bit Position																													
0x01C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	ETP	FLTET			Reserved																					FLTB0			Reserved	FLTA0		
Access	RW	RW																								RW				RW		

位/位域	标记	功能描述	读写
31	ETP	ETR 输入相位选择 ● 0b0：同相位 ● 0b1：反向输入	RW
30:28	FLTET	ETR 滤波控制 ● 0b000~0b011：滤波无效 ● 0b100：PCLK，3 个连续有效 ● 0b101：PCLK/4，3 个连续有效 ● 0b110：PCLK/16，3 个连续有效 ● 0b111：PCLK/64，3 个连续有效	RW
27:7	*Reserved*	-	-
6:4	FLTB0	CHB 输入滤波控制 ● 0b000~0b011：滤波无效 ● 0b100：PCLK，3 个连续有效 ● 0b101：PCLK/4，3 个连续有效 ● 0b110：PCLK/16，3 个连续有效 ● 0b111：PCLK/64，3 个连续有效	RW
3	*Reserved*	-	-
2:0	FLTA0	CHA 输入滤波控制 ● 0b000~0b011：滤波无效 ● 0b100：PCLK，3 个连续有效 ● 0b101：PCLK/4，3 个连续有效 ● 0b110：PCLK/16，3 个连续有效 ● 0b111：PCLK/64，3 个连续有效	RW

版权所有 ©小华半导体有限公司

14.5.3.7 控制寄存器（TIM_CR0）

Offset	Bit Position																															
0x024	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00003000																															
Name	Reserved																							CIEA	Reserved		CSB	CSA	Reserved			
Access																								RW			RW	RW				

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	CIEA	脉冲宽度测量完成中断使能 ● 0b0：禁止 ● 0b1：使能	RW
7:6	*Reserved*	-	-
5	CSB	B 通道捕获/比较功能选择 当脉冲宽度测量使用通道 B 滤波时，需要设置 CSB 为 1 ● 0b0：比较模式 ● 0b1：捕获模式	RW
4	CSA	A 通道捕获/比较功能选择 当脉冲宽度测量使用通道 A 滤波时，需要设置 CSA 为 1 ● 0b0：比较模式 ● 0b1：捕获模式	RW
3:0	*Reserved*	-	-

14.5.3.8 比较捕获寄存器（TIM_CCR0A）

Offset	Bit Position																															
0x03C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CCR0A															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CCR0A	脉冲宽度测量结果	RO

版权所有 ©小华半导体有限公司

14.5.4 模式 2/3 比较捕获模式寄存器

14.5.4.1 16 位模式重载寄存器（TIM_ARR）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																ARR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	ARR	重载寄存器/周期寄存器 具有缓存功能，在计数器未使能或者缓存没有使能时，缓存寄存器可以立刻更新	RW

14.5.4.2 16 位模式计数寄存器（TIM_CNT）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	重载定时器计数值寄存器 使用 PWM 比较输出，三角波模式或者锯齿波模式上计数时，初始化 CNT 值需要小于 ARR 的值	RW

版权所有 ©小华半导体有限公司

14.5.4.3 模式 2/3 控制寄存器（TIM_M23CR）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00600008																															
Name	Reserved		UNDE	OVE	DIR	BG	UG	TG	OCCE	CIS		BIE	TIE	TDE	URS	OCCS	CSG	ONESHOT	MODE		UDE	UIE	CFG	CRG	BUFPEN	PRS		PWM2S	CT	COMP	CTEN
Access			RW	RW	RW/RO	WO	WO	WO	RW	RW		RW	RW	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW		RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:30	*Reserved*	-	-
29	UNDE	下溢出中断使能 ● 0b0：禁止 ● 0b1：使能	RW
28	OVE	上溢出中断使能 ● 0b0：禁止 ● 0b1：使能	RW
27	DIR	计数方向 只有在锯齿波模式下可以写。其他模式下只读，写无效 ● 0b0：上计数 ● 0b1：下计数 **说明** 从其他模式切换到中心对齐模式 DIR 自动清零。中心对齐模式时，软件事件更新和从模式外部触发复位模式 DIR 自动清零。	RW/RO
26	BG	软件刹车 自动清零，写 1 产生软件刹车，写 0 无效	WO
25	UG	软件更新 自动清零，写 1 产生软件更新，写 0 无效 初始化计数器并更新缓存寄存器到相应寄存器（缓存使能），PRS 位也会被清零。	WO
24	TG	软件触发 自动清零，写 1 产生软件触发，写 0 无效 在触发模式 SMS=2 且 MODE=2/3 下都可以触发	WO
23	OCCE	OCREF 清除使能 ● 0b0：OCREF 输出不受 OCREF_CLR 影响 ● 0b1：OCREF_CLR 信号可以清除 OCREF 输出	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
22:21	CIS	通道 A 比较匹配模式 ● 0b00：无匹配 ● 0b01：上计数时比较匹配 ● 0b10：下计数时比较匹配 ● 0b11：上/下计数时比较都匹配 **说明** 通道 B 比较匹配模式由 CRCHx 寄存器 CISB 位控制。	RW
20	BIE	刹车中断使能 ● 0b0：禁止 ● 0b1：使能	RW
19	TIE	触发中断使能 ● 0b0：禁止 ● 0b1：使能	RW
18	TDE	触发启动 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
17	URS	更新源 ● 0b0：上溢出/下溢出/软件更新 UG/从模式复位 ● 0b1：上溢出/下溢出	RW
16	OCCS	OCREF_CLR 信号源选择 ● 0b0：电压比较器 VC 输出，VC 选择在 VC_OUT_CFG 寄存器设置 ● 0b1：ETR 端口滤波相位选择后的信号 当 OCCE 有效时，OCREF_CLR 可以将 OCREF 的比较输出信号清零（当 OCMyx>1 时有效），下一个 uev 事件后继续比较输出	RW
15	CSG	GATE 在 PWM 互补模式下捕获/比较选择 只有在 PWM 互补输出时有效，使用 CCR0B 作为 GATE 的比较或捕获通道 ● 0b0：比较 ● 0b1：捕获	RW
14	ONESHOT	单次触发模式选择 ● 0b0：循环计数 ● 0b1：发生事件更新后定时器停止	RW
13:12	MODE	工作模式 ● 0b00：定时器模式 0 ● 0b01：PWC 模式 ● 0b10：锯齿波模式 ● 0b11：三角波模式	RW
11	UDE	更新触发 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
10	UIE	更新中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
9	CFG	GATE 作为捕获输入时，下沿捕获有效控制 只有在 PWM 互补输出时有效 ● 0b0：下沿捕获无效 ● 0b1：下沿捕获有效	RW
8	CRG	GATE 作为捕获输入时，上沿捕获有效控制 只有在 PWM 互补输出时有效 ● 0b0：上沿捕获无效 ● 0b1：上沿捕获有效	RW
7	BUFPEN	自动重载 ARR 缓存使能 ● 0b0：周期缓存无效，写入后立刻影响周期值 ● 0b1：周期缓存使能，写入后下个事件更新后才影响到周期值	RW
6:4	PRS	内部时钟分频选择 ● 0b000：1 ● 0b001：2 ● 0b010：4 ● 0b011：8 ● 0b100：16 ● 0b101：32 ● 0b110：64 ● 0b111：256	RW
3	PWM2S	OCREFA 双点比较选择 ● 0b0：双点比较使能，使用 CCRA、CCRB 比较控制 OCREFA 输出 ● 0b1：单点比较使能，只使用 CCRA 比较控制 OCREFA 输出 **说明** OCREFB 不受影响，仍然使用 CCRB 控制 OCREFB 输出。	RW
2	CT	计数时钟选择 ● 0b0：内部计数时钟 TCLK ● 0b1：外部计数时钟 ETR	RW
1	COMP	PWM 互补输出模式选择 ● 0b0：独立 PWM 输出 ● 0b1：互补 PWM 输出	RW
0	CTEN	定时器使能 ● 0b0：禁止 ● 0b1：使能 可以外部触发使能，在 ONESHOT 模式下结束时该位自动清零	RW

版权所有 ©小华半导体有限公司

14.5.4.4 中断标志寄存器（TIM_IFR）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved												CB3F	CA3F	UNDF	OVF	TIF	BIF	CB2E	CB1E	CB0E	CA2E	CA1E	CA0E	CB2F	CB1F	CB0F	CA2F	CA1F	CA0F	Reserved	UIF
Access													RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO		RO

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19	CB3F	通道 CH3B 比较匹配标志 仅 TIM3 存在 ● 0b0：没有发生 ● 0b1：发生	RO
18	CA3F	通道 CH3A 比较匹配标志 仅 TIM3 存在 ● 0b0：没有发生 ● 0b1：发生	RO
17	UNDF	下溢出中断标志 ● 0b0：没有发生 ● 0b1：发生	RO
16	OVF	上溢出中断标志 ● 0b0：没有发生 ● 0b1：发生	RO
15	TIF	触发中断标志 ● 0b0：没有发生 ● 0b1：发生	RO
14	BIF	刹车中断标志 ● 0b0：没有发生 ● 0b1：发生	RO
13	CB2E	通道 CH2B 捕获数据丢失标志 仅 TIM3 存在 ● 0b0：无数据丢失 ● 0b1：数据丢失	RO
12	CB1E	通道 CH1B 捕获数据丢失标志 仅 TIM3 存在 ● 0b0：无数据丢失 ● 0b1：数据丢失	RO
11	CB0E	通道 CH0B 捕获数据丢失标志 ● 0b0：无数据丢失 ● 0b1：数据丢失	RO

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
10	CA2E	通道 CH2A 捕获数据丢失标志 仅 TIM3 存在 ● 0b0：无数据丢失 ● 0b1：数据丢失	RO
9	CA1E	通道 CH1A 捕获数据丢失标志 仅 TIM3 存在 ● 0b0：无数据丢失 ● 0b1：数据丢失	RO
8	CA0E	通道 CH0A 捕获数据丢失标志 ● 0b0：无数据丢失 ● 0b1：数据丢失	RO
7	CB2F	通道 CH2B 发生捕获/比较匹配标志 仅 TIM3 存在 ● 0b0：没有发生 ● 0b1：发生	RO
6	CB1F	通道 CH1B 发生捕获/比较匹配标志 仅 TIM3 存在 ● 0b0：没有发生 ● 0b1：发生	RO
5	CB0F	通道 CH0B 发生捕获/比较匹配标志 ● 0b0：没有发生 ● 0b1：发生	RO
4	CA2F	通道 CH2A 发生捕获/比较匹配标志 仅 TIM3 存在 ● 0b0：没有发生 ● 0b1：发生	RO
3	CA1F	通道 CH1A 发生捕获/比较匹配标志 仅 TIM3 存在 ● 0b0：没有发生 ● 0b1：发生	RO
2	CA0F	通道 CH0A 发生捕获/比较匹配标志 ● 0b0：没有发生 ● 0b1：发生	RO
1	*Reserved*	-	-
0	UIF	事件更新中断标志 ● 0b0：没有发生 ● 0b1：发生	RO

版权所有 ©小华半导体有限公司

14.5.4.5 中断标志清除寄存器（TIM_ICLR）

Offset	Bit Position																													
0x014	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved												CB3F	CA3F	UNDF	OVF	TIF	BIF	CB2E	CB1E	CB0E	CA2E	CA1E	CA0E	CB2F	CB1F	CB0F	CA2F	CA1F	CA0F	Reserved	UIF
Access													WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO	WO		WO

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19	CB3F	通道 CH3B 比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
18	CA3F	通道 CH3A 比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
17	UNDF	下溢出中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
16	OVF	上溢出中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
15	TIF	触发中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
14	BIF	刹车中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
13	CB2E	通道 CH2B 捕获数据丢失标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
12	CB1E	通道 CH1B 捕获数据丢失标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
11	CB0E	通道 CH0B 捕获数据丢失标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
10	CA2E	通道 CH2A 捕获数据丢失标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
9	CA1E	通道 CH1A 捕获数据丢失标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
8	CA0E	通道 CH0A 捕获数据丢失标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
7	CB2F	通道 CH2B 捕获/比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
6	CB1F	通道 CH1B 捕获/比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
5	CB0F	通道 CH0B 捕获/比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
4	CA2F	通道 CH2A 捕获/比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
3	CA1F	通道 CH1A 捕获/比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1 仅 TIM3 存在	WO
2	CA0F	通道 CH0A 捕获/比较匹配标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	*Reserved*	-	-
0	UIF	事件更新中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

14.5.4.6 主从模式控制寄存器（TIM_MSCR）

Offset	Bit Position																													
0x018	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																			IB0S	IA0S	SMS			TS			MSM	CCDS	MMS		
Access																				RW	RW	RW			RW			RW	RW	RW		

位/位域	标记	功能描述	读写
31:13	*Reserved*	-	-
12	IB0S	CH0B 输入选择 ● 0b0：CH0B ● 0b1：内部触发 TS 选择信号	RW
11	IA0S	IA0 输入选择 ● 0b0：CH0A ● 0b1： ▶ CH0A CH1A CH2A XOR（TIM3） ▶ CH0A ETR GATE XOR（TIM0/1/2） **说明** 设置为 1 后端口的任意一个端口变化将导致输入变化。	RW
10:8	SMS	从模式功能选择 ● 0b000：使用内部时钟 ● 0b001：复位功能 ● 0b010：触发模式 ● 0b011：外部时钟模式 ● 0b100：正交编码计数模式 1 ● 0b101：正交编码计数模式 2 ● 0b110：正交编码计数模式 3 ● 0b111：门控功能	RW
7:5	TS	触发选择 ● 0b000：端口 ETR 的滤波相位选择后的信号 ETFP ● 0b001：内部互联信号 ITR0 ● 0b010：内部互联信号 ITR1 ● 0b011：内部互联信号 ITR2 ● 0b100：内部互联信号 ITR3 ● 0b101：端口 CH0A 的边沿信号 ● 0b110：端口 CH0A 的滤波相位选择后的信号 IAFP ● 0b111：端口 CH0B 的滤波相位选择后的信号 IBFP	RW

版权所有 ©小华半导体有限公司

<table>
<tr><th>位/位域</th><th>标记</th><th>功能描述</th><th>读写</th></tr>
<tr><td>4</td><td>MSM</td><td>主从选择
● 0b0：无延时
● 0b1：延时使能，使主从计数器同时启动
说明
使用触发模式时，从模式设置为 0，主模式设置为 1，可以使主从计数同时启动。</td><td>RW</td></tr>
<tr><td>3</td><td>CCDS</td><td>比较模式下 DMA 比较触发选择
● 0b0：比较匹配触发 DMA
● 0b1：比较匹配不触发 DMA，事件更新代替比较匹配触发 DMA</td><td>RW</td></tr>
<tr><td>2:0</td><td>MMS</td><td>主模式输出选择
用于内部互联，连接到其他定时器的 ITRx
<table>
<tr><th></th><th>TIM0/1/2</th><th>TIM3</th></tr>
<tr><td>0b000</td><td>软件更新 UG，写 M23CR.UG</td><td>软件更新 UG，写 M23CR.UG
软件更新 TG，写 M23CR.TG</td></tr>
<tr><td>0b001</td><td>定时器使能 CTEN</td><td>定时器使能 CTEN</td></tr>
<tr><td>0b010</td><td>定时器事件更新 UEV</td><td>定时器事件更新 UEV</td></tr>
<tr><td>0b011</td><td>比较匹配选择输出 CMPSO</td><td>比较匹配选择输出 CMPSO</td></tr>
<tr><td>0b100</td><td>定时器比较参数输出 OCREF0A</td><td>定时器比较参数输出 OCREF0A</td></tr>
<tr><td>0b101</td><td>定时器比较参数输出 OCREF0B</td><td>定时器比较参数输出 OCREF1A</td></tr>
<tr><td>0b110</td><td>定时器比较参数输出 OCREF0B</td><td>定时器比较参数输出 OCREF2A</td></tr>
<tr><td>0b111</td><td>定时器比较参数输出 OCREF0B</td><td>定时器比较参数输出 OCREF0B</td></tr>
</table></td><td>RW</td></tr>
</table>

版权所有 ©小华半导体有限公司

14.5.4.7 输出控制/输入滤波寄存器（TIM_FLTR）

Offset	Bit Position																													
0x01C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	ETP	FLTET			BKP	FLTBK			CCPB2	OCMB2/FLTB2			CCPA2	OCMA2/FLTA2			CCPB1	OCMB1/FLTB1			CCPA1	OCMA1/FLTA1			CCPB0/CCPB0	OCMB0/FLTB0			CCPA0/CCPA0	OCMA0/FLTA0		
Access	RW	RW			RW	RW			RW	RW			RW	RW			RW	RW			RW	RW			RW	RW			RW	RW		

位/位域	标记	功能描述	读写
31	ETP	ETR 输入相位选择 ● 0b0：同相位 ● 0b1：反向输入	RW
30:28	FLTET	ETR 滤波控制 ● 0b000~0b011：滤波无效 ● 0b100：PCLK，3 个连续有效 ● 0b101：PCLK/4，3 个连续有效 ● 0b110：PCLK/16，3 个连续有效 ● 0b111：PCLK/64，3 个连续有效	RW
27	BKP	刹车 BK 输入相位选择 ● 0b0：同相位 ● 0b1：反向输入	RW
26:24	FLTBK	刹车输入滤波控制 ● 0b000~0b011：滤波无效 ● 0b100：PCLK，3 个连续有效 ● 0b101：PCLK/4，3 个连续有效 ● 0b110：PCLK/16，3 个连续有效 ● 0b111：PCLK/64，3 个连续有效	RW
23	CCPB2	比较功能：CH2B 通道比较输出相位控制 ● 0b0：正常输出 ● 0b1：反向输出	RW
22:20	OCMB2	比较功能：CH2B 通道比较控制 参考 OCMB0 设置	RW
	FLTB2	捕获功能：CH2B 输入通道滤波设置 参考 FLTBK 设置	RW
19	CCPA2	比较功能：CH2A 通道比较输出相位控制 ● 0b0：正常输出 ● 0b1：反向输出	RW
18:16	OCMA2	比较功能：CH2A 通道比较控制 参考 OCMB0 设置	RW
	FLTA2	捕获功能：CH2A 输入通道滤波设置 参考 FLTBK 设置	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
15	CCPB1	比较功能：CH1B 通道比较输出相位控制 ● 0b0：正常输出 ● 0b1：反向输出	RW
14:12	OCMB1	比较功能：CH1B 通道比较控制 参考 OCMB0 设置	RW
	FLTB1	捕获功能：CH1B 输入通道滤波设置 参考 FLTBK 设置	RW
11	CCPA1	比较功能：CH1A 通道比较输出相位控制 ● 0b0：正常输出 ● 0b1：反向输出	RW
10:8	OCMA1	比较功能：CH1A 通道比较控制 参考 OCMB0 设置	RW
	FLTA1	捕获功能：CH1A 输入通道滤波设置 参考 FLTBK 设置	RW
7	CCPB0	比较功能：输出比较模式 CCPBx 比较输出 CHBx 端口极性控制 ● 0b0：正常输出 ● 0b1：反向输出	RW
	CCPB0	编码计数与从模式门控功能：输入相位控制 CCPB0 从模式门控，复位，外部触发，外部时钟使用 CH0B 端口输入极性控制 ● 0b0：正常输入 ● 0b1：反向输入	RW
6:4	OCMB0	比较功能：CH0B 通道比较控制 ● 0b000：强制为 0 ● 0b001：强制为 1 ● 0b010：比较匹配时强制为 0 ● 0b011：比较匹配时强制为 1 ● 0b100：比较匹配时翻转 ● 0b101：比较匹配时输出一个计数周期的高电平 ● 0b110：PWM 模式 1 ▶ 单点比较 上计数时 CNT<CCRxy 输出为高电平，下计数时 CNT>CCRxy 输出为低电平 ▶ 双点比较 ◆ 锯齿波上计数 CCRxA<CNT≤CCRxB 输出为低电平 ◆ 锯齿波下计数 CCRxA<CNT≤CCRxB 输出为高电平 ◆ 三角波上计数 CNT<CCRxA 输出为高电平，下计数 CNT>CCRxB 输出为低电平 ● 0b111：PWM 模式 2 ▶ 单点比较 上计数时 CNT<CCRxy 输出为低电平，下计数时 CNT>CCRxy 输出为高电平 ▶ 双点比较 ◆ 锯齿波上计数 CCRxA≤CNT<CCRxB 输出为高电平 ◆ 锯齿波下计数 CCRxA≤CNT<CCRxB 输出为低电平	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
6:4	OCMB0	◆ 三角波上计数 CNT<CCRxA 输出为低电平，下计数 CNT>CCRxB 输出为高电平	
	FLTB0	捕获功能：CH0B 输入通道滤波设置 参考 FLTBK 设置 **说明** 为了保证 OCMB0 的 PWM 输出设置，GATE 在 PWM 互补模式下作为捕获输入，滤波设置无效。	RW
3	CCPA0	比较功能：输出比较模式 CCPAx 比较输出 CHAx 端口极性控制 ● 0b0：正常输出 ● 0b1：反向输出	RW
	CCPA0	编码计数与从模式门控功能：输入相位控制 CCPA0 从模式门控，复位，外部触发，外部时钟使用 CH0A 端口输入极性控制 ● 0b0：正常输入 ● 0b1：反向输入	RW
2:0	OCMA0	比较功能：A 通道比较控制 参考 OCMB0 设置	RW
	FLTA0	捕获功能：CH0A 输入通道滤波设置 参考 FLTBK 设置	RW

版权所有 ©小华半导体有限公司

14.5.4.8 ADC 触发控制寄存器（TIM_ADTR）

Offset	Bit Position																													
0x020	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								ADTE	CMB2E	CMB1E	CMB0E	CMA2E	CMA1E	CMA0E	UEVE
Access																									RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	ADTE	使能 ADC 触发全局控制 ● 0b0：禁止 ● 0b1：使能	RW
6	CMB2E	通道 2B 比较匹配触发 ADC 使能 仅 TIM3 存在 ● 0b0：禁止 ● 0b1：使能	RW
5	CMB1E	通道 1B 比较匹配触发 ADC 使能 仅 TIM3 存在 ● 0b0：禁止 ● 0b1：使能	RW
4	CMB0E	通道 0B 比较匹配触发 ADC 使能 ● 0b0：禁止 ● 0b1：使能	RW
3	CMA2E	通道 2A 比较匹配触发 ADC 使能 仅 TIM3 存在 ● 0b0：禁止 ● 0b1：使能	RW
2	CMA1E	通道 1A 比较匹配触发 ADC 使能 仅 TIM3 存在 ● 0b0：禁止 ● 0b1：使能	RW
1	CMA0E	通道 0A 比较匹配触发 ADC 使能 ● 0b0：禁止 ● 0b1：使能	RW
0	UEVE	事件更新触发 ADC 使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

14.5.4.9 通道 x 控制寄存器（TIM_CRCHx）（x=0/1/2）

偏移地址（Offset）：0x024（CRCH0），0x028（CRCH1），0x02C（CRCH2）

说明

CRCH1/CRCH2 仅 TIM3 存在。

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00003000																															
Name	Reserved																CCGB	CCGA	CISB		CDEB	CDEA	CIEB	CIEA	BUFEB	BUFEA	CSB	CSA	CFB_CRB/BKSB		CFA_CRA/BKSA	
Access																	WO	WO	RW		RW	RW	RW	RW	RW	RW	RW	RW	RW		RW	

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	CCGB	捕获比较 B 软件触发 硬件自动清零，写 1 产生下述动作，写 0 无效 ● 在比较模式下只产生中断 ● 在捕获模式下产生中断并且捕获计数器的值到捕获寄存器中	WO
14	CCGA	捕获比较 A 软件触发 硬件自动清零，写 1 产生下述动作，写 0 无效 ● 在比较模式下只产生中断 ● 在捕获模式下产生中断并且捕获计数器的值到捕获寄存器中	WO
13:12	CISB	B 通道比较匹配设置 ● 0b00：无匹配 ● 0b01：上计数时比较匹配 ● 0b10：下计数时比较匹配 ● 0b11：上/下计数时比较都匹配	RW
11	CDEB	B 捕获比较触发 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
10	CDEA	A 捕获比较触发 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
9	CIEB	B 捕获比较触发中断使能 ● 0b0：禁止 ● 0b1：使能	RW
8	CIEA	A 捕获比较触发中断使能 ● 0b0：禁止 ● 0b1：使能	RW
7	BUFEB	比较功能：B 比较缓存使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
6	BUFEA	比较功能：A 比较缓存使能控制 ● 0b0：禁止 ● 0b1：使能	RW
5	CSB	B 通道捕获/比较功能选择 ● 0b0：比较模式 ● 0b1：捕获模式	RW
4	CSA	A 通道捕获/比较功能选择 ● 0b0：比较模式 ● 0b1：捕获模式	RW
3:2	CFB_CRB	捕获功能：B 通道上升下降沿捕获使能 ● 0b00：禁止 ● 0b01：上升沿捕获 ● 0b10：下降沿捕获 ● 0b11：上升沿下降沿均捕获	RW
	BKSB	比较功能：B 通道输出刹车电平控制 ● 0b00：高阻输出 ● 0b01：对输出无影响 ● 0b10：强制输出低电平 ● 0b11：强制输出高电平	RW
1:0	CFA_CRA	捕获功能：A 通道上升下降沿捕获使能 ● 0b00：禁止 ● 0b01：上升沿捕获 ● 0b10：下降沿捕获 ● 0b11：上升沿下降沿均捕获	RW
	BKSA	比较功能：A 通道输出刹车电平控制 ● 0b00：高阻输出 ● 0b01：对输出无影响 ● 0b10：强制输出低电平 ● 0b11：强制输出高电平	RW

版权所有 ©小华半导体有限公司

14.5.4.10 死区时间寄存器（TIM_DTR）

Offset	Bit Position																													
0x030	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	VCE	SAFEEN	MOE	AOE	BKE	DTEN	BKSEL	DTR							
Access																		RW	RW	RW	RW	RW	RW	RW	RW							

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14	VCE	VC 刹车使能 ● 0b0：禁止 ● 0b1：使能	RW
13	SAFEEN	Safety 刹车使能（深度休眠/复位） ● 0b0：禁止 ● 0b1：使能	RW
12	MOE	PWM 输出使能 ● 0b0：禁止 ● 0b1：使能	RW
11	AOE	PWM 输出自动使能 ● 0b0：禁止 ● 0b1：使能	RW
10	BKE	端口刹车使能 ● 0b0：禁止 ● 0b1：使能	RW
9	DTEN	死区控制使能 ● 0b0：禁止 ● 0b1：使能	RW
8	BKSEL	刹车选择 ● 0b0：使用自己的刹车控制 ● 0b1：TIM1/2 使用 TIM0 的刹车控制 **说明** TIM0 和 TIM3 该位选择无效。	RW
7:0	DTR	死区时间 DTR | T | dt | step DTR[7]=0b0 | DTR[6:0]+2 | 2~129 | 1 DTR[7:6]=0b10 | {DTR[5:0]+64}*2+2 | 130~256 | 2 DTR[7:5]=0b110 | {DTR[4:0]+32}*8+2 | 258~506 | 8 DTR[7:5]=0b111 | {DTR[4:0]+32}*16+2 | 514~1010 | 16	RW

版权所有 ©小华半导体有限公司

14.5.4.11 重复周期设置值寄存器（TIM_RCR）

Offset	Bit Position																													
0x034	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						UND	OV	RCR							
Access																							RW	RW	RW							

位/位域	标记	功能描述	读写
31:10	*Reserved*	-	-
9	UND	重复计数控制的下溢出屏蔽 ● 0b0：下计数溢出使能 ● 0b1：下计数溢出屏蔽	RW
8	OV	重复计数控制的上溢出屏蔽 ● 0b0：上计数溢出使能 ● 0b1：上计数溢出屏蔽	RW
7:0	RCR	重复周期计数值 设置 RCR+1 个周期，由[9:8]控制的溢出产生事件更新，计数器上溢出或下溢出时内部 RCR_CNT 减 1，当计数到零后 RCR_CNT 重载 RCR 的值，并且产生事件更新 UEV 信号	RW

14.5.4.12 重载寄存器/周期映射地址（TIM_ARRDM）

Offset	Bit Position																													
0x038	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																						ARRDM									
Access																							RW									

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	ARRDM	重载寄存器/周期寄存器 具有缓存功能，在计数器未使能或者缓存没有使能时，缓存寄存器可以立刻更新	RW

版权所有 ©小华半导体有限公司

14.5.4.13 通道 x 比较捕获寄存器（TIM_CCRxy）（x=0/1/2，y=A/B）

偏移地址（Offset）：0x03C（CCR0A），0x040（CCR0B），0x044（CCR1A），0x048（CCR1B），0x04C（CCR2A），0x050（CCR2B）

说明

CCR1A/CCR1B/CCR2A/CCR2B 仅 TIM3 存在。

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CCRxy															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CCRxy	比较捕获寄存器 比较具有缓存功能	RW

版权所有 ©小华半导体有限公司

14.5.4.14 通道 3A 比较寄存器（TIM_CCR3A）（仅 TIM3 存在）

Offset	Bit Position																													
0x054	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CCR3A															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CCR3A	比较寄存器 比较具有缓存功能	RW

14.5.4.15 通道 3A 控制寄存器（TIM_CRCH3A）（仅 TIM3 存在）

Offset	Bit Position																													
0x058	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																										C3AEN	CIS		CDE	CIE	BUF
Access																											RW	RW		RW	RW	RW

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	C3AEN	通道比较使能 ● 0b0：禁止 ● 0b1：使能	RW
4:3	CIS	通道比较匹配设置 ● 0b00：无匹配 ● 0b01：上计数时比较匹配 ● 0b10：下计数时比较匹配 ● 0b11：上/下计数时比较都匹配	RW
2	CDE	比较触发 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
1	CIE	比较触发中断使能 ● 0b0：禁止 ● 0b1：使能	RW
0	BUF	比较缓存使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

14.5.4.16 通道 3B 比较寄存器（TIM_CCR3B）（仅 TIM3 存在）

Offset	Bit Position																													
0x05C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CCR3B															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CCR3B	比较寄存器 比较具有缓存功能	RW

14.5.4.17 通道 3B 控制寄存器（TIM_CRCH3B）（仅 TIM3 存在）

Offset	Bit Position																													
0x060	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																										C3BEN	CIS		CDE	CIE	BUF
Access																											RW	RW		RW	RW	RW

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	C3BEN	通道比较使能 ● 0b0：禁止 ● 0b1：使能	RW
4:3	CIS	通道比较匹配设置 ● 0b00：无匹配 ● 0b01：上计数时比较匹配 ● 0b10：下计数时比较匹配 ● 0b11：上/下计数时比较都匹配	RW
2	CDE	比较触发 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
1	CIE	比较触发中断使能 ● 0b0：禁止 ● 0b1：使能	RW
0	BUF	比较缓存使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

15 低功耗定时器（LPTIM）

15.1 简介

LPTimer 是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通过内部低速 RC、外部低速晶体振荡计时/计数。通过中断在低功耗模式下唤醒系统。

本模块包含两个低功耗定时器，可以通过内部进行级联。

15.2 主要特性

- 16 位异步计数/定时器
- 可选计数/定时时钟源：RCL/PCLK/XTL
- 3 位分频配置寄存器，最大支持 256 预分频
- ARR 重载可配置
- 溢出中断唤醒

15.3 功能说明

15.3.1 功能框图

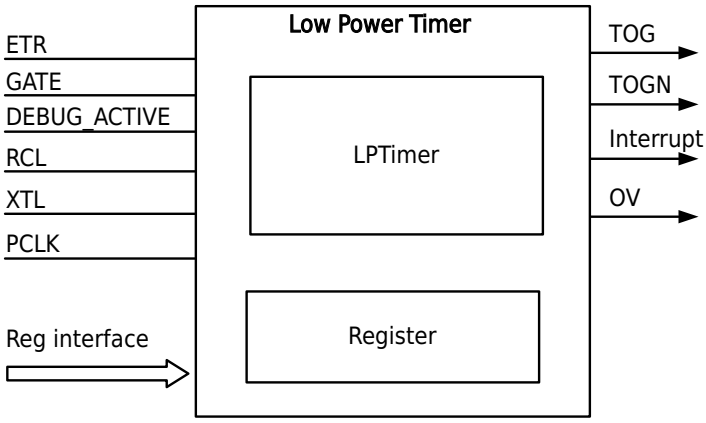


图 15-1 LPTimer 框图

15.3.2 工作模式

LPTimer 支持 2 种工作模式，每个定时器/计数器都有独立的控制启动信号，以及外部输入时钟，门控信号。

LPTimer 使用 ETR、GATE 来进行计数功能：

- ETR 用于计数器的外部输入时钟信号。
- GATE 用于有效电平计数使能信号。

LPTimer 的定时器支持两种工作模式，通过设置 CR.MD 选择工作模式：模式 1 为 16 位自由计数模式，模式 2 是 16 位重载模式。

版权所有 ©小华半导体有限公司

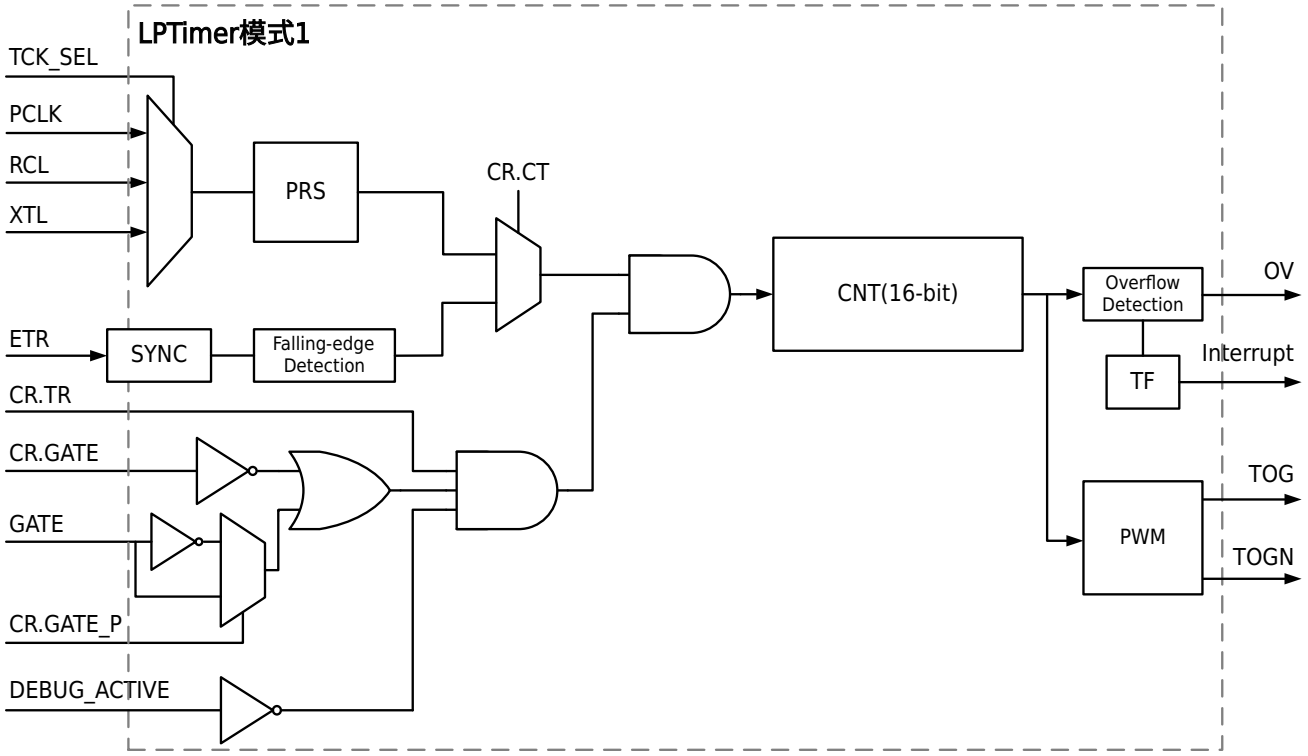


图 15-2 LPTimer 模式 1

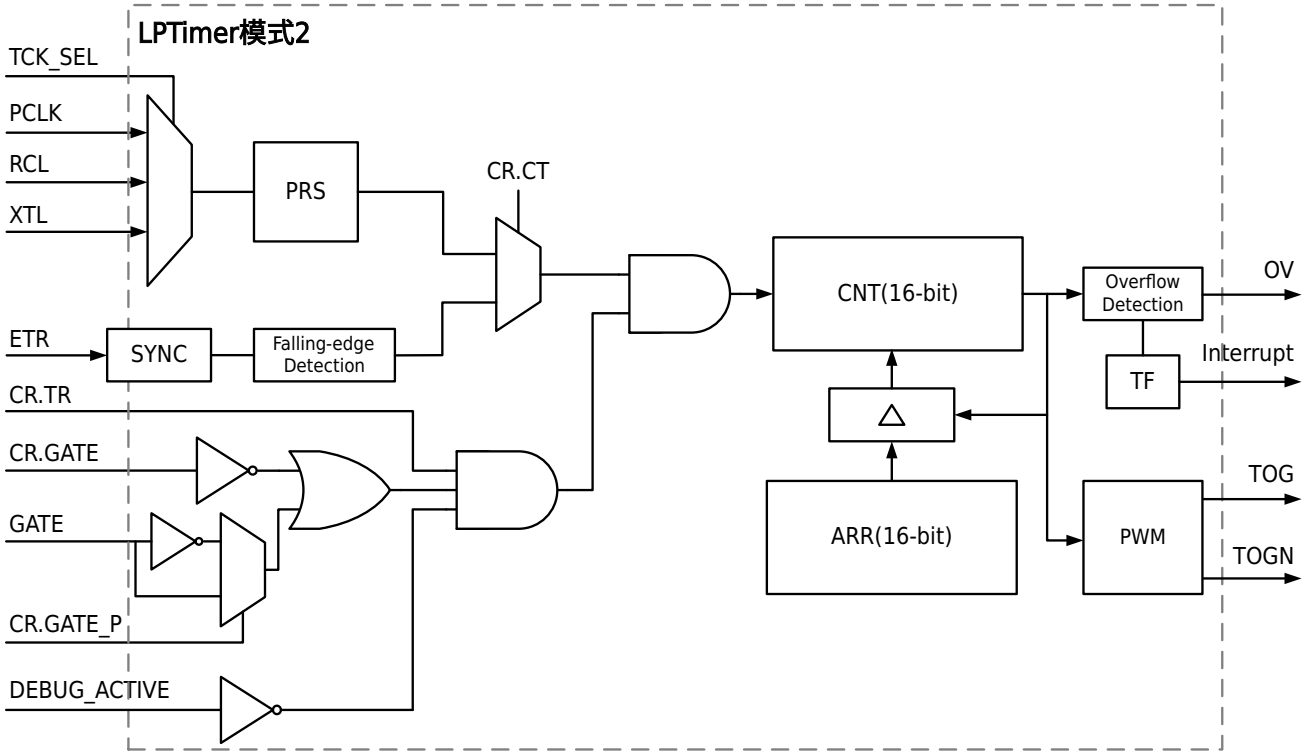


图 15-3 LPTimer 模式 2

LPTimer 启动时会自动装载重载寄存器 ARR 的值到计数器中。LPTimer 可选三种时钟作为定时器时钟，通过控制寄存器 CR.TCK_SEL 选择（默认选择 PCLK）。时钟选择如表：

TCK_SEL	定时器时钟	读定时器计数值
0b00	PCLK	读经过同步

版权所有 ©小华半导体有限公司

TCK_SEL	定时器时钟	读定时器计数值
0b01	PCLK	无同步
0b10	XTL	读经过同步
0b11	RCL	读经过同步

当设置对应定时器 TR 为 1 后定时器开始运行。计数器从设定的值开始计数，计数到最大 0xFFFF 后产生溢出中断。模式 1 产生中断后计数器清零继续向上计数，模式 2 产生中断后重载寄存器 ARR 的值到计数器中，向上计数。计数器 CNT 的初值在启动定时器时由 ARR 自动装载。

15.3.3 计数功能

计数功能用于测定某个事件发生的次数。在计数功能中，计数器在每个相应的输入时钟的下降沿累加一次。输入信号被内部的计数时钟采样，因此外部输入时钟频率不能超过系统的计数时钟。计数到最大值会溢出并且产生中断。

15.3.4 定时功能

定时功能用于产生间隔定时。在定时功能中，定时器一个时钟累加一次，计数到最大值会溢出并且产生中断。

定时时钟周期数为(0xFFFF-ARR+0x0001)（开启重载模式时）。

15.3.5 GATE 互联

当 LPTIMx_G=0b000 时，门控 GATE 输入为 Pxy_SEL 选择的端口输入；当 LPTIMx_G=0b001~0b111 时，连接其他模块的输入或输出。详细信息请参见《端口控制器（GPIO）》章节寄存器“端口辅助功能定时器门控选择（GPIO_TIMGS）”和“端口辅助功能 PCA 捕获选择（GPIO_PCAS）”相关描述。

15.3.6 ETR 互联

当 LPTIMx_E=0b000 时，ETR 输入为 Pxy_SEL 选择的端口输入；当 LPTIMx_E=0b001~0b111 时，连接其他模块的输入或输出。详细信息请参见《端口控制器（GPIO）》章节寄存器“端口辅助功能定时器 ETR 选择（GPIO_TIMES）”和“端口辅助功能 PCA 捕获选择（GPIO_PCAS）”相关描述。

设置 LPTIM1 定时器的外部输入 LPTIM1_E 为 0b101，选择 LPTIM0 的翻转输出 LPTIM0_TOG 信号从芯片内部输出到 LPTIM1，作为 LPTIM1 的外部时钟输入，LPTIM1 设置为外部计数模式。这样两个定时器就可以级联使用。

15.3.7 Toggle 输出互联

LPTimer 的翻转输出到端口上，可以驱动 Buzzer 实现蜂鸣器的控制。

版权所有 ©小华半导体有限公司

15.4 寄存器

15.4.1 寄存器总表

- LPTimer0 基地址：0x40000F00
- LPTimer1 基地址：0x40000F40

表 15-2 低功耗定时器（LPTIM）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	LPTIM_CNT	LPTimer 计数器计数值寄存器	32
0x004	LPTIM_ARR	LPTimer 重载寄存器	32
0x00C	LPTIM_CR	LPTimer 控制寄存器	32
0x010	LPTIM_IFR	LPTimer 中断标志寄存器	32
0x014	LPTIM_ICLR	LPTimer 中断标志清除寄存器	32

版权所有 ©小华半导体有限公司

15.4.2 计数器计数值寄存器（LPTIM_CNT）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	定时器计数值	RO

15.4.3 重载寄存器（LPTIM_ARR）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																ARR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	ARR	定时器重载寄存器 写 ARR 前需要读取 CR.WT_FLAG。当 WT_FLAG 为 1 时，才能写入数据。写 ARR 寄存器后 CR.WT_FLAG 被置 0。 **说明** 在定时器启动时或者重载时这个值会装载到定时器计数器中。定时器计数器值不可软件更改。	RW

版权所有 ©小华半导体有限公司

15.4.4 控制寄存器（LPTIM_CR）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000088																															
Name	Reserved																		PRS			IE	GATE_P	GATE	WT_FLAG	Reserved	TCK_SEL		TOG_EN	CT	MD	TR
Access																			RW			RW	RW	RW	RO		RW		RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13:11	PRS	预除频 在定时器运行时不可以更改 ● 0b000：1 ● 0b001：2 ● 0b010：4 ● 0b011：8 ● 0b100：16 ● 0b101：32 ● 0b110：64 ● 0b111：256	RW
10	IE	中断使能控制 ● 0b0：禁止 ● 0b1：使能	RW
9	GATE_P	GATE 极性控制 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
8	GATE	定时器门控 ● 0b0：无门控，TR=1 时定时器工作 ● 0b1：只有门控为 1 并且 TR=1 时定时器工作	RW
7	WT_FLAG	WT 写同步标志 ● 0b0：正在同步，此时写 ARR 无效 ● 0b1：同步完成，此时可更改 ARR	RO
6	*Reserved*	-	-
5:4	TCK_SEL	LPTimer 时钟选择 ● 0b00：PCLK ● 0b01：PCLK ● 0b10：XTL ● 0b11：RCL	RW
3	TOG_EN	TOG 输出使能 ● 0b0：TOG、TOGN 同时输出 0 ● 0b1：TOG、TOGN 输出相位相反的信号，可供 buzzer 使用	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	CT	计数器/定时器功能选择 ● 0b0：定时器功能，定时器使用 TCK_SEL 选择的时钟进行计数 ● 0b1：计数器功能，计数器使用外部输入的下降沿进行计数 **说明** 采样时钟使用 TCK_SEL 选择的时钟，外部输入时钟要低于 1/2 采样时钟。	RW
1	MD	定时器工作模式 ● 0b0：模式 1 无重载模式 16 位计数器/定时器 ● 0b1：模式 2 自动重装载 16 位计数器/定时器	RW
0	TR	定时器运行控制位 ● 0b0：定时器停止 ● 0b1：定时器运行	RW

版权所有 ©小华半导体有限公司

15.4.5 中断标志寄存器（LPTIM_IFR）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															OV
Access																																RO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	OV	计数器溢出标志 ● 0b0：未溢出 ● 0b1：已溢出	RO

15.4.6 中断标志清除寄存器（LPTIM_ICLR）

Offset	Bit Position																													
0x014	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															OV
Access																																WO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	OV	计数器溢出标志清除 写 0 清除标志，写 1 无效；读出恒为 0	WO

版权所有 ©小华半导体有限公司

16 可编程计数阵列（PCA）

16.1 简介

PCA（可编程计数器阵列 Programmable Counter Array）支持最多 5 个 16 位的捕获/比较模块。该定时/计数器可用作为一个通用的时钟计数/事件计数器的捕获/比较功能。PCA 的每个模块都可以进行独立编程，以提供输入捕捉，输出比较或脉冲宽度调制。另外模块 4 有额外的看门狗定时器模式。

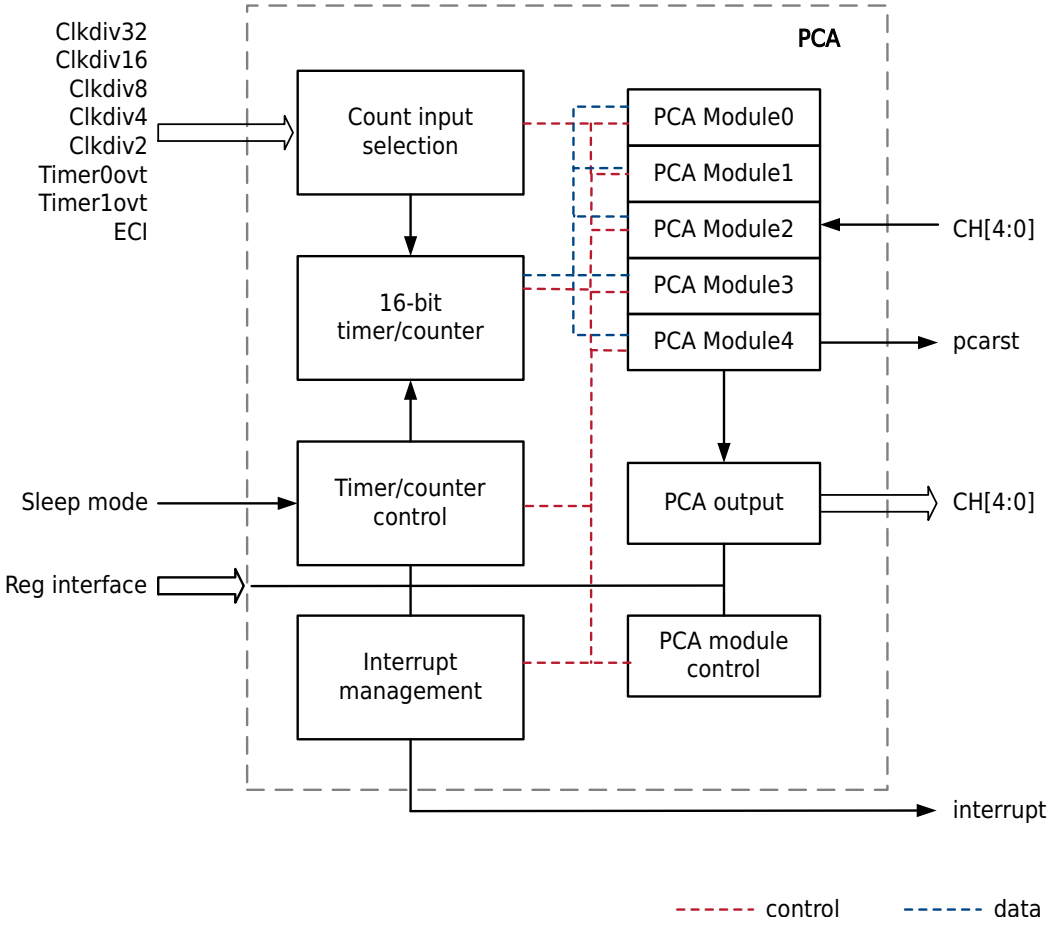


图 16-1 PCA 整体框图

16.2 功能说明

PCA 五个模块都可被配置为独立工作，有三种工作方式：边沿触发捕捉、输出比较、8/16 位脉宽调制。每个模块在系统控制器中都有属于自己的功能寄存器，这些寄存器用于配置模块的工作方式和与模块交换数据。

每组比较/捕获模块是由一个比较/捕获寄存器组(CCAPx)，以及 1 个 16 位比较器，和各种逻辑门控制组成。寄存器组用来存储时间或次数，针对外部触发捕获条件，或内部触发比较条件。在 8 位 PWM 模式下，寄存器(CCAPxL)用来控制输出波形的占空比，CCAPxH 为 8 位比较缓存。16 位 PWM 模式下 CARR 用于控制 PWM 输出的周期，CCAPx 寄存器控制占空比。

每个模块都可以独立编程的操作在任何以下模式：

- 16 位捕获模式的上升沿，下降沿或任意沿触发。
- 比较模式：16 位高速输出，16 位看门狗定时器（模块 4）或 16/8 位脉冲宽度调制。
- 关闭状态。

比较/捕获模块模式寄存器（CCAPMx）确定相应的工作模式。对于比较/捕获模块进行编程时，他们是基于共同的时间计数。定时器/计数器打开和关闭通过 CCON.CR 位即可控制 PCA 定时/计数器的运行。在一个比较/

版权所有 ©小华半导体有限公司

捕获模块捕获，软件定时器，高速输出，设置模块的比较/捕获标志（CCON.CCFx），并产生 PCA 中断请求，如果相应的使能位在 CCAPMx 寄存器设置。CPU 可以在任何时候读写 CCAPx 寄存器。

16.2.1 PCA 定时/计数器

CNT 的这组特殊功能寄存器可用作为一个 16 位定时器/计数器。这是一个 16 位向上计数的计数器。如果 CMOD.CFIE 位被置 1 时，当 CNT 溢出时硬件自动设置 PCA 溢出标志（CCON.CF）并产生 PCA 中断请求。CMOD.CPS[2:0]三位选择八个信号输入到定时器/计数器：

- 系统时钟 PCLK 的 32 分频
- 系统时钟 PCLK 的 16 分频
- 系统时钟 PCLK 的 8 分频
- 系统时钟 PCLK 的 4 分频
- 系统时钟 PCLK 的 2 分频
- 定时器 0 的溢出

  每次定时器 0 计数溢出后，CNT 就递增，这样提供了 PCA 的可变编程频率输入。
- 定时器 1 的溢出

  每次定时器 1 计数溢出后，CNT 就递增，这样提供了 PCA 的可变编程频率输入。
- ECI

  CPU 每过 4 个 PCLK 时钟周期就对 PCAECI 进行采样，当每次采样结果从高变低时，CL 自动加 1，因此最高的 ECI 输入频率不能高于系统时钟 PCLK 的 1/8，以满足采样需求。

设置运行控制器（CCON.CR）启动 PCA 定时/计数器。当 CMOD.CIDL 置 1 后，PCA 定时器/计数器可以继续运行在空闲模式下。CPU 可以随时读取 CNT 的数值，但当计数启动后（CCON.CR=1）时，为了防止计数错误，CNT 是禁止写入的。

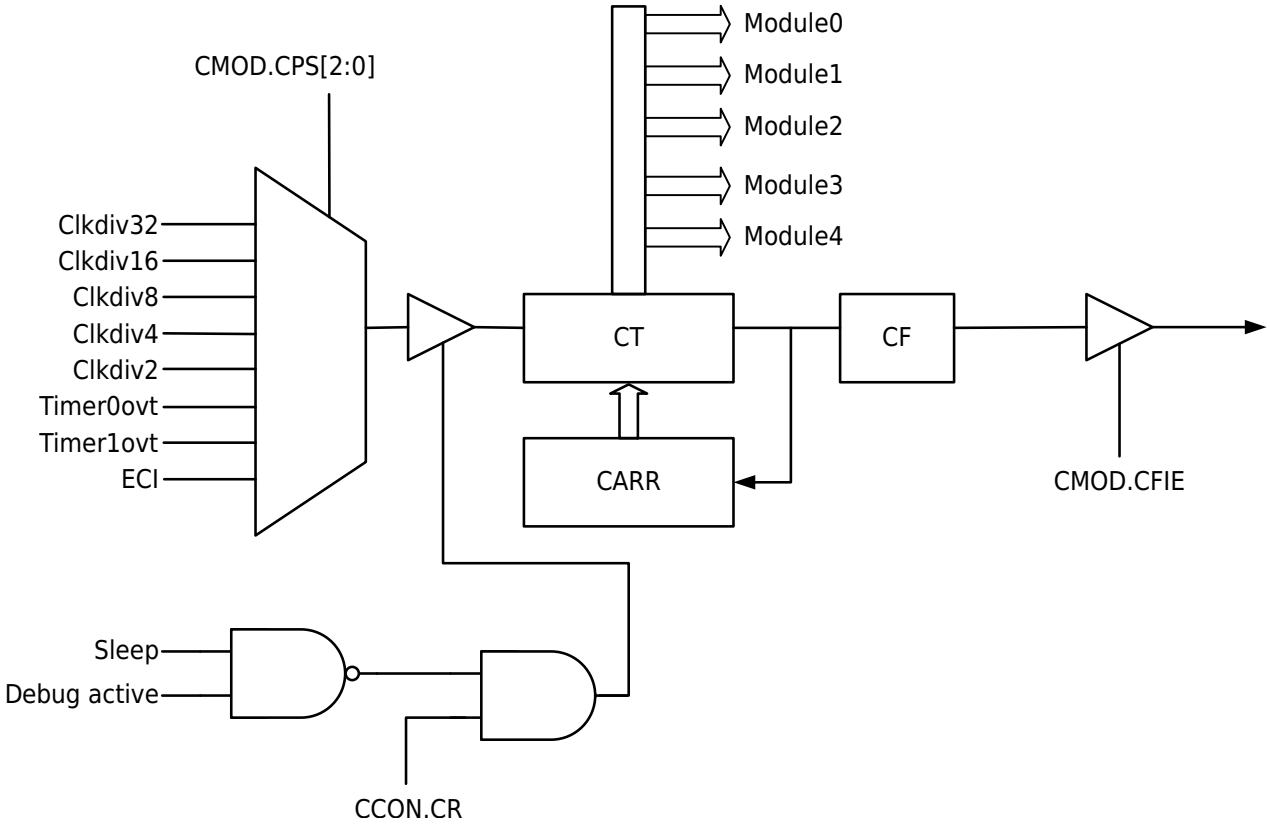


图 16-2 PCA 计数器框图

版权所有 ©小华半导体有限公司

16 位自由计数模式

计数器计数到最大值 0xFFFF 溢出后计数器的值变为 0，重新开始向上计数，如果需要更改计数周期值可以停止 PCA 更改计数器的初值然后继续计数。可用于 PCA 捕获模式，8 位 PWM 模式。

16 位重载计数模式

计数器计数到与寄存器 CARR 的值相同时溢出后计数器的值变为 0，继续开始向上计数，可用于 PCA 捕获模式，16 位 PWM 模式。

16.2.2 PCA 捕获功能

PCA 捕获模式提供了 5 路 PCA 测量脉冲周期，脉冲宽度，占空比和相位差的功能。

引脚上出现的电平跳变导致 PCA 捕捉 PCA 计数器/定时器的值并将其装入到对应模块的比较捕获 16 位寄存器（CCAPx）。CCAPMx.CAPP 以及 CCAPMx.CAPN 位用于选择触发捕捉的电平变化类型：低电平到高电平（正沿）、高电平到低电平（负沿）或任何变化（正沿或负沿）。当捕捉发生时，CCON 中的捕捉/比较标志（CCFn）被置为逻辑 1 并产生一个中断请求（如果 CCF 中断被允许）。当 CPU 转向中断服务程序时，CCFn 位不能被硬件自动清除，用户软件写 INTCL 寄存器清除此标志位。如果 CCAPMx.CAPP 以及 CCAPMx.CAPN 位都被设置为逻辑 1，可以通过直接读对应端口引脚的状态来确定本次捕捉是由上升沿触发还是由下降沿触发。

分辨率等于定时器/计数器的时钟。输入信号必须在高电平或低电平期间至少保持 2 个时钟周期，以保证输入信号能够被硬件识别。

CPU 可以在任何时候读取或写入 CCAPx 的寄存器。

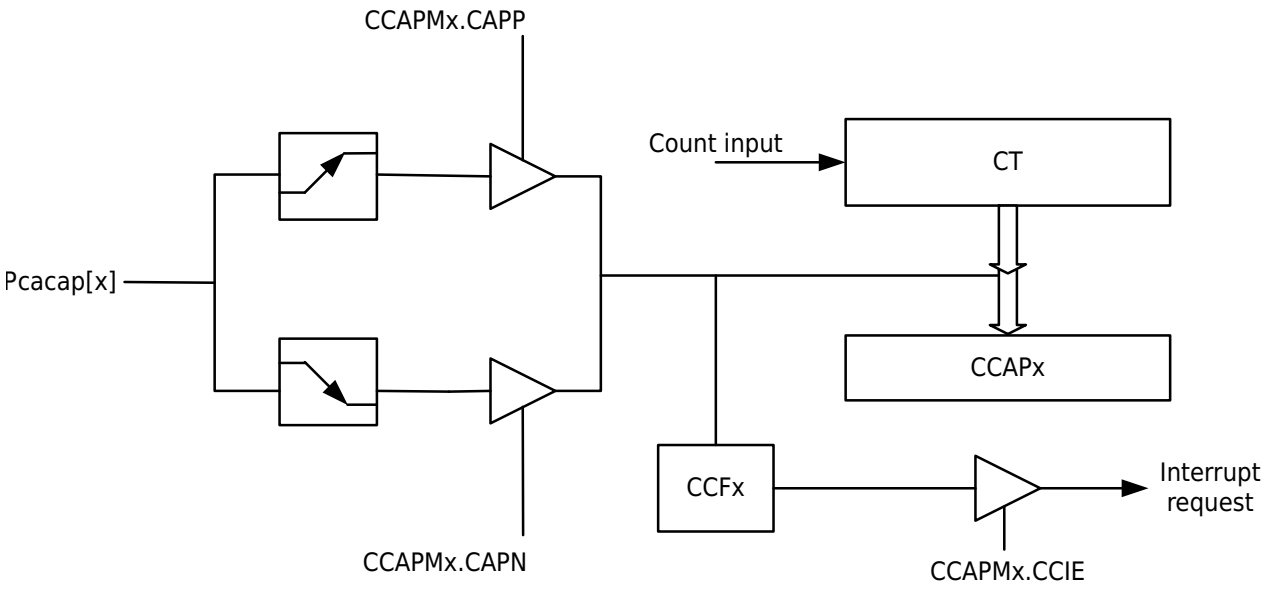


图 16-3 PCA 捕获功能框图

16.2.3 PCA 比较功能

比较功能提供如下功能，高速输出模式，WDT 模式，16 为 PWM 模式和 8 位 PWM 模式。在前三个功能中，比较/捕获模块比较 16 位 PCA 定时器/计数器的值与预先加载到该模块的 CCAPx 寄存器中的 16 位值。在 8 位 PWM 模式下，PCA 模块不断地将 PCA 定时器/计数器低字节寄存器（CNT）与一个在 CCAPxL 模块寄存器 8 位的值进行比较。每 4 个时钟周期比较一次，即与最快的 PCA 定时器/计数器的时钟速率相匹配。

设置 CCAPMx.ECOM 位选择该模块的比较功能。

若要正确使用在比较模式下的模块，请遵守以下的一般程序：

- 选择 PCA 模块的操作模式。
- 选择 PCA 定时器/计数器的输入信号。

版权所有 ©小华半导体有限公司

- 比较值加载到模块的比较/捕获寄存器对。
- 设置 PCA 定时器/计数器运行控制位。
- 匹配后产生中断，清除模块的比较/捕获标志。

16.2.3.1 比较翻转输出模式

在比较翻转输出模式，每当 PCA 计数器内的值与模块的 16 位捕捉/比较寄存器（CCAPx）发生匹配时，模块 PCA 的 CH[x]引脚上的逻辑电平将发生变化。这可以提供比切换 IO 输出有更高精度，因为这个输出不会被中断响应而影响输出频率，靠 CPU 来切换 IO 输出的话，功耗，精度都有所欠缺。

要设定一个比较/捕获模块的比较翻转输出模式，设置 CCAPMx.ECOM，CCAPMx.MAT 和 CCAPMx.TOG 位。PCA 定时器/计数器和比较/捕获的寄存器（CCAPx）之间的匹配切换 PCA 的 CH[x]信号，并设置模块的比较/捕获标志（CCON.CCFx）。通过软件设置或清除 PCA 的 CH[x]信号，用户可以选择匹配切换信号从低到高或高到低。

用户也可以选择产生一个中断请求，通过设置相应的中断使能位（CCAPMx.CCIE）当匹配发生时，即可产生中断请求。由于硬件无法清除的比较/捕获标志中断，用户必须在软件中清除这个标志位。如果用户在中断程序中不去改变比较/捕获寄存器，PCA 并重新计数比较值，如相匹配则发生下一次翻转。在中断服务程序中，一个新的 16 位比较值可以被写入比较/捕获的寄存器（CCAPx）。

注意

为了防止无效的匹配，用户软件需先写 CCAPxL 寄存器，再写 CCAPxH 寄存器。写 CCAPxL 寄存器会将寄存器 CCAPMx 的 ECOM 置 0。

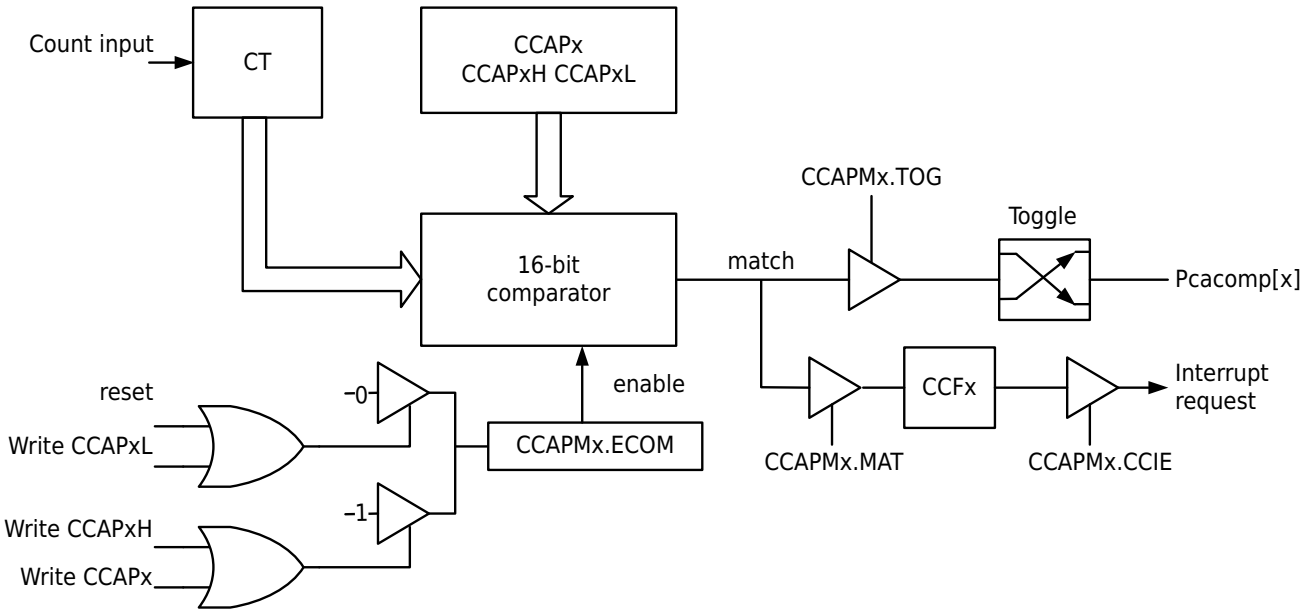


图 16-4 PCA 比较功能框图

16.2.3.2 PCA 16 位 PWM 功能

在比较输出 PWM 模式，每当 PCA 计数器内的值与模块的 16 位捕捉/比较寄存器（CCAPx）发生匹配时，模块 PCA 的 CH[x]引脚上的逻辑电平将发生变化。计数器溢出时，CH[x]引脚上的逻辑电平将清零。这可以提供一组 16 位的 PWM 输出。

要设定一个比较/捕获模块的 PWM 模式，设置 CCAPMx.ECOM，CCAPMx.MAT 和 CCAPMx.TOG 位及 EPWM 寄存器。PCA 定时器/计数器和比较/捕获的寄存器（CCAPx）之间的匹配切换 PCA 的 CH[x]信号，并设置模块的比较/捕获标志（CCON.CCFx）。

用户也可以选择产生一个中断请求，通过设置相应的中断使能位（CCAPMx.CCIE）当匹配发生时，即可产生中断请求。由于硬件无法清除的比较/捕获标志中断，用户必须在软件中清除这个标志位。

版权所有 ©小华半导体有限公司

注意

使用 16 位 PWM 时建议不要使用 PCA 的分频，否则占空比输出最大会差别一个周期。

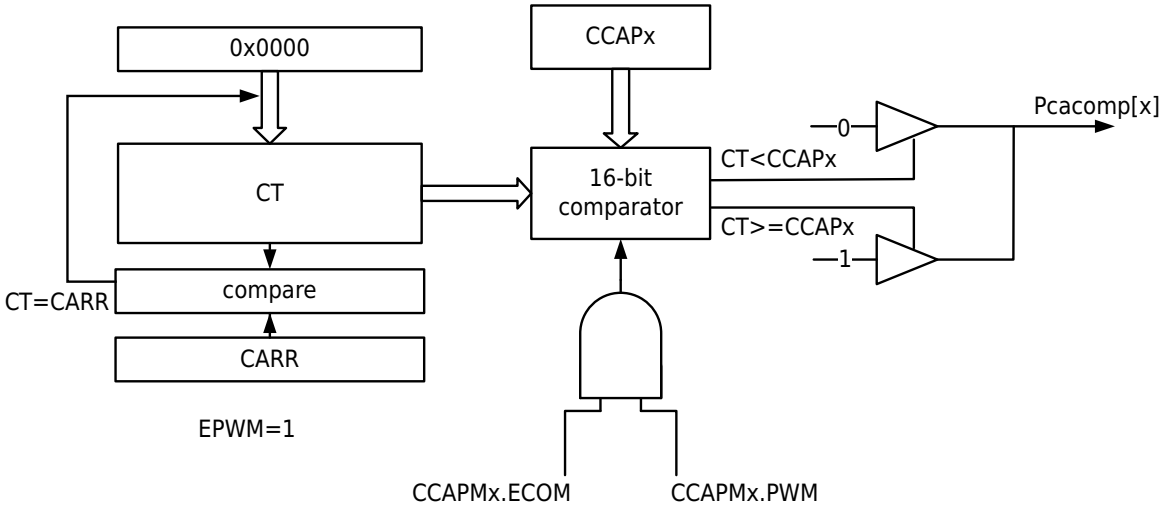


图 16-5 PCA 16 位 PWM 功能框图

16.2.3.3 PCA 模块 4 的 WDT 功能

本系列除了一个 WDT 硬件模块，PCA 的模块 4，还提供一个可编程频率的 16 位 WDT。当 PCA 定时器/计数器的计数值与模块 4 中存储的值比较/捕获寄存器（CCAP4）相匹配时，这种模式产生复位信号。PCA 的 WDT 复位信号做为一个独立的复位信号。与外部复位（RST），硬件看门狗复位（WDTRST）和 LVD 低电压复位，POR 上电下电复位相结合。用户可以自由结合或单独使用它们。模块 4 是具有 WDT 模式唯一 PCA 的模块。当不设置为 WDT 时，它可以在其它模式中独立使用。

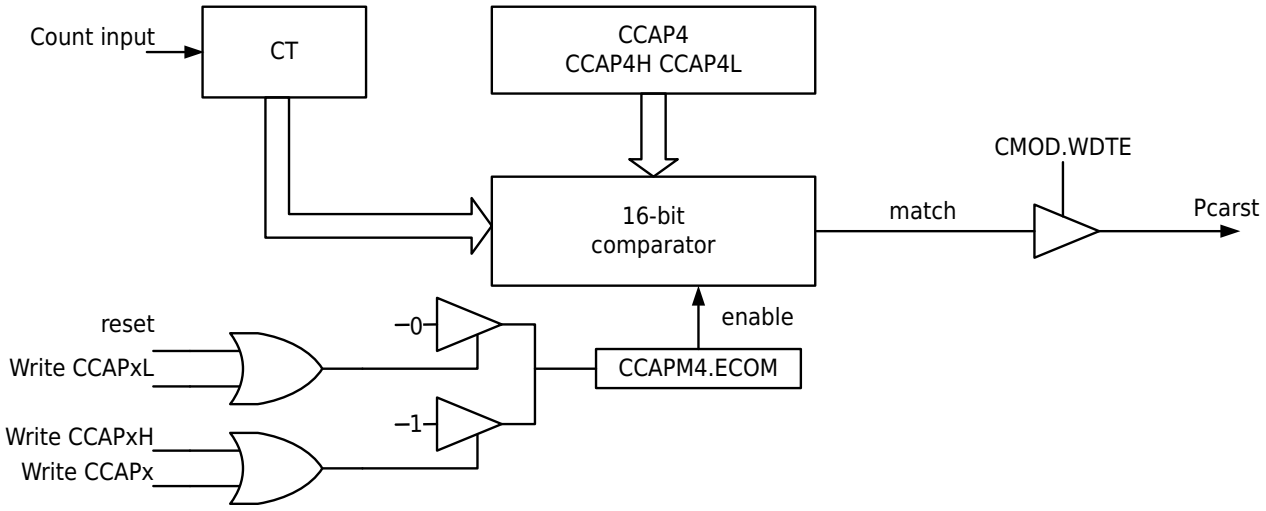


图 16-6 PCA WDT 功能框图

当把 PCA 模块 4 当 WDT 使用时，必须设置 CCAPM4.ECOM4，CCAPM4.MAT4 以及 CMOD.WDTE。另外 PCA 定时器/计数器可以设置 CMOD.CPS 来选择不同的输入计数频率。

在比较/捕获寄存器（CCAP4）输入一个 16 位的比较值。在 PCA 定时器/计数器（CNT），输入一个 16 位的初始值或使用复位值（0x0000）。这些值乘以的 PCA 输入脉冲率之间的差额确定的 WDT 匹配运行时间。设置定时器/计数器运行控制位（CCON.CR）启动 PCAWDT。每次匹配时，PCA 的 WDT 产生复位信号。要防止一个 PCAWDT 复位，用户有三种选择：

- 定期的比较值 CCAP4 的改变，所以匹配永远不会发生。
- 定期更改 PCA 定时器/计数器值（CNT）所以匹配永远不会发生。

版权所有 ©小华半导体有限公司

- 通过在匹配前清除的 CMOD.WDTE 位来禁用模块复位输出信号，后来重新启用它。

说明

前两个选项是更可靠的，因为 WDT 在第三个选项没有被禁用。

通常情况下，推荐使用第一个选项。当其他 PCA 模块都在使用时不推荐使用第二个选项，因为五个模块共享一个共同的时间基。

16.2.3.4 PCA 8 位 PWM 功能

脉宽调制是一种使用程序来控制波形占空比，周期，相位的技术。5 个 PCA 模块都可以被独立地用于在对应 PCA 的 CH[x]引脚产生脉宽调制（PWM）输出，脉冲宽度为 8 位分辨率。PWM 输出的频率取决于 PCA 计数器/定时器的时基。使用模块的捕捉/比较寄存器 CCAPxL 来改变 PWM 输出信号的占空比。当 PCA 计数器/定时器的低字节（CL）与 CCAPxL 中的值相等时，PCA 的 CH[x]引脚上的输出被置 1；当 CL 中的计数值溢出时，PCA 的 CH[x]输出被复位 0。当计数器/定时器的低字节 CL 溢出时（从 0xFF 到 0x00），保存在 CCAPxH 中的值被自动装入到 CCAPxL，不需软件干预。

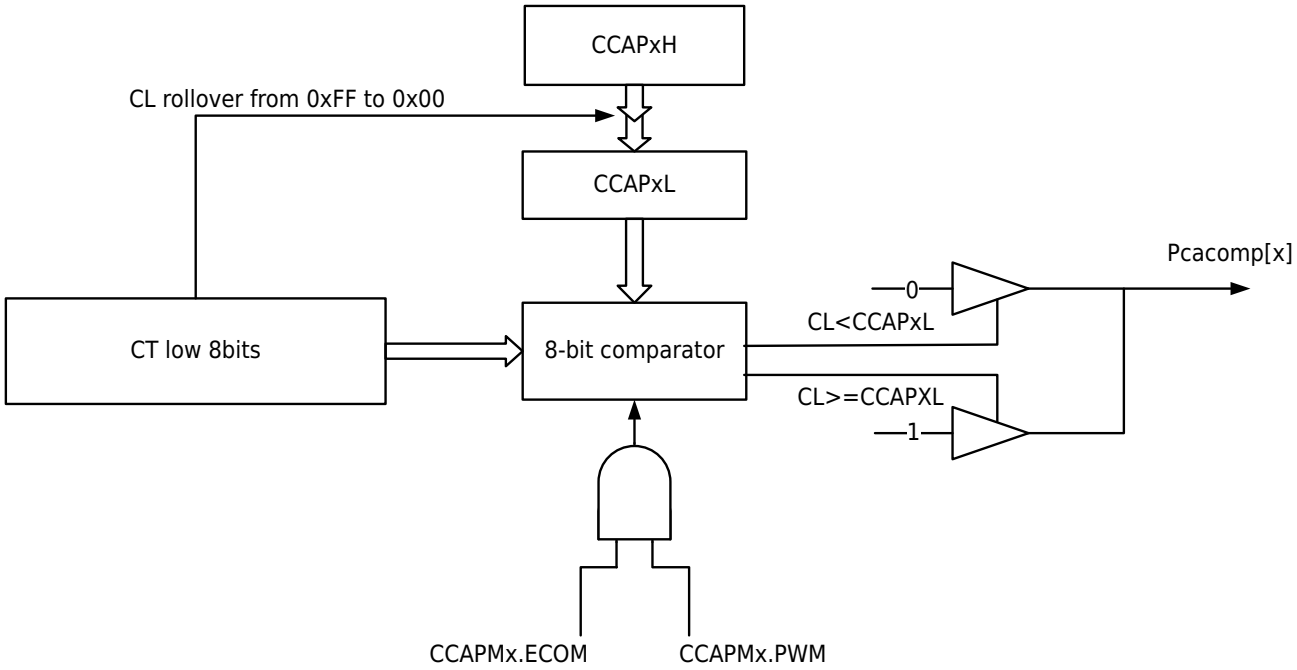


图 16-7 PCA PWM 功能框图

在这种模式下，PCA 定时器/计数器（CL）的低字节中的值是不断在低字节比较/捕获寄存器（CCAPxL）的值相比。当 CL<CCAPxL，输出波形为低。当两者匹配时（CL=CCAPxL），输出波形去到高，直到 CL 溢出从 0xFF 到 0x00，结束期间仍然很高。在溢出时，在 CCAPxH 的值自动装载到 CCAPxL 内，一个新的周期的开始。

在 CCAPxL 的值决定当前波形的占空比。在 CCAPxH 的值确定下一个波形的占空比。改变 CCAPxL 中的值即可更改的脉冲宽度调制。正如图所示，8 位值在 CCAPxL 可以从 0（100%占空比），到 255（0.4%占空比）。要改变 CCAPxL 值而不会产生毛刺，需要在高字节寄存器（CCAPxH）写入一个新值。当 CL 超过 0xFF 滚动到 0x00，这个值是由硬件自动加载到 CCAPxL。

版权所有 ©小华半导体有限公司

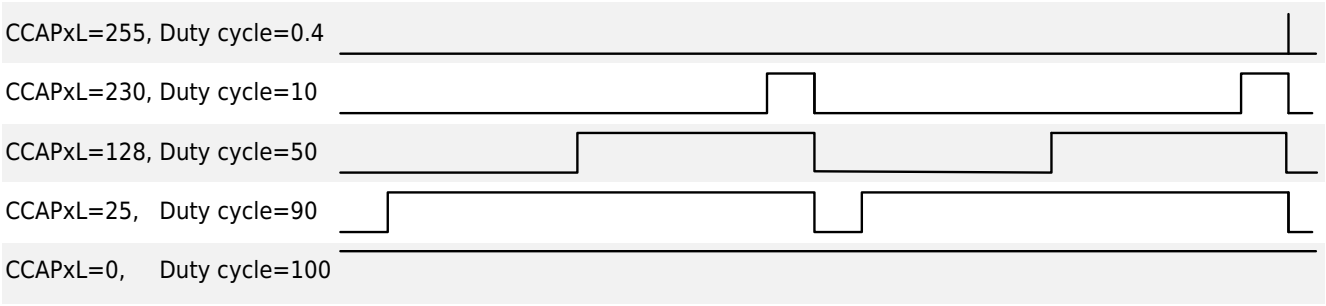


图 16-8 PCA PWM 输出波形

要设定一个比较/捕获模块在 PWM 模式下，需要设置 CCAPMx.ECOM 和 CCAPMx.PWM 位。另外 PCA 定时器/计数器由编程 CMOD.CSP[2:0]可以选择输入计数信号频率。在 CCAPxL 输入一个 8 位的值指定第一个 PWM 波形的占空比。在 CCAPxH 输入一个 8 位的值会指定第二个 PWM 波形的占空比。设置定时器/计数器运行控制位（CCON.CR）启动 PCA 定时器/计数器。

表 16-1 PCA 比较捕获功能模块设置

ECOM	CAPP	CAPN	MAT	TOG	PWM	ECCF	EPWM	工作方式
×	1	0	0	0	0	×	0	用正沿触发捕获
×	0	1	0	0	0	×	0	用负沿触发捕获
×	1	1	0	0	0	×	0	用跳变沿触发捕获
1	0	0	1	0	0	×	0	软件定时器
1	0	0	1	1	0	×	0	高速输出
1	0	0	0	0	1	×	0	8 位脉冲宽度调制器
1	0	0	1	1	0	×	1	16 位脉冲宽度调制器

16.2.4 PCA 模块与其他模块互连及控制

当 GPIO_PCAS.PCA_ECI=0b000 时，PCA_ECI 输入为 Pxy_SEL 选择的端口输入；当 GPIO_PCAS.PCA_ECI=0b001~0b111 时，连接其他模块的输入或输出。

当 GPIO_PCAS.PCA_CH0=0b000 时，PCA_CH0 输入为 Pxy_SEL 选择的端口输入；当 GPIO_PCAS.PCA_CH0=0b001~0b111 时，连接其他模块的输入或输出。

详细信息请参见《端口控制器（GPIO）》章节寄存器“端口辅助功能 PCA 捕获选择（GPIO_PCAS）”相关描述。

16.3 操作示例

16.3.1 PCA 定时/计数器设置示例

操作步骤

- **16 位自由计数模式**

  步骤 1. 设置 PCA_EPWM 的 EPMW 为 0

  步骤 2. 设置 PCA_CMOD.CPS 选择计数时钟

  步骤 3. 根据需要设置 PCA_CMOD.CFIE 设置计数溢出中断使能

  步骤 4. 设置时钟 PCA_CCON.CR，启动 PCA 计数器

  步骤 5. 溢出更改计数器初值需要停止 PCA 计数器

版权所有 ©小华半导体有限公司

- **16 位重载计数模式**

  步骤 1. 设置 PCA_EPWM 的 EPMW 为 1

  步骤 2. 设置 PCA_CARR 设置计数周期值

  步骤 3. 设置 PCA_CMOD.CPS 选择计数时钟

  步骤 4. 根据需要设置 PCA_CMOD.CFIE 设置计数溢出中断使能

  步骤 5. 设置时钟 PCA_CCON.CR，启动 PCA 计数器

16.3.2 PCA 捕获功能设置示例

操作步骤

步骤 1. 选择捕获的触发形式：

- 当需要在外部上升沿进行捕获，设置 CCAPMx.CAPP=1、CCAPMx.CAPN=0
- 当需要在外部下降沿进行捕获，设置 CCAPMx.CAPP=0、CCAPMx.CAPN=1
- 当需要在外部上升、下降沿进行捕获，设置 CCAPMx.CAPP=1、CCAPMx.CAPN=1

步骤 2. 根据需要配置捕获中断及中断处理程序。

> **说明**
> 由同一模块的捕获值会覆盖现有捕获的值。为了保持捕获的值，在中断服务程序中将它保存在 RAM 里面，这个操作必须在下一次事件出现之前完成，否则就会丢失前面一次捕获采样值。

步骤 3. 按照定时/计数器配置 PCA 计数器启动。

16.3.3 PCA WDT 设置示例

操作步骤

步骤 1. 配置 WDT 比较/捕获寄存器 PCA_CCAP4

步骤 2. 配置 PCA 计数寄存器 PCA_CNT

步骤 3. 配置 PCA_CCAPM4 选择比较匹配功能

步骤 4. 配置 PCA_CMOD 选择输入时钟，使能 WDT 功能

步骤 5. 启动 PCA

步骤 6. 选择在 PCAWDT 复位前清除 PCAWDT

版权所有 ©小华半导体有限公司

16.4 寄存器

16.4.1 寄存器总表

基地址：0x40001000

表 16-2 可编程计数阵列（PCA）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	PCA_CCON	PCA 控制寄存器	32
0x004	PCA_CMOD	PCA 模式寄存器	32
0x008	PCA_CNT	PCA 计数寄存器	32
0x00C	PCA_ICLR	PCA 中断清除寄存器	32
0x010	PCA_CCAPM0	PCA 比较/捕获模块 0 模式寄存器	32
0x014	PCA_CCAPM1	PCA 比较/捕获模块 1 模式寄存器	32
0x018	PCA_CCAPM2	PCA 比较/捕获模块 2 模式寄存器	32
0x01C	PCA_CCAPM3	PCA 比较/捕获模块 3 模式寄存器	32
0x020	PCA_CCAPM4	PCA 比较/捕获模块 4 模式寄存器	32
0x024	PCA_CCAP0H	PCA 比较/捕获模块 0 数据寄存器高 8 位	32
0x028	PCA_CCAP0L	PCA 比较/捕获模块 0 数据寄存器低 8 位	32
0x02C	PCA_CCAP1H	PCA 比较/捕获模块 1 数据寄存器高 8 位	32
0x030	PCA_CCAP1L	PCA 比较/捕获模块 1 数据寄存器低 8 位	32
0x034	PCA_CCAP2H	PCA 比较/捕获模块 2 数据寄存器高 8 位	32
0x038	PCA_CCAP2L	PCA 比较/捕获模块 2 数据寄存器低 8 位	32
0x03C	PCA_CCAP3H	PCA 比较/捕获模块 3 数据寄存器高 8 位	32
0x040	PCA_CCAP3L	PCA 比较/捕获模块 3 数据寄存器低 8 位	32
0x044	PCA_CCAP4H	PCA 比较/捕获模块 4 数据寄存器高 8 位	32
0x048	PCA_CCAP4L	PCA 比较/捕获模块 4 数据寄存器低 8 位	32
0x04C	PCA_CCAPO	比较高速输出标志寄存器	32
0x050	PCA_CCAP0	PCA 比较/捕获模块 0 16 位数据寄存器	32
0x054	PCA_CCAP1	PCA 比较/捕获模块 1 16 位数据寄存器	32
0x058	PCA_CCAP2	PCA 比较/捕获模块 2 16 位数据寄存器	32
0x05C	PCA_CCAP3	PCA 比较/捕获模块 3 16 位数据寄存器	32
0x060	PCA_CCAP4	PCA 比较/捕获模块 4 16 位数据寄存器	32
0x064	PCA_CARR	PCA 周期寄存器	32

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述	位宽
0x068	PCA_EPWM	PCA 增强 PWM 控制寄存器	32

版权所有 ©小华半导体有限公司

16.4.2 控制寄存器（PCA_CCON）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								CF	CR	Reserved	CCF4	CCF3	CCF2	CCF1	CCF0
Access																									RO	RW		RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	CF	PCA 计数器溢出标志 当 PCA 计数溢出时，CF 由硬件置位，如果 CMOD 寄存器的 CFIE 位为 1，则 CF 标志可以产生中断 ● 0b0：无溢出 ● 0b1：发生计数器溢出	RO
6	CR	PCA 计数器运行控制位 ● 0b0：关闭 PCA 计数器计数 ● 0b1：启动 PCA 计数器计数	RW
5	*Reserved*	-	-
4	CCF4	PCA 计数器模块 4 比较/捕获标志位 当出现匹配或捕获时，该位由硬件置位。当 CCAPM4.CCIE 置位时，这个标志位会产生一个 PCA 中断	RO
3	CCF3	PCA 计数器模块 3 比较/捕获标志位 当出现匹配或捕获时，该位由硬件置位。当 CCAPM3.CCIE 置位时，这个标志位会产生一个 PCA 中断	RO
2	CCF2	PCA 计数器模块 2 比较/捕获标志位 当出现匹配或捕获时，该位由硬件置位。当 CCAPM2.CCIE 置位时，这个标志位会产生一个 PCA 中断	RO
1	CCF1	PCA 计数器模块 1 比较/捕获标志位 当出现匹配或捕获时，该位由硬件置位。当 CCAPM1.CCIE 置位时，这个标志位会产生一个 PCA 中断	RO
0	CCF0	PCA 计数器模块 0 比较/捕获标志位 当出现匹配或捕获时，该位由硬件置位。当 CCAPM1.CCIE 置位时，这个标志位会产生一个 PCA 中断	RO

版权所有 ©小华半导体有限公司

16.4.3 模式寄存器（PCA_CMOD）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								CIDL	WDTE	Reserved		CPS		CFIE	
Access																									RW	RW			RW		RW	

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	CIDL	休眠模式下，PCA 是否停止工作 ● 0b0：休眠模式（Sleep）下，PCA 继续工作 ● 0b1：休眠模式（Sleep）下，PCA 停止工作	RW
6	WDTE	PCA WDT 功能使能控制位 ● 0b0：关闭 PCA 模块 4 WDT 功能 ● 0b1：启动 PCA 模块 4 WDT 功能	RW
5:4	*Reserved*	-	-
3:1	CPS	时钟分频选择及时钟源选择 ● 0b000：PCLK/32 ● 0b001：PCLK/16 ● 0b010：PCLK/8 ● 0b011：PCLK/4 ● 0b100：PCLK/2 ● 0b101：timer0 overflow ● 0b110：timer1 overflow ● 0b111：ECI 外部时钟，时钟 PCLK 四分频采样	RW
0	CFIE	PCA 计数器中断使能控制信号 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

16.4.4 计数寄存器（PCA_CNT）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																RW CNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
15:0	CNT	定时器计数器值 只有在 PCA 停止状态 CNT 才可以写入，否则写入无效	RW

16.4.5 中断清除寄存器（PCA_ICLR）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000FF																															
Name	Reserved																								CF	Reserved		CCF4	CCF3	CCF2	CCF1	CCF0
Access																									WO			WO	WO	WO	WO	WO

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	CF	PCA 计数器溢出标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
6:5	*Reserved*	-	-
4	CCF4	PCA 计数器模块 4 比较/捕获标志位清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
3	CCF3	PCA 计数器模块 3 比较/捕获标志位清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
2	CCF2	PCA 计数器模块 2 比较/捕获标志位清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	CCF1	PCA 计数器模块 1 比较/捕获标志位清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	CCF0	PCA 计数器模块 0 比较/捕获标志位清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

16.4.6 比较捕获模块 x 模式寄存器（PCA_CCAPMx）（x=0~4）

偏移地址（Offset）：0x010（CCAPM0），0x014（CCAPM1），0x018（CCAPM2），0x01C（CCAPM3），0x020（CCAPM4）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																									ECOM	CAPP	CAPN	MAT	TOG	PWM	CCIE
Access																										RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	ECOM	允许比较器功能控制位 ● 0b0：禁止 ● 0b1：使能 **说明** 当 PCA 用于软件计数器、高速输出、PWM 模式、WDT 模式时，要将 ECOM 位置 1。 写 CCAPxH 或 CCAPx 寄存器会将 ECOM 位置 1；写 CCAPxL 寄存器会将 ECOM 位置 0。	RW
5	CAPP	正沿捕获控制位 ● 0b0：禁止上升沿捕获 ● 0b1：允许上升沿捕获	RW
4	CAPN	负沿捕获控制位 ● 0b0：禁止下降沿捕获 ● 0b1：允许下降沿捕获	RW
3	MAT	允许匹配控制位 ● 0b0：禁止匹配功能 ● 0b1：PCA 计数值与模块的比较/捕获寄存器的值一旦匹配，将置位 CCON 寄存器的中断标志 CCFx	RW
2	TOG	翻转控制位 ● 0b0：禁止翻转功能 ● 0b1：工作在 PCA 高速输出模式，PCA 计数器的值与模块的比较/捕获寄存器的值一旦匹配，CHx 引脚翻转	RW
1	PWM	脉宽调制控制位 ● 0b0：禁止 PWM 脉宽调制功能 ● 0b1：允许 CHx 引脚作为 PWM 输出 **说明** 只有 CCAPMx[6:0]=0b1000010 时，PWM 功能才有效。	RW
0	CCIE	PCA 使能中断 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

16.4.7 比较捕获模块 x 数据寄存器高 8 位（PCA_CCAPxH）（x=0~4）

偏移地址（Offset）：0x024（CCAP0H），0x02C（CCAP1H），0x034（CCAP2H），0x03C（CCAP3H），0x044（CCAP4H）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								CCAPx[15:8]							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	CCAPx[15:8]	比较/捕获模式高 8 位寄存器 ● 当 PCA 模式用于比较/捕获模式时，用于保存 16 位捕获计数值的高 8 位；写 CCAPxH 寄存器会将 CCAPMx 寄存器的 ECOM 位置 1。 ● 当 PCA 模式用于 PWM 模式时，用于控制输出占空比装载寄存器，在计数器低 8 位溢出时，装载寄存器会自动更新到 PWM 比较寄存器。	RW

16.4.8 比较捕获模块 x 数据寄存器低 8 位（PCA_CCAPxL）（x=0~4）

偏移地址（Offset）：0x028（CCAP0L），0x030（CCAP1L），0x038（CCAP2L），0x040（CCAP3L），0x048（CCAP4L）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								CCAPx[7:0]							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	CCAPx[7:0]	比较/捕获模式低 8 位寄存器 ● 当 PCA 模式用于比较/捕获模式时，用于保存 16 位捕获计数值的低 8 位；写 CCAPxL 寄存器会将 CCAPMx 寄存器的 ECOM 位置 0。 ● 当 PCA 模式用于 PWM 模式时，用于控制输出占空比比较寄存器，在计数器低 8 位的值小于 CCAPx[7:0]的值时 PWM 输出低电平，否则 PWM 输出高电平。	RW

版权所有 ©小华半导体有限公司

16.4.9 比较捕获模块 x 16 位数据寄存器（PCA_CCAPx）（x=0~4）

偏移地址（Offset）：0x050（CCAP0），0x054（CCAP1），0x058（CCAP2），0x05C（CCAP3），0x060（CCAP4）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CCAPx															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CCAPx	比较/捕获模式 16 位寄存器 ● 当 PCA 模式用于比较/捕获模式时，用于保存 16 位捕获计数值；写 CCAPx 寄存器会将 CCAPMx 寄存器的 ECOM 位置 1。 **说明** 在比较/捕获模式下可以直接读写该寄存器，相当于写 CCAPxH 和 CCAPxL 寄存器。 ● 当 PCA 模式用于 PWM 模式时，不使用该寄存器，使用 CCAPxH 和 CCAPxL 寄存器。	RW

16.4.10 比较高速输出标志寄存器（PCA_CCAPO）

Offset	Bit Position																													
0x04C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																											CCAPO4	CCAPO3	CCAPO2	CCAPO1	CCAPO0
Access																												RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4	CCAPO4	比较模块 4 的输出值	RW
3	CCAPO3	比较模块 3 的输出值	RW
2	CCAPO2	比较模块 2 的输出值	RW
1	CCAPO1	比较模块 1 的输出值	RW
0	CCAPO0	比较模块 0 的输出值	RW

版权所有 ©小华半导体有限公司

16.4.11 周期寄存器（PCA_CARR）

Offset	Bit Position																													
0x064	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																CARR															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CARR	计数周期重载寄存器	RW

16.4.12 增强 PWM 控制寄存器（PCA_EPWM）

Offset	Bit Position																													
0x068	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															EPWM
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	EPWM	16-bit PWM 使能	RW

版权所有 ©小华半导体有限公司

17 高级定时器（TIM4/5/6）

17.1 简介

Advanced Timer 包含三个定时器 Timer4/5/6。Timer4/5/6 是功能相同的高性能定时器，可用于计数产生不同形式的时钟波形，1 个定时器可以产生互补的一对 PWM 或者独立的 2 路 PWM 输出，可以捕获外界输入进行脉冲宽度或周期测量。

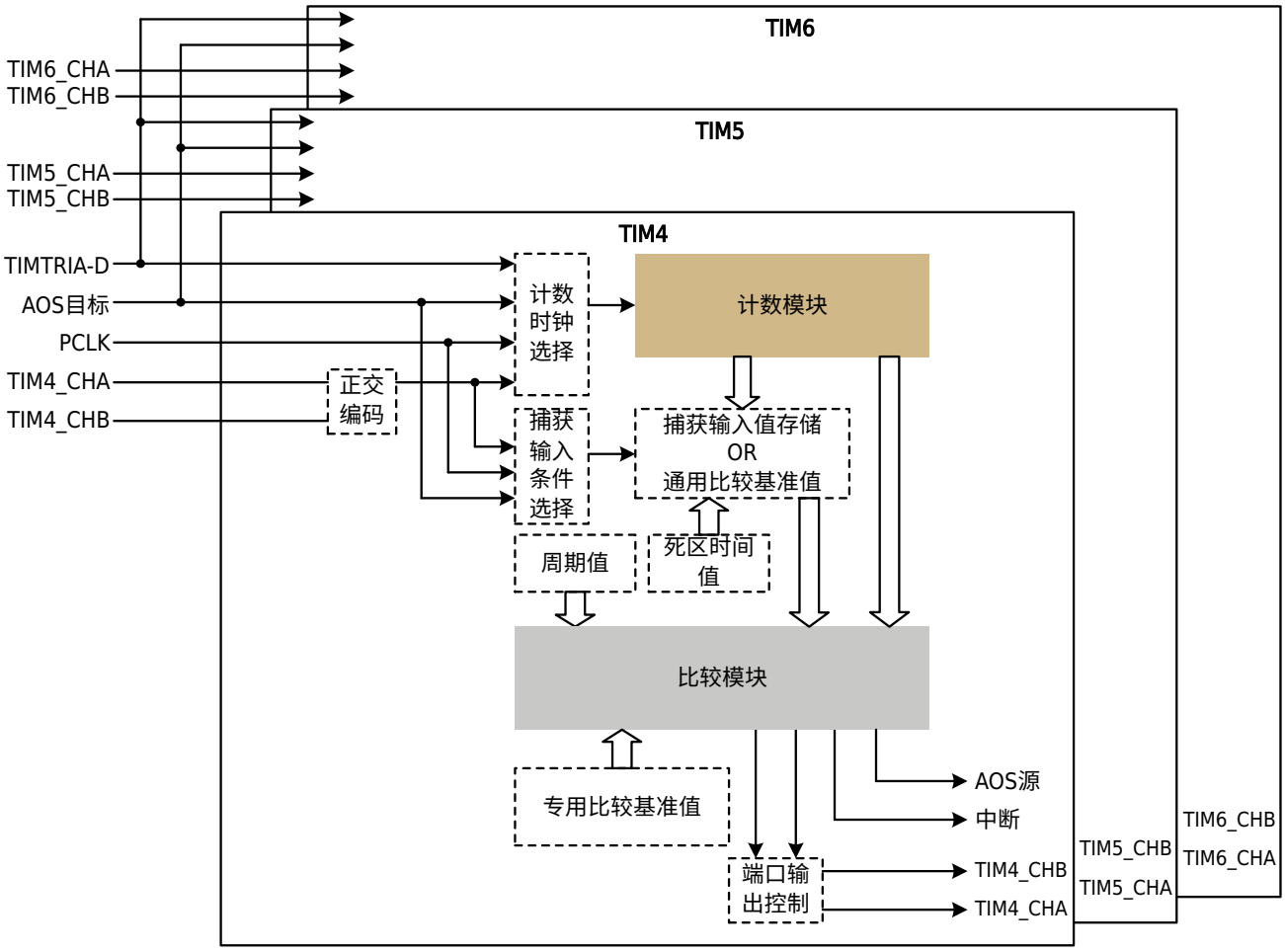


图 17-1 Advanced Timer 框图

版权所有 ©小华半导体有限公司

17.2 主要特性

表 17-1 Advanced Timer 基本特性

基本特性	说明
波形模式	锯齿波、三角波
基本功能	递加、递减计数方向
	软件同步
	硬件同步
	缓存功能
	捕获输入
	脉宽/周期测量
	外部输入计数
	正交编码计数
	通用 PWM 输出
	死区控制
	保护机制
	AOS 关联动作
中断类型	计数比较匹配中断
	计数周期匹配中断
	死区时间错误中断
	同高同低中断

表 17-2 Advanced Timer 端口列表

端口名	方向	功能
TIMx_CHA	输入/输出	正交编码计数时钟输入端口或捕获输入端口或比较输出端口（x=4~6） 硬件启动、停止、清零条件输入端口
TIMx_CHB		
TIMTRIA	输入	硬件计数时钟输入端口或捕获输入端口 硬件启动、停止、清零条件输入端口
TIMTRIB		
TIMTRIC		
TIMTRID		

版权所有 ©小华半导体有限公司

17.3 功能说明

17.3.1 基本动作

基本波形模式

Timer4/5/6 有 2 种基本计数波形模式：锯齿波模式和三角波模式。三角波波形模式又由于不同的内部计数动作有所细分，分为三角波 A 模式、三角波 B 模式。锯齿波和三角波的基本波形如下图所示。三角波 A 模式与三角波 B 模式区别在于缓存传送有差别，三角波 A 模式一个周期只发生一次缓存传送（谷点），而三角波 B 模式一个周期发生两次缓存传送（峰点和谷点）。

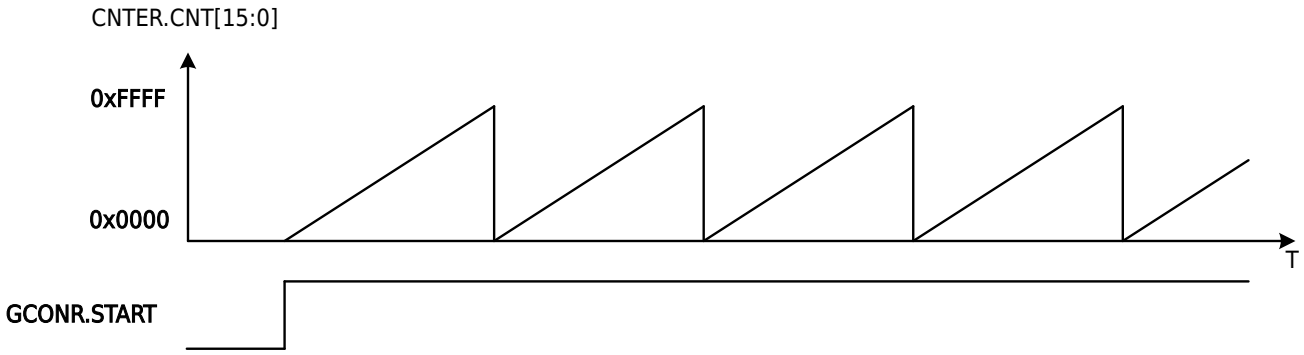


图 17-2 Advanced Timer 锯齿波波形（递加计数）

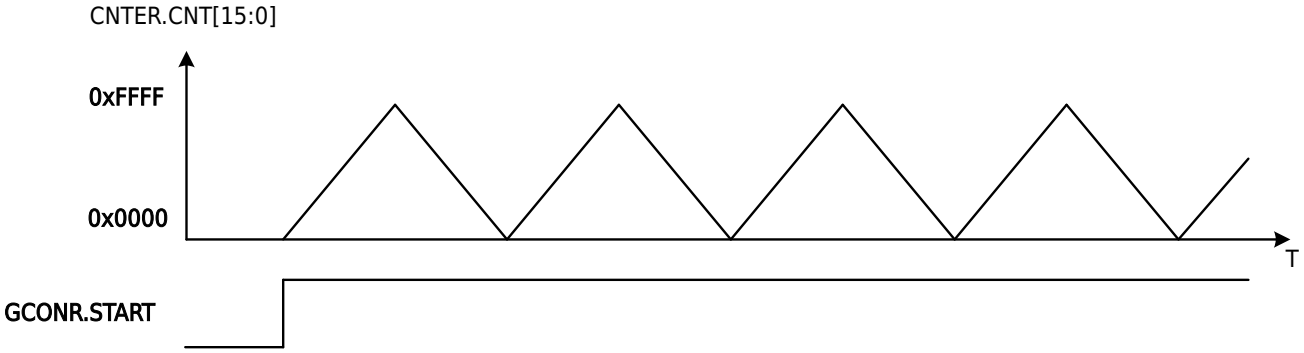


图 17-3 Advanced Timer 三角波波形

比较输出

Timer4/5/6 一个定时器有 2 个比较输出端口（CHA、CHB），可在计数值与计数基准值比较匹配时输出指定的电平。GCMAR、GCMBR 寄存器分别对应了 CHA、CHB 的计数比较基准值。当计数器的计数值和 GCMAR 相等时，CHA 端口输出指定的电平；当计数器的计数值和 GCMBR 相等时，CHB 端口输出指定电平。

CHA、CHB 端口的计数起始电平、停止电平、计数比较匹配时的电平等，可由端口控制寄存器（PCONR）的 PCONR.STACA、PCONR.STPCA、PCONR.STASTPSA、PCONR.CMPCA[1:0]、PCONR.PERCA[1:0]和 PCONR.STACB、PCONR.STPCB、PCONR.STASTPSB、PCONR.CMPCB[1:0]、PCONR.PERCB[1:0]位设定。

版权所有 ©小华半导体有限公司

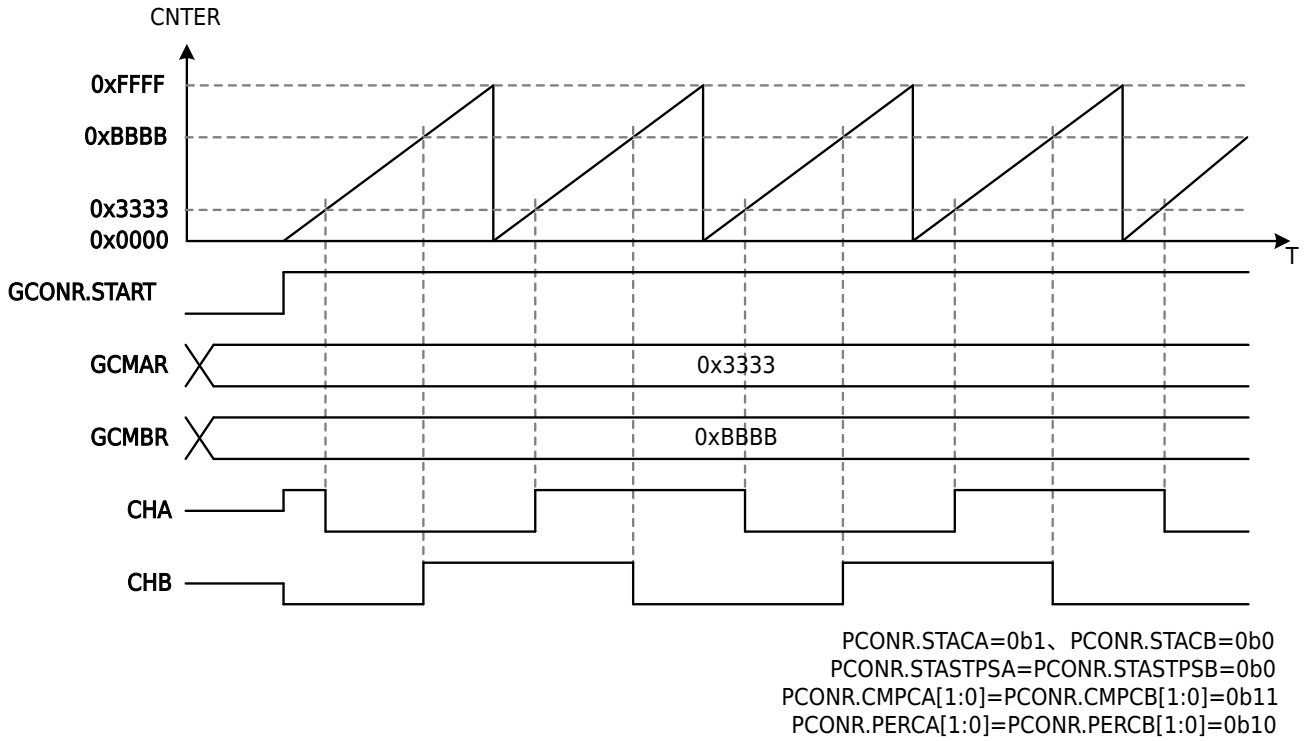


图 17-4 Advanced Timer 比较输出动作

捕获输入

Timer4/5/6 都具有捕获输入功能，每个定时器具备 2 组捕获输入寄存器（GCMAR、GCMBR），用于保存捕获到的计数值。设定端口控制寄存器（PCONR）的 PCONR.CAPCA、PCONR.CAPCB 位为 1，捕获输入功能就有效了。当设定了对应的捕获输入条件且该条件有效时，当前的计数值就被保存到相应的寄存器（GCMAR、GCMBR）中。

每组捕获输入的条件可以是 AOS 事件触发、TIMTRIA-TIMTRID 输入、CHA 或 CHB 的输入等，具体的条件选择可通过硬件捕获事件选择寄存器（HCPAR、HCPBR）来设定。

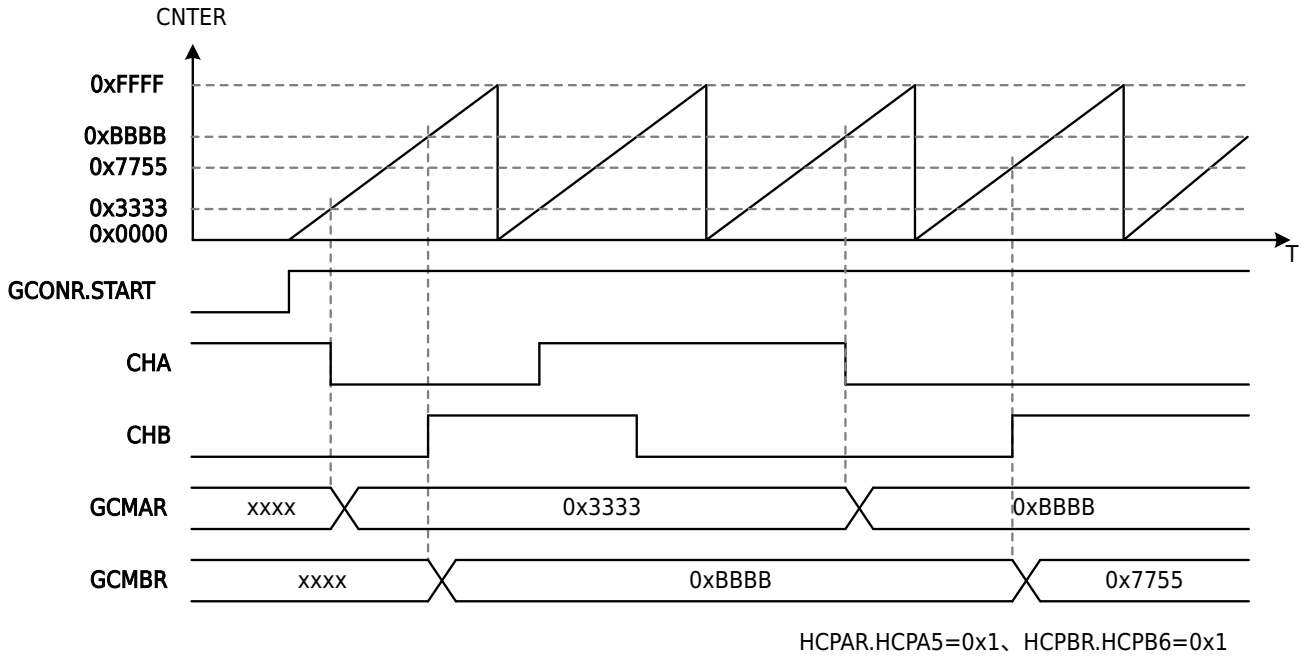


图 17-5 Advanced Timer 捕获输入动作

版权所有 ©小华半导体有限公司

17.3.2 时钟源选择

Timer4/5/6 的计数时钟可以有以下几种选择：

1. PCLK 及 PCLK 的 2、4、8、16、64、256、1024 分频(GCONR.CKDIV[2:0]设定)
2. AOS 事件触发输入（HCUPR.HCUP[19:16]或 HCDOR.HCDO[19:16]设定）
3. CHA 和 CHB 的正交编码输入（HCUPR.HCUP[7:0]或 HCDOR.HCDO[7:0]设定）
4. TIMTRIA-TIMTRID 的端口输入（HCUPR.HCUP[15:8]或 HCDOR.HCDO[15:8]设定）

从上述描述可以看到，2、3、4 时钟互相独立，可分别设定有效或无效，并且当选择 2、3、4 时钟时，1 时钟自动无效。

17.3.3 计数方向

Timer4/5/6 的计数器计数方向可通过软件方式改变。不同波形模式时，改变计数方向的方法略有不同。

锯齿波计数方向

锯齿波模式时，计数方向可在计数器计数中或停止时设定。

在递加计数中时，设定 GCONR.DIR=0（递减计数），则计数器计数到上溢后变为递减计数模式；在递减计数中时，设定 GCONR.DIR=1（递加计数），则计数器计数到下溢后变为递加计数模式。

在计数停止时，设定 GCONR.DIR 位。则计数开始后直至上溢或下溢时，GCONR.DIR 的设定才会反映到计数中。

三角波计数方向

三角波模式时，计数方向只能在计数器停止时设定。在计数中设定计数方向无效。

在计数停止时，设定 GCONR.DIR 位。则计数开始后直至上溢或下溢时，GCONR.DIR 的设定才会反映到计数中。

17.3.4 数字滤波

Timer4/5/6 的 CHA、CHB、TIMTRIA~D 端口输入都有数字滤波功能。可通过设定滤波控制寄存器（FCONR）的相关使能位开启对应端口的滤波功能。滤波用的基准时钟也通过滤波控制寄存器（FCONR）设定。

在滤波采样基准时钟采样到端口上 3 次一致的电平时，该电平被当作有效电平传送到模块内部；小于 3 次一致的电平会被当作外部干扰滤掉，不传送到模块内部。其动作例如下图所示。

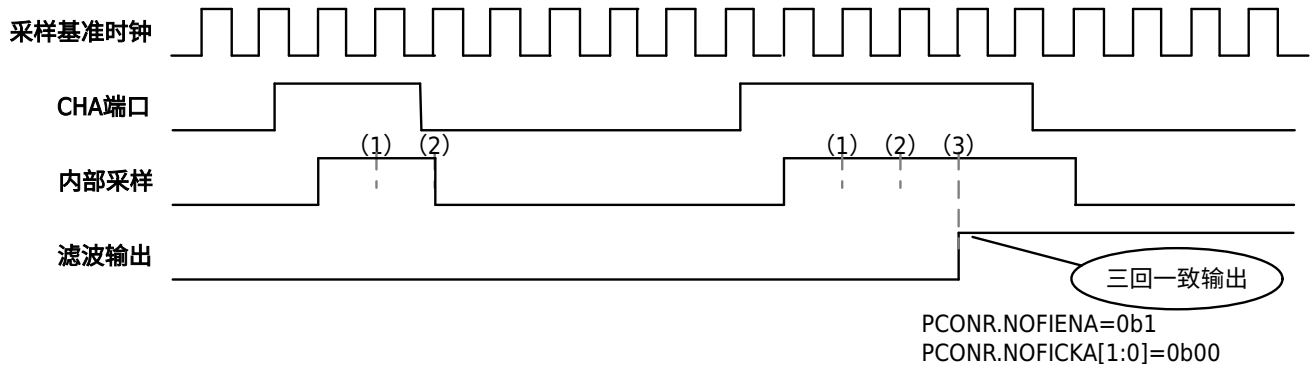


图 17-6 捕获输入端口的滤波功能

TIMTRIA~D 端口是一组 Timer4/5/6 间共用的端口，该组端口的数字滤波功能在只在 Timer4 实现，其他定时器 Timer5/6 对该组端口的数字滤波功能设定无效。

17.3.5 软件同步

软件同步启动

Timer4/5/6 可通过设定软件同步启动寄存器（SSTAR）的相关位，实现目标 Timer4/5/6 的同步启动。

版权所有 ©小华半导体有限公司

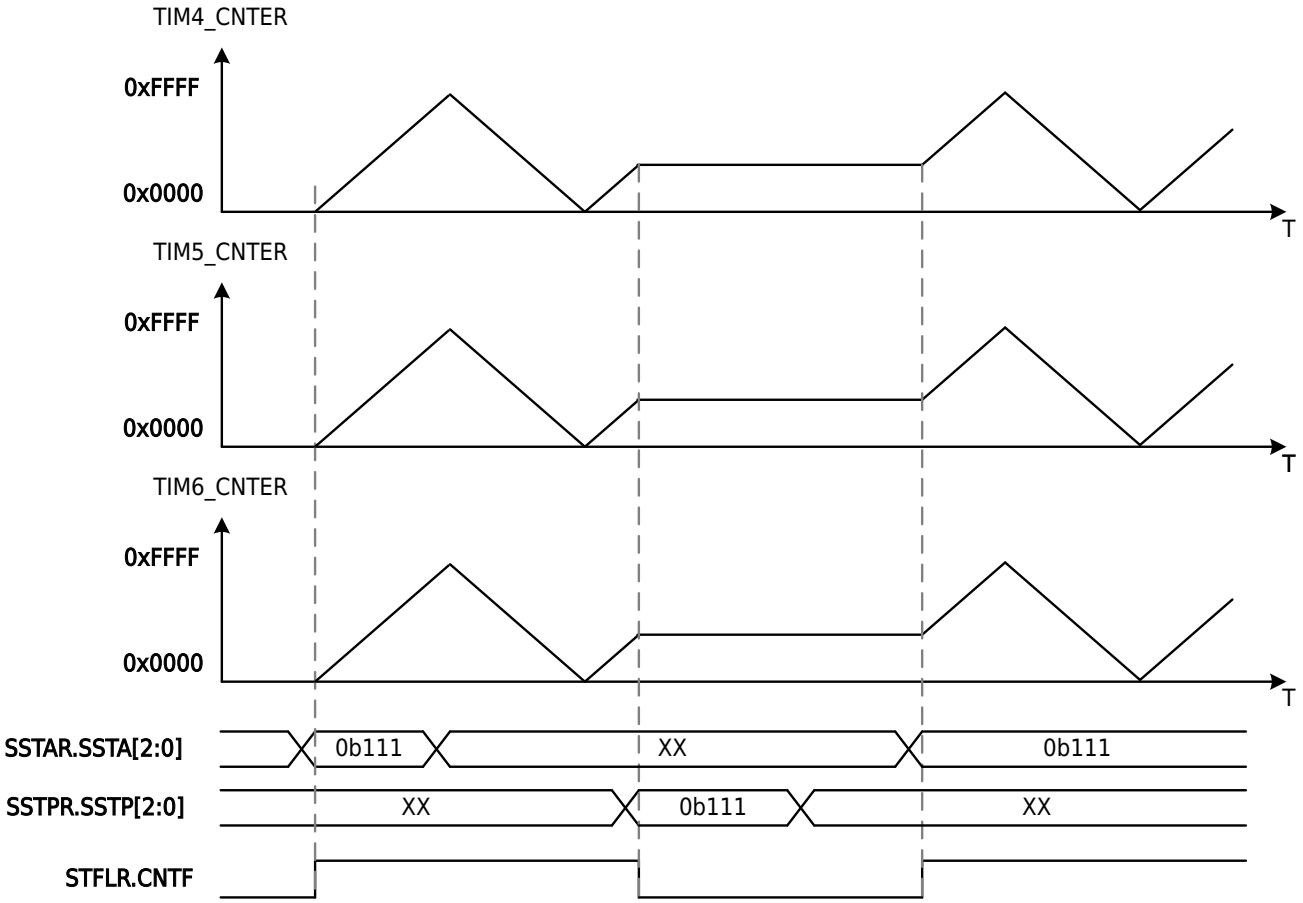


图 17-7 软件同步动作

软件同步停止

Timer4/5/6 可通过设定软件同步停止寄存器（SSTPR）的相关位，实现目标 Timer4/5/6 的同步停止。

软件同步清零

Timer4/5/6 可通过设定软件同步清零寄存器（SCLRR）的相关位，实现目标 Timer4/5/6 的同步清零。

如软件同步动作所示，若设定 Timer4 的 SSTAR[2:0]=0b111，即可实现 Timer4/5/6 的软件同步启动。

软件同步动作相关寄存器（SSTAR、SSTPR、SCLRR）是一组独立于 Timer4/5/6 外、各个 TIM 间共用的寄存器，这组寄存器的各个位只在写 1 时有效，写 0 无效。在读取 SSTAR 寄存器时，会读出各个定时器的计数器状态，在读取 SSTPR 或 SCLRR 时，会读出 0。

17.3.6 硬件同步

每个定时器除独立拥有 2 个通用输入端口（CHA、CHB）外，还共同拥有 4 个外部通用输入端口（TIMTRIA、TIMTRIB、TIMTRIC、TIMTRID）及 4 个 AOS 目标，可实现定时器间的硬件同步动作。

硬件同步启动

Timer4/5/6 均可选择用硬件方式启动计数器，选择相同硬件启动条件的定时器即可在启动条件有效时实现同步启动。具体的硬件启动条件由硬件启动事件选择寄存器（HSTAR）的设定来决定。

硬件同步停止

Timer4/5/6 均可选择用硬件方式停止计数器，选择相同硬件停止条件的定时器即可在停止条件有效时实现同步停止。具体的硬件停止条件由硬件停止事件选择寄存器（HSTPR）的设定来决定。

硬件同步清零

Timer4/5/6 均可选择用硬件方式清零计数器，选择相同硬件清零条件的定时器即可在清零条件有效时实现同步清零。具体的硬件清零条件由硬件清零事件选择寄存器（HCELR）的设定来决定。

版权所有 ©小华半导体有限公司

硬件同步捕获输入

Timer4/5/6 均可选择用硬件方式实现捕获输入功能，选择相同捕获输入功能条件的定时器即可在捕获输入功能条件有效时实现同步捕获输入。具体的硬件捕获输入功能条件由硬件捕获事件选择寄存器（HCPAR、HCPBR）的设定来决定。

硬件同步计数

Timer4/5/6 均可选择用硬件输入作为 CLOCK 进行计数，选择相同硬件计数条件的定时器即可在硬件计数 CLOCK 有效时实现同步计数。具体的硬件计数条件由硬件递加事件选择寄存器（HCUPR）和硬件递减事件选择寄存器（HCDOR）的设定来决定。

选择硬件同步计数功能时，只是选择了外部输入时钟源，不影响计数器的启动、停止、清零动作。计数器的启动、停止、清零等还需要单独设定。

Timer4/5/6 的硬件同步动作例如下图所示。

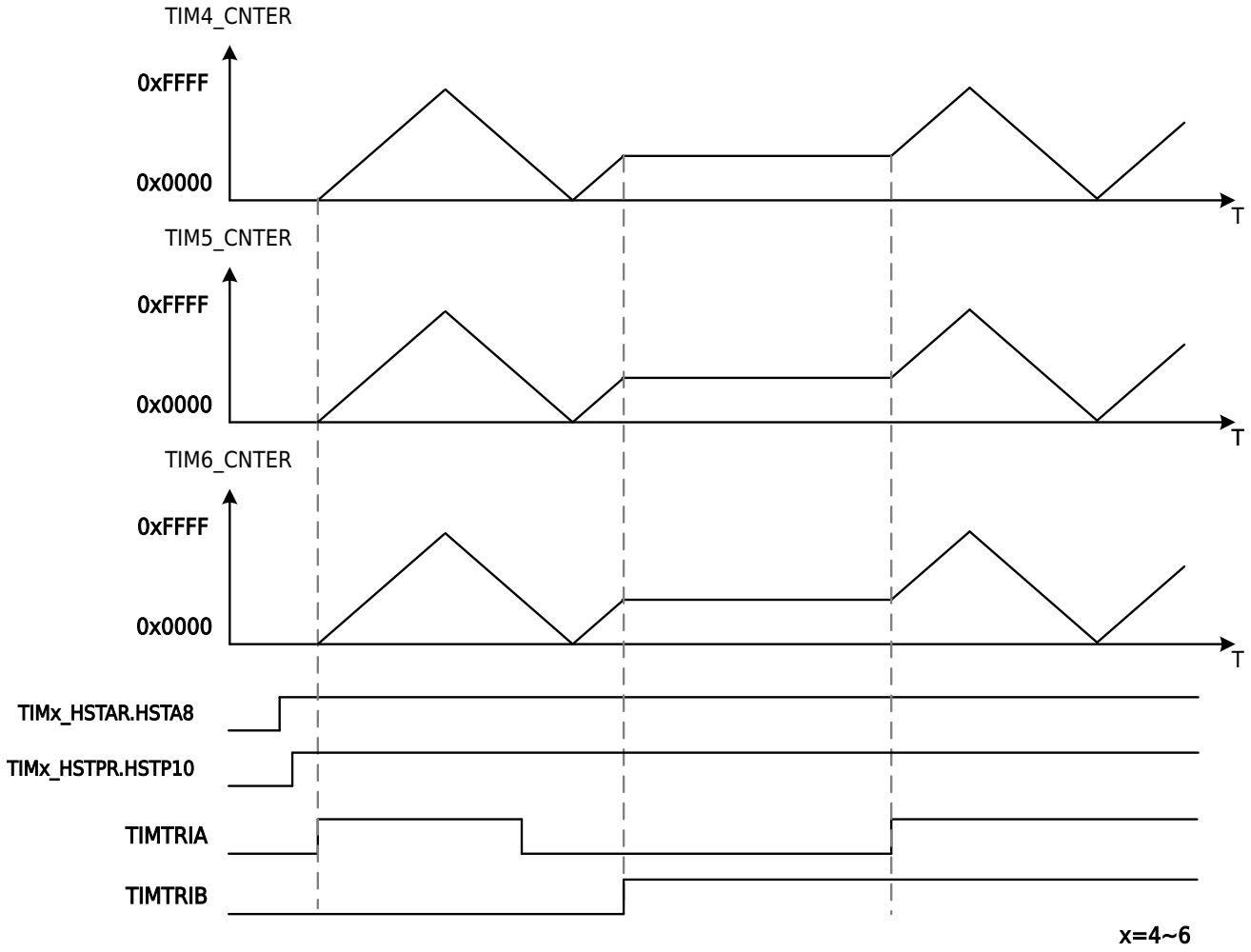


图 17-8 硬件同步动作

17.3.7 缓存功能

缓存动作是指通过设定缓存控制寄存器（BCONR），在缓存传送时间点，选择发生以下事件：

1. 通用周期基准值缓存寄存器（PERBR）的值自动传送到通用周期基准值寄存器（PERAR）中；
2. 通用比较基准值缓存寄存器（GCMCR、GCMDR）的值自动传送到通用比较基准值寄存器（GCMAR、GCMBR）中（比较输出时）；
3. 通用比较基准值缓存寄存器（GCMAR、GCMBR）的值自动传送到通用比较基准值寄存器（GCMCR、GCMDR）中（捕获输入时）。

版权所有 ©小华半导体有限公司

下图是比较输出动作时，通用比较基准值寄存器和通用周期基准值寄存器的单缓存方式的时序图。从图中可以看到，在计数期间改变通用比较基准值寄存器（GCMAR）的值可以调整输出占空比，改变通用周期基准值寄存器（PERAR）的值可以调整输出周期。

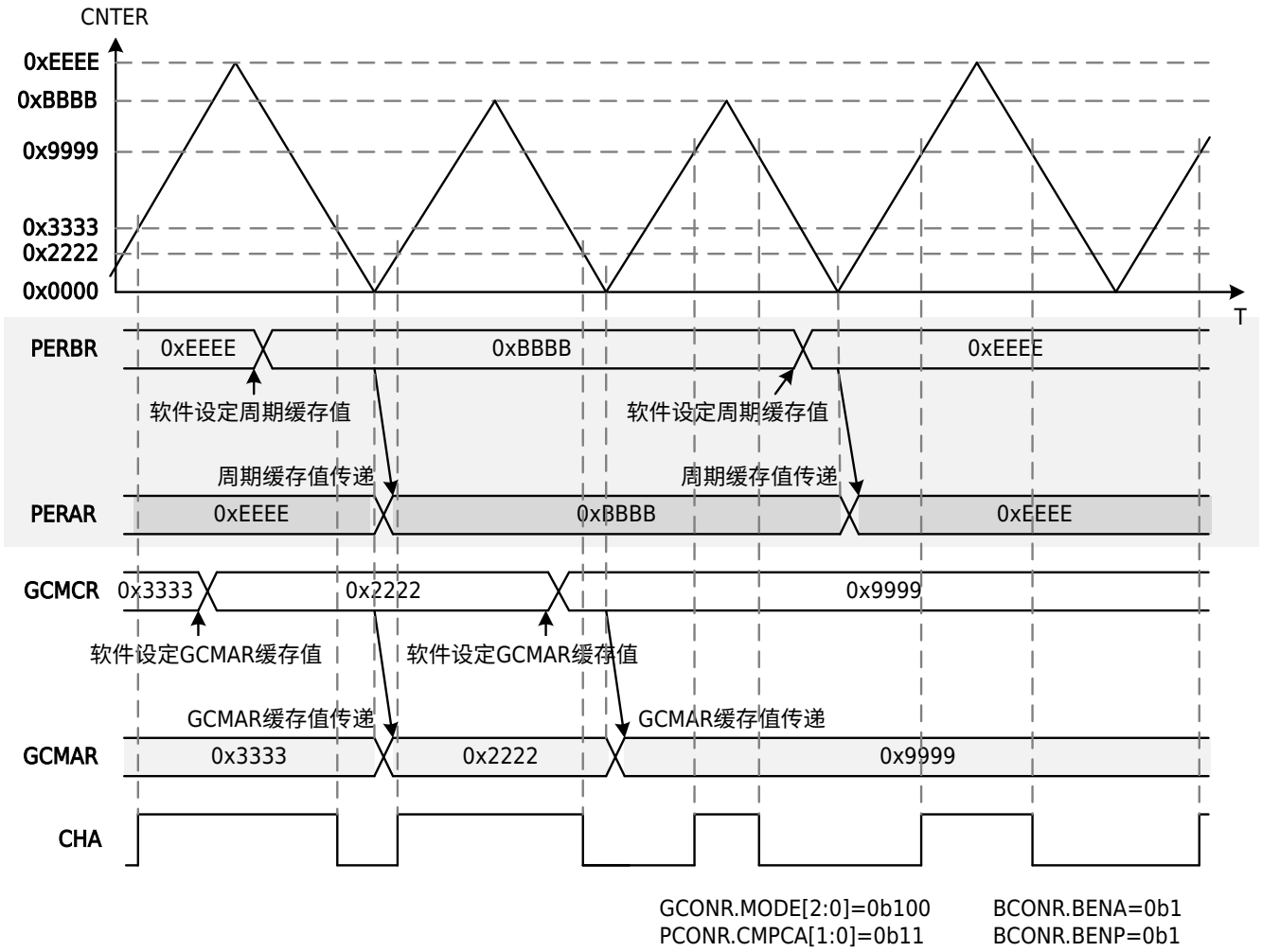


图 17-9 单缓存方式比较输出时序

缓存传送时间点

- **通用周期基准值缓存传送时间点**

  周期基准值缓存传送时间点为锯齿波时递加计数上溢点或递减计数下溢点、三角波时计数谷点。

- **通用比较基准值缓存传送时间点**

  锯齿波模式时，设定 BCONR.BENA=0b1 或 BCONR.BNEB=0b1，缓存动作有效。缓存传送发生在上溢点或下溢点。

  三角波 A 模式时，设定 BCONR.BENA=0b1 或 BCONR.BNEB=0b1，缓存动作有效。缓存传送发生在计数谷点。

  三角波 B 模式时，设定 BCONR.BENA=0b1 或 BCONR.BNEB=0b1，缓存动作有效。缓存传送发生在计数谷点和计数峰点。

- **捕获输入值缓存传送时间点**

  捕获输入动作缓存传送时间点为捕获输入动作时。

清零动作时缓存传送

在锯齿波计数模式或硬件计数模式时，正常的比较输出动作期间若有清零动作产生，通用周期基准值、通用比较基准值会根据相应的缓存动作设定状况发生一次缓存传送。

版权所有 ©小华半导体有限公司

17.3.8 通用 PWM 输出

PWM 展频输出

为了降低 PWM 输出对外部的干扰，在 PWM 输出级有展频配置。每个 PWM 输出周期会微调 PWM 输出的相位。

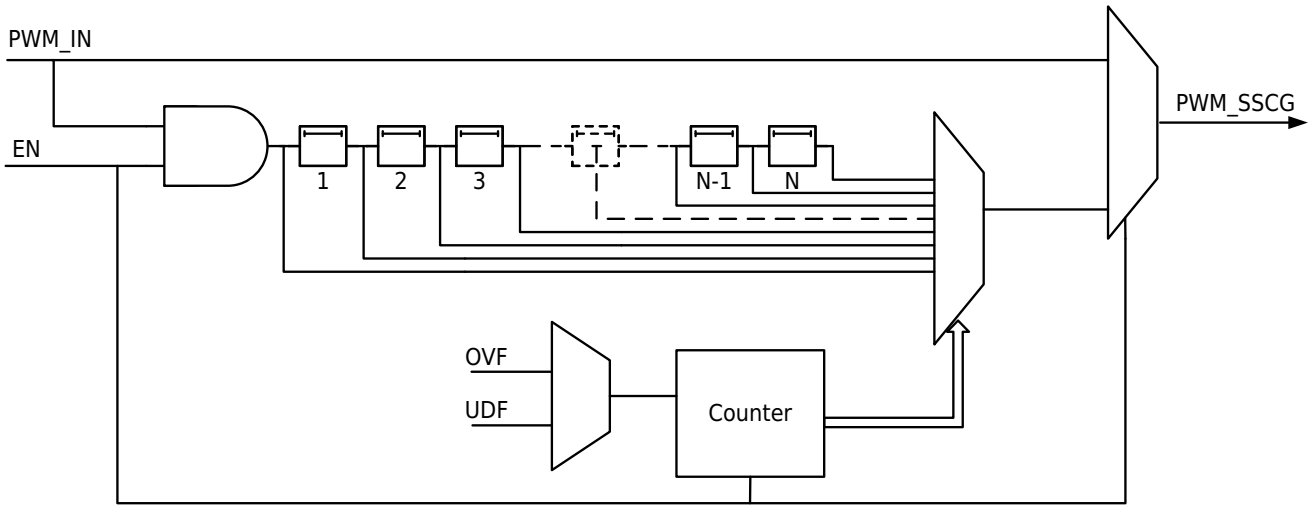


图 17-10 PWM 展频输出示意图

独立 PWM 输出

每个定时器的 2 个端口 CHA、CHB 能独立的输出 PWM 波。如下图，定时器 Timer6 的 CHA 端口输出 PWM 波。

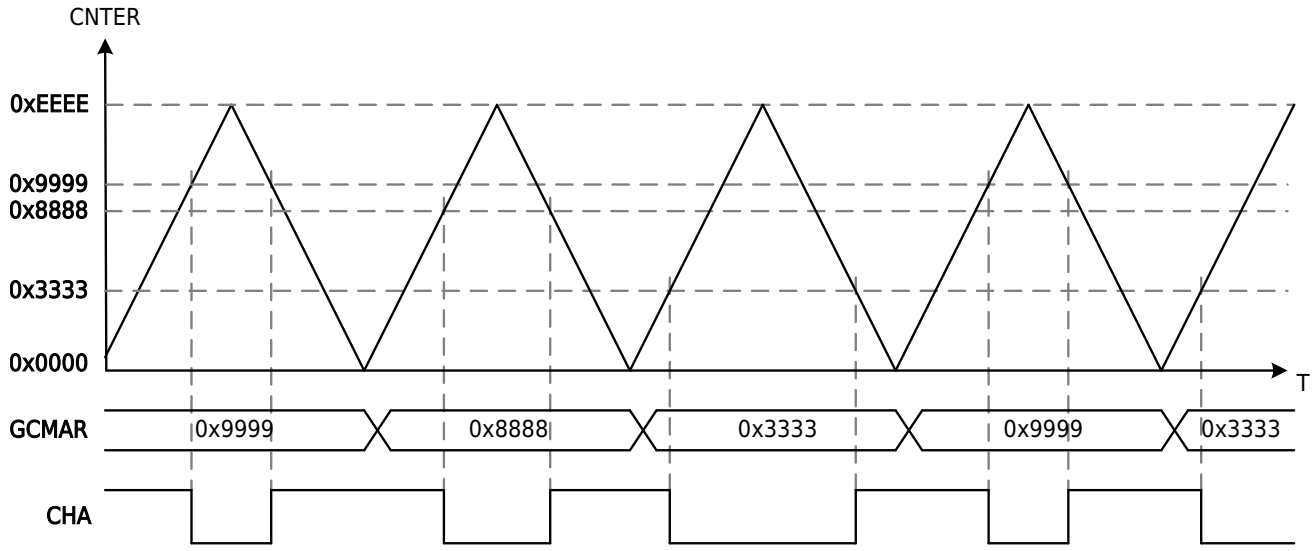


图 17-11 CHA 输出 PWM 波

互补 PWM 输出

CHA 端口和 CHB 端口，在不同的模式下可组合输出互补 PWM 波形。

- **软件设定 GCMBR 互补 PWM 输出**

  软件设定 GCMBR 互补 PWM 输出是指在锯齿波模式和三角波 A 模式、三角波 B 模式下，用于 CHB 端口波形输出的通用比较基准值寄存器（GCMBR）的值由寄存器直接设定，与通用比较基准值寄存器（GCMAR）的值没有直接关系。

  下图为软件设定 GCMBR 互补 PWM 波的输出例。

版权所有 ©小华半导体有限公司

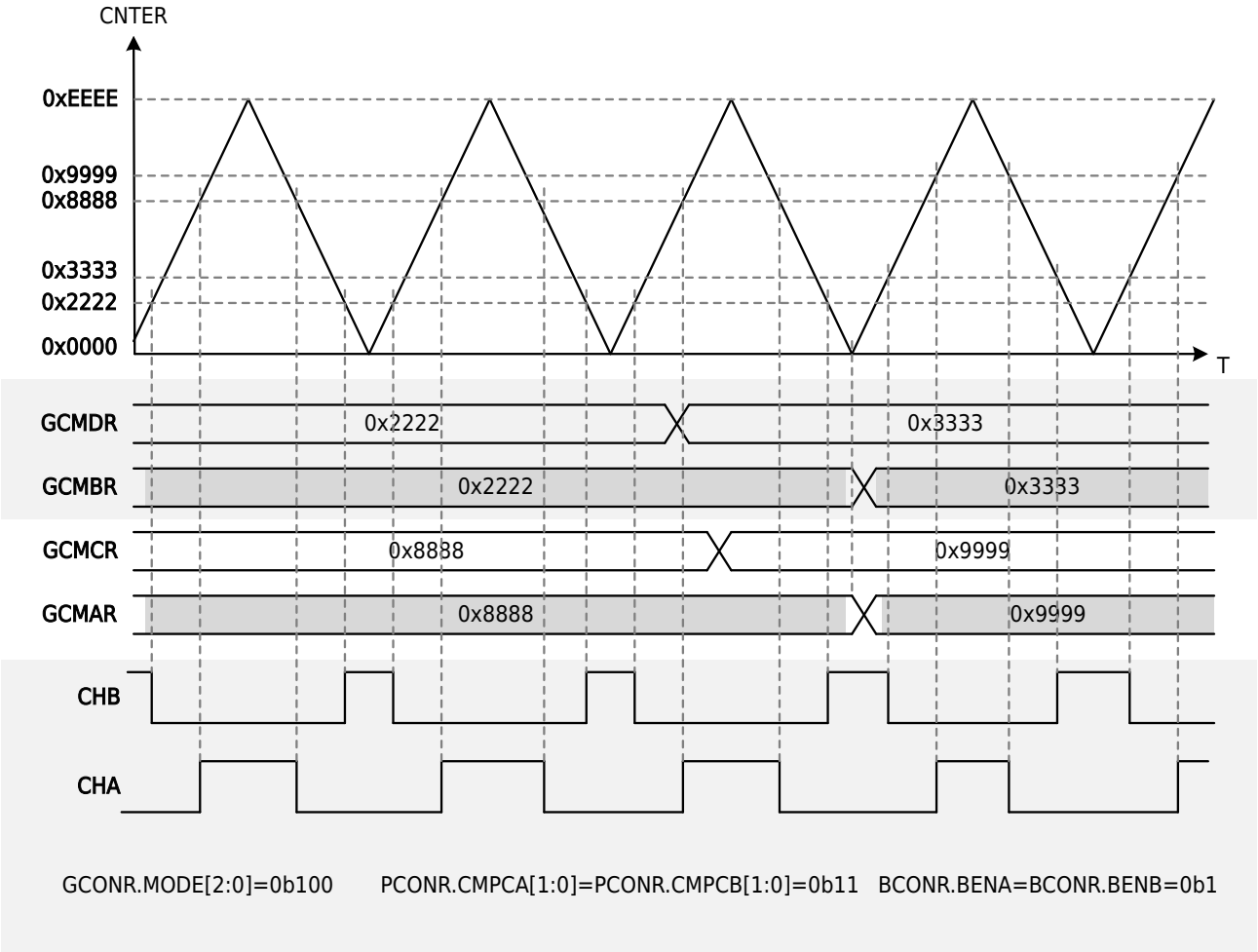


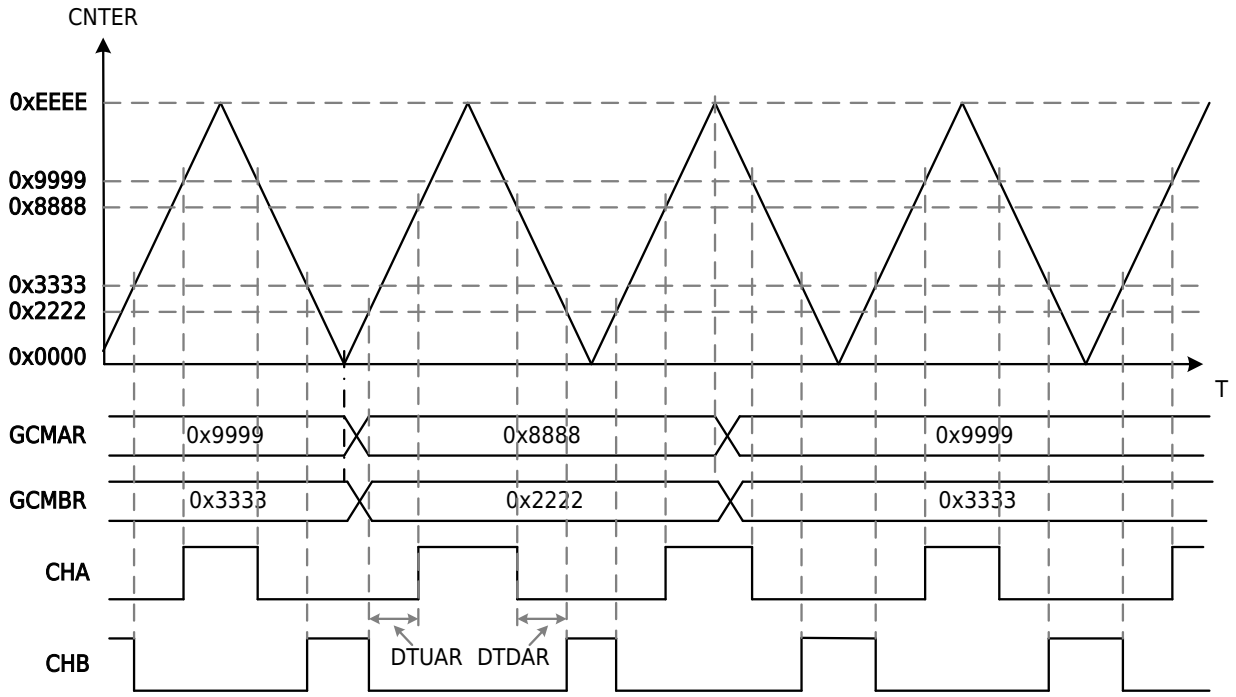
图 17-12 三角波 A 模式时软件设定 GCMBR 互补 PWM 波输出

- **硬件设定 GCMBR 互补 PWM 输出**

  硬件设定 GCMBR 互补 PWM 输出是指在三角波 A 模式、三角波 B 模式下，用于 CHB 端口波形输出的通用比较基准值寄存器（GCMBR）的值由通用比较基准值寄存器（GCMAR）和死区时间基准值寄存器（DTUAR、DTDAR）的值运算决定。

  下图为硬件设定 GCMBR 互补 PWM 波输出例。

版权所有 ©小华半导体有限公司



up counting时，GCMBR=GCMAR-DTUAR；down counting时，GCMBR=GCMAR-DTDAR

GCONR.MODE[2:0]=0b101　PCONR.CMPCA[1:0]=PCONR.CMPCB[1:0]=0b11　DCONR.DTCEN=0b1
DCONR.SPEA=0b1
DTUAR=DTDAR=0x6666

图 17-13 三角波 B 模式时硬件设定 GCMBR 互补 PWM 波输出（对称死区）

多相 PWM 输出

每个定时器的 CHA、CHB 端口都能输出 2 相独立的 PWM 波或一组互补 PWM 波，多个定时器间组合，同时结合软件、硬件同步动作就可实现多相 PWM 波输出。

下图所示，Timer4，Timer5，Timer6 组合输出 6 相 PWM 波。

版权所有 ©小华半导体有限公司

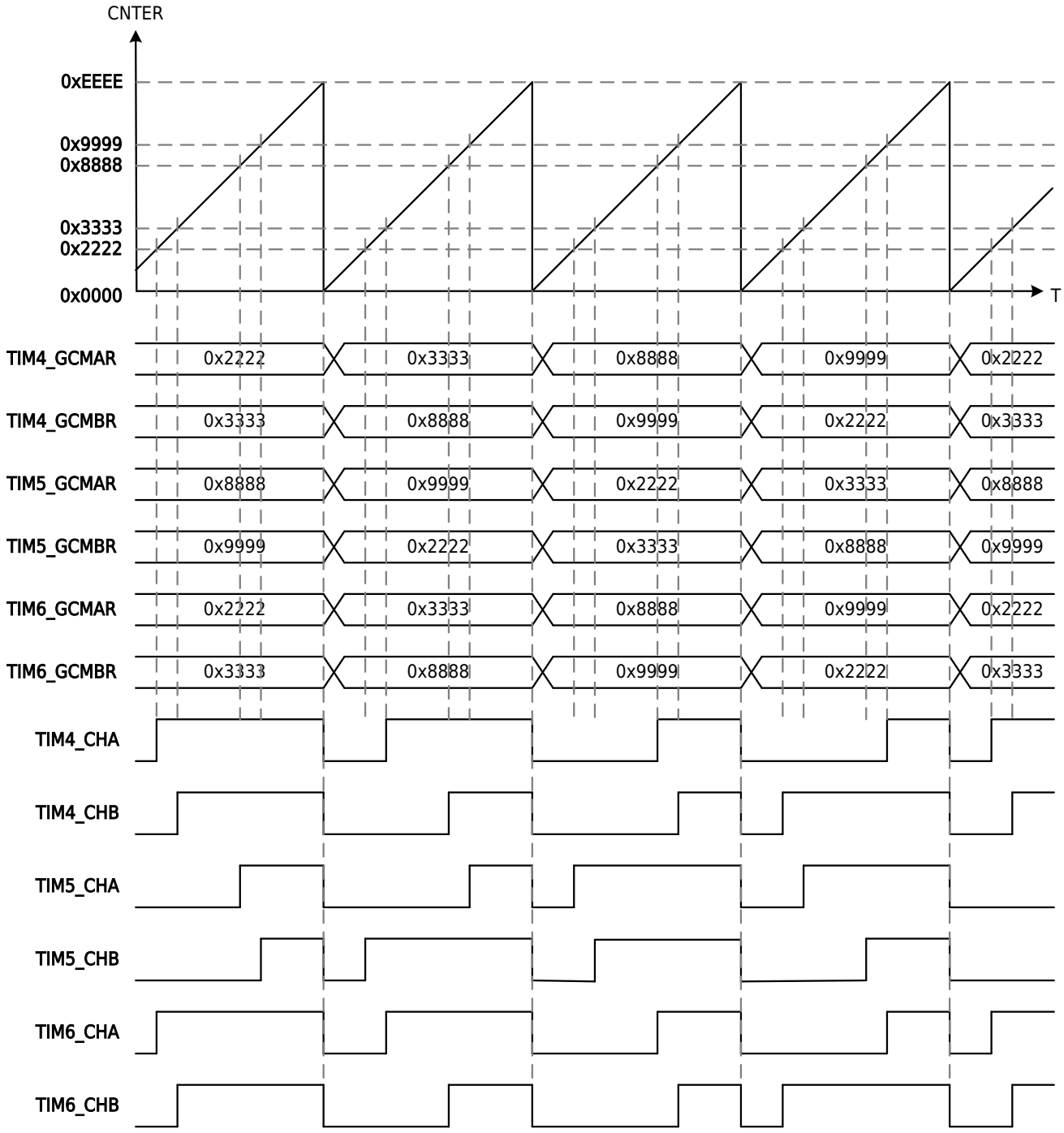
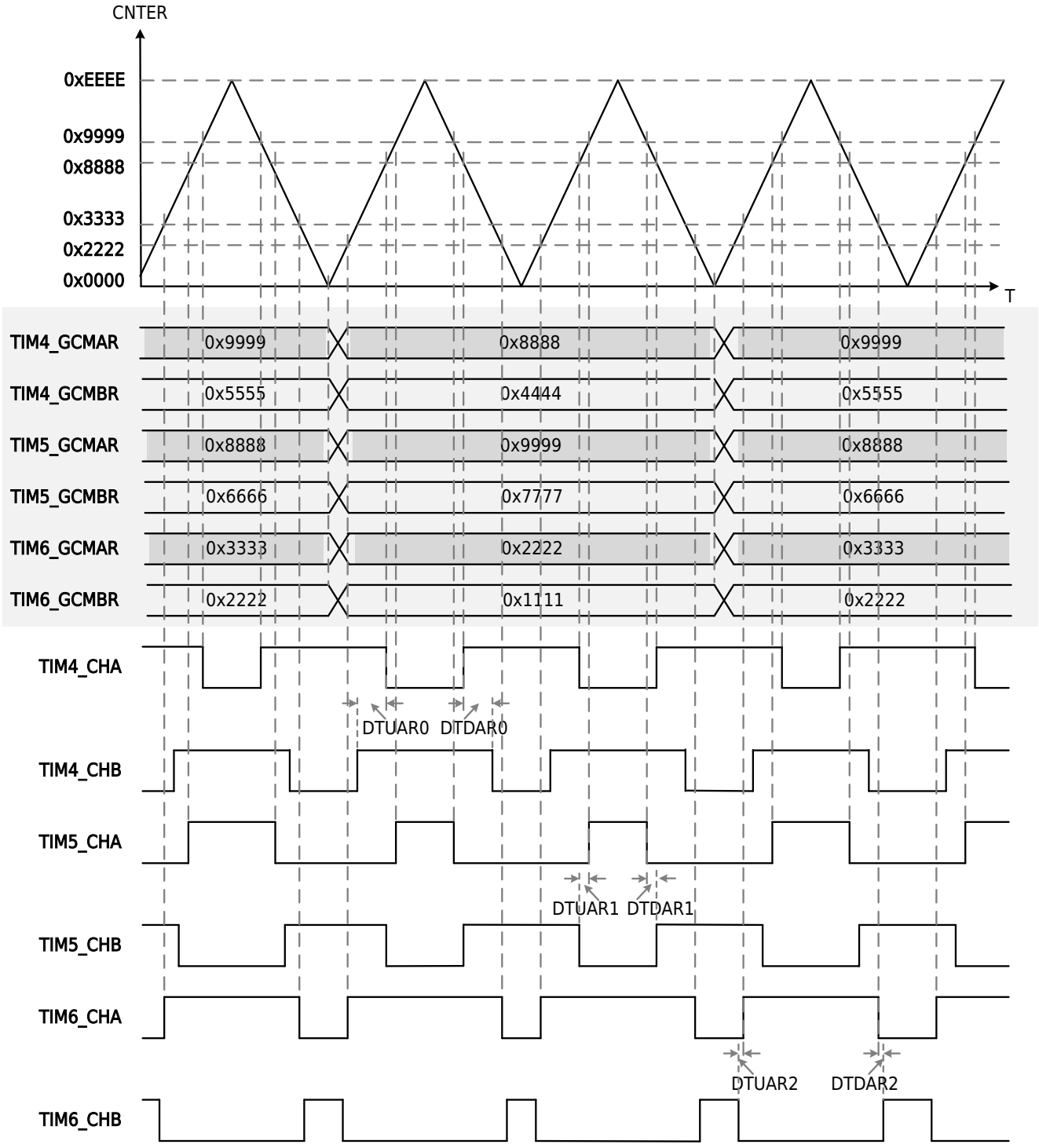


图 17-14 6 相 PWM 波

下图所示，Timer4，Timer5，Timer6 组合输出 3 相互补 PWM 波。

版权所有 ©小华半导体有限公司



up counting时，GCMBR=GCMAR-DTUAR；down counting时，GCMBR=GCMAR-DTDAR

TIMx_GCONR.MODE[2:0]=0b100 （x=4、5、6）	TIMx_PCONR.CMPCA[1:0]=0b11 TIMx_PCONR.CMPCB[1:0]=0b11 （x=4、5、6）	TIMx_DCONR.DTCEN=0b1 TIMx_DCONR.SPEA=0b1 TIM4_DTUAR=TIM4_DTDAR=0x4444 TIM5_DTUAR=TIM5_DTDAR=0x2222 TIM6_DTUAR=TIM6_DTDAR=0x1111 （x=4、5、6）

图 17-15 三角波 A 模式时带死区时间三相互补 PWM 波输出

17.3.9 正交编码计数

将 CHA 输入看作 AIN 输入、CHB 输入看作 BIN 输入、TIMTRIA-D 中的任意一个输入看作 ZIN 输入，Advanced Timer 就可以实现三路输入的正交编码计数。

版权所有 ©小华半导体有限公司

一个定时器的 AIN、BIN 单独动作可以实现位置计数模式；两个定时器的 AIN、BIN、ZIN 组合动作可以实现公转计数模式，一个定时器用于位置计数，一个定时器用于公转计数。

公转计数模式时，每两个定时器组合（定时器 4、5 组合，定时器 4 作为位置计数单元，定时器 5 作为公转计数单元）分别实现位置计数和公转计数。

AIN 和 BIN 的计数条件通过设定硬件递加事件选择寄存器（HCUPR）和硬件递减事件选择寄存器（HCDOR）中 CHA 和 CHB 的正交关系实现；ZIN 的输入动作通过设定位置单元的硬件清零事件选择寄存器（HCELR）实现位置计数单元的位置计数器清零、通过设定公转单元的硬件递加事件选择寄存器（HCUPR）实现公转计数单元的公转计数器计数。

17.3.9.1 位置计数模式

正交编码位置模式，是指根据 AIN、BIN 的输入实现基本计数功能、相位差计数功能和方向计数功能。

基本计数

通过设定 HCUPR 与 HCDOR 寄存器，可以灵活的实现各种方式的相位差计数。

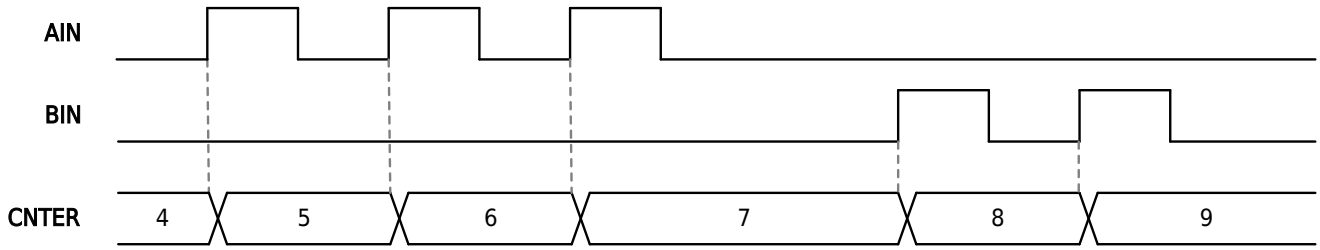
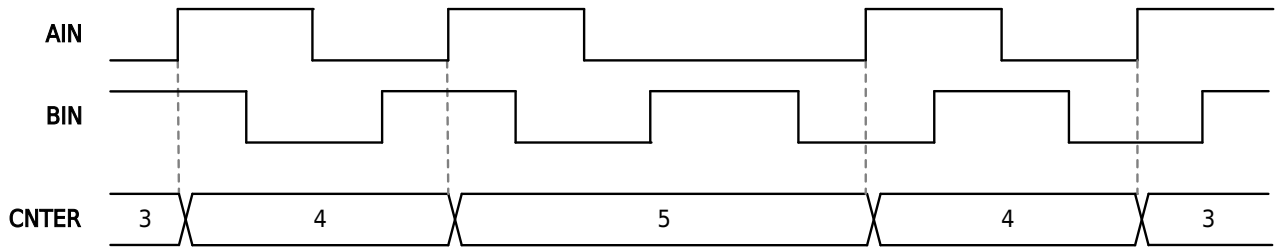


图 17-16 位置模式时基本计数动作

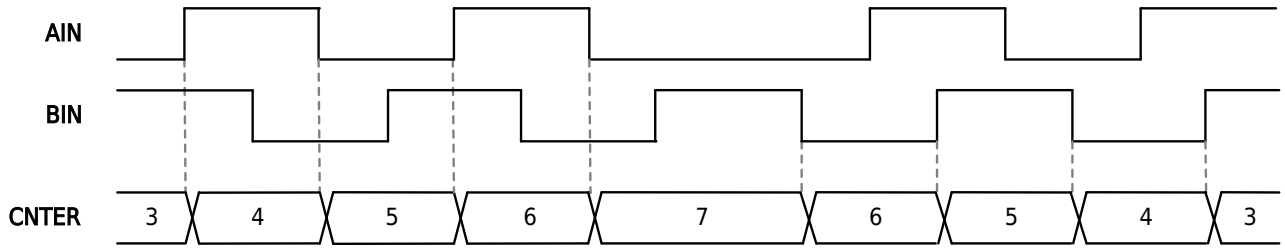
相位差计数

相位差计数是指根据 AIN 和 BIN 的相位关系进行计数。根据设定的不同，可以实现 1 倍计数、2 倍计数、4 倍计数等。



HCUPR.HCUP6=0b1 && HCDOR.HCDO4=0b1

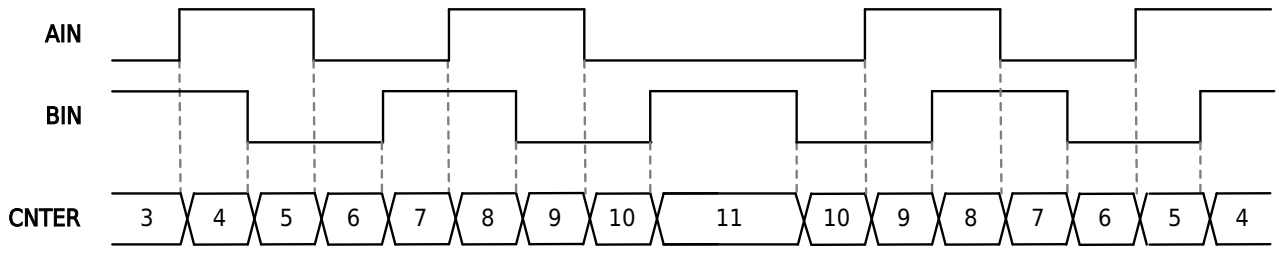
图 17-17 位置模式时相位差计数动作设定(1 倍)



HCUPR.HCUP6=HCUPR.HCUP5=0b1 && HCDOR.HCDO2=HCDOR.HCDO1=0b1

图 17-18 位置模式时相位差计数动作设定(2 倍)

版权所有 ©小华半导体有限公司

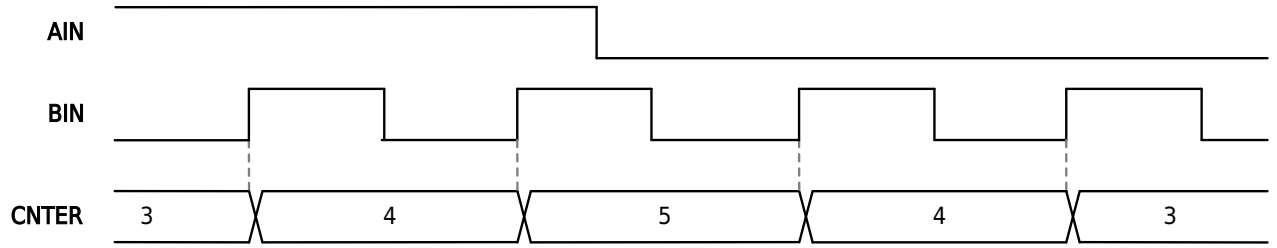


HCUPR.HCUP6=HCUPR.HCUP5=HCUPR.HCUP3=HCUPR.HCUP0=0b1
HCDOR.HCDO7=HCDOR.HCDO4=HCDOR.HCDO2=HCDOR.HCDO1=0b1

图 17-19 位置模式时相位差计数动作设定(4 倍)

方向计数

方向计数是指将 AIN 的输入状态设定为方向控制，将 BIN 的输入作为时钟计数，如下图所示。



HCUPR.HCUP2=0b1 && HCDOR.HCDO0=0b1

图 17-20 位置模式时方向计数动作

17.3.9.2 公转模式

正交编码公转模式，是指在 AIN、BIN 计数的基础上，加入 ZIN 的输入事件以实现对公转圈数等的判断。公转模式时根据公转计数器的计数方式，可实现 Z 相计数功能、位置计数器输出计数功能和 Z 相计数与位置计数器输出混合计数功能。即使用两个 Advanced Timer 实现此功能。

Z 相计数

Z 相计数是指根据 ZIN 的输入，公转计数单元进行计数，同时将位置计数单元清零的计数动作。

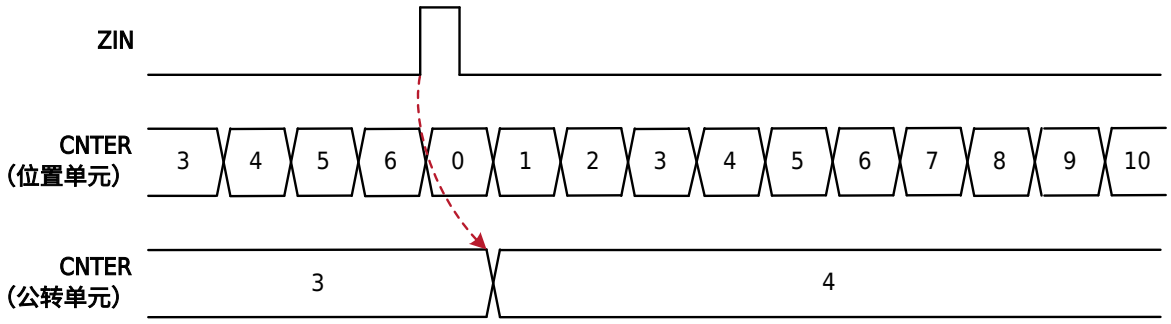


图 17-21 公转模式时 Z 相计数动作

位置溢出计数

位置溢出计数是指位置计数单元计数发生上溢或下溢时，产生一个溢出事件，从而触发公转计数单元的计数器进行一次计数（在该计数方式时 ZIN 的输入不进行公转计数单元的计数动作和位置计数单元的清零动作）。

位置计数单元的溢出事件通过 AOS 模块的联动选通实现公转计数单元计数，即可实现位置溢出计数。公转计数单元的硬件递加（递减）事件选择寄存器（HCUPR 或 HCDOR）的递加（递减）事件选择 Bit[19:16]中的

版权所有 ©小华半导体有限公司

1 位，同时 AOS 模块设定对应的递加（递减）事件的事件源为位置计数单元的计数溢出事件，具体请参考 AOS 章节。

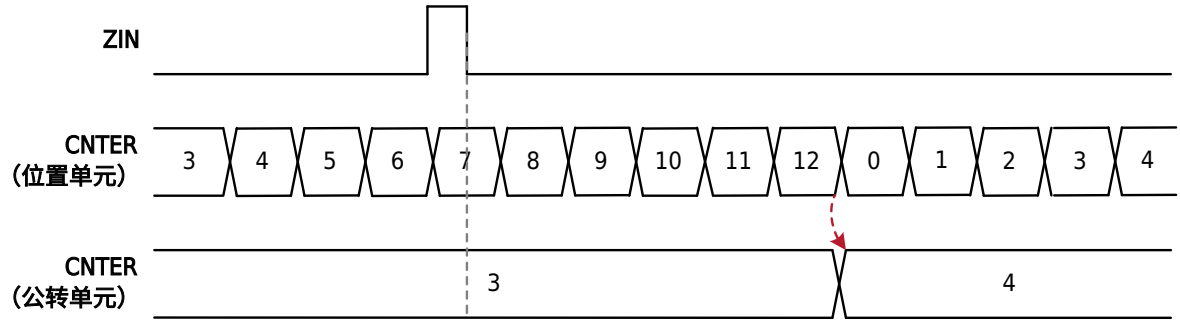


图 17-22 公转模式时位置计数器输出计数动作

混合计数

混合计数是指上述 Z 相计数和位置溢出计数两种计数方式合并起来的计数动作，其实现方式也是上述两种计数方式的组合。

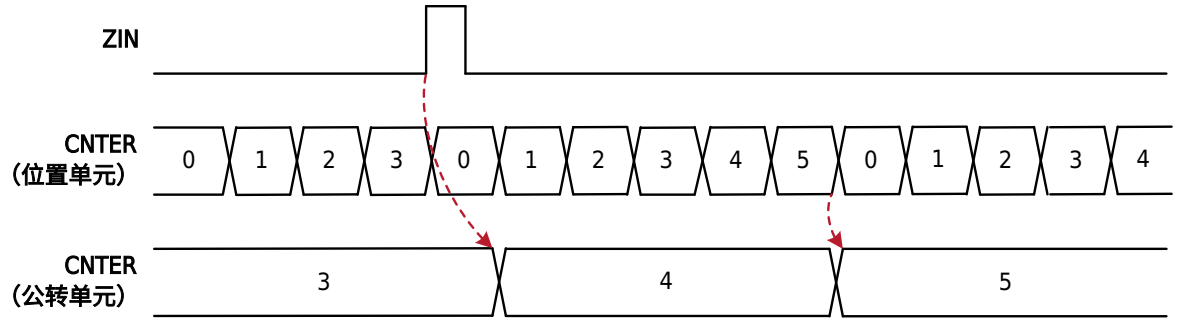


图 17-23 公转模式时 Z 相计数和位置计数器输出混合计数动作

Z 相动作屏蔽

在公转计数模式的 Z 相计数功能或混合计数功能时，可以设定在位置计数器的上溢点或下溢点后的几个周期内（GCONR.ZMSK[0:1]设定），将 ZIN 的有效输入屏蔽，不进行公转计数单元的计数和位置计数单元的清零。

位置计数单元的通用控制寄存器（GCONR）的 GCONR.ZMSKPOS 为 1 时，位置计数单元的 Z 相屏蔽功能使能，Z 相屏蔽的周期数由 GCONR.ZMSK 设定；公转计数单元的通用控制寄存器（GCONR）的 GCONR.ZMSKREV 为 1 时，公转计数单元的 Z 相屏蔽功能使能。

下图是公转计数模式混合计数时，在位置计数单元计数上溢后的 4 个计数周期内有 ZIN 相输入时，ZIN 相输入的动作无效，即公转计数单元不计数、位置计数单元不清零；之后再来的 ZIN 相输入正常动作。

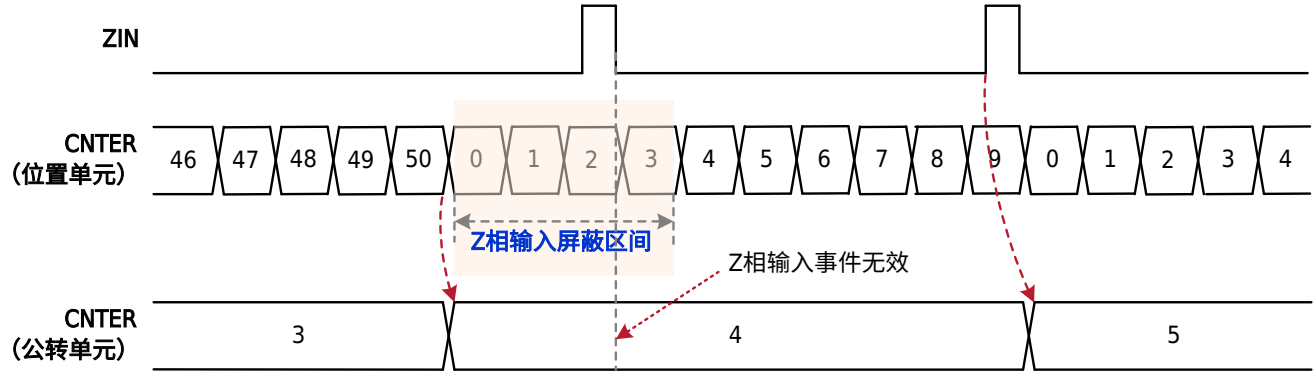


图 17-24 公转计数模式-混合计数 Z 相屏蔽动作例 1

版权所有 ©小华半导体有限公司

下图是是公转计数模式混合计数时，在位置计数单元计数上溢后的第 3 个周期，计数方向发生变化，此时设定的 4 个周期的屏蔽周期变为无效（实际 ZIN 相屏蔽功能维持了 3 个周期），开始向下计数。在位置计数单元发生计数下溢后，ZIN 相屏蔽功能重新开启，维持 4 个周期后变为无效。在 ZIN 相屏蔽期间，ZIN 相的输入功能无效，即公转计数单元不计数、位置计数单元不清零；之后再来的 ZIN 相输入正常动作。

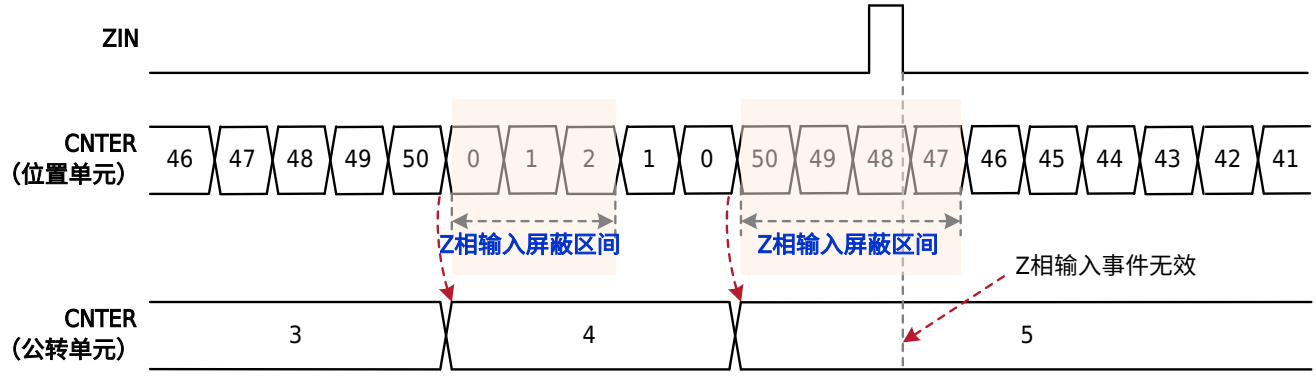


图 17-25 公转计数模式-混合计数 Z 相屏蔽动作例 2

17.3.10 周期间隔响应

Timer4/5/6 的通用比较基准值寄存器（GCMAR~GCMDR），在计数比较匹配时可分别产生专用有效请求信号，送到 AOS 模块中用于和其它模块关联动作。

该请求信号可以每间隔几个周期后产生一次有效的请求信号。通过设定有效周期寄存器（VPERR）的 VPERR.PCNTS 位来指定每隔多少个周期请求信号有效一次，其它周期内即使计数值和通用比较基准值寄存器 GCMAR 或 GCMBR 的值相等，也不会输出有效的请求信号。下图是周期间隔有效请求信号的动作例。

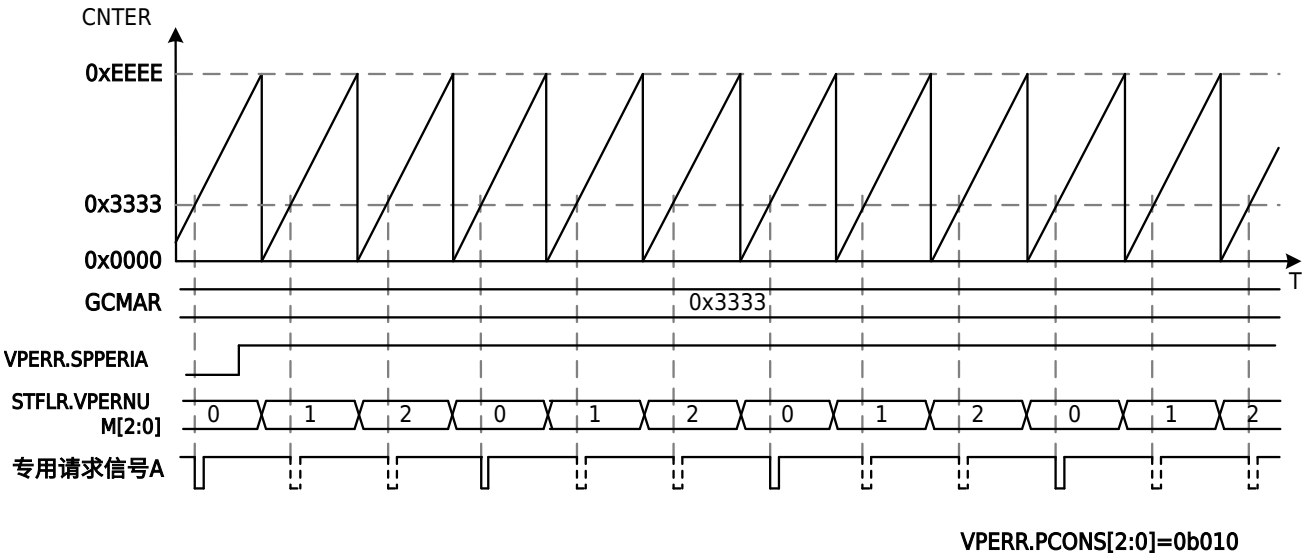


图 17-26 周期间隔有效请求信号动作

17.3.11 保护机制

Advanced Timer 可以对端口的输出状态进行保护控制。

Advanced Timer 有 4 个共用的端口输出无效事件接口，这 4 个接口连接刹车控制模块输出的 4 组刹车事件。每个接口上选通的异常状况事件可从刹车控制设定，当这些接口上监测到异常状况时，可以实现对通用 PWM 输出的控制。

端口在正常输出期间，若监测到从刹车控制过来的刹车事件，则端口的输出状态可变为预先设定好的状态。通用 PWM 输出端口在刹车控制异常事件发生时，端口状态可以变为输出高阻态、输出低电平或输出高电平（PCONR.DISVALA、PCONR.DISVALB 的设定决定）。

版权所有 ©小华半导体有限公司

例如，若 PCONR.DISSELA[1:0]=0b01 & PCONR.DISVALA=0b01 设定时，则在 CHA 端口正常输出期间，若输出无效条件 1 上产生刹车事件，则 CHA 端口上输出变为高阻态。

17.3.12 中断说明

Timer4/5/6 各含有 3 类共计 9 个中断。分别是 4 个通用计数比较匹配中断（含 2 个捕获输入中断）、2 个计数周期匹配中断、1 个死区时间错误中断，输出电平同高、同低中断。

计数比较匹配中断

通用比较基准值寄存器（GCMAR-GCMDR）共计 4 个，可分别与计数值比较产生比较匹配有效信号。计数比较匹配时，状态标志寄存器（STFLR）中的 STFLR.CMAF~STFLR.CMDF 位分别会被置为 1。此时若设定中断控制寄存器（ICONR）的 ICONR.INTENA~ICONR.INTEND 中相应位为 1 使能中断，则对应的中断请求也会被触发。

在硬件捕获事件选择寄存器（HCPAR、HCPBR）选择的捕获输入有效条件产生时，捕获输入动作发生。此时若设置中断控制寄存器（ICONR）的 ICONR.INTENA 或 ICONR.INTENB 位为 1 使能中断，则对应的中断请求被触发。

计数周期匹配中断

锯齿波递加计数至上溢点、锯齿波递减计数至下溢点、三角波计数至谷点或三角波计数至峰点时，状态标志寄存器（STFLR）的 STFLR.OVFF 或 STFLR.UDFF 位会被置为 1。此时若设置中断控制寄存器（ICONR）的 ICONR.INTENOVF 位与 ICONR.INTENUDF 位使能中断，则在对应的时间点可触发计数周期匹配中断。

死区时间错误中断

将死区时间基准值寄存器（DTUAR、DTDAR）的值加载到通用比较基准值寄存器（GCMBR）中时，若超过周期限制，则会产生死区时间错误，状态标志寄存器（STFLR）的 STFLR.DTEF 位会被置为 1。此时若设置中断控制寄存器（ICONR）的 ICONR.INTENDE 位使能中断，则会在该时刻触发死区时间错误中断。

17.3.13 DMA

Timer 支持软件和硬件触发 DMA 进行数据传输。支持数据从其他位置写入定时器，或从定时器读出写入其他位置。可应用于数据捕获后数据的自动搬运和更改周期值或占空比的脉冲宽度的自动调整。每个定时器有两个 DMA 请求：

- TIMxA 请求触发源可选择通用比较捕获 A/C、计数上溢出和专用比较 A。
- TIMxB 请求触发源可选择通用比较捕获 B/D、计数下溢出和专用比较 B。

IDREQ	Interrupt Signal of Peripheral
0x5A	TIM4A
0x5B	TIM4B
0x5C	TIM5A
0x5D	TIM5B
0x5E	TIM6A
0x5F	TIM6B

17.3.14 刹车保护

初始化时通过 PCONR.DISSELA 和 PCONR.DISSELB 设定无效条件 0~3，并通过配置 PCONR.DISVALA、PCONR.DISVALB 选择预设端口状态。当无效条件有效时，硬件自动将端口状态改变为预设状态（保持正常输出，高阻态，低电平，高电平）。

版权所有 ©小华半导体有限公司

端口刹车与软件刹车

端口经过极性选择控制，有效使能后，经过数字滤波，同步，产生端口刹车标志；端口刹车标志做为 AdvancedTimer 的无效条件 3。端口刹车标志需要软件清除。

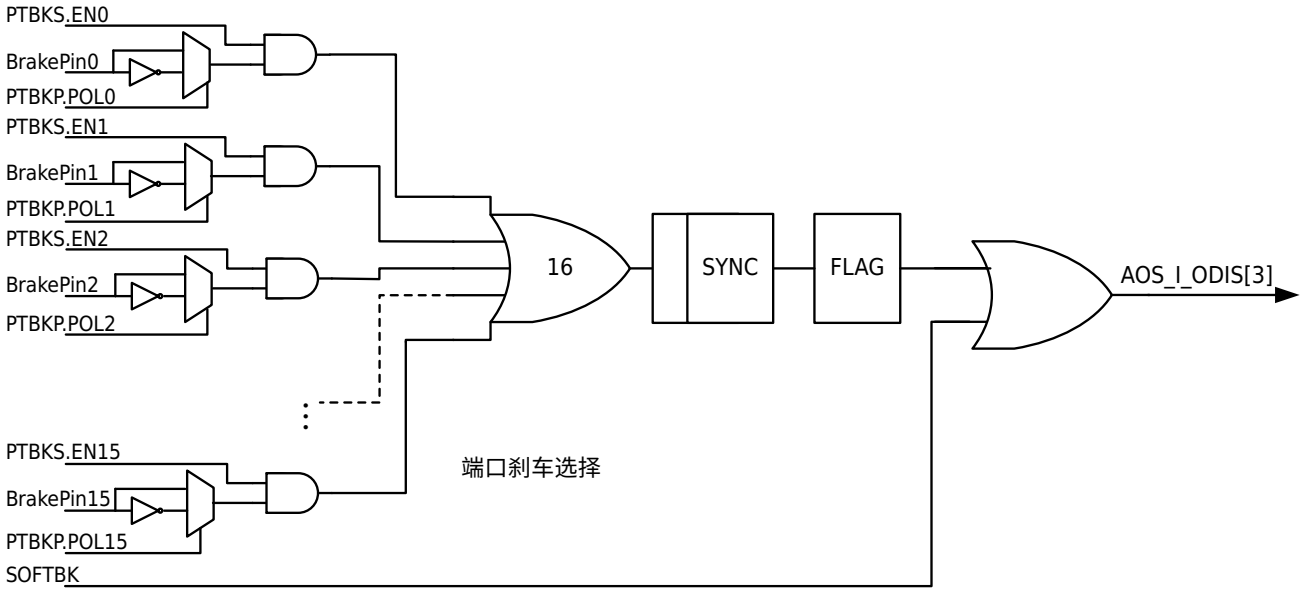


图 17-27 端口刹车与软件刹车示意图

低功耗模式自动刹车

系统进入低功耗模式，时钟停止后 PWM 将不能正常工作。低功耗模式作为 AdvancedTimer 的无效条件 2 控制 PWM 刹车。

输出电平同高同低刹车

输出电平经过电平监测，有效使能后，经过同步，产生同高同低刹车标志；端口刹车标志做为 AdvancedTimer 的无效条件 1。同高同低刹车标志需要软件清除。

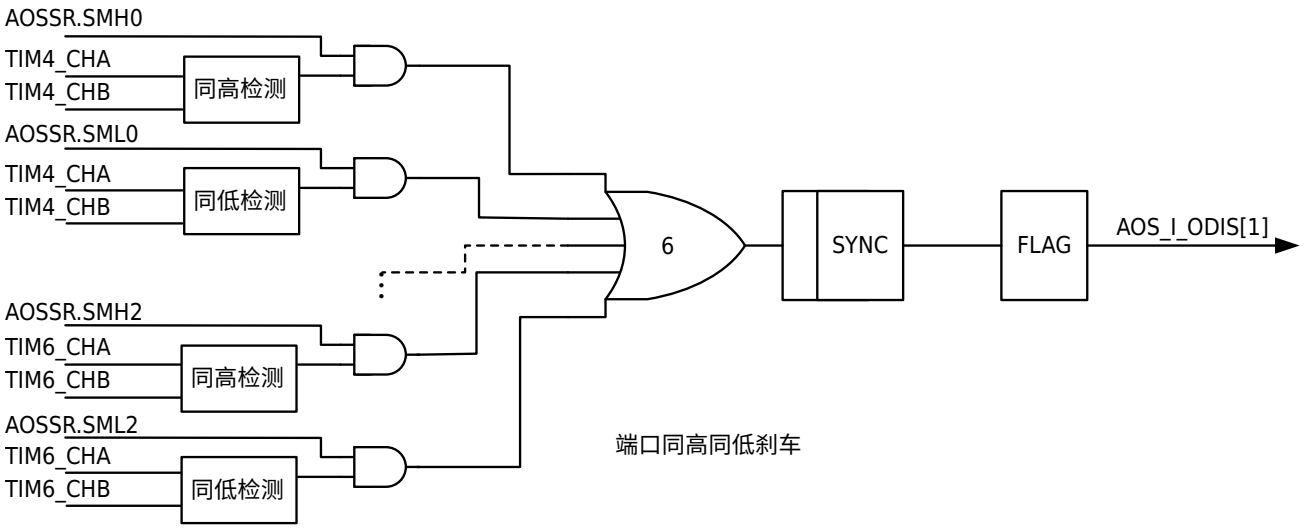


图 17-28 输出同高同低刹车示意图

VC 刹车

VC0，VC1，VC2 中断标志经过使能后作为 AdvancedTimer 的无效条件 0。

版权所有 ©小华半导体有限公司

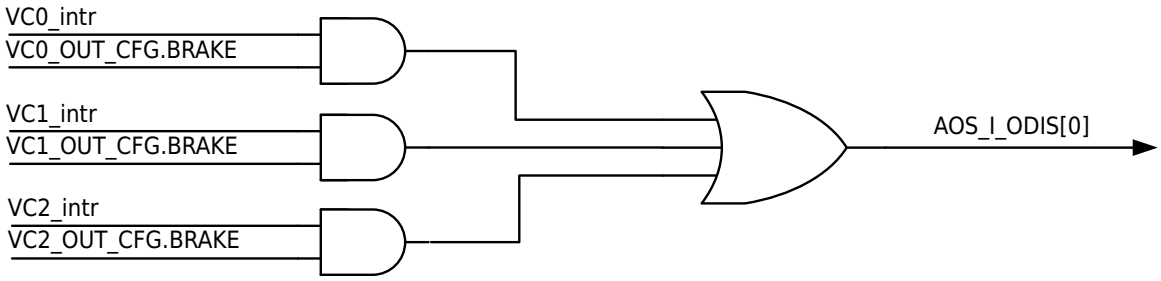


图 17-29 VC 刹车控制示意图

17.3.15 内部互连

周期和比较匹配触发输出

由于 Timer4/5/6 的一个 INTS 包含多个匹配触发源。控制触发 DMA、ADC 和 AOS 的匹配信号有单独控制可以选择不同的源，可以选择上溢出、下溢出、通用比较匹配（4 种）、专用比较匹配（2 种），共 10 个 TIMx 匹配触发源的任意一个作为触发条件。

如果仅仅输出请求触发 DMA、ADC 和 AOS，可以不使能对应的中断。

下图为 TIM4/5/6 匹配触发 ADC 和 AOS 选择示意图，匹配触发 DMA 选择在 CR 寄存器控制位与之不同。

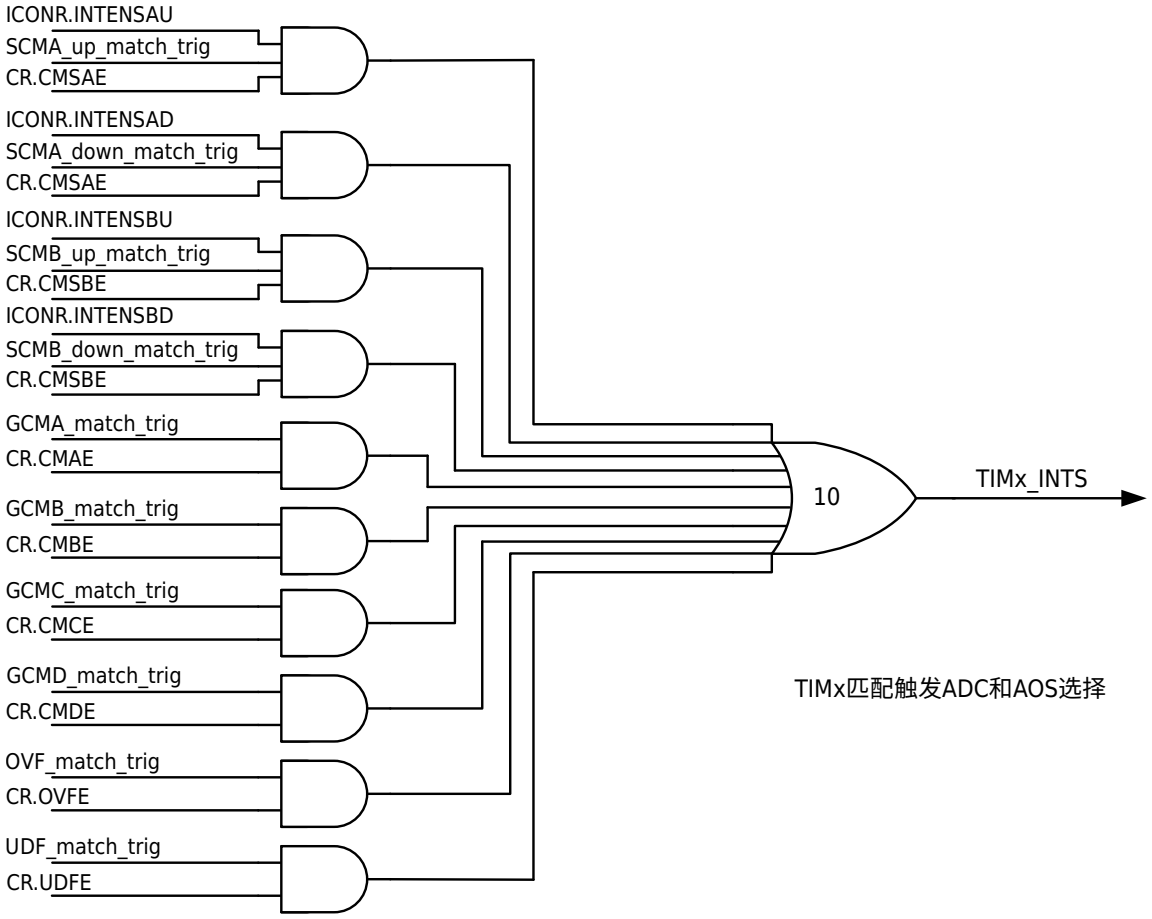


图 17-30 Timer4/5/6 匹配触发 ADC 和 AOS 选择

AOS 触发

AOS 是系统的内部信号，通过选择控制后可以触发 Advanced Timer 的计数器的开始、停止、清零、加 1 和减 1 等功能。Advanced Timer 有 4 路 AOS 触发，每路触发可以选择不同模块的中断源。选择后的信号产生

版权所有 ©小华半导体有限公司

单脉冲触发输入到 Advanced Timer，控制 Advanced Timer 的计数器的开始、停止、清零、加 1 和减 1 等动作。

Timer4/5/6 内部使用寄存器选择不同的 AOS_I_TRIG 作为自己的触发信号。如可使用 HSTAR 寄存器可以使用中断触发相应定时器的硬件启动。

表 17-4 AOS 源选择

	AOS_i_trig3	AOS_i_trig2	AOS_i_trig1	AOS_i_trig0
选择控制信号	**ITRIG.IAOS3S**	**ITRIG.IAOS2S**	**ITRIG.IAOS1S**	**ITRIG.IAOS0S**
0b0000	TIM0_INT	TIM0_INT	TIM0_INT	TIM0_INT
0b0001	TIM1_INT	TIM1_INT	TIM1_INT	TIM1_INT
0b0010	TIM2_INT	TIM2_INT	TIM2_INT	TIM2_INT
0b0011	LPTIMER_INT	LPTIMER_INT	LPTIMER_INT	LPTIMER_INT
0b0100	TIM4_INTS	TIM4_INTS	TIM4_INTS	TIM4_INTS
0b0101	TIM5_INTS	TIM5_INTS	TIM5_INTS	TIM5_INTS
0b0110	TIM6_INTS	TIM6_INTS	TIM6_INTS	TIM6_INTS
0b0111	UART0_INT	UART0_INT	UART0_INT	UART0_INT
0b1000	UART1_INT	UART1_INT	UART1_INT	UART1_INT
0b1001	LPUART0_INT	LPUART0_INT	LPUART0_INT	LPUART0_INT
0b1010	VC0_INT	VC0_INT	VC0_INT	VC0_INT
0b1011	VC1_INT	VC1_INT	VC1_INT	VC1_INT
0b1100	RTC_INT	RTC_INT	RTC_INT	RTC_INT
0b1101	PCA_INT	PCA_INT	PCA_INT	PCA_INT
0b1110	SPI_INT	SPI_INT	SPI_INT	SPI_INT
0b1111	ADC_INT	ADC_INT	ADC_INT	ADC_INT

端口触发 TRIGA-TRIGD

端口触发可以控制 Advanced Timer 的硬件启动、停止、清零、捕获和计数器加减计数等功能，有数字滤波功能可选，端口可以配置为芯片的以下指定端口上。

表 17-5 端口触发选择

	TRIGD	TRIGC	TRIGB	TRIGA
选择控制信号	**TTRIG.TRIGDS**	**TTRIG.TRIGCS**	**TTRIG.TRIGBS**	**TTRIG.TRIGAS**
0b0000	PA3	PA3	PA3	PA3
0b0001	PB3	PB3	PB3	PB3
0b0010	PC3	PC3	PC3	PC3
0b0011	PD3	PD3	PD3	PD3
0b0100	PA7	PA7	PA7	PA7
0b0101	PB7	PB7	PB7	PB7
0b0110	PC7	PC7	PC7	PC7
0b0111	保留	保留	保留	保留
0b1000	PA11	PA11	PA11	PA11
0b1001	PB11	PB11	PB11	PB11
0b1010	PC11	PC11	PC11	PC11
0b1011	PD1	PD1	PD1	PD1

版权所有 ©小华半导体有限公司

	TRIGD	TRIGC	TRIGB	TRIGA
选择控制信号	TTRIG.TRIGDS	TTRIG.TRIGCS	TTRIG.TRIGBS	TTRIG.TRIGAS
0b1100	PA15	PA15	PA15	PA15
0b1101	PB15	PB15	PB15	PB15
0b1110	PC15	PC15	PC15	PC15
0b1111	保留	保留	保留	保留

比较输出 VC 与 Advanced Timer 互连

VC 内部可以互连到 Advanced Timer 的捕获输入端，可以对 VC 输出的边沿进行捕获；VC0 与 CHA 连接，VC1 与 CHB 连接；控制在 VC 控制寄存器。

版权所有 ©小华半导体有限公司

17.4 寄存器

17.4.1 寄存器总表

- Timer4 基地址：0x40003000
- Timer5 基地址：0x40003400
- Timer6 基地址：0x40003800

表 17-6 Advanced Timer 寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	TIM_CNTER	通用计数基准值寄存器	32
0x004	TIM_PERAR	通用周期基准值寄存器	32
0x008	TIM_PERBR	通用周期缓存寄存器	32
0x010	TIM_GCMAR	通用比较 A 基准值寄存器	32
0x014	TIM_GCMBR	通用比较 B 基准值寄存器	32
0x018	TIM_GCMCR	通用比较 C 基准值寄存器	32
0x01C	TIM_GCMDR	通用比较 D 基准值寄存器	32
0x028	TIM_SCMAR	专用比较 A 基准值寄存器	32
0x02C	TIM_SCMBR	专用比较 B 基准值寄存器	32
0x040	TIM_DTUAR	死区时间向上计数基准值寄存器	32
0x044	TIM_DTDAR	死区时间向下计数基准值寄存器	32
0x050	TIM_GCONR	通用控制寄存器	32
0x054	TIM_ICONR	中断控制寄存器	32
0x058	TIM_PCONR	端口控制寄存器	32
0x05C	TIM_BCONR	缓存控制寄存器	32
0x060	TIM_DCONR	死区控制寄存器	32
0x068	TIM_FCONR	滤波控制寄存器	32
0x06C	TIM_VPERR	有效周期寄存器	32
0x070	TIM_STFLR	状态标志寄存器	32
0x074	TIM_HSTAR	硬件启动事件选择寄存器	32
0x078	TIM_HSTPR	硬件停止事件选择寄存器	32
0x07C	TIM_HCELR	硬件清零事件选择寄存器	32
0x080	TIM_HCPAR	硬件捕获 A 事件选择寄存器	32
0x084	TIM_HCPBR	硬件捕获 B 事件选择寄存器	32

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述	位宽
0x088	TIM_HCUPR	硬件递加事件选择寄存器	32
0x08C	TIM_HCDOR	硬件递减事件选择寄存器	32
0x100	TIM_IFR	中断标志寄存器	32
0x104	TIM_ICLR	中断标志清除寄存器	32
0x108	TIM_CR	展频及触发选择寄存器	32
0x110	TIM_AOSSR	AOS 选择控制寄存器（三个通道共用）(1)	32
0x114	TIM_AOSCL	AOS 选择控制标志清除寄存器（三个通道共用）(1)	32
0x118	TIM_PTBKS	端口刹车控制寄存器（三个通道共用）(1)	32
0x11C	TIM_TTRIG	端口触发控制寄存器（三个通道共用）(1)	32
0x120	TIM_ITRIG	AOS 触发控制寄存器（三个通道共用）(1)	32
0x124	TIM_PTBKP	端口刹车极性控制寄存器（三个通道共用）(1)	32
0x3F4	TIM_SSTAR	软件同步启动寄存器	32
0x3F8	TIM_SSTPR	软件同步停止寄存器	32
0x3FC	TIM_SCLRR	软件同步清零寄存器	32

说明

1. 对于 TIM_AOSSR、TIM_AOSCL、TIM_PTBKS、TIM_TTRIG、TIM_ITRIG、TIM_PTBKP 寄存器，Timer4/5/6 使用同一个实体寄存器，任意一个定时器其更改后，在另外两个定时器的值会同时更改。

版权所有 ©小华半导体有限公司

17.4.2 通用计数基准值寄存器（TIM_CNTER）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	当前计数器的计数值	RW

17.4.3 通用周期基准值寄存器（TIM_PERAR）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																PERA															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PERA	计数周期值 设定每轮计数的计数周期值	RW

17.4.4 通用周期缓存寄存器（TIM_PERBR）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																PERB															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	PERB	缓存计数周期值	RW

版权所有 ©小华半导体有限公司

17.4.5 通用比较 x 基准值寄存器（TIM_GCMxR）（x=A/B/C/D）

偏移地址（Offset）：0x010（GCMAR），0x014（GCMBR），0x018（GCMCR），0x01C（GCMDR）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																GCMx															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	GCMx	计数比较基准值 通用比较基准值设定，与计数值相等时匹配信号有效	RW

17.4.6 专用比较 x 基准值寄存器（TIM_SCMxR）（x=A/B）

偏移地址（Offset）：0x028（SCMAR），0x02C（SCMBR）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																SCMx															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	SCMx	计数比较基准值 专用比较基准值设定，与计数值相等时匹配信号有效	RW

版权所有 ©小华半导体有限公司

17.4.7 死区时间向上计数基准值寄存器（TIM_DTUAR）

Offset	Bit Position																													
0x040	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																DTUA															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	DTUA	死区时间值 死区时间向上计数基准值设定值	RW

17.4.8 死区时间向下计数基准值寄存器（TIM_DTDAR）

Offset	Bit Position																													
0x044	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																DTDA															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	DTDA	死区时间值 死区时间向下计数基准值设定值	RW

版权所有 ©小华半导体有限公司

17.4.9 通用控制寄存器（TIM_GCONR）

Offset	Bit Position																													
0x050	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000100																															
Name	Reserved												ZMSK		ZMSKPOS	ZMSKREV	Reserved							DIR	Reserved		CKDIV			MODE		START
Access													RW		RW	RW								RW			RW			RW		RW

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19:18	ZMSK	Z 相输入屏蔽周期数 正交编码 Z 相输入被屏蔽的计数周期值 ● 0b00：Z 相输入屏蔽功能无效 ● 0b01：位置计数上溢后或下溢后的 4 个计数周期内的 Z 相输入被屏蔽 ● 0b10：位置计数上溢后或下溢后的 8 个计数周期内的 Z 相输入被屏蔽 ● 0b11：位置计数上溢后或下溢后的 16 个计数周期内的 Z 相输入被屏蔽	RW
17	ZMSKPOS	Z 相输入位置计数器选择 ● 0b0：Z 相输入时该定时器作为位置计数器，在屏蔽周期期间内位置计数器清零功能正常动作 ● 0b1：Z 相输入时该定时器作为位置计数器，在屏蔽周期期间内位置计数器清零功能被屏蔽	RW
16	ZMSKREV	Z 相输入公转计数器选择 ● 0b0：Z 相输入时该定时器作为公转计数器，在屏蔽周期期间内公转计数器计数功能正常动作 ● 0b1：Z 相输入时该定时器作为公转计数器，在屏蔽周期期间内公转计数器计数功能被屏蔽	RW
15:9	*Reserved*	-	-
8	DIR	计数方向 ● 0b0：递减计数 ● 0b1：递加计数	RW
7	*Reserved*	-	-
6:4	CKDIV	计数时钟选择 ● 0b000：PCLK0 ● 0b001：PCLK0/2 ● 0b010：PCLK0/4 ● 0b011：PCLK0/8 ● 0b100：PCLK0/16 ● 0b101：PCLK0/64 ● 0b110：PCLK0/256 ● 0b111：PCLK0/1024	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
3:1	MODE	计数模式 ● 0b000：锯齿波模式 ● 0b100：三角波 A 模式 ● 0b010：三角波 B 模式 **注意** 除上述取值外，请不要设定其他值。	RW
0	START	计数器启动 ● 0b0：计数器关闭 ● 0b1：计数器启动 **说明** 该位在软件停止条件或硬件停止条件有效时会自动变为 0。	RW

版权所有 ©小华半导体有限公司

17.4.10 中断控制寄存器（TIM_ICONR）

Offset	Bit Position																													
0x054	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved												INTENSBD	INTENSBU	INTENSAD	INTENSAU	INTENSAMH	INTENSAML	Reserved					INTENDE	INTENUDF	INTENOVF	Reserved		INTEND	INTENC	INTENB	INTENA
Access													RW	RW	RW	RW	RW	RW						RW	RW	RW			RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19	INTENSBD	专用向下计数比较匹配 B 触发输出使能 ● 0b0：匹配时，触发输出无效 ● 0b1：匹配时，触发输出使能	RW
18	INTENSBU	专用向上计数比较匹配 B 触发输出使能 ● 0b0：匹配时，触发输出无效 ● 0b1：匹配时，触发输出使能	RW
17	INTENSAD	专用向下计数比较匹配 A 触发输出使能 ● 0b0：匹配时，触发输出无效 ● 0b1：匹配时，触发输出使能	RW
16	INTENSAU	专用向上计数比较匹配 A 触发输出使能 ● 0b0：匹配时，触发输出无效 ● 0b1：匹配时，触发输出使能	RW
15	INTENSAMH	同高中断使能 ● 0b0：同时输出高电平时中断无效 ● 0b1：同时输出高电平时中断使能	RW
14	INTENSAML	同低中断使能 ● 0b0：同时输出低电平时中断无效 ● 0b1：同时输出低电平时中断使能	RW
13:9	*Reserved*	-	-
8	INTENDE	死区时间错误中断使能 ● 0b0：死区时间错误时，该中断无效 ● 0b1：死区时间错误时，该中断使能	RW
7	INTENUDF	下溢中断使能 ● 0b0：锯齿波时下溢发生或三角波时计数到谷点，该中断无效 ● 0b1：锯齿波时下溢发生或三角波时计数到谷点，该中断使能	RW
6	INTENOVF	上溢中断使能 ● 0b0：锯齿波时上溢发生或三角波时计数到峰点，该中断无效 ● 0b1：锯齿波时上溢发生或三角波时计数到峰点，该中断使能	RW
5:4	*Reserved*	-	-

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
3	INTEND	通用计数比较匹配 D 中断使能 ● 0b0：GCMDR 寄存器与计数值相等时，该中断无效 ● 0b1：GCMDR 寄存器与计数值相等时，该中断使能	RW
2	INTENC	通用计数比较匹配 C 中断使能 ● 0b0：GCMCR 寄存器与计数值相等时，该中断无效 ● 0b1：GCMCR 寄存器与计数值相等时，该中断使能	RW
1	INTENB	通用计数比较匹配 B 中断使能 ● 0b0：GCMBR 寄存器与计数值相等时，或者发生捕获输入事件时，该中断无效 ● 0b1：GCMBR 寄存器与计数值相等时，或者发生捕获输入事件时，该中断使能	RW
0	INTENA	通用计数比较匹配 A 中断使能 ● 0b0：GCMAR 寄存器与计数值相等时，或者发生捕获输入事件时，该中断无效 ● 0b1：GCMAR 寄存器与计数值相等时，或者发生捕获输入事件时，该中断使能	RW

版权所有 ©小华半导体有限公司

17.4.11 端口控制寄存器（TIM_PCONR）

Offset	Bit Position																													
0x058	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved		DISVALB		DISSELB		OUTENB	PERCB		CMPCB		STASTPSB	STPCB		STACB	CAPCB	Reserved		DISVALA		DISSELA		OUTENA	PERCA		CMPCA		STASTPSA	STPCA		STACA	CAPCA
Access			RW		RW		RW	RW		RW		RW	RW		RW	RW			RW		RW		RW	RW		RW		RW	RW		RW	RW

位/位域	标记	功能描述	读写
31:29	*Reserved*	-	-
28:27	DISVALB	CHB 输出状态控制 ● 0b00：强制输出无效条件 0~3 中被选择的条件成立时，CHB 端口正常输出 ● 0b01：强制输出无效条件 0~3 中被选择的条件成立时，CHB 端口输出高阻态 ● 0b10：强制输出无效条件 0~3 中被选择的条件成立时，CHB 端口输出低电平 ● 0b11：强制输出无效条件 0~3 中被选择的条件成立时，CHB 端口输出高电平	RW
26:25	DISSELB	强制输出无效条件选择 B ● 0b00：选择强制输出无效条件 0 ● 0b01：选择强制输出无效条件 1 ● 0b10：选择强制输出无效条件 2 ● 0b11：选择强制输出无效条件 3	RW
24	OUTENB	输出使能 B ● 0b0：Advanced Timer 功能时的 CHB 端口输出无效 ● 0b1：Advanced Timer 功能时的 CHB 端口输出有效	RW
23:22	PERCB	周期值匹配时端口状态设定 B ● 0b00：计数器计数值与周期值相等时，CHB 端口输出保持为低电平 ● 0b01：计数器计数值与周期值相等时，CHB 端口输出设定为高电平 ● 0b10：计数器计数值与周期值相等时，CHB 端口输出设定为先前状态 ● 0b11：计数器计数值与周期值相等时，CHB 端口输出设定为反转电平	RW
21:20	CMPCB	比较值匹配时端口状态设定 B ● 0b00：计数器计数值与 GCMBR 相等时，CHB 端口输出保持为低电平 ● 0b01：计数器计数值与 GCMBR 相等时，CHB 端口输出设定为高电平 ● 0b10：计数器计数值与 GCMBR 相等时，CHB 端口输出设定为先前状态 ● 0b11：计数器计数值与 GCMBR 相等时，CHB 端口输出设定为反转电平	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
19	STASTPSB	计数开始停止端口状态选择 B ● 0b0：计数开始或停止时，CHB 端口输出由 STACB、STPCB 决定 ● 0b1：计数开始或停止时，CHB 端口输出设定为先前状态 **说明** 此处的计数开始是指初始计数开始或停止再开始；计数停止是指初始时停止或计数开始后再停止。	RW
18	STPCB	计数停止端口状态设定 B ● 0b0：计数停止时，CHB 端口输出设定为低电平 ● 0b1：计数停止时，CHB 端口输出设定为高电平	RW
17	STACB	计数开始端口状态设定 B ● 0b0：计数开始时，CHB 端口输出设定为低电平 ● 0b1：计数开始时，CHB 端口输出设定为高电平	RW
16	CAPCB	功能模式选择 B ● 0b0：比较输出功能 ● 0b1：捕获输入功能	RW
15:13	*Reserved*	-	-
12:11	DISVALA	CHA 输出状态控制 ● 0b00：强制输出无效条件 0~3 中被选择的条件成立时，CHA 端口正常输出 ● 0b01：强制输出无效条件 0~3 中被选择的条件成立时，CHA 端口输出高阻态 ● 0b10：强制输出无效条件 0~3 中被选择的条件成立时，CHA 端口输出低电平 ● 0b11：强制输出无效条件 0~3 中被选择的条件成立时，CHA 端口输出高电平	RW
10:9	DISSELA	强制输出无效条件选择 A ● 0b00：选择强制输出无效条件 0 ● 0b01：选择强制输出无效条件 1 ● 0b10：选择强制输出无效条件 2 ● 0b11：选择强制输出无效条件 3	RW
8	OUTENA	输出使能 A ● 0b0：Advanced Timer 功能时的 CHA 端口输出无效 ● 0b1：Advanced Timer 功能时的 CHA 端口输出有效	RW
7:6	PERCA	周期值匹配时端口状态设定 A ● 0b00：计数器计数值与周期值相等时，CHA 端口输出保持为低电平 ● 0b01：计数器计数值与周期值相等时，CHA 端口输出设定为高电平 ● 0b10：计数器计数值与周期值相等时，CHA 端口输出设定为先前状态 ● 0b11：计数器计数值与周期值相等时，CHA 端口输出设定为反转电平	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
5:4	CMPCA	比较值匹配时端口状态设定 A ● 0b00：计数器计数值与 GCMAR 相等时，CHA 端口输出保持为低电平 ● 0b01：计数器计数值与 GCMAR 相等时，CHA 端口输出设定为高电平 ● 0b10：计数器计数值与 GCMAR 相等时，CHA 端口输出设定为先前状态 ● 0b11：计数器计数值与 GCMAR 相等时，CHA 端口输出设定为反转电平	RW
3	STASTPSA	计数开始停止端口状态选择 A ● 0b0：计数开始或停止时，CHA 端口输出由 STACA、STPCA 决定 ● 0b1：计数开始或停止时，CHA 端口输出设定为先前状态 **说明** 此处的计数开始是指初始计数开始或停止再开始；计数停止是指初始时停止或计数开始后再停止。	RW
2	STPCA	计数停止端口状态设定 A ● 0b0：计数停止时，CHA 端口输出设定为低电平 ● 0b1：计数停止时，CHA 端口输出设定为高电平	RW
1	STACA	计数开始端口状态设定 B ● 0b0：计数开始时，CHA 端口输出设定为低电平 ● 0b1：计数开始时，CHA 端口输出设定为高电平	RW
0	CAPCA	功能模式选择 A ● 0b0：比较输出功能 ● 0b1：捕获输入功能	RW

版权所有 ©小华半导体有限公司

17.4.12 缓存控制寄存器（TIM_BCONR）

Offset	Bit Position																													
0x05C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																							BENP	Reserved					BENB	Reserved	BENA
Access																								RW						RW		RW

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	BENP	周期值缓存传送 ● 0b0：缓存传送无效 ● 0b1：缓存传送使能（PERBR->PERAR）	RW
7:3	*Reserved*	-	-
2	BENB	通用比较值缓存传送 B ● 0b0：缓存传送无效 ● 0b1：缓存传送使能 ▶ 比较输出功能时：GCMDR->GCMBR ▶ 捕获输入功能时：GCMBR->GCMDR	RW
1	*Reserved*	-	-
0	BENA	通用比较值缓存传送 A ● 0b0：缓存传送无效 ● 0b1：缓存传送使能 ▶ 比较输出功能时：GCMCR->GCMAR ▶ 捕获输入功能时：GCMAR->GCMCR	RW

版权所有 ©小华半导体有限公司

17.4.13 死区控制寄存器（TIM_DCONR）

Offset	Bit Position																													
0x060	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																							SEPA	Reserved							DTCEN
Access																								RW								RW

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	SEPA	分离设定 ● 0b0：DTUAR 和 DTDAR 分别设定 ● 0b1：DTDAR 的值和 DTUAR 的值自动相等	RW
7:1	*Reserved*	-	-
0	DTCEN	死区功能 ● 0b0：死区功能无效 ● 0b1：死区功能有效	RW

版权所有 ©小华半导体有限公司

17.4.14 滤波控制寄存器（TIM_FCONR）

Offset	Bit Position																													
0x068	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved	NOFICKTD		NOFIENTD	Reserved	NOFICKTC		NOFIENTC	Reserved	NOFICKTB		NOFIENTB	Reserved	NOFICKTA		NOFIENTA	Reserved									NOFICKGB		NOFIENGB	Reserved	NOFICKGA		NOFIENGA
Access		RW		RW		RW		RW		RW		RW		RW		RW										RW		RW		RW		RW

位/位域	标记	功能描述	读写
31	*Reserved*	-	-
30:29	NOFICKTD	TRIGD 端口输入滤波采样基准时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW
28	NOFIENTD	TRIGD 端口捕获输入滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
27	*Reserved*	-	-
26:25	NOFICKTC	TRIGC 端口输入滤波采样基准时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW
24	NOFIENTC	TRIGC 端口捕获输入滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
23	*Reserved*	-	-
22:21	NOFICKTB	TRIGB 端口输入滤波采样基准时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW
20	NOFIENTB	TRIGB 端口捕获输入滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
19	*Reserved*	-	-
18:17	NOFICKTA	TRIGA 端口输入滤波采样基准时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
16	NOFIENTA	TRIGA 端口捕获输入滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
15:7	*Reserved*	-	-
6:5	NOFICKGB	CHB 端口输入滤波采样基准时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW
4	NOFIENGB	CHB 端口捕获输入滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
3	*Reserved*	-	-
2:1	NOFICKGA	CHA 端口输入滤波采样基准时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW
0	NOFIENGA	CHA 端口捕获输入滤波使能 ● 0b0：禁止 ● 0b1：使能	RW

说明

TRIGA~D 滤波设置只有在 TIM4 中设置有效，在 Timer5/6 设置无效。

版权所有 ©小华半导体有限公司

17.4.15 有效周期寄存器（TIM_VPERR）

Offset	Bit Position																													
0x06C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved												PCNTS			PCNTE		Reserved										GEPERID	GEPERIC	GEPERIB	GEPERIA
Access													RW			RW												RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:21	*Reserved*	-	-
20:18	PCNTS	有效周期选择 ● 0b000：有效周期选择功能无效 ● 0b001：每隔 1 个周期有效一次 ● 0b010：每隔 2 个周期有效一次 ● 0b011：每隔 3 个周期有效一次 ● 0b100：每隔 4 个周期有效一次 ● 0b101：每隔 5 个周期有效一次 ● 0b110：每隔 6 个周期有效一次 ● 0b111：每隔 7 个周期有效一次	RW
17:16	PCNTE	有效周期计数条件选择 ● 0b00：有效周期选择功能无效 ● 0b01：锯齿波计数上、下溢点或三角波波谷做为计数条件 ● 0b10：锯齿波计数上、下溢点或三角波波峰做为计数条件 ● 0b11：锯齿波计数上、下溢点或三角波波谷、波峰做为计数条件	RW
15:4	*Reserved*	-	-
3	GEPERID	通用信号有效周期选择 D ● 0b0：有效周期选择功能无效 ● 0b1：有效周期选择功能使能	RW
2	GEPERIC	通用信号有效周期选择 C ● 0b0：有效周期选择功能无效 ● 0b1：有效周期选择功能使能	RW
1	GEPERIB	通用信号有效周期选择 B ● 0b0：有效周期选择功能无效 ● 0b1：有效周期选择功能使能	RW
0	GEPERIA	通用信号有效周期选择 A ● 0b0：有效周期选择功能无效 ● 0b1：有效周期选择功能使能	RW

版权所有 ©小华半导体有限公司

17.4.16 状态标志寄存器（TIM_STFLR）

Offset	Bit Position																													
0x070	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	DIRF	Reserved							VPERNUM			Reserved								CMSBDF	CMSBUF	CMSADF	CMSAUF	DTEF	UDFF	OVFF	Reserved			CMDF	CMCF	CMBF	CMAF
Access	RO								RO											RW	RW	RW	RW	RW	RW	RW				RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	DIRF	计数方向 ● 0b0：递减计数 ● 0b1：递加计数	RO
30:24	*Reserved*	-	-
23:21	VPERNUM	周期次数 有效周期选择功能使能时，计数后的周期次数	RO
20:13	*Reserved*	-	-
12	CMSBDF	向下计数专用比较基准值匹配 B ● 0b0：未发生匹配 ● 0b1：发生匹配	RW
11	CMSBUF	向上计数专用比较基准值匹配 B ● 0b0：未发生匹配 ● 0b1：发生匹配	RW
10	CMSADF	向下计数专用比较基准值匹配 A ● 0b0：未发生匹配 ● 0b1：发生匹配	RW
9	CMSAUF	向上计数专用比较基准值匹配 A ● 0b0：未发生匹配 ● 0b1：发生匹配	RW
8	DTEF	死区时间错误 ● 0b0：未发生死区时间错误 ● 0b1：发生死区时间错误	RW
7	UDFF	下溢匹配 ● 0b0：未发生锯齿波下溢或三角波计数到谷点 ● 0b1：发生锯齿波下溢或三角波计数到谷点	RW
6	OVFF	上溢匹配 ● 0b0：未发生锯齿波上溢或三角波计数到峰点 ● 0b1：发生锯齿波上溢或三角波计数到峰点	RW
5:4	*Reserved*	-	-
3	CMDF	计数匹配 D ● 0b0：GCMDR 寄存器的值与计数值不相等 ● 0b1：GCMDR 寄存器的值与计数值相等	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	CMCF	计数匹配 C ● 0b0：GCMCR 寄存器的值与计数值不相等 ● 0b1：GCMCR 寄存器的值与计数值相等	RW
1	CMBF	计数匹配 B ● 0b0：GCMBR 寄存器的值与计数值不相等，且未发生 CHB 捕获完成动作 ● 0b1：GCMBR 寄存器的值与计数值相等，或发生 CHB 捕获完成动作	RW
0	CMAF	计数匹配 A ● 0b0：GCMAR 寄存器的值与计数值不相等，且未发生 CHA 捕获完成动作 ● 0b1：GCMAR 寄存器的值与计数值相等，或发生 CHA 捕获完成动作	RW

版权所有 ©小华半导体有限公司

17.4.17 硬件启动事件选择寄存器（TIM_HSTAR）

Offset	Bit Position																													
0x074	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	STARTS	Reserved															HSTA15	HSTA14	HSTA13	HSTA12	HSTA11	HSTA10	HSTA9	HSTA8	HSTA7	HSTA6	HSTA5	HSTA4	HSTA3	HSTA2	HSTA1	HSTA0
Access	RW																RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	STARTS	硬件启动使能 ● 0b0：硬件启动无效 ● 0b1：硬件启动有效 **说明** 硬件启动有效时，SSTAR 的设定无效。	RW
30:16	*Reserved*	-	-
15	HSTA15	硬件启动条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
14	HSTA14	硬件启动条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
13	HSTA13	硬件启动条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
12	HSTA12	硬件启动条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
11	HSTA11	硬件启动条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
10	HSTA10	硬件启动条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
9	HSTA9	硬件启动条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
8	HSTA8	硬件启动条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
7	HSTA7	硬件启动条件 7 CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
6	HSTA6	硬件启动条件 6 CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
5	HSTA5	硬件启动条件 5 CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
4	HSTA4	硬件启动条件 4 CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
3	HSTA3	硬件启动条件 3 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
2	HSTA2	硬件启动条件 2 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
1	HSTA1	硬件启动条件 1 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW
0	HSTA0	硬件启动条件 0 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件启动无效 ● 0b1：条件匹配时，硬件启动有效	RW

版权所有 ©小华半导体有限公司

17.4.18 硬件停止事件选择寄存器（TIM_HSTPR）

Offset	Bit Position																													
0x078	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	STOPS	Reserved															HSTP15	HSTP14	HSTP13	HSTP12	HSTP11	HSTP10	HSTP9	HSTP8	HSTP7	HSTP6	HSTP5	HSTP4	HSTP3	HSTP2	HSTP1	HSTP0
Access	RW																RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	STOPS	硬件停止使能 ● 0b0：硬件停止无效 ● 0b1：硬件停止有效 **说明** 硬件停止有效时，SSTPR 的设定无效。	RW
30:16	*Reserved*	-	-
15	HSTP15	硬件停止条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
14	HSTP14	硬件停止条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
13	HSTP13	硬件停止条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
12	HSTP12	硬件停止条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
11	HSTP11	硬件停止条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
10	HSTP10	硬件停止条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
9	HSTP9	硬件停止条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
8	HSTP8	硬件停止条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
7	HSTP7	硬件停止条件 7 CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
6	HSTP6	硬件停止条件 6 CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
5	HSTP5	硬件停止条件 5 CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
4	HSTP4	硬件停止条件 4 CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
3	HSTP3	硬件停止条件 3 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
2	HSTP2	硬件停止条件 2 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
1	HSTP1	硬件停止条件 1 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW
0	HSTP0	硬件停止条件 0 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件停止无效 ● 0b1：条件匹配时，硬件停止有效	RW

版权所有 ©小华半导体有限公司

17.4.19 硬件清零事件选择寄存器（TIM_HCELR）

Offset	Bit Position																													
0x07C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	CLEARS	Reserved															HCEL15	HCEL14	HCEL13	HCEL12	HCEL11	HCEL10	HCEL9	HCEL8	HCEL7	HCEL6	HCEL5	HCEL4	HCEL3	HCEL2	HCEL1	HCEL0
Access	RW																RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	CLEARS	硬件清零使能 ● 0b0：硬件清零无效 ● 0b1：硬件清零有效 **说明** 硬件清零有效时，SCLRR 的设定无效。	RW
30:16	*Reserved*	-	-
15	HCEL15	硬件清零条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
14	HCEL14	硬件清零条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
13	HCEL13	硬件清零条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
12	HCEL12	硬件清零条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
11	HCEL11	硬件清零条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
10	HCEL10	硬件清零条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
9	HCEL9	硬件清零条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
8	HCEL8	硬件清零条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
7	HCEL7	硬件清零条件 7 CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
6	HCEL6	硬件清零条件 6 CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
5	HCEL5	硬件清零条件 5 CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
4	HCEL4	硬件清零条件 4 CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
3	HCEL3	硬件清零条件 3 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
2	HCEL2	硬件清零条件 2 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
1	HCEL1	硬件清零条件 1 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW
0	HCEL0	硬件清零条件 0 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件清零无效 ● 0b1：条件匹配时，硬件清零有效	RW

版权所有 ©小华半导体有限公司

17.4.20 硬件捕获 A 事件选择寄存器（TIM_HCPAR）

Offset	Bit Position																													
0x080	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																HCPA15	HCPA14	HCPA13	HCPA12	HCPA11	HCPA10	HCPA9	HCPA8	HCPA7	HCPA6	HCPA5	HCPA4	HCPA3	HCPA2	HCPA1	HCPA0
Access																	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	HCPA15	硬件捕获 A 条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
14	HCPA14	硬件捕获 A 条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
13	HCPA13	硬件捕获 A 条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
12	HCPA12	硬件捕获 A 条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
11	HCPA11	硬件捕获 A 条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
10	HCPA10	硬件捕获 A 条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
9	HCPA9	硬件捕获 A 条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
8	HCPA8	硬件捕获 A 条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7	HCPA7	硬件捕获 A 条件 7 CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
6	HCPA6	硬件捕获 A 条件 6 CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
5	HCPA5	硬件捕获 A 条件 5 CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
4	HCPA4	硬件捕获 A 条件 4 CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
3	HCPA3	硬件捕获 A 条件 3 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
2	HCPA2	硬件捕获 A 条件 2 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
1	HCPA1	硬件捕获 A 条件 1 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW
0	HCPA0	硬件捕获 A 条件 0 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件捕获 A 无效 ● 0b1：条件匹配时，硬件捕获 A 有效	RW

版权所有 ©小华半导体有限公司

17.4.21 硬件捕获 B 事件选择寄存器（TIM_HCPBR）

Offset	Bit Position																													
0x084	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																HCPB15	HCPB14	HCPB13	HCPB12	HCPB11	HCPB10	HCPB9	HCPB8	HCPB7	HCPB6	HCPB5	HCPB4	HCPB3	HCPB2	HCPB1	HCPB0
Access																	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	HCPB15	硬件捕获 B 条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
14	HCPB14	硬件捕获 B 条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
13	HCPB13	硬件捕获 B 条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
12	HCPB12	硬件捕获 B 条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
11	HCPB11	硬件捕获 B 条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
10	HCPB10	硬件捕获 B 条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
9	HCPB9	硬件捕获 B 条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
8	HCPB8	硬件捕获 B 条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7	HCPB7	硬件捕获 B 条件 7 CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
6	HCPB6	硬件捕获 B 条件 6 CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
5	HCPB5	硬件捕获 B 条件 5 CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
4	HCPB4	硬件捕获 B 条件 4 CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
3	HCPB3	硬件捕获 B 条件 3 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
2	HCPB2	硬件捕获 B 条件 2 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
1	HCPB1	硬件捕获 B 条件 1 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW
0	HCPB0	硬件捕获 B 条件 0 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件捕获 B 无效 ● 0b1：条件匹配时，硬件捕获 B 有效	RW

版权所有 ©小华半导体有限公司

17.4.22 硬件递加事件选择寄存器（TIM_HCUPR）

Offset	Bit Position																													
0x088	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved												HCUP19	HCUP18	HCUP17	HCUP16	HCUP15	HCUP14	HCUP13	HCUP12	HCUP11	HCUP10	HCUP9	HCUP8	HCUP7	HCUP6	HCUP5	HCUP4	HCUP3	HCUP2	HCUP1	HCUP0
Access													RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19	HCUP19	硬件递加条件 19 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
18	HCUP18	硬件递加条件 18 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
17	HCUP17	硬件递加条件 17 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
16	HCUP16	硬件递加条件 16 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
15	HCUP15	硬件递加条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
14	HCUP14	硬件递加条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
13	HCUP13	硬件递加条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
12	HCUP12	硬件递加条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
11	HCUP11	硬件递加条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
10	HCUP10	硬件递加条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
9	HCUP9	硬件递加条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
8	HCUP8	硬件递加条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
7	HCUP7	硬件递加条件 7 CHB 端口为高电平时，CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
6	HCUP6	硬件递加条件 6 CHB 端口为高电平时，CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
5	HCUP5	硬件递加条件 5 CHB 端口为低电平时，CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
4	HCUP4	硬件递加条件 4 CHB 端口为低电平时，CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
3	HCUP3	硬件递加条件 3 CHA 端口为高电平时，CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
2	HCUP2	硬件递加条件 2 CHA 端口为高电平时，CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW
1	HCUP1	硬件递加条件 1 CHA 端口为低电平时，CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
0	HCUP0	硬件递加条件 0 CHA 端口为低电平时，CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件递加无效 ● 0b1：条件匹配时，硬件递加有效	RW

版权所有 ©小华半导体有限公司

17.4.23 硬件递减事件选择寄存器（TIM_HCDOR）

Offset	Bit Position																													
0x08C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved												HCDO19	HCDO18	HCDO17	HCDO16	HCDO15	HCDO14	HCDO13	HCDO12	HCDO11	HCDO10	HCDO9	HCDO8	HCDO7	HCDO6	HCDO5	HCDO4	HCDO3	HCDO2	HCDO1	HCDO0
Access													RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19	HCDO19	硬件递减条件 19 从 AOS 来的事件触发 3 有效 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
18	HCDO18	硬件递减条件 18 从 AOS 来的事件触发 2 有效 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
17	HCDO17	硬件递减条件 17 从 AOS 来的事件触发 1 有效 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
16	HCDO16	硬件递减条件 16 从 AOS 来的事件触发 0 有效 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
15	HCDO15	硬件递减条件 15 TIMTRID 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
14	HCDO14	硬件递减条件 14 TIMTRID 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
13	HCDO13	硬件递减条件 13 TIMTRIC 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
12	HCDO12	硬件递减条件 12 TIMTRIC 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
11	HCDO11	硬件递减条件 11 TIMTRIB 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
10	HCDO10	硬件递减条件 10 TIMTRIB 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
9	HCDO9	硬件递减条件 9 TIMTRIA 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
8	HCDO8	硬件递减条件 8 TIMTRIA 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
7	HCDO7	硬件递减条件 7 CHB 端口为高电平时，CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
6	HCDO6	硬件递减条件 6 CHB 端口为高电平时，CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
5	HCDO5	硬件递减条件 5 CHB 端口为低电平时，CHA 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
4	HCDO4	硬件递减条件 4 CHB 端口为低电平时，CHA 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
3	HCDO3	硬件递减条件 3 CHA 端口为高电平时，CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
2	HCDO2	硬件递减条件 2 CHA 端口为高电平时，CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW
1	HCDO1	硬件递减条件 1 CHA 端口为低电平时，CHB 端口采样到下降沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
0	HCDO0	硬件递减条件 0 CHA 端口为低电平时，CHB 端口采样到上升沿 ● 0b0：条件匹配时，硬件递减无效 ● 0b1：条件匹配时，硬件递减有效	RW

版权所有 ©小华半导体有限公司

17.4.24 软件同步启动寄存器（TIM_SSTAR）

Offset	Bit Position																													
0x3F4	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													SSTA2	SSTA1	SSTA0
Access																														RW	RW	RW

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	SSTA2	Timer6 软件启动 ● 0b0：软件启动无效 ● 0b1：软件启动有效	RW
1	SSTA1	Timer5 软件启动 ● 0b0：软件启动无效 ● 0b1：软件启动有效	RW
0	SSTA0	Timer4 软件启动 ● 0b0：软件启动无效 ● 0b1：软件启动有效	RW

17.4.25 软件同步停止寄存器（TIM_SSTPR）

Offset	Bit Position																													
0x3F8	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													SSTP2	SSTP1	SSTP0
Access																														RW	RW	RW

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	SSTP2	Timer6 软件停止 ● 0b0：软件停止无效 ● 0b1：软件停止有效	RW
1	SSTP1	Timer5 软件停止 ● 0b0：软件停止无效 ● 0b1：软件停止有效	RW
0	SSTP0	Timer4 软件停止 ● 0b0：软件停止无效 ● 0b1：软件停止有效	RW

版权所有 ©小华半导体有限公司

17.4.26 软件同步清零寄存器（TIM_SCLRR）

Offset	Bit Position																													
0x3FC	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													SCLR2	SCLR1	SCLR0
Access																														RW	RW	RW

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	SCLR2	Timer6 软件清零 ● 0b0：软件清零无效 ● 0b1：软件清零有效	RW
1	SCLR1	Timer5 软件清零 ● 0b0：软件清零无效 ● 0b1：软件清零有效	RW
0	SCLR0	Timer4 软件清零 ● 0b0：软件清零无效 ● 0b1：软件清零有效	RW

版权所有 ©小华半导体有限公司

17.4.27 中断标志寄存器（TIM_IFR）

Offset	Bit Position																													
0x100	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																SAMHF	SAMLF	Reserved					DTEF	UDFF	OVFF	Reserved		CMDF	CMCF	CMBF	CMAF
Access																	RO	RO						RO	RO	RO			RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	SAMHF	CHA/B 端口同高状态中断标志 ● 0b0：CHA 和 CHB 端口上没有同时出现高电平 ● 0b1：CHA 和 CHB 端口上同时出现高电平	RO
14	SAMLF	CHA/B 端口同低状态中断标志 ● 0b0：CHA 和 CHB 端口上没有同时出现低电平 ● 0b1：CHA 和 CHB 端口上同时出现低电平	RO
13:9	*Reserved*	-	-
8	DTEF	死区时间错误中断标志 ● 0b0：未发生死区时间错误 ● 0b1：发生死区时间错误	RO
7	UDFF	下溢匹配中断标志 ● 0b0：未发生锯齿波下溢或三角波计数到谷点 ● 0b1：发生锯齿波下溢或三角波计数到谷点	RO
6	OVFF	上溢匹配中断标志 ● 0b0：未发生锯齿波上溢或三角波计数到峰点 ● 0b1：发生锯齿波上溢或三角波计数到峰点	RO
5:4	*Reserved*	-	-
3	CMDF	计数匹配 D 中断标志 ● 0b0：GCMDR 寄存器的值与计数值不相等 ● 0b1：GCMDR 寄存器的值与计数值相等	RO
2	CMCF	计数匹配 C 中断标志 ● 0b0：GCMCR 寄存器的值与计数值不相等 ● 0b1：GCMCR 寄存器的值与计数值相等	RO
1	CMBF	计数匹配 B 中断标志 ● 0b0：GCMBR 寄存器的值与计数值不相等，且未发生 CHB 捕获完成动作 ● 0b1：GCMBR 寄存器的值与计数值相等，或发生 CHB 捕获完成动作	RO
0	CMAF	计数匹配 A 中断标志 ● 0b0：GCMAR 寄存器的值与计数值不相等，且未发生 CHA 捕获完成动作 ● 0b1：GCMAR 寄存器的值与计数值相等，或发生 CHA 捕获完成动作	RO

版权所有 ©小华半导体有限公司

17.4.28 中断标志清除寄存器（TIM_ICLR）

Offset	Bit Position																													
0x104	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000FFFF																															
Name	Reserved																SAMHC	SAMLC	Reserved					DTEC	UDFC	OVFC	Reserved		CMDC	CMCC	CMBC	CMAC
Access																	WO	WO						WO	WO	WO			WO	WO	WO	WO

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	SAMHC	CHA/B 端口同高状态中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
14	SAMLC	CHA/B 端口同低状态中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
13:9	*Reserved*	-	-
8	DTEC	死区时间错误中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
7	UDFC	下溢匹配中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
6	OVFC	上溢匹配中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
5:4	*Reserved*	-	-
3	CMDC	计数匹配 D 中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
2	CMCC	计数匹配 C 中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	CMBC	计数匹配 B 中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	CMAC	计数匹配 A 中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

17.4.29 展频及触发选择寄存器（TIM_CR）

Offset	Bit Position																													
0x108	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000300																															
Name	Reserved									DMA_S_CMB	DMA_S_CMA	DMA_G_UDF	DMA_G_OVF	Reserved		DMA_G_CMD	DMA_G_CMC	DMA_G_CMB	DMA_G_CMA	CMSBE	CMSAE	DITENS	DITENB	DITENA	UDFE	OVFE	Reserved			CMDE	CMCE	CMBE	CMAE
Access										RW	RW	RW	RW			RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW				RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:23	*Reserved*	-	-
22	DMA_S_CMB	专用计数比较匹配 B 使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA **说明** 配置 DMA_S_CMB 触发 DMA 的时候，还需要根据计数方向配置 ICONR.INTENSBU 或者 ICONR.INTENSBD。	RW
21	DMA_S_CMA	专用计数比较匹配 A 使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA **说明** 配置 DMA_S_CMA 触发 DMA 的时候，还需要根据计数方向配置 ICONR.INTENSAU 或者 ICONR.INTENSAD。	RW
20	DMA_G_UDF	下溢匹配使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA	RW
19	DMA_G_OVF	上溢匹配使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA	RW
18:17	*Reserved*	-	-
16	DMA_G_CMD	通用计数比较匹配 D 使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA	RW
15	DMA_G_CMC	通用计数比较匹配 C 使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA	RW
14	DMA_G_CMB	通用计数比较匹配 B 使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA	RW
13	DMA_G_CMA	通用计数比较匹配 A 使能 DMA ● 0b0：禁止 ● 0b1：使能，这个匹配可以触发 DMA	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
12	CMSBE	专用计数比较匹配 B 使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC **说明** 配置 CMSBE 输出 AOS 或触发 ADC 的时候，还需要根据计数方向配置 ICONR.INTENSBU 或者 ICONR.INTENSBD。	RW
11	CMSAE	专用计数比较匹配 A 使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC **说明** 配置 CMSAE 输出 AOS 或触发 ADC 的时候，还需要根据计数方向配置 ICONR.INTENSAU 或者 ICONR.INTENSAD。	RW
10	DITENS	PWM 展频计数选择 ● 0b0：选择下溢出 ● 0b1：选择上溢出	RW
9	DITENB	PWM 通道 B 展频使能 ● 0b0：禁止 ● 0b1：使能，每个周期改变 PWM 的输出延时	RW
8	DITENA	PWM 通道 A 展频使能 ● 0b0：禁止 ● 0b1：使能，每个周期改变 PWM 的输出延时	RW
7	UDFE	下溢匹配使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC	RW
6	OVFE	上溢匹配使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC	RW
5:4	*Reserved*	-	-
3	CMDE	通用计数比较匹配 D 使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC	RW
2	CMCE	通用计数比较匹配 C 使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC	RW
1	CMBE	通用计数比较匹配 B 使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC	RW
0	CMAE	通用计数比较匹配 A 使能触发 ADC/AOS ● 0b0：禁止 ● 0b1：使能，这个匹配可以输出 AOS 触发信号或触发 ADC	RW

版权所有 ©小华半导体有限公司

17.4.30 AOS 选择控制寄存器（TIM_AOSSR）

Offset	Bit Position																													
0x110	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																		SMH2	SMH1	SMH0	SML2	SML1	SML0	SOFTBK	Reserved		BFILTEN	BFILTS		FSAME	FBRAKE
Access																			RW	RW	RW	RW	RW	RW	RW			RW	RW		RO	RO

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13	SMH2	通道 2 同高选择 ● 0b0：选择无效 ● 0b1：选择有效，出现同高时 AOS_i_odis[1]	RW
12	SMH1	通道 1 同高选择 ● 0b0：选择无效 ● 0b1：选择有效，出现同高时 AOS_i_odis[1]	RW
11	SMH0	通道 0 同高选择 ● 0b0：选择无效 ● 0b1：选择有效，出现同高时 AOS_i_odis[1]	RW
10	SML2	通道 2 同低选择 ● 0b0：选择无效 ● 0b1：选择有效，出现同高时 AOS_i_odis[1]	RW
9	SML1	通道 1 同低选择 ● 0b0：选择无效 ● 0b1：选择有效，出现同高时 AOS_i_odis[1]	RW
8	SML0	通道 0 同低选择 ● 0b0：选择无效 ● 0b1：选择有效，出现同高时 AOS_i_odis[1]	RW
7	SOFTBK	软件刹车 ● 0b0：禁止 ● 0b1：使能	RW
6:5	*Reserved*	-	-
4	BFILTEN	端口刹车滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
3:2	BFILTS	端口刹车滤波时钟选择 ● 0b00：PCLK0 ● 0b01：PCLK0/4 ● 0b10：PCLK0/16 ● 0b11：PCLK0/64	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
1	FSAME	同高同低刹车标志 ● 0b0：未发生同高同低刹车 ● 0b1：发生同高同低刹车	RO
0	FBRAKE	端口刹车标志 ● 0b0：未发生端口刹车 ● 0b1：发生端口刹车	RO

17.4.31 AOS 选择控制标志清除寄存器（TIM_AOSCL）

Offset	Bit Position																													
0x114	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000003																															
Name	Reserved																													FSAME	FBRAKE	
Access																														WO	WO	

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	FSAME	同高同低刹车标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	FBRAKE	端口刹车标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

17.4.32 端口刹车控制寄存器（TIM_PTBKS）

Offset	Bit Position																													
0x118	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	EN14	EN13	EN12	EN11	EN10	EN9	EN8	Reserved	EN6	EN5	EN4	EN3	EN2	EN1	EN0
Access																		RW	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14	EN14	PC15 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
13	EN13	PB15 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
12	EN12	PA15 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
11	EN11	PD1 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
10	EN10	PC11 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
9	EN9	PB11 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
8	EN8	PA11 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
7	*Reserved*	-	-
6	EN6	PC7 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
5	EN5	PB7 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
4	EN4	PA7 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
3	EN3	PD3 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
2	EN2	PC3 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
1	EN1	PB3 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW
0	EN0	PA3 刹车端口使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

17.4.33 端口触发控制寄存器（TIM_TTRIG）

Offset	Bit Position																													
0x11C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																TRIGDS				TRIGCS				TRIGBS				TRIGAS			
Access																	RW				RW				RW				RW			

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:12	TRIGDS	TIMx 触发 D 端口选择 参数选择详见下表	RW
11:8	TRIGCS	TIMx 触发 C 端口选择 参数选择详见下表	RW
7:4	TRIGBS	TIMx 触发 B 端口选择 参数选择详见下表	RW
3:0	TRIGAS	TIMx 触发 A 端口选择 参数选择详见下表	RW

表 17-71 端口触发选择

	TRIGD	TRIGC	TRIGB	TRIGA
选择控制信号	TTRIG.TRIGDS	TTRIG.TRIGCS	TTRIG.TRIGBS	TTRIG.TRIGAS
0b0000	PA3	PA3	PA3	PA3
0b0001	PB3	PB3	PB3	PB3
0b0010	PC3	PC3	PC3	PC3
0b0011	PD3	PD3	PD3	PD3
0b0100	PA7	PA7	PA7	PA7
0b0101	PB7	PB7	PB7	PB7
0b0110	PC7	PC7	PC7	PC7
0b0111	保留	保留	保留	保留
0b1000	PA11	PA11	PA11	PA11
0b1001	PB11	PB11	PB11	PB11
0b1010	PC11	PC11	PC11	PC11
0b1011	PD1	PD1	PD1	PD1
0b1100	PA15	PA15	PA15	PA15
0b1101	PB15	PB15	PB15	PB15
0b1110	PC15	PC15	PC15	PC15
0b1111	保留	保留	保留	保留

版权所有 ©小华半导体有限公司

17.4.34 AOS 触发控制寄存器（TIM_ITRIG）

Offset	Bit Position																													
0x120	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																IAOS3S				IAOS2S				IAOS1S				IAOS0S			
Access																	RW				RW				RW				RW			

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:12	IAOS3S	TIMx AOS3 触发源选择 参数选择详见下表	RW
11:8	IAOS2S	TIMx AOS2 触发源选择 参数选择详见下表	RW
7:4	IAOS1S	TIMx AOS1 触发源选择 参数选择详见下表	RW
3:0	IAOS0S	TIMx AOS0 触发源选择 参数选择详见下表	RW

表 17-74 AOS 源选择

	AOS_i_trig3	AOS_i_trig2	AOS_i_trig1	AOS_i_trig0
选择控制信号	ITRIG.IAOS3S	ITRIG.IAOS2S	ITRIG.IAOS1S	ITRIG.IAOS0S
0b0000	TIM0_INT	TIM0_INT	TIM0_INT	TIM0_INT
0b0001	TIM1_INT	TIM1_INT	TIM1_INT	TIM1_INT
0b0010	TIM2_INT	TIM2_INT	TIM2_INT	TIM2_INT
0b0011	LPTIMER_INT	LPTIMER_INT	LPTIMER_INT	LPTIMER_INT
0b0100	TIM4_INTS	TIM4_INTS	TIM4_INTS	TIM4_INTS
0b0101	TIM5_INTS	TIM5_INTS	TIM5_INTS	TIM5_INTS
0b0110	TIM6_INTS	TIM6_INTS	TIM6_INTS	TIM6_INTS
0b0111	UART0_INT	UART0_INT	UART0_INT	UART0_INT
0b1000	UART1_INT	UART1_INT	UART1_INT	UART1_INT
0b1001	LPUART0_INT	LPUART0_INT	LPUART0_INT	LPUART0_INT
0b1010	VC0_INT	VC0_INT	VC0_INT	VC0_INT
0b1011	VC1_INT	VC1_INT	VC1_INT	VC1_INT
0b1100	RTC_INT	RTC_INT	RTC_INT	RTC_INT
0b1101	PCA_INT	PCA_INT	PCA_INT	PCA_INT
0b1110	SPI_INT	SPI_INT	SPI_INT	SPI_INT
0b1111	ADC_INT	ADC_INT	ADC_INT	ADC_INT

版权所有 ©小华半导体有限公司

17.4.35 端口刹车极性控制寄存器（TIM_PTBKP）

Offset	Bit Position																													
0x124	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																	POL14	POL13	POL12	POL11	POL10	POL9	POL8	Reserved	POL6	POL5	POL4	POL3	POL2	POL1	POL0
Access																		RW	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14	POL14	PC15 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
13	POL13	PB15 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
12	POL12	PA15 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
11	POL11	PD1 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
10	POL10	PC11 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
9	POL9	PB11 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
8	POL8	PA11 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
7	*Reserved*	-	-
6	POL6	PC7 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
5	POL5	PB7 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
4	POL4	PA7 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
3	POL3	PD3 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
2	POL2	PC3 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
1	POL1	PB3 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW
0	POL0	PA3 刹车端口极性选择 ● 0b0：高电平有效 ● 0b1：低电平有效	RW

版权所有 ©小华半导体有限公司

18 实时时钟（RTC）

18.1 简介

实时时钟/日历提供秒、分、时、日、周、月、年的信息，每月的天数和闰年的天数可自动调整。时钟操作可通过 RTC_CR0.AMPM 寄存器位，决定采用 24 或 12 小时格式。具有最小周期为 0.5s 的周期中断，如果需要更短的中断周期请使用 LPTIM 产生中断。

18.2 主要特性

表 18-1 RTC 的基本特性

基本特性	说明
时钟源	片外低速晶振 XTL（32.768kHz） 片内低速振荡器 RCL（32.768kHz） 片外高速晶振 XTH
基本功能	可计算 00~99 年之间的秒、分、时、日、周、月、年
	可自动进行闰年调整
	可配置为 24 或 12 小时格式
	可程序控制启动或停止
	具有闹钟功能
	具有高精度 1Hz 方波信号输出
中断	具有最小周期为 0.5s 的周期中断
	具有精确到秒的闹钟中断

版权所有 ©小华半导体有限公司

18.3 功能说明

实时时钟的时钟源可配置为外部低速晶振，外部高速晶振，内部低速时钟 RCL；默认使用外部低速晶振。控制寄存器 RTC_CR0、RTC_CR1 与 RTC_COMPEN 只受上电复位控制，其他复位源不能复位这三个控制寄存器。其他数据寄存器上电状态不定，上电后需要初始化，不受任何复位影响。

所有软件写入和读取的日期时间值都为 BCD 码，无须十六进制转换为十进制。

任何无效的日期时间将无法写入，比如 32 日、25 时、70 秒、B 月等。

18.3.1 功能框图

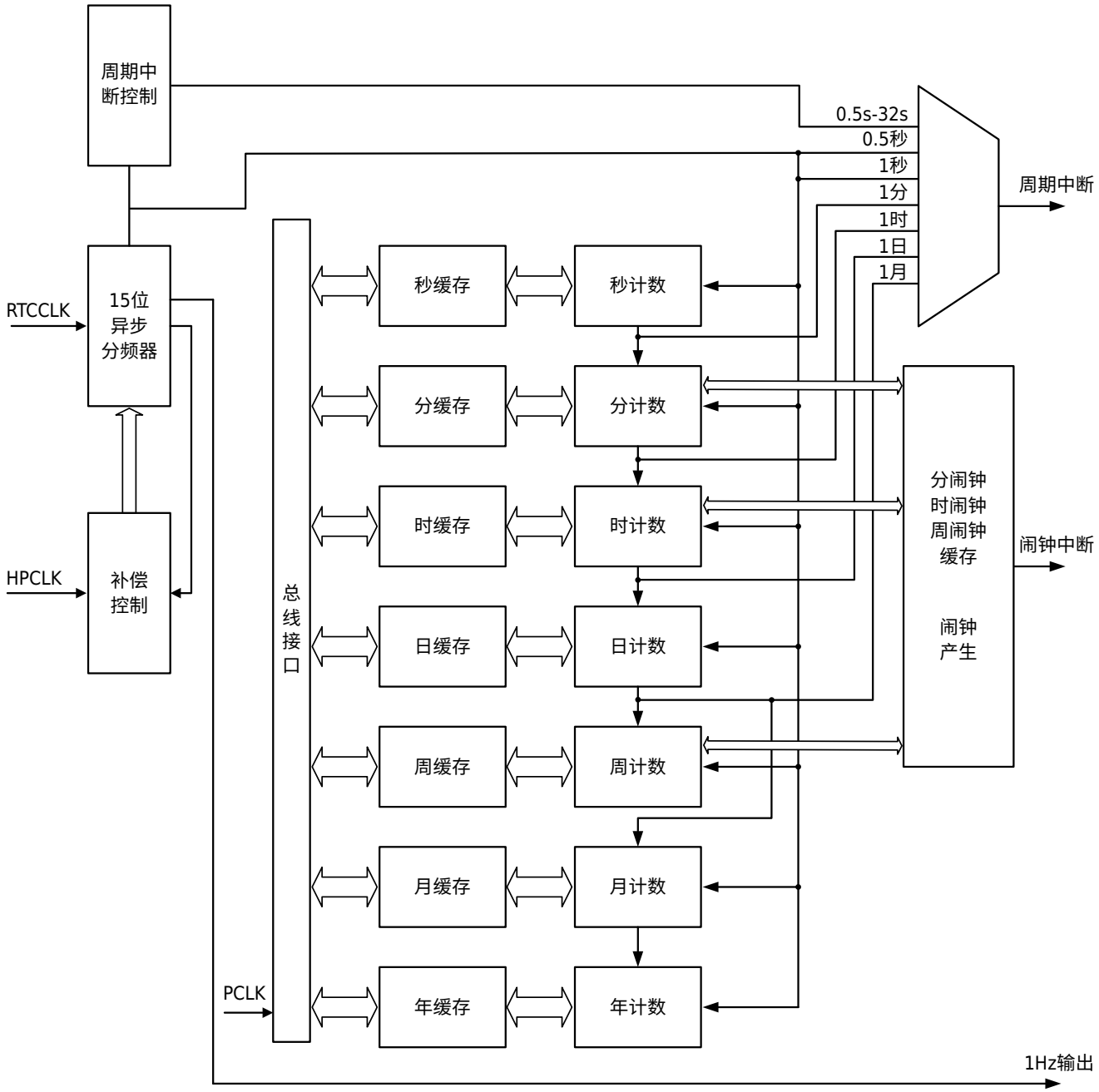


图 18-1 RTC 框图

18.3.2 上电设定

RTC 在上电之后复位一次，在系统不掉电的情况下，外部各种复位请求都不能复位 RTC，RTC 会一直处于计数状态。在上电之后，设定日历初始值、闹钟设置、误差补偿、中断等之后，启动 RTC。

版权所有 ©小华半导体有限公司

18.3.3 系统低功耗模式切换

在 RTC 计数开始后，系统如果立即切换为低功耗模式时，请执行下列任意一种确认后再进行模式切换（通过寄存器 SYSCTRL1.RTC_LPW 进行控制）：

- 在 RTC_CR0.START=1 设定后，经过 2 个以上的 RTC 计数时钟后再进行模式切换。
- 在 RTC_CR0.START=1 设定后，设定 RTC_CR1.WAIT=1，查询 RTC_CR1.WAITF=1 后再设定 RTC_CR1.WAIT=0，查询 RTC_CR1.WAITF=0 后再进行模式切换。

在 RTC 低功耗模式下，RTC 寄存器不能读写。在低功耗模式下，RTC 消耗更少的电流。RTC 运行时切换低功耗模式不需要等待。

18.3.4 时钟误差补偿

由于外部晶振存在误差，在需要得到高精度的计数结果时，需要对该误差进行补偿。补偿方法分为两种：第一种，基于自身时钟 RTCCLK 的误差补偿；第二种，基于高速时钟 HPCLK 的误差补偿。

基于自身时钟的误差补偿原理与计算

由于计数器采用 32.768kHz 的时钟计数，如果需要对每秒精度进行补偿时，只能按照 32.768kHz 的整数周期补偿，则每秒补偿的最小单位为（1/32768）×10^6=30.5ppm，无法满足高精度的要求。

那么要在 32.768kHz 的计数时钟下实现精度较高的时钟补偿时，需要在算法上做调整，将最大补偿周期扩大 32 倍。即在只能补偿的最小单位为 30.5ppm 的情况下，平均到每秒的补偿单位变为 30.5ppm/32=0.96ppm。为了满足精度较高的时钟补偿要求，且补偿发生在每 32 秒内比较均匀的范围内，该寄存器中引入了 5 位小数的设定。

举个例子：当默认状态下直接输出 1Hz 时钟，通过测定该时钟的精度，计算补偿目标值。

假设实际测定值为 1.0000203Hz，则：

实际发振频率 = 32768 × 1.0000203 ≈ 32768.6651904（实际发振频率需要至少精确到小数点后三位）

```
补偿目标值 =（实际发振频率 - 目标频率） / 目标频率 × 10^6
          =（32768.6651904 - 32768） / 32768 × 10^6
          = 20.3ppm
```

根据公式：

$$CR[8:0] = \left(\frac{补偿目标值\ [ppm] \times 2^{15}}{10^6}\right)_{取2的补码} + 0001.00000B$$

如果补偿目标值为+20.3ppm，计算相应的寄存器值如下：

```
CR[8:0] = (20.3 × 2^15 / 10^6)取 2 的补码 + 0001.00000B
        = (0.6651904)取 2 的补码 + 0001.00000B
        = 0000.10101B + 0001.00000B
        = 0001.10101B
```

如果补偿目标值为-20.3ppm，计算相应的寄存器值如下：

```
CR[8:0] = (-20.3 × 2^15 / 10^6)取 2 的补码 + 0001.00000B
        = (-0.6651904)取 2 的补码 + 0001.00000B
        = 1111.01011B + 0001.00000B
        = 0000.01011B
```

基于高速 24MHz 时钟的误差补偿原理与计算

该方式的计算方法与基于自身时钟的误差补偿相同。由于引入了高速时钟 HPCLK（XTH 外部高速时钟），本来需要在最多 32 秒内累计的 1/32768 秒误差可分散到每 1 秒，针对每 1 秒进行最小 0.96ppm（23 个 24MHz 时钟周期）的补偿，实现平均的每秒高精度 1Hz 时钟输出。

版权所有 ©小华半导体有限公司

18.3.5 RTC 中断

RTC 支持两种中断类型：闹钟中断、定周期中断。闹钟中断与定周期中断共用一个中断信号。

闹钟中断

当 RTC_CR1.ALMIE=1 时，若当前日历时间与秒闹钟寄存器（RTC_ALMSEC）、分闹钟寄存器（RTC_ALMMIN）、时闹钟寄存器（RTC_ALMHOUR）、周闹钟寄存器（RTC_ALMWEEK）相等时，触发闹钟中断。

周期中断

当 RTC_CR1.ALMIE=1 时，选择的周期发生后，触发定周期唤醒中断，由于闹钟和定周期共用中断，通过标志寄存器位来区分。

18.4 操作示例

18.4.1 RTC 计数开始设置

操作步骤

步骤 1. 设置 RTC_CR0.START=0，计数停止。

步骤 2. 设置 RTC_CR0.AMPM 和 RTC_CR0.PRDS，RTC_CR0.PRDX 配置时制和中断周期。

步骤 3. 设置 RTC_CR1.CKSEL 选择 RTC 的计时时钟。

步骤 4. 设置秒、分、时、周、日、月、年的日历计数寄存器。

步骤 5. 需要进行时钟误差补偿时，设置计数时钟误差补偿寄存器 RTC_COMPEN。

步骤 6. 清除中断标志位 RTC_CR1.ALMF、RTC_CR1.PRDF，并使能中断。

步骤 7. 设置 RTC_CR0.START=1，计数开始。

18.4.2 读出计数寄存器

背景信息

有三种读取计数寄存器的方法。

操作步骤

- **任意时刻读取方式 1**

  步骤 1. 设置 RTC_CR1.WAIT=1，停止日历寄存器计数，进入读写模式。

  步骤 2. 查询直到 RTC_CR1.WAITF=1。

  步骤 3. 读出秒、分、时、周、日、月、年计数寄存器值。

  步骤 4. 设置 RTC_CR1.WAIT=0，计数器计数。

  步骤 5. 查询直到 RTC_CR1.WAITF=0。

- **任意时刻读取方式 2**

  步骤 1. 读出分、时、周、日、月、年计数寄存器值。

  步骤 2. 读出秒计数寄存器值。

  步骤 3. 再次读出秒计数寄存器值。

  步骤 4. 判断两次秒的读出值是否相同，不同重新从第一步开始，相同读取结束。

- **中断读取方式**

  在 RTC 周期中断服务中读取秒、分、时、周、日、月、年计数寄存器值。因为中断发生后到下次数据改变至少 0.5s 的时间。

版权所有 ©小华半导体有限公司

18.4.3 写入计数寄存器

背景信息

在计数模式下更改秒寄存器会复位秒计数，写分、时、周、日、月、年计数寄存器值不会影响 RTC 计数。

说明

在 RTC 未启动模式下写秒、分、时、周、日、月、年计数寄存器不需要等 WAIT。

操作步骤

步骤 1. 设定 RTC_CR1.WAIT=1，停止日历寄存器计数，进入读写模式。

步骤 2. 查询直到 RTC_CR1.WAITF=1。

步骤 3. 写入秒、分、时、周、日、月、年计数寄存器值。

步骤 4. 设定 RTC_CR1.WAIT=0，计数器重新开始计数。

注意

必须在 1 秒内完成所有写操作。

步骤 5. 查询直到 RTC_CR1.WAITF=0。

18.4.4 闹钟设定

操作步骤

步骤 1. 设定 RTC_CR1.ALMEN=0，闹钟禁止。

步骤 2. 设定 RTC_CR1.ALMIE=1，闹钟中断许可。

步骤 3. 秒闹钟 RTC_ALMSEC，分闹钟 RTC_ALMMIN，时闹钟 RTC_ALMHOUR，周闹钟 RTC_ALMWEEK 设定。

步骤 4. 设定 RTC_CR1.ALMEN=1，闹钟许可。

步骤 5. 等待发生中断。

步骤 6. 由于闹钟中断和定周期中断共用中断请求信号，则当 RTC_CR1.ALMF=1 时，进入闹钟中断处理；否则进入定周期中断处理。

18.4.5 1Hz 输出

背景信息

RTC 可选择输出一般精度，较高精度和高精度 3 种 1Hz 时钟。当时钟误差补偿功能有效时输出较高精度的 1Hz 时钟；当使用不同频率的 HPCLK 时输出高精度的 1Hz 时钟。需要根据 HPCLK 频率配置系统控制寄存器，三种 1Hz 输出方法如下：

操作步骤

- **一般精度的 1Hz 输出（无时钟补偿）**

  步骤 1. 设定 RTC_CR0.START=0，计数停止。

  步骤 2. RTC 输出引脚设定。

  步骤 3. 设定 RTC_CR0.HZ1OE=1，时钟输出许可。

  步骤 4. 设定 RTC_CR0.START=1，计数开始。

  步骤 5. 等待 2 个计数周期以上。

  步骤 6. 1Hz 输出开始。

- **较高精度的 1Hz 输出（低速补偿）**

  步骤 1. 设定 RTC_CR0.START=0，计数停止。

  步骤 2. RTC 输出引脚设定。

  步骤 3. 设定 RTC_CR0.HZ1OE=1，时钟输出许可。

版权所有 ©小华半导体有限公司

步骤 4. 配置 RTC_COMPEN.CR，设定补偿数。

步骤 5. 设定 RTC_COMPEN.EN=1，误差补偿有效。

步骤 6. 设定 RTC_CR0.START=1，计数开始。

步骤 7. 等待 2 个计数周期以上。

步骤 8. 1Hz 输出开始。

- **高精度的 1Hz 输出（在较高精度输出的基础上，为 RTC 提供 4/6/8/12/16/20/24/32MHz 的高速补偿时钟）**

步骤 1. 设定 RTC_CR0.START=0，计数停止。

步骤 2. RTC 输出引脚设定。

步骤 3. 设定 RTC_CR0.HZ1OE=1，时钟输出许可。

步骤 4. 设定 RTC_CR0.HZ1SEL=1，选择输出高精度 1Hz 时钟。

步骤 5. 配置 SYSCTRL1.RTC_FREQ_ADJUST。

步骤 6. 配置 RTC_COMPEN.CR[8:0]，设定补偿数。

步骤 7. 设定 RTC_COMPEN.EN=1，误差补偿有效。

步骤 8. 设定 RTC_CR0.START=1，计数开始。

步骤 9. 等待 2 个计数周期以上。

步骤 10. 1Hz 输出开始。

版权所有 ©小华半导体有限公司

18.5 寄存器

18.5.1 寄存器总表

基地址：0x40001400

表 18-2 实时时钟（RTC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	RTC_CR0	控制寄存器 0	32
0x004	RTC_CR1	控制寄存器 1	32
0x008	RTC_SEC	秒计数寄存器	32
0x00C	RTC_MIN	分计数寄存器	32
0x010	RTC_HOUR	时计数寄存器	32
0x014	RTC_WEEK	周计数寄存器	32
0x018	RTC_DAY	日计数寄存器	32
0x01C	RTC_MON	月计数寄存器	32
0x020	RTC_YEAR	年计数寄存器	32
0x024	RTC_ALMMIN	分闹钟寄存器	32
0x028	RTC_ALMHOUR	时闹钟寄存器	32
0x02C	RTC_ALMWEEK	周闹钟寄存器	32
0x030	RTC_COMPEN	时钟误差补偿寄存器	32
0x034	RTC_ALMSEC	秒闹钟寄存器	32

版权所有 ©小华半导体有限公司

18.5.2 控制寄存器 0（RTC_CR0）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000（只有上电对该寄存器复位有效）																															
Name	Reserved																	PRDSEL	PRDX						START	HZ1SEL	HZ1OE	Reserved	AMPM	PRDS		
Access																		RW	RW						RW	RW	RW		RW	RW		

位/位域	标记	功能描述	读写
31:15	*Reserved*	-	-
14	PRDSEL	周期中断源选择 ● 0b0：使用 PRDS 所设定的周期中断时间间隔 ● 0b1：使用 PRDX 所设定的周期中断时间间隔	RW
13:8	PRDX	设置产生周期中断的时间间隔 可设定的范围为 0.5 秒到 32 秒，步进为 0.5 秒。 ● 0b000000：0.5 秒 ● 0b000001：1 秒 ● …… ● 0b111110：31.5 秒 ● 0b111111：32 秒	RW
7	START	RTC 计数使能 ● 0b0：停止 RTC 计数器 ● 0b1：使能 RTC 计数器	RW
6	HZ1SEL	1Hz 输出选择 ● 0b0：普通精度 1Hz 输出 ● 0b1：高精度 1Hz 输出	RW
5	HZ1OE	1Hz 输出使能 ● 0b0：禁止 1Hz 输出 ● 0b1：使能 1Hz 输出	RW
4	*Reserved*	-	-
3	AMPM	时制选择 ● 0b0：12 小时制 ● 0b1：24 小时制	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2:0	PRDS	设置产生中断的时间间隔 ● 0b000：不产生周期中断 ● 0b001：0.5 秒 ● 0b010：1 秒 ● 0b011：1 分钟（每分 00 秒） ● 0b100：1 小时（每时 00 分 00 秒） ● 0b101：1 天（每日 00 时 00 分 00 秒） ● 0b110/0b111：1 月（每月 1 日 00 时 00 分 00 秒） **注意** 如需要在 START=1 时写入更改周期中断的时间间隔，操作步骤如下： 1. 在 NVIC 中关闭 RTC 中断； 2. 更改周期中断的时间间隔； 3. 清除 RTC 中断标志； 4. 使能 RTC 中断。	RW

版权所有 ©小华半导体有限公司

18.5.3 控制寄存器 1（RTC_CR1）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000（只有上电对该寄存器复位有效）																															
Name	Reserved																					CKSEL			ALMEN	ALMIE	Reserved	ALMF	PRDF	Reserved	WAITF	WAIT
Access																						RW			RW	RW		RW	RW		RO	RW

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10:8	CKSEL	RTC 时钟选择 ● 0b000/0b001：XTL 32.768k ● 0b010/0b011：RCL 32k ● 0b100：XTH/128（晶振为 4M 时选择此项） ● 0b101：XTH/256（晶振为 8M 时选择此项） ● 0b110：XTH/512（晶振为 16M 时选择此项） ● 0b111：XTH/1024（晶振为 32M 时选择此项）	RW
7	ALMEN	闹钟使能 ● 0b0：禁止 ● 0b1：使能 **注意** 在 START=1 日历计数过程中并且 ALMIE=1 中断许可的情况下使能 ALMEN 时，为防止误动作请将系统中断关闭。使能后请将 ALMF 标志位清除。	RW
6	ALMIE	闹钟/周期中断使能 ● 0b0：禁止 ● 0b1：使能	RW
5	*Reserved*	-	-
4	ALMF	闹钟中断标记 写 0 清除标志，写 1 对该位的值无影响 读取： ● 0b0：未发生闹钟中断 ● 0b1：已发生闹钟中断 **注意** 该位仅在 ALMEN=1 时有效。闹钟匹配时，32.768kHz 一个时钟后置 1。	RW
3	PRDF	周期中断标记 写 0 清除标志，写 1 对该位的值无影响 读取： ● 0b0：未发生周期中断 ● 0b1：已发生周期中断 **注意** 发生周期中断后，该位置 1。	RW
2	*Reserved*	-	-

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
1	WAITF	读写等待有效标志 ● 0b0：非写入/读出状态 ● 0b1：写入/读出状态 **注意** WAIT 位设定是否有效标志。在写入/读出前请确认该位是否为“1”。计数过程中，在 WAIT 位清“0”后等待写入完成后该位才清“0”。	RO
0	WAIT	读写等待设定 ● 0b0：正常计数模式 ● 0b1：写入/读出模式 **注意** 在写入/读出时请将该位置“1”，由于计数器在连续计数，请在 1 秒的时间内完成写入/读出操作并将该位清“0”。	RW

版权所有 ©小华半导体有限公司

18.5.4 秒计数寄存器（RTC_SEC）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																									RW SECH			RW SECL			
Access																										RW			RW			

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6:4	SECH	秒计数十位值 秒十位计数值 BCD 码	RW
3:0	SECL	秒计数个位值 秒个位计数值 BCD 码	RW

表示 0~59 秒，采用十进制计数。请写入十进制 0~59 的 BCD 码，写入超出范围的值将被忽略。

18.5.5 分计数寄存器（RTC_MIN）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																									RW MINH			RW MINL			
Access																										RW			RW			

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6:4	MINH	分计数十位值 分十位计数值 BCD 码	RW
3:0	MINL	分计数个位值 分个位计数值 BCD 码	RW

表示 0~59 分，采用十进制计数。请写入十进制 0~59 的 BCD 码，写入超出范围的值将被忽略。

版权所有 ©小华半导体有限公司

18.5.6 时计数寄存器（RTC_HOUR）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																										HOURH		HOURL			
Access																											RW		RW			

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:4	HOURH	时计数十位值 时十位计数值 BCD 码	RW
3:0	HOURL	时计数个位值 时个位计数值 BCD 码	RW

24 小时时制时，表示 0~23 小时。

12 小时时制时，表示 0~12 小时。Bit5=0 表示 AM，则 01~12 表示上午；Bit5=1 表示 PM，则 21~32 表示下午。

请根据控制位 RTC_CR0.AMPM 的值，设定正确的十进制的 BCD 码，写入超出范围的值将被忽略。

具体时间取值可参考下表：

24 小时时制（AMPM=1）		12 小时时制（AMPM=0）	
时间	**寄存器值**	**时间**	**寄存器值**
00 时	0x00	AM 12 时	0x12
01 时	0x01	AM 01 时	0x01
02 时	0x02	AM 02 时	0x02
03 时	0x03	AM 03 时	0x03
04 时	0x04	AM 04 时	0x04
05 时	0x05	AM 05 时	0x05
06 时	0x06	AM 06 时	0x06
07 时	0x07	AM 07 时	0x07
08 时	0x08	AM 08 时	0x08
09 时	0x09	AM 09 时	0x09
10 时	0x10	AM 10 时	0x10
11 时	0x11	AM 11 时	0x11
12 时	0x12	PM 12 时	0x32
13 时	0x13	PM 01 时	0x21
14 时	0x14	PM 02 时	0x22
15 时	0x15	PM 03 时	0x23
16 时	0x16	PM 04 时	0x24
17 时	0x17	PM 05 时	0x25

版权所有 ©小华半导体有限公司

24 小时时制（AMPM=1）		12 小时时制（AMPM=0）	
时间	**寄存器值**	**时间**	**寄存器值**
18 时	0x18	PM 06 时	0x26
19 时	0x19	PM 07 时	0x27
20 时	0x20	PM 08 时	0x28
21 时	0x21	PM 09 时	0x29
22 时	0x22	PM 10 时	0x30
23 时	0x23	PM 11 时	0x31

18.5.7 日计数寄存器（RTC_DAY）

Offset	Bit Position																													
0x018	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																										DAYH		DAYL			
Access																											RW		RW			

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:4	DAYH	日计数十位值 日十位计数值 BCD 码	RW
3:0	DAYL	日计数个位值 日个位计数值 BCD 码	RW

表示 1~31 日，采用十进制计数，自动计算闰年和月份。请写入十进制 1~31 的 BCD 码，写入超出范围的值将被忽略。

具体日计数取值可参考下表：

月份	日计数值
2 月（普通年）	01~28
2 月（闰年）	01~29
4、6、9、11 月	01~30
1、3、5、7、8、10、12 月	01~31

版权所有 ©小华半导体有限公司

18.5.8 周计数寄存器（RTC_WEEK）

Offset	Bit Position																													
0x014	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																													WEEK		
Access																														RW		

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2:0	WEEK	周计数值 周计数值 BCD 码	RW

十进制 0~6 表示周日~周六。请写入十进制 0~6 的 BCD 码，写入超出范围的值将被忽略。

具体周计数取值可参考下表：

周	周计数值
周日	0x00
周一	0x01
周二	0x02
周三	0x03
周四	0x04
周五	0x05
周六	0x06

18.5.9 月计数寄存器（RTC_MON）

Offset	Bit Position																													
0x01C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																													MON		
Access																														RW		

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4:0	MON	月计数值 月计数值 BCD 码	RW

表示 1~12 月，采用十进制计数。请写入十进制 1~12 的 BCD 码，写入超出范围的值将被忽略。

版权所有 ©小华半导体有限公司

18.5.10 年计数寄存器（RTC_YEAR）

Offset	Bit Position																													
0x020	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																								YEARH				YEARL			
Access																									RW				RW			

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:4	YEARH	年计数十位值 年十位计数值 BCD 码	RW
3:0	YEARL	年计数个位值 年个位计数值 BCD 码	RW

表示 0~99 年，采用十进制计数，根据月进位计数。自动计算闰年如：00、04、08、...、92、96 等。请写入十进制 0~99 的 BCD 码，写入超出范围的值将被忽略。

18.5.11 秒闹钟寄存器（RTC_ALMSEC）

Offset	Bit Position																													
0x034	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																									ALMSECH			ALMSECL			
Access																										RW			RW			

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6:4	ALMSECH	秒闹钟匹配值十位值 秒十位闹钟匹配值 BCD 码	RW
3:0	ALMSECL	秒闹钟匹配值个位值 秒个位闹钟匹配值 BCD 码	RW

表示 0~59 秒，采用十进制计数。请写入十进制 0~59 的 BCD 码，写入超出范围的值将不会发生闹钟匹配。

版权所有 ©小华半导体有限公司

18.5.12 分闹钟寄存器（RTC_ALMMIN）

Offset	Bit Position																													
0x024	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																										ALMMINH			ALMMINL		
Access																											RW			RW		

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6:4	ALMMINH	分闹钟匹配值十位值 分十位闹钟匹配值 BCD 码	RW
3:0	ALMMINL	分闹钟匹配值个位值 分个位闹钟匹配值 BCD 码	RW

表示 0~59 分，采用十进制计数。请写入十进制 0~59 的 BCD 码，写入超出范围的值将不会发生闹钟匹配。

18.5.13 时闹钟寄存器（RTC_ALMHOUR）

Offset	Bit Position																													
0x028	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																											ALMHOURH		ALMHOURL		
Access																												RW		RW		

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5:4	ALMHOURH	时闹钟匹配值十位值 时十位闹钟匹配值 BCD 码	RW
3:0	ALMHOURL	时闹钟匹配值个位值 时个位闹钟匹配值 BCD 码	RW

请根据时制设定正确的十进制的 BCD 码，写入超出范围的值将不会发生闹钟匹配。

版权所有 ©小华半导体有限公司

18.5.14 周闹钟寄存器（RTC_ALMWEEK）

Offset	Bit Position																													
0x02C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																									ALMWEEK						
Access																										RW						

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6:0	ALMWEEK	周闹钟匹配值 Bit0~Bit6 分别对应周日~周六： 对应位值为 1 时，代表每周该日闹钟有效。 例如： ● 设置为 0b0000001 代表周日闹钟设定有效。 ● 设置为 0b0000011 代表周日、周一闹钟设定有效。 ● 设置为 0b1000000 代表周六闹钟设定有效。	RW

版权所有 ©小华半导体有限公司

18.5.15 时钟误差补偿寄存器（RTC_COMPEN）

Offset	Bit Position																													
0x030	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000020（只有上电对该寄存器复位有效）																															
Name	Reserved																EN	Reserved												CR		
Access																	RW													RW		

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	EN	补偿使能 ● 0b0：禁止时钟误差补偿 ● 0b1：使能时钟误差补偿	RW
14:9	*Reserved*	-	-
8:0	CR	补偿值 通过补偿值设定，可针对每秒进行±0.96ppm 的精度补偿。补偿值为 9 位带小数点的 2 的补码，后 5 位为小数部分。可补偿范围 274.6ppm~212.6ppm，最小微分误差±0.48ppm，最小分辨率 0.96ppm。	RW

具体补偿精度请参考下表：

补偿值设定										补偿值
EN	CR[8:0]									
1	1	0	0	0	0	0	0	0	0	-274.6ppm
	1	0	0	0	0	0	0	0	1	-273.7ppm
	…									…
	0	0	0	0	1	1	1	1	1	-0.96ppm
	0	0	0	1	0	0	0	0	0	0ppm
	…									…
	0	1	1	1	1	1	1	1	0	+211.7ppm
	0	1	1	1	1	1	1	1	1	+212.6ppm
0	X	X	X	X	X	X	X	X	X	无补偿

版权所有 ©小华半导体有限公司

19 看门狗定时器（WDT）

19.1 简介

WDT 可用来检测和解决由软件错误引起的故障。当 WDT 计数器达到设定的溢出时间后，会触发中断或产生系统复位。WDT 由专用的 10kHz 片内振荡器驱动。

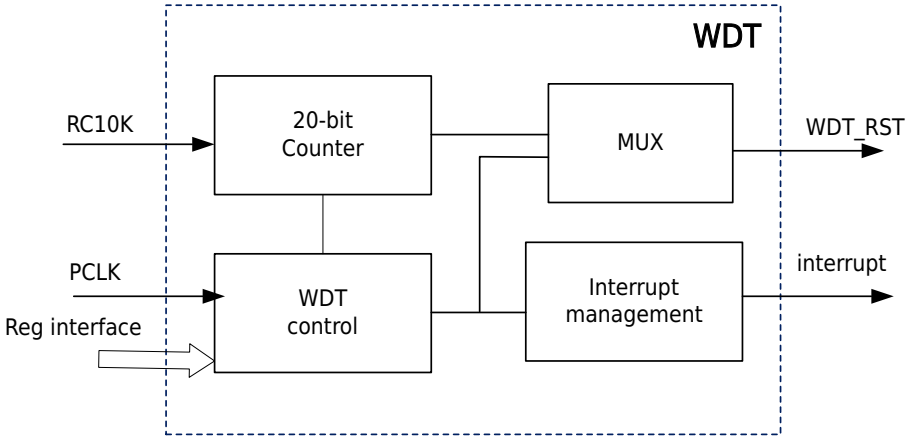


图 19-1 WDT 整体框图

19.2 功能说明

- 20-bit 自由运行的递增计数器，溢出时间可配置为 1.6ms–52.4s。
- 溢出后的动作可配置为中断或复位。
- WDT 时钟由独立的 RC 振荡器提供，可在 Sleep 和 DeepSleep 模式下工作。
- WDTCON 寄存器只有在 WDT 未被启动时才能修改，以防止启动后无意之间修改 WDT 的配置。

19.2.1 WDT 溢出后产生中断

背景信息

在本模式下，WDT 将按所设定的时间周期性地产生中断。在中断服务程序中需要清除 WDT 中断标志。

注意

由于 WDT 振荡器是低精度的 RC 振荡器，强烈建议在 WDT 计数器计数值到达溢出值的一半之前对 WDT 进行清零。

操作步骤

步骤 1. 配置 WDT_CON.WOV，选择 WDT 计时溢出时间。

步骤 2. 设置 WDT_CON.WINT_EN 为 1，选择 WDT 溢出后产生中断。

步骤 3. 使能 NVIC 中断向量表中的 WDT 中断。

步骤 4. 向 WDT_RST 寄存器依次写入 0x1E、0xE1，启动 WDT 定时器。

步骤 5. 在中断服务程序中向 WDT_RST 寄存器依次写入 0x1E、0xE1 以清除中断标志。

版权所有 ©小华半导体有限公司

19.2.2 WDT 溢出后产生复位

背景信息

在本模式下，WDT 计数器溢出后会产生 Reset 信号，该信号会复位 MCU。用户程序需要在 WDT 溢出前清零 WDT 计数器，从而避免产生 WDT 复位。

注意

由于 WDT 振荡器是低精度的 RC 振荡器，强烈建议在 WDT 计数器计数值到达溢出值的一半之前对 WDT 进行清零。

操作步骤

步骤 1. 配置 WDT_CON. WOV，选择 WDT 计数器溢出时间。

步骤 2. 设置 WDT_CON. WINT_EN 为 0，选择 WDT 溢出后产生复位。

步骤 3. 向 WDT_RST 寄存器依次写入 0x1E、0xE1，启动 WDT 定时器。

步骤 4. 在 WDT 溢出前向 WDT_RST 寄存器依次写入 0x1E、0xE1 以清零 WDT 计数器。

版权所有 ©小华半导体有限公司

19.3 寄存器

19.3.1 寄存器总表

基地址：0x40000F80

表 19-1 看门狗定时器（WDT）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	WDT_RST	清除控制寄存器	32
0x04	WDT_CON	控制寄存器	32

版权所有 ©小华半导体有限公司

19.3.2 清除控制寄存器（WDT_RST）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								RST							
Access																									WO							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	RST	看门狗启动/清零控制 ● 当看门狗未启动时，向该寄存器依次写入 0x1E、0xE1，启动 WDT 定时器。 ● 当看门狗已启动时，向该寄存器依次写入 0x1E、0xE1，清零 WDT 定时器及中断标志。	WO

版权所有 ©小华半导体有限公司

19.3.3 控制寄存器（WDT_CON）

注意

该寄存器只有在 WDT 未运行时才可以写入。

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000000F																															
Name	Reserved																WCNTL								INT	Reserved	WINT_EN	R	WOV			
Access																	RO								RO		RW	RO	RW			

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:8	WCNTL	WDT 计数器低 8 位	RO
7	INT	WDT 中断标志 ● 0b0：未发生 WDT 中断 ● 0b1：已发生 WDT 中断，向 WDT_RST 寄存器依次写入 0x1E、0xE1 以清除该中断标志	RO
6	*Reserved*	-	-
5	WINT_EN	WDT 溢出后的动作配置 ● 0b0：WDT 溢出后产生复位 ● 0b1：WDT 溢出后产生中断	RW
4	R	WDT 运行标志 ● 0b0：WDT 停止 ● 0b1：WDT 正在运行	RO
3:0	WOV	WDT 计时溢出时间配置 ● 0b0000：1.6ms ● 0b0001：3.2ms ● 0b0010：6.4ms ● 0b0011：13ms ● 0b0100：26ms ● 0b0101：51ms ● 0b0110：102ms ● 0b0111：205ms ● 0b1000：500ms ● 0b1001：820ms ● 0b1010：1.64s ● 0b1011：3.28s ● 0b1100：6.55s ● 0b1101：13.1s ● 0b1110：26.2s ● 0b1111：52.4s	RW

版权所有 ©小华半导体有限公司

20 窗口看门狗（WWDT）

20.1 简介

窗口看门狗（WWDT）通常用于监测由非预期错误所触发的软件故障。当计数器数值递减到 0x40 时产生中断，当计数器数值递减到 0x3F 时产生复位；若用户程序在计数器数值大于窗口值时更新计数器值则产生复位。故用户程序只能在限定的窗口内（计数器值小于等于窗口值且大于 0x3F）更新 WWDT 计数器的数值。

20.2 主要特性

- 7-bit 递减计数器
- PCLK 分频时钟作为计数时钟
- 当 PCLK 为 48MHz 时，其超时时间为 85μs ~ 699ms
- 计数值递减到 0x40 时产生中断
- 计数值递减到 0x3F 时产生复位
- 计数值大于窗口值时更新计数器产生复位

20.3 功能说明

20.3.1 功能框图

启动看门狗后，计数器 WCNT 的数值在每个 WWDTCLK 的上升沿递减 1。当计数器递减到 0x40 时看门狗会产生预溢出信号 POV，使能 WWDT_CR1.IE 可使看门狗产生预溢出中断；当计数器递减到 0x3F 时看门狗会产生复位信号。用户程序可通过写 WWDT_CR0.WCNT 以更新 WCNT 从而阻止看门狗产生复位信号。若用户更新 WCNT 时，WCNT 的数值大于 WINR 的数值，则看门狗也会产生复位信号。

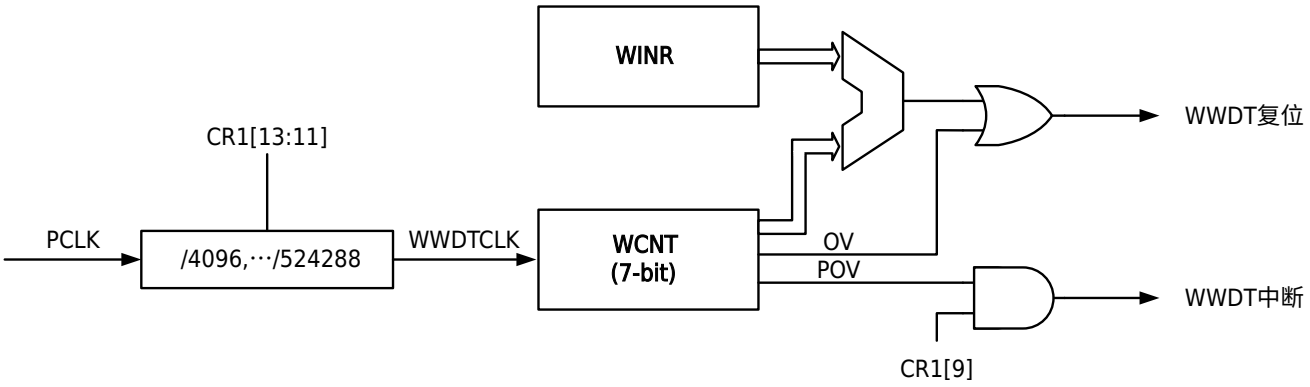


图 20-1 WWDT 功能框图

20.3.2 使能看门狗

系统复位后，看门狗处于关闭状态，设置 WWDT_CR0.EN 为 1 即可使能看门狗。用户程序不能通过向 WWDT_CR0.EN 写入 0 来关闭已经使能的看门狗。建议采用向 WWDT_CR0 写入 0xFF 的方式使能看门狗，以确保使能看门狗时不会触发复位。

20.3.3 配置看门狗超时

通过合理配置 WWDT_CR0.WCNT 和 WWDT_CR1.PRS 即可获得所需要的看门狗超时周期。当 PCLK 为 48MHz 时，其超时周期的范围为 85μs ~ 699ms。

超时时间计算公式如下：

$T_{WWDT}=T_{PCLK}\times4096\times2^{CR1.PRS}\times(CR0.WCNT-0x3F)$

版权所有 ©小华半导体有限公司

20.3.4 更新递减计数器

向 WWDT_CR0.WCNT 写入数据，即可更新 WWDT 递减计数器。若写入的数值小于等于 0x3F 则直接发生复位；若更新计数器时当前计数值大于窗口值则直接发生复位。故用户程序只能在递减计数器的数值小于等于窗口值且大于 0x3F 时，对递减计数器进行更新。

20.3.5 预溢出中断

若递减计数器递减到 0x40 且 WWDT_CR1.IE 为 1 则 WWDT 会产生预溢出中断，用户程序可以在中断服务程序中更新递减计数器以阻止 WWDT 产生复位；退出中断服务前用户程序应向 WWDT_SR 寄存器写入 0x00 以清除 WWDT 预溢出标志。

20.4 操作示例

20.4.1 配置看门狗窗口溢出周期示例

背景信息

以下示例配置看门狗的溢出周期为 786432 个 PCLK，窗口为溢出周期的 1/3。

操作步骤

步骤 1. 配置 WWDT_CR1.PRS 为 2，WWDT 的计数时钟为 PCLK/16384。

步骤 2. 配置 WWDT_CR1.WINR 为 0x4F，WWDT 的更新窗口为 0x4F~0x40。

步骤 3. 配置 WWDT_CR0.WCNT 为 0x6F，WWDT 的溢出周期为 786432 个 PCLK。

步骤 4. 设置 WWDT_CR0.EN 为 1，启动看门狗。

步骤 5. 当递减计数器数值小于等于窗口值且大于 0x3F 时，向 WWDT_CR0.WCNT 写入 0x6F，重载看门狗计数器。

版权所有 ©小华半导体有限公司

20.5 寄存器

20.5.1 寄存器总表

基地址：0x40007800

注意

WWDT 产生复位后影响寄存器值。

表 20-1 窗口看门狗（WWDT）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	WWDT_CR0	控制寄存器 0	32
0x04	WWDT_CR1	控制寄存器 1	32
0x08	WWDT_SR	状态寄存器	32

版权所有 ©小华半导体有限公司

20.5.2 控制寄存器 0（WWDT_CR0）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000007F																															
Name	Reserved																								EN	WCNT						
Access																									RW	RW						

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	EN	WWDT 使能控制 该位置 1 后不能软件清零 ● 0b0：禁止 WWDT ● 0b1：使能 WWDT	RW
6:0	WCNT	读：WWDT 计数器当前计数值 写：更新 WWDT 的计数器当前计数值	RW

版权所有 ©小华半导体有限公司

20.5.3 控制寄存器 1（WWDT_CR1）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000007F																															
Name	Reserved																		PRS			Reserved	IE	Reserved				WINR			
Access																			RW				RW						RW			

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13:11	PRS	WWDT 计数时钟配置 ● 0b000：PCLK / 4096 ● 0b001：PCLK / 8192 ● 0b010：PCLK / 16384 ● 0b011：PCLK / 32768 ● 0b100：PCLK / 65536 ● 0b101：PCLK / 131072 ● 0b110：PCLK / 262144 ● 0b111：PCLK / 524288	RW
10	*Reserved*	-	-
9	IE	WWDT 预溢出中断使能控制 ● 0b0：禁止预溢出中断 ● 0b1：使能预溢出中断	RW
8:7	*Reserved*	-	-
6:0	WINR	看门狗窗口值 用户程序只能在计数器值小于等于窗口值且大于 0x3F 更新 WWDT 计数器的数值	RW

版权所有 ©小华半导体有限公司

20.5.4 状态寄存器（WWDT_SR）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															POV
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	POV	WWDT 预溢出标志 写 0 清除预溢出标志，写 1 对该位的值无影响 读取： ● 0b0：WWDT 未发生预溢出 ● 0b1：WWDT 已发生预溢出	RW

版权所有 ©小华半导体有限公司

21 脉冲计数器（PCNT）

21.1 简介

脉冲计数器（PCNT）模块可以对输入的脉冲进行计数，支持三种脉冲模式：单通道脉冲、双通道正交脉冲、双通道非交脉冲。无需软件参与，可在低功耗模式下正确计数。

21.2 主要特性

- 支持重载功能的 16-bit 计数器
- 单通道脉冲计数
- 双通道非交脉冲计数
- 双通道正交脉冲计数，不失码
- 加/减计数溢出中断
- 脉冲超时中断
- 4 种解码错误中断，非交脉冲模式
- 1 种方向改变中断，正交脉冲模式
- 多级脉冲宽度滤波
- 输入脉冲极性可配置
- 支持低功耗模式计数
- 支持唤醒低功耗模式下 MCU
- 支持任意脉冲沿间距不小于 1 个计数时钟周期
- 支持 IO 输入或者 VC 输出作为脉冲输入信号
- 支持双路脉冲信号整形之后通过 IO 观测输出 PCNT_S0FO/PCNT_S1FO
- 具备低功耗模式下自动定时唤醒功能，最大定时达 1024 秒

21.3 功能说明

21.3.1 整体框图

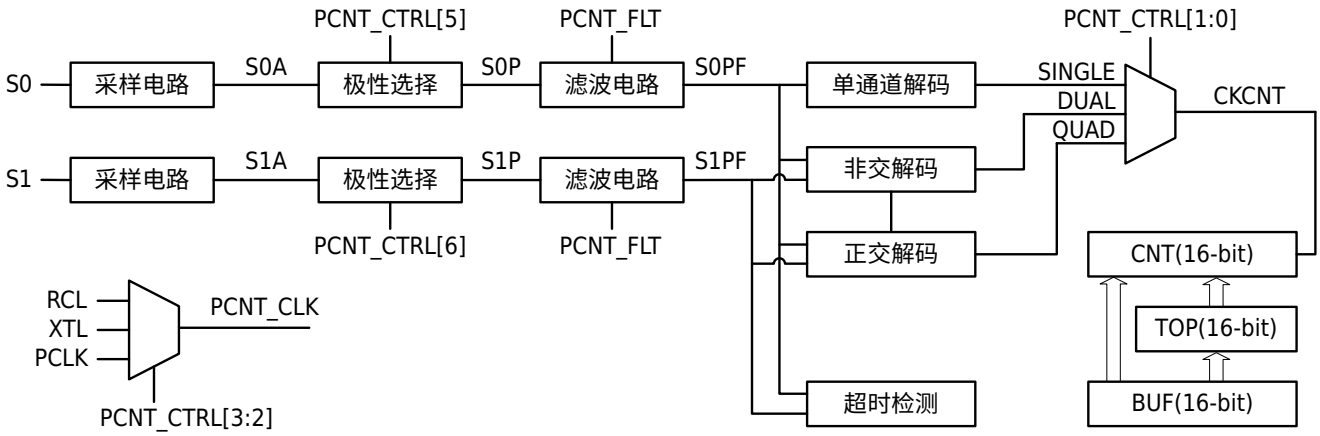


图 21-1 脉冲计数器整体框图

版权所有 ©小华半导体有限公司

21.3.2 信号说明

以下以输入信号 S0 为例说明信号在计数器模块中的处理流程。

- S0 信号经采样模块后输出 S0A 信号，采样时钟为 PCNT_CLK。
- S0A 信号经极性选择模块后输出 S0P 信号。
- S0P 信号经脉冲宽度滤波模块后输出 S0PF 信号，滤波模块的时钟为分频后的 PCNT_CLK。
- S0PF 信号经单通道解码模块、双通道非交解码模块、双通道正交解码模块解码后输出相应的 SIGNAL、DUAL、QUAD 信号。
- SIGNAL、DUAL、QUAD 经多路选择器后输出 CKCNT 信号以驱动 CNT 模块进行计数。

21.3.3 计数模式

21.3.3.1 单通道脉冲计数模式（Single Mode）

当配置 PCNT_CTRL.MODE 为 0x00 或 0x01 时，脉冲计数器工作于单通道脉冲计数模式。该模式下解码模块只对 S0 脉冲信号进行计数。当 PCNT_CLK 时钟采样到 S0PF 信号的下降沿时，计数器按 PCNT_CTRL.DIR 的配置进行一次递增或递减操作。

计数器的计数范围为 0x00 至计数上阈值(PCNT_TOP)。

在加计数状态，当计数值等于 PCNT_TOP 且采样到 S0PF 信号的下降沿时，计数器发生上溢出，计数值回到 0 并置位 PCNT_IFR.OF，该中断标志需要使用软件进行清零。下图为 PCNT 加计数的时序图，图中 PCNT_TOP 的值为 99。

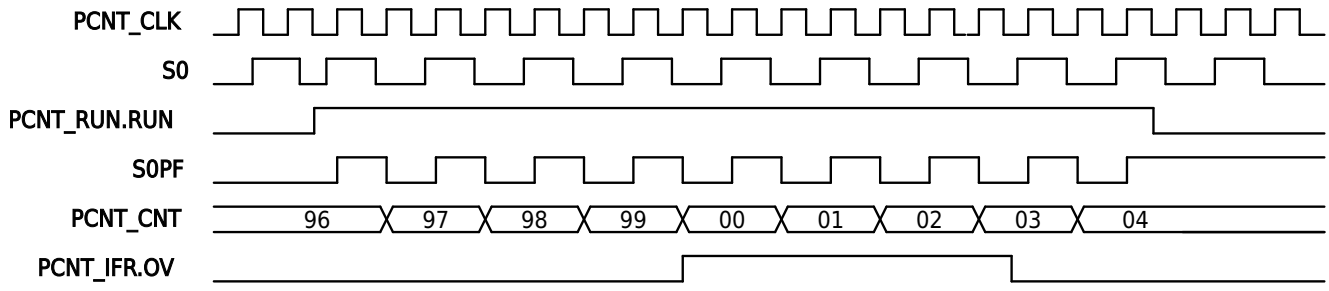


图 21-2 单通道脉冲计数模式加计数波形

在减计数状态，当计数值等于 0x00 且采样到 S0PF 信号的下降沿时，计数器发生下溢出，计数值回到 PCNT_TOP 并置位 PCNT_IFR.UF，该中断标志需要使用软件进行清零。下图为 PCNT 减计数的时序图，图中 PCNT_TOP 的值为 99。

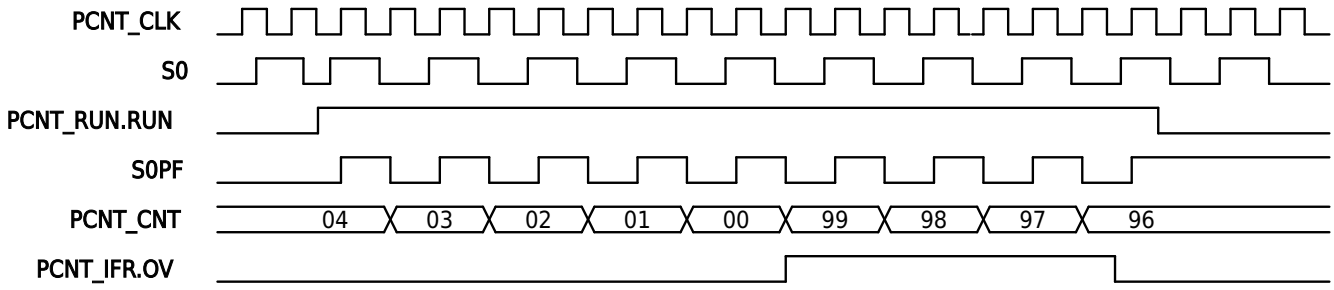


图 21-3 单通道脉冲计数模式减计数波形

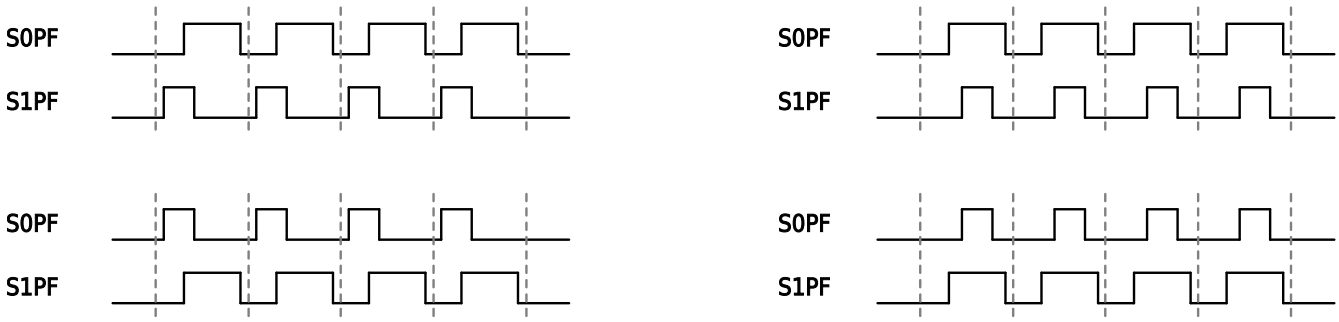
21.3.3.2 双通道非交脉冲计数模式（Dual Mode）

当配置 PCNT_CTRL.MODE 为 0x02 时，脉冲计数器工作于双通道非交脉冲计数模式。该模式下解码模块对 S0 和 S1 脉冲信号进行解码计数。当 S0PF 和 S1PF 依次出现两个正脉冲，则计数器按 PCNT_CTRL.DIR 的配置进行一次递增或递减操作。

解码模块能正确计数的两种波形如下所示，S0PF 与 S1PF 没有同时为高的情况。

版权所有 ©小华半导体有限公司

解码模块不能正确计数的几种波形如下所示，S0PF 与 S1PF 出现同时为高的情况。



计数器的计数范围为 0x00 至计数上阈值(PCNT_TOP)。

在加计数状态，当计数值等于 PCNT_TOP 且 S0PF、S1PF 依次出现两个正脉冲时，计数器发生上溢出，计数值回到 0 并置位 PCNT_IFR.OF，该中断标志需要使用软件进行清零。下图为 PCNT 加计数的时序图，图中 PCNT_TOP 的值为 99。

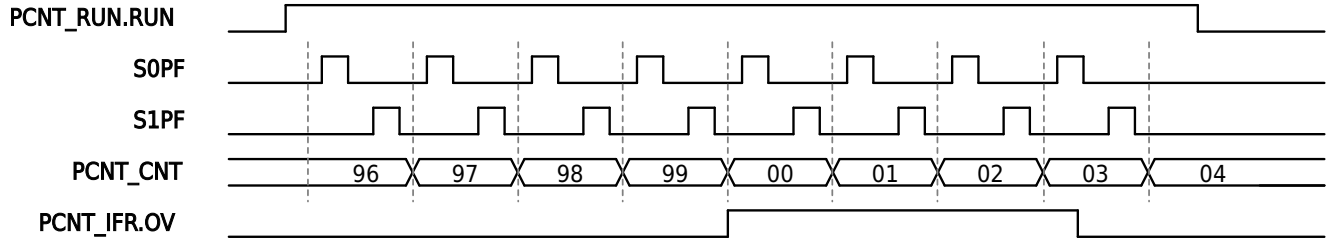


图 21-6 双通道非交脉冲计数模式加计数波形

在减计数状态，当计数值等于 0x00 且 S0PF、S1PF 依次出现两个正脉冲时，计数器发生下溢出，计数值回到 PCNT_TOP 并置位 PCNT_IFR.UF，该中断标志需要使用软件进行清零。下图为 PCNT 减计数的时序图，图中 PCNT_TOP 的值为 99。

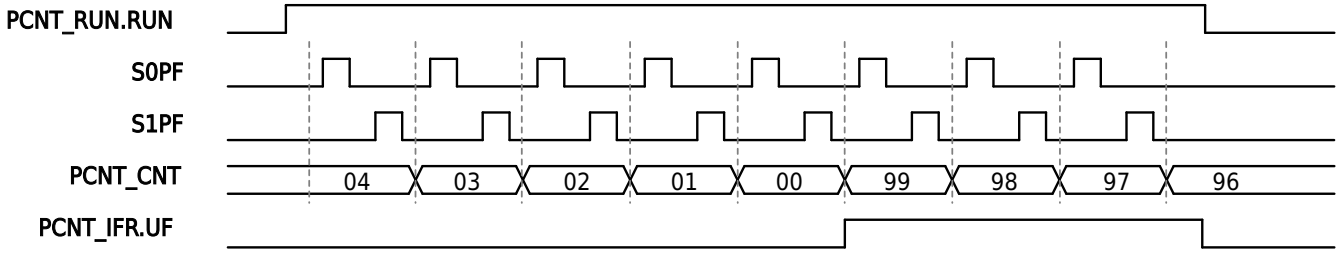


图 21-7 双通道非交脉冲计数模式减计数波形

21.3.3.3 双通道正交脉冲记数模式（Quad Mode）

当配置 PCNT_CTRL.MODE 为 0x03 时，脉冲计数器工作于双通道正交脉冲计数模式。该模式下解码模块需要 S0 和 S1 两路脉冲信号进行解码计数。计数器根据 S0PF 和 S1PF 脉冲的相位关系自动判断计数的方向，物理设备任意正转、反转均能正确计数。当 S0PF 和 S1PF 完成一个周期的变化时，计数器按计数方向进行一次递增或递减操作。

解码模块判断计数方向的波形如下所示：

版权所有 ©小华半导体有限公司

计数器的计数范围为 0x00 至计数上阈值(PCNT_TOP)。

在加计数状态，当计数值等于 PCNT_TOP 且 S0PF 和 S1PF 完成一个周期的变化时，计数器发生上溢出，计数值回到 0 并置位 PCNT_IFR.OF，该中断标志需要使用软件进行清零。下图为 PCNT 加计数的时序图，图中 PCNT_TOP 的值为 99。

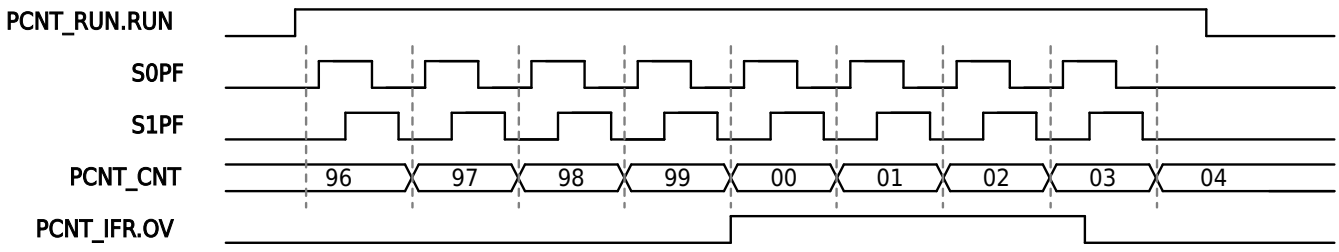


图 21-9 双通道正交脉冲计数模式加计数波形

在减计数状态，当计数值等于 0x00 且 S0PF 和 S1PF 完成一个周期的变化时，计数器发生下溢出，计数值回到 PCNT_TOP 并置位 PCNT_IFR.UF，该中断标志需要使用软件进行清零。下图为 PCNT 减计数的时序图，图中 PCNT_TOP 的值为 99。

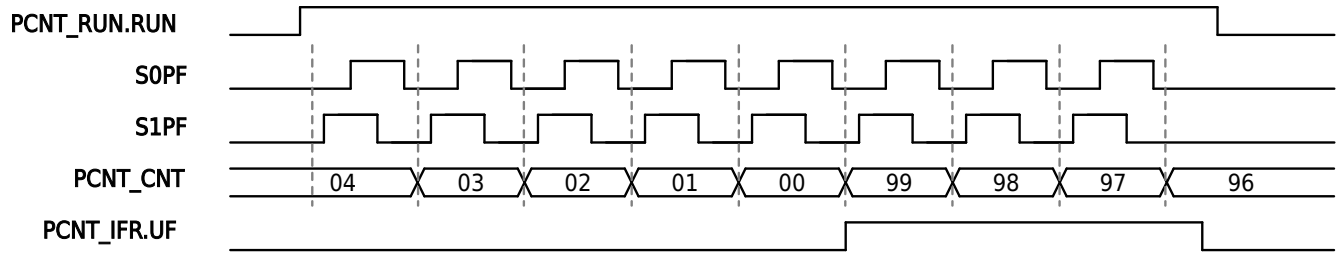


图 21-10 双通道正交脉冲计数模式减计数波形

21.3.4 脉冲宽度滤波

该脉冲宽度滤波器使用计数时钟分频作为滤波时钟，并以此计数从而实现脉冲去抖动目的。其中滤波时钟的分频系数从 1~8096 倍配置寄存器可选（FLT.CLKDIV），保持电平超过（FLT.DEBTOP）（1~7）个滤波时钟视为非抖动，可通过滤波器。

该滤波功能可由配置寄存器（FLT.EN）打开或关闭，同时仅当启动 PCNT 之后（RUN=1），滤波计数器才启动。

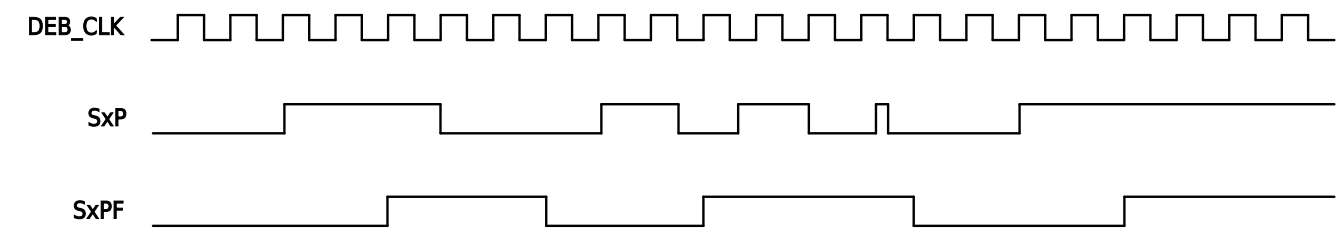


图 21-11 脉冲宽度滤波波形

上图为 FLT.DEBTOP=2 时的滤波波形。

计算公式如下：

$$f_{DEB\_CLK} = \frac{f_{PCNT\_CLK}}{(\ FLT.CLKDIV\ + 1\ )}$$

版权所有 ©小华半导体有限公司

21.3.5 超时

打开超时功能（TOCR.EN）将使用滤波时钟（详见脉冲宽度滤波）对脉冲高电平时间由 0 开始进行加计数，采样到低电平将使计数器回到 0，若一个高电平计数值达到（TOCR.TH）将产生中断标志位 IF.TO。

超时功能使用滤波时钟，需配置分频系数（FLT.CLKDIV），但不依赖于是否打开滤波使能（FLT.EN）。同时仅当启动 PCNT 之后（RUN=1），超时计数器才启动。

溢出时间计算公式如下：

$$T_{TO} = \frac{(\ FLT.CLKDIV\ +1\ )\ \times\ TOCR.CH}{f_{PCNT\_CLK}}$$

说明

当使用超时功能时，请参考低功耗模式下的自动唤醒定时器中的相关步骤进行操作。

21.3.6 脉冲输入选择

本系列除了支持选择 IO 的输入作为 PCNT 的脉冲输入，还支持选择 VC 的输出作为 PCNT 的脉冲输入，通过 GPIO_PCNT 寄存器来进行选择，详情请参见《端口控制器（GPIO）》章节“寄存器-端口辅助寄存器”。

21.3.7 Debug 观测输出

为确认进入脉冲解码模块的信号符合预期，可以通过寄存器选择三组整形后的脉冲通过 IO 输出作为 PCNT_S0FO/PCNT_S1FO 观测信号，分别是：

- S0A/S1A
- S0P/S1P
- S0PF/S1PF

通过观测 PCNT_S0FO/PCNT_S1FO 输出脉冲信号，可以更直观的调整极性选择和脉冲宽度滤波器的配置，避免解码电路的输入信号不符合预期。

21.4 操作示例

21.4.1 低功耗模式下的自动唤醒定时器

背景信息

PCNT 通过适当的配置，可实现低功耗模式下自动唤醒，其最长定时周期为 1024 秒。

操作步骤

步骤 1. 设置 GPIO_PCNT 寄存器为 0，选通 IO 作为 PCNT 的输入源。

步骤 2. 确保端口功能选择寄存器（Pxx_SEL）不要配置任何端口为 PCNT_S0。

步骤 3. 设置 CTRL.MODE 为 0，选择单通道模式。

步骤 4. 设置 CTRL.S0P 为 1，对 S0 输入通道选择极性取反。

步骤 5. 配置 CTRL.CLKSEL，选择 XTL 或者 RCL 作为计数器时钟。

步骤 6. 配置 FLT.CLKDIV，选择滤波器的时钟分频系数。

步骤 7. 配置 TOCR.TH，选择超时定时器的定时周期。

步骤 8. 设置 TOCR.EN 为 1，使能超时定时器。

步骤 9. 使能 PCNT 中断向量表。

步骤 10. 向 ICR 写 0，清除 PCNT 所有中断标志。

步骤 11. 设置 IEN.TO 为 1，使能超时中断。

步骤 12. 设置 RUN 为 1，启动 PCNT。

步骤 13. 进入低功耗模式，等待 PCNT 超时中断唤醒 MCU。

步骤 14. 在中断服务程序中，依次执行以下步骤：

版权所有 ©小华半导体有限公司

a. 设置 RUN 为 0。
b. 向 ICR.TO 写 0，清除超时中断标志。
c. 设置 PCNT_IEN.TO 为 0。
d. 执行用户需要的执行的功能。
e. 查询直到 PCNT_RUN 为 0。
f. 查询直到 PCNT_IFR.TO 为 0。
g. 退出中断服务程序。

步骤 15. 如需再次启动定时器，重复步骤 11~14。

版权所有 ©小华半导体有限公司

21.5 寄存器

21.5.1 寄存器总表

基地址：0x40005400

表 21-1 脉冲计数器（PCNT）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	PCNT_RUN	PCNT 启动寄存器（异步）	32
0x04	PCNT_CTRL	PCNT 控制寄存器（异步长信号）	32
0x08	PCNT_FLT	PCNT 滤波控制寄存器（异步长信号）	32
0x0C	PCNT_TOCR	PCNT 超时控制寄存器（异步长信号）	32
0x10	PCNT_CMD	PCNT 命令寄存器（异步）	32
0x14	PCNT_SR1	PCNT 状态寄存器 1（同步）	32
0x18	PCNT_CNT	PCNT 计数寄存器（同步）	32
0x1C	PCNT_TOP	PCNT 计数溢出寄存器（同步）	32
0x20	PCNT_BUF	PCNT 计数溢出缓存寄存器（异步）	32
0x24	PCNT_IFR	PCNT 中断标识寄存器（同步）	32
0x28	PCNT_ICR	PCNT 中断清除寄存器（异步）	32
0x2C	PCNT_IEN	PCNT 中断使能寄存器（异步长信号）	32
0x30	PCNT_SR2	PCNT 状态寄存器 2（异步）	32
0x34	PCNT_DBG	PCNT Debug 观测输出选择寄存器（异步长信号）	32

版权所有 ©小华半导体有限公司

21.5.2 PCNT 启动寄存器（PCNT_RUN）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															RUN
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	RUN	PCNT 启动/停止控制 ● 0b0：停止 ● 0b1：启动 **说明** ● 当前模块将 PCLK 时钟域的配置寄存器视作长信号，未进行到 PCNT_CLK 时钟域的同步，所以当 RUN=1 启动 PCNT 后，配置寄存器不允许进行修改以避免发生未知错误。所有配置寄存器的修改务必在 PCNT 停止的状态（RUN=0）下进行。 ● 对 RUN 位写入一个值后，需要经过一个同步的过程才可启动/停止 PCNT 计数，在同步未完成之前读取 RUN 位将返回写入之前的 RUN 状态值。所以如果要停止 PCNT 之后再启动 PCNT，需对 RUN 位写入 0，查询到 RUN 位=0 之后才可继续后续其他操作（包括对 RUN 位写入 1 以重新启动 PCNT）。	RW

版权所有 ©小华半导体有限公司

21.5.3 PCNT 控制寄存器（PCNT_CTRL）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																									S1P	S0P	DIR	CLKSEL		MODE	
Access																										RW	RW	RW	RW		RW	

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	S1P	S1 通道输入极性选择 ● 0b0：不取反 ● 0b1：取反	RW
5	S0P	S0 通道输入极性选择 ● 0b0：不取反 ● 0b1：取反	RW
4	DIR	计数方向选择 ● 0b0：加计数 ● 0b1：减计数 **说明** 仅对单通道模式和双通道非交模式有效。	RW
3:2	CLKSEL	PCNT_CLK 计数时钟选择 ● 0b00：PCLK ● 0b01：PCLK ● 0b10：XTL ● 0b11：RCL	RW
1:0	MODE	脉冲计数模式选择 ● 0b00：单通道脉冲计数模式 ● 0b01：单通道脉冲计数模式 ● 0b10：双通道非交脉冲计数模式 ● 0b11：双通道正交脉冲计数模式	RW

版权所有 ©小华半导体有限公司

21.5.4 PCNT 滤波控制寄存器（PCNT_FLT）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00002000																															
Name	Reserved															EN	DEBTOP			CLKDIV												
Access																RW	RW			RW												

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16	EN	脉冲宽度滤波器使能控制 ● 0b0：禁止 ● 0b1：使能	RW
15:13	DEBTOP	计数器阈值 使用滤波时钟对输入脉冲连续采样，当连续电平采样计数值达到阈值则视为正常脉冲，可通过滤波器。 **0b000：为非法值**	RW
12:0	CLKDIV	滤波时钟分频系数 系数 = CLKDIV + 1	RW

21.5.5 PCNT 超时控制寄存器（PCNT_TOCR）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000FFF																															
Name	Reserved															EN	Reserved						TH									
Access																RW							RW									

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16	EN	超时功能使能控制 ● 0b0：禁止 ● 0b1：使能	RW
15:12	*Reserved*	-	-
11:0	TH	超时阈值 当脉冲高电平被滤波时钟连续采样计数达到阈值，产生超时中断标识，计数器重新开始计数	RW

版权所有 ©小华半导体有限公司

21.5.6 PCNT 命令寄存器（PCNT_CMD）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													B2C	B2T	T2C
Access																														WO	WO	WO

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	B2C	BUF 同步 CNT 控制 写 1 立即将 BUF 中的值同步到 CNT，写 0 无效。 同步过程中 PCNT_SR2 的相应位为 1，此时不应对 BUF 进行写操作，不应对 CNT 进行读操作。	WO
1	B2T	BUF 同步 TOP 控制 写 1 立即将 BUF 中的值同步到 TOP，写 0 无效。 同步过程中 PCNT_SR2 的相应位为 1，此时不应对 BUF 进行写操作，不应对 TOP 进行读操作。	WO
0	T2C	TOP 同步 CNT 控制 写 1 立即将 TOP 中的值同步到 CNT，写 0 无效。 同步过程中 PCNT_SR2 的相应位为 1，此时不应对 B2T 写 1，不应对 CNT 进行读操作。	WO

21.5.7 PCNT 状态寄存器 1（PCNT_SR1）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															DIR
Access																																RO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	DIR	双通道正交脉冲计数方向指示 ● 0b0：加计数 ● 0b1：减计数	RO

版权所有 ©小华半导体有限公司

21.5.8 PCNT 计数寄存器（PCNT_CNT）

Offset	Bit Position																													
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																CNT															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	CNT	计数器计数值	RO

21.5.9 PCNT 计数溢出寄存器（PCNT_TOP）

Offset	Bit Position																													
0x1C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000FF																															
Name	Reserved																TOP															
Access																	RO															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	TOP	计数器上溢出阈值/计数器下溢出重载值	RO

21.5.10 PCNT 计数溢出缓存寄存器（PCNT_BUF）

Offset	Bit Position																													
0x20	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000FF																															
Name	Reserved																BUF															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	BUF	CNT 寄存器/TOP 寄存器的缓存	RW

版权所有 ©小华半导体有限公司

21.5.11 PCNT 中断标识寄存器（PCNT_IFR）

Offset	Bit Position																													
0x24	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								S1E	S0E	BB	FE	DIR	TO	OV	UF
Access																									RO	RO	RO	RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	S1E	脉冲解码错误中断标识 在一个非交编码完整采样周期内，S1 通道未发生变化。 仅在双通道非交编码模式有效。	RO
6	S0E	脉冲解码错误中断标识 在一个非交编码完整采样周期内，S0 通道未发生变化。 仅在双通道非交编码模式有效。	RO
5	BB	脉冲解码错误中断标识 双通道脉冲分别背靠背采样为高，中间并无低状态。 仅在双通道非交编码模式有效。	RO
4	FE	脉冲解码错误中断标识 在一个非交编码完整采样周期内，采样到的不是一个正确的非交编码帧。 仅在双通道非交编码模式有效。	RO
3	DIR	正交脉冲方向改变中断标识 正交脉冲被解码器判定为计数方向发生改变。 仅在双通道正交脉冲有效。	RO
2	TO	超时中断标识	RO
1	OV	上溢出中断标识	RO
0	UF	下溢出中断标识	RO

版权所有 ©小华半导体有限公司

21.5.12 PCNT 中断清除寄存器（PCNT_ICR）

Offset	Bit Position																													
0x28	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000FF																															
Name	Reserved																								S1E	S0E	BB	FE	DIR	TO	OV	UF
Access																									WO	WO	WO	WO	WO	WO	WO	WO

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	S1E	脉冲解码错误中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
6	S0E	脉冲解码错误中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
5	BB	脉冲解码错误中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
4	FE	脉冲解码错误中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
3	DIR	正交脉冲方向改变中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
2	TO	上溢出中断标识清除 超时中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	OV	写 0 清除标志，写 1 无效；读出恒为 1	WO
0	UF	下溢出中断标识清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

21.5.13 PCNT 中断使能寄存器（PCNT_IEN）

Offset	Bit Position																													
0x2C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								S1E	S0E	BB	FE	DIR	TO	OV	UF
Access																									RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7	S1E	脉冲解码错误中断使能 ● 0b0：禁止 ● 0b1：使能	RW
6	S0E	脉冲解码错误中断使能 ● 0b0：禁止 ● 0b1：使能	RW
5	BB	脉冲解码错误中断使能 ● 0b0：禁止 ● 0b1：使能	RW
4	FE	脉冲解码错误中断使能 ● 0b0：禁止 ● 0b1：使能	RW
3	DIR	正交脉冲方向改变中断使能 ● 0b0：禁止 ● 0b1：使能	RW
2	TO	超时中断使能 ● 0b0：禁止 ● 0b1：使能	RW
1	OV	上溢出中断使能 ● 0b0：禁止 ● 0b1：使能	RW
0	UF	下溢出中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

21.5.14 PCNT 状态寄存器 2（PCNT_SR2）

Offset	Bit Position																															
0x30	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																													B2C	B2T	T2C
Access																														RO	RO	RO

位/位域	标记	功能描述	读写
31:3	*Reserved*	-	-
2	B2C	将 BUF 中数值同步到 CNT 时的同步状态位 ● 0b0：同步已完成 ● 0b1：正在进行同步，不可读取 CNT 寄存器	RO
1	B2T	将 BUF 中数值同步到 TOP 时的同步状态位 ● 0b0：同步已完成 ● 0b1：正在进行同步，不可读取 TOP 寄存器	RO
0	T2C	将 TOP 中数值同步到 CTN 时的同步状态位 ● 0b0：同步已完成 ● 0b1：正在进行同步，不可读取 CNT 寄存器	RO

21.5.15 PCNT Debug 观测输出选择寄存器（PCNT_DBG）

Offset	Bit Position																															
0x34	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														DBG	
Access																															RW	

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1:0	DBG	选择脉冲 PCNT_S0FO/PCNT_S1FO 观测输出的来源 ● 0b00：固定为 0 ● 0b01：脉冲同步之后的输出（S0A/S1A） ● 0b10：脉冲极性选择之后的输出（S0P/S1P） ● 0b11：脉冲滤波之后的输出（S0PF/S1PF）	RW

版权所有 ©小华半导体有限公司

22 通用同步异步收发器（UART）

22.1 简介

通用同步异步收发器（UART）能够灵活地与外部设备进行全双工数据交换，它支持同步半双工、单线半双工通信以及多处理器通信。常用于短距离、低速的串行通信中。UART 通过可编程波特率发生器提供了多种波特率。UART 支持多种工作模式。

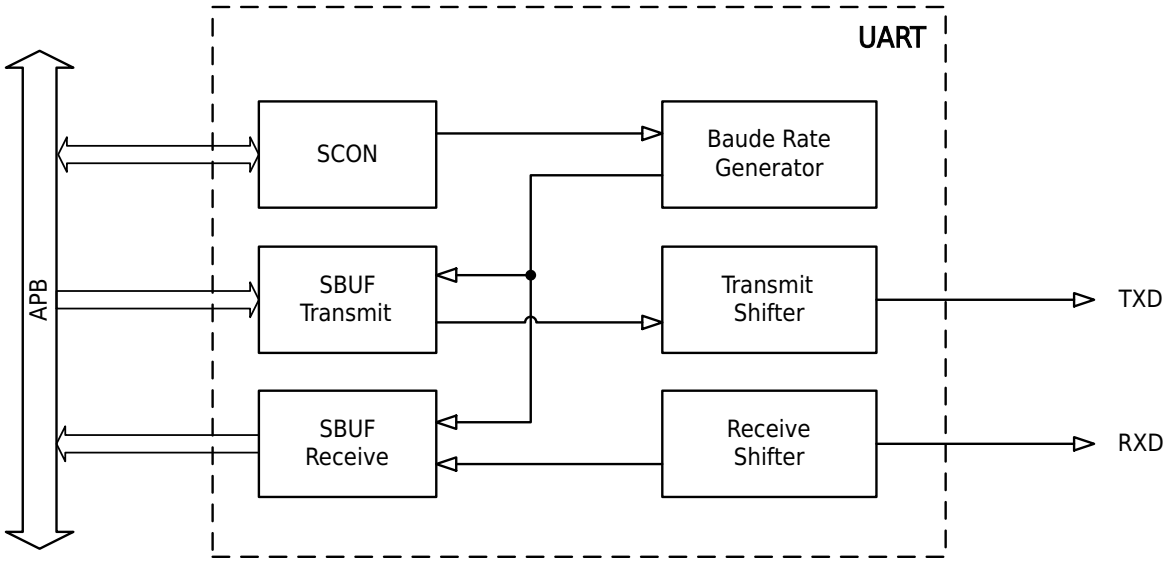


图 22-1 UART 结构框图

22.2 主要特性

- 支持同步半双工、异步全双工、单线半双工传输
- 可编程串行通信功能
  - 两种字符长度：8 比特、9 比特
  - 三种校验方式：无检验、奇校验、偶校验
  - 三种停止长度：1 比特、2 比特、1.5 比特
- 16-bit 波特率计数器
- 支持硬件流控（RTS、CTS）
- 支持多机通讯、自动地址识别
- 支持通过 DMA 数据传输

版权所有 ©小华半导体有限公司

22.3 功能说明

22.3.1 工作模式

UART 支持多种工作模式：同步半双工模式、异步全双工模式、单线半双工模式。通过 UART_SCON.SM 和 UART_SCON.HDSEL 搭配，即可配置出所需要的各种工作模式。

22.3.1.1 Mode0~Mode3 功能对比

配置 UART_SCON.SM 可选择不同的传输模式：Mode0~Mode3。这四种工作模式的主要功能对比如下表所示：

表 22-1 UART Mode0/1/2/3 数据结构

工作模式		传输位宽	数据组成	波特率
Mode0	同步半双工模式	8-bit	Data(8bits)	$BaudRate = \frac{f_{PCLK}}{12}$
Mode1	异步全双工模式	10~11-bit	Start(1bit) + Data(8bits) + Stop(1~2bits)	$BaudRate = \frac{f_{PCLK}}{OVER \times SCNT}$
Mode2	异步全双工模式	11~12-bit	Start(1bit) + Data(8bits) + B8(1bit) + Stop(1~2bits)	$BaudRate = \frac{f_{PCLK}}{OVER}$
Mode3	异步全双工模式	11~12-bit	Start(1bit) + Data(8bits) + B8(1bit) + Stop(1~2bits)	$BaudRate = \frac{f_{PCLK}}{OVER \times SCNT}$

说明

- Mode0 只能作为主机发送 UART 同步移位时钟，不可以作为从机接收外部输入的 UART 同步移位时钟。
- f_{PCLK} 代表当前 PCLK 的频率。
- OVER 取值：
  - UART_SCON.OVER=0b0 时，Mode1/3 模式 OVER 取值为 16；Mode2 模式 OVER 取值为 32。
  - UART_SCON.OVER=0b1 时，Mode1/3 模式 OVER 取值为 8；Mode2 模式 OVER 取值为 16。
- SCNT 的定义详见寄存器 UART_SCNT 介绍。
- B8 数据位比较特殊，在不同应用下具有不同的含义，请参考以下表格：

表 22-2 B8 数据含义

应用场景	UART_SCON.ADRDET	UART_SCON.B8CONT[1:0]	B8 数据含义
奇偶校验	-	0b01/0b10	接收时，B8 是所收到的 8bits 数据的奇偶校验位。 发送时，B8 是待发送的 8bits 数据的奇偶校验位。
多机通讯	0b1	-	B8=1，代表当前是地址帧。 B8=0，代表当前是数据帧。
其他	0b0	0b00/0b11	接收/发送数据 Bit8。

当开启多机通讯模式，接收数据奇偶校验自动关闭；发送数据奇偶校验仍受 B8CONT 控制。

版权所有 ©小华半导体有限公司

22.3.1.2 Mode0 数据收发

- Mode0 发送数据

  发送数据时，清除 UART_SCON.REN 位，并将数据写入 UART_SBUF 寄存器中。此时，发送数据从 RXD 输出（低位在先，高位在后），同步移位时钟从 TXD 输出。

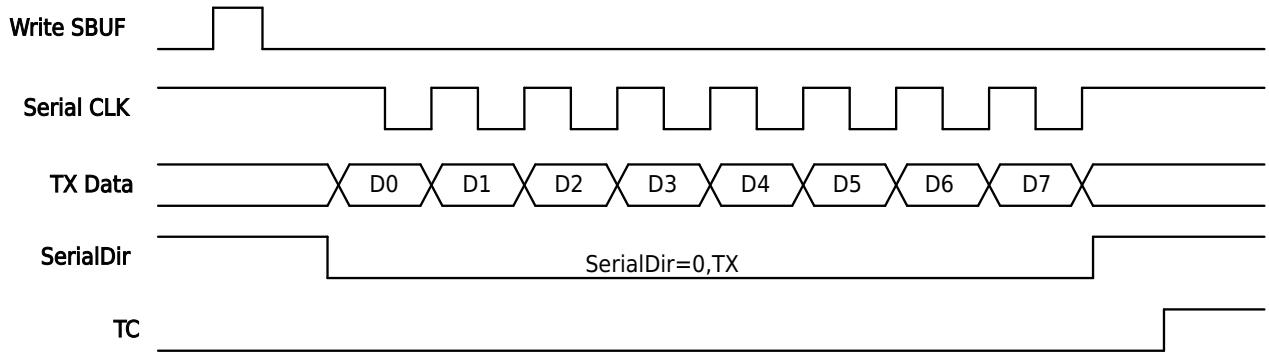


图 22-2 Mode0 发送数据

- Mode0 接收数据

  接收数据时，将 UART_SCON.REN 位置 1，并将 UART_ISR.RC 位清零。当接收结束，数据可从 UART_SBUF 寄存器读取。此时，接收数据从 RXD 输入（低位在先，高位在后），同步移位时钟从 TXD 输出。

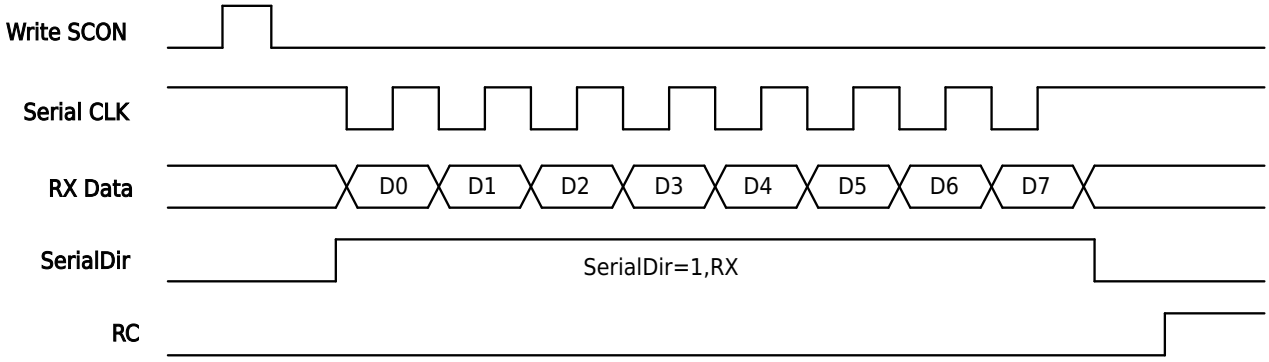


图 22-3 Mode0 接收数据

22.3.1.3 Mode1 数据收发

- Mode1 发送数据

  发送数据时，与 UART_SCON.REN 的值无关，将所发送数据写入 UART_SBUF 寄存器中，数据就会从 TXD 移出（低位在先，高位在后）。

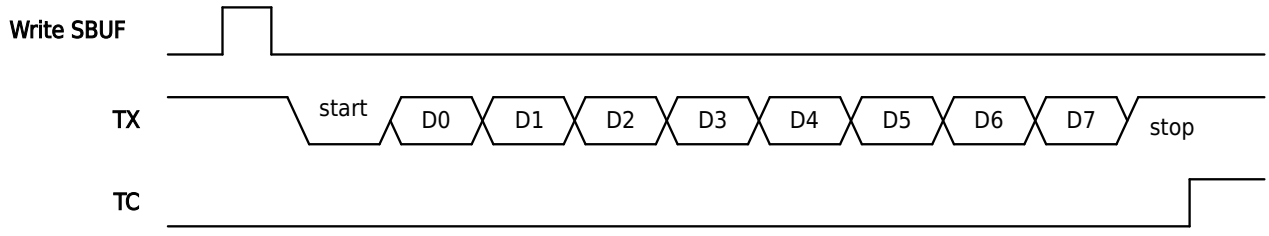


图 22-4 Mode1 发送数据

- Mode1 接收数据

  接收数据时，将 UART_SCON.REN 位置 1，并将 UART_ISR.RC 位清 0。开始接收 RXD 上数据（低位在先，高位在后），当接收完毕，可以从 UART_SBUF 寄存器读出。

版权所有 ©小华半导体有限公司

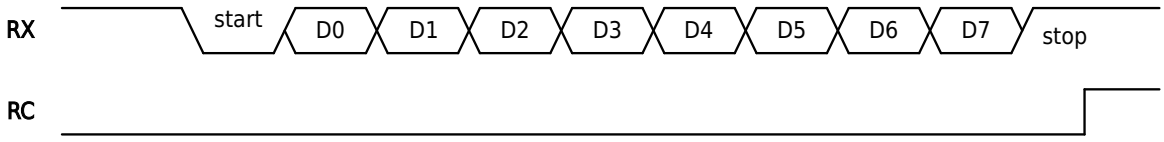


图 22-5 Mode1 接收数据

22.3.1.4 Mode2 数据收发

- Mode2 发送数据

  发送数据时，与 UART_SCON.REN 的值无关，将所发送数据写入 UART_SBUF 寄存器中，数据就会从 TXD 移出（低位在先，高位在后）。

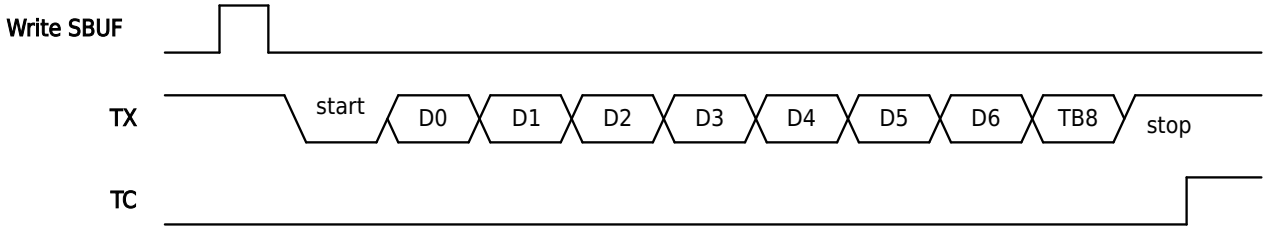


图 22-6 Mode2 发送数据

- Mode2 接收数据

  接收数据时，需将 UART_SCON.REN 位置 1，并将 UART_ISR.RC 位清 0。开始接收 RXD 上的数据（低位在先，高位在后），当接收完毕，可以从 UART_SBUF 寄存器读取。

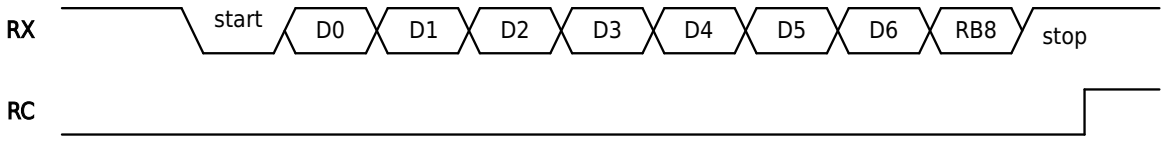


图 22-7 Mode2 接收数据

22.3.1.5 Mode3 数据收发

- Mode3 发送数据

  发送数据时，与 UART_SCON.REN 的值无关，将所发送数据写入 UART_SBUF 寄存器中，数据就会从 TXD 移出（低位在先，高位在后）。

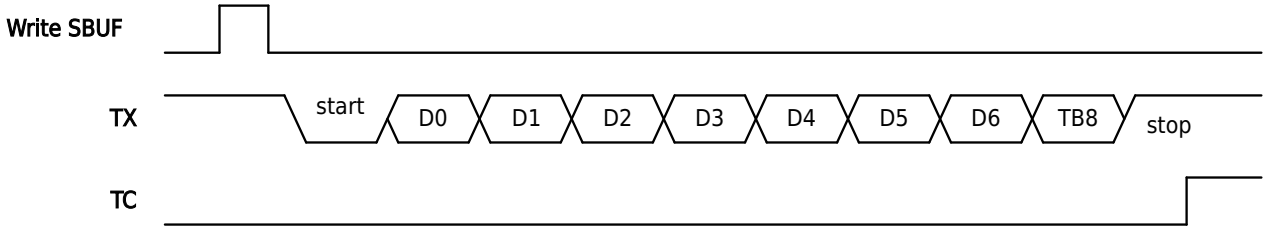


图 22-8 Mode3 发送数据

- Mode3 接收数据

  接收数据时，将 UART_SCON.REN 位置 1，并将 UART_ISR.RC 位清 0。开始接收 RXD 上数据（低位在先，高位在后），当接收完毕，可以从 UART_SBUF 寄存器读出。

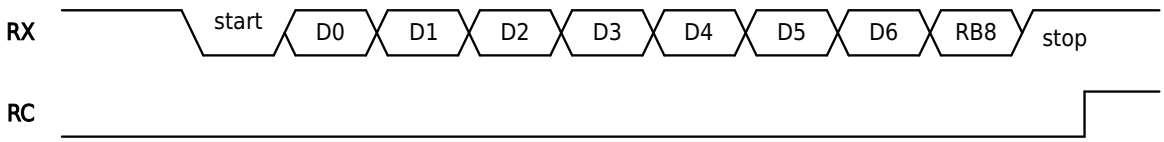


图 22-9 Mode3 接收数据

版权所有 ©小华半导体有限公司

22.3.1.6 单线半双工数据收发说明

当 UART_SCON.HDSEL=0b1，可进入单线半双工传输模式：

- TX 与 RX 信号线在模块内部相连。
- RX 信号不再使用，接收发送的数据都经由 TX 信号完成。TX 信号的方向控制由硬件逻辑完成，无需软件控制。
- 当发送缓存为空时，TX 信号始终为输入（接收状态），一旦向发送缓存填入一个数据，TX 信号变为输出（发送状态），当发送完成后，发送缓存变为空，TX 信号又回到输入。
- 无数据传输时，TXD 引脚始终处于输入状态。用户程序需配置该引脚为开漏输出并外接上拉电阻。

注意

1. 即使模块处于接收过程中，只要发送缓存被填入数据，TX 信号立即变为输出（发送状态），接收过程将被打断，并得到一个错误的接收数据。
2. 单线半双工模式与 Mode0 模式的异同：
   - 同：两者都是用一根信号分时复用地完成数据收发。
   - 异：Mode0 为同步传输，有同步时钟，而单线半双工模式为异步传输，所有的波特率计算还是遵照 Mode1-2-3 的波特率公式，仅仅是收发功能复用到了 TX 信号上。

22.3.2 波特率生成

Mode0~Mode3 生成波特率的公式不尽相同：

- Mode0 波特率生成公式： $BaudRate = \frac{f_{PCLK}}{12}$
- Mode1 波特率生成公式： $BaudRate = \frac{f_{PCLK}}{OVER \times SCNT}$
- Mode2 波特率生成公式： $BaudRate = \frac{f_{PCLK}}{OVER}$
- Mode3 波特率生成公式： $BaudRate = \frac{f_{PCLK}}{OVER \times SCNT}$

说明

- f_{PCLK} 代表当前 PCLK 的频率。
- OVER 取值：
  - UART_SCON.OVER=0b0 时，Mode1/3 模式 OVER 取值为 16；Mode2 模式 OVER 取值为 32。
  - UART_SCON.OVER=0b1 时，Mode1/3 模式 OVER 取值为 8；Mode2 模式 OVER 取值为 16。
- SCNT 的定义详见寄存器 UART_SCNT 介绍。

Mode1/Mode3 波特率设置示例

表 22-3 PCLK=4MHz 波特率计算表

波特率	PCLK=4MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
2400	208	2403.85	0.16%	104	2403.85	0.16%
4800	104	4807.69	0.16%	52	4807.69	0.16%
9600	52	9615.38	0.16%	26	9615.38	0.16%
19200	26	19230.77	0.16%	13	19230.77	0.16%
38400	13	38461.54	0.16%	7	35714.29	-6.99%
57600	9	55555.56	-3.55%	4	62500.00	8.51%
76800	7	71428.57	-6.99%	3	83333.33	8.51%
115200	4	125000.00	8.51%	2	125000.00	8.51%

版权所有 ©小华半导体有限公司

波特率	PCLK=4MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
128000	4	125000.00	-2.34%	2	125000.00	-2.34%
250000	2	250000.00	0.00%	1	250000.00	0.00%

表 22-4 PCLK=8MHz 波特率计算表

波特率	PCLK=8MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
2400	417	2398.08	-0.08%	208	2403.85	0.16%
4800	208	4807.69	0.16%	104	4807.69	0.16%
9600	104	9615.38	0.16%	52	9615.38	0.16%
19200	52	19230.77	0.16%	26	19230.77	0.16%
38400	26	38461.54	0.16%	13	38461.54	0.16%
57600	17	58823.53	2.12%	9	55555.56	-3.55%
76800	13	76923.08	0.16%	7	71428.57	-6.99%
115200	9	111111.11	-3.55%	4	125000.00	8.51%
128000	8	125000.00	-2.34%	4	125000.00	-2.34%
256000	4	250000.00	-2.34%	2	250000.00	-2.34%
500000	2	500000.00	0.00%	1	500000.00	0.00%

表 22-5 PCLK=16MHz 波特率计算表

波特率	PCLK=16MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
2400	833	2400.96	0.04%	417	2398.08	-0.08%
4800	417	4796.16	-0.08%	208	4807.69	0.16%
9600	208	9615.38	0.16%	104	9615.38	0.16%
19200	104	19230.77	0.16%	52	19230.77	0.16%
38400	52	38461.54	0.16%	26	38461.54	0.16%
57600	35	57142.86	-0.79%	17	58823.53	2.12%
76800	26	76923.08	0.16%	13	76923.08	0.16%
115200	17	117647.06	2.12%	9	111111.11	-3.55%
128000	16	125000.00	-2.34%	8	125000.00	-2.34%
256000	8	250000.00	-2.34%	4	250000.00	-2.34%
500000	4	500000.00	0.00%	2	500000.00	0.00%
1000000	2	1000000.00	0.00%	1	1000000.00	0.00%

表 22-6 PCLK=24MHz 波特率计算表

波特率	PCLK=24MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
2400	1250	2400.00	0.00%	625	2400.00	0.00%
4800	625	4800.00	0.00%	313	4792.33	-0.16%
9600	313	9584.66	-0.16%	156	9615.38	0.16%
19200	156	19230.77	0.16%	78	19230.77	0.16%
38400	78	38461.54	0.16%	39	38461.54	0.16%

版权所有 ©小华半导体有限公司

波特率	PCLK=24MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
57600	52	57692.31	0.16%	26	57692.31	0.16%
76800	39	76923.08	0.16%	20	75000.00	-2.34%
115200	26	115384.62	0.16%	13	115384.62	0.16%
128000	23	130434.78	1.90%	12	125000.00	-2.34%
256000	12	250000.00	-2.34%	6	250000.00	-2.34%
1000000	3	1000000.00	0.00%	2	750000.00	-25.00%
1500000	2	1500000.00	0.00%	1	1500000.00	0.00%

表 22-7 PCLK=32MHz 波特率计算表

波特率	PCLK=32MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
2400	1667	2399.52	-0.02%	833	2400.96	0.04%
4800	833	4801.92	0.04%	417	4796.16	-0.08%
9600	417	9592.33	-0.08%	208	9615.38	0.16%
19200	208	19230.77	0.16%	104	19230.77	0.16%
38400	104	38461.54	0.16%	52	38461.54	0.16%
57600	69	57971.01	0.64%	35	57142.86	-0.79%
76800	52	76923.08	0.16%	26	76923.08	0.16%
115200	35	114285.71	-0.79%	17	117647.06	2.12%
128000	31	129032.26	0.81%	16	125000.00	-2.34%
256000	16	250000.00	-2.34%	8	250000.00	-2.34%
1000000	4	1000000.00	0.00%	2	1000000.00	0.00%
2000000	2	2000000.00	0.00%	1	2000000.00	0.00%

表 22-8 PCLK=48MHz 波特率计算表

波特率	PCLK=48MHz					
	OVER=8			OVER=16		
	CNT	实际波特率	误差%	CNT	实际波特率	误差%
2400	2500	2400.00	0.00%	1250	2400.00	0.00%
4800	1250	4800.00	0.00%	625	4800.00	0.00%
9600	625	9600.00	0.00%	313	9584.66	-0.16%
19200	313	19169.33	-0.16%	156	19230.77	0.16%
38400	156	38461.54	0.16%	78	38461.54	0.16%
57600	104	57692.31	0.16%	52	57692.31	0.16%
76800	78	76923.08	0.16%	39	76923.08	0.16%
115200	52	115384.62	0.16%	26	115384.62	0.16%
128000	47	127659.57	-0.27%	23	130434.78	1.90%
256000	23	260869.57	1.90%	12	250000.00	-2.34%
1000000	6	1000000.00	0.00%	3	1000000.00	0.00%
2000000	3	2000000.00	0.00%	2	1500000.00	-25.00%
3000000	2	3000000.00	0.00%	1	3000000.00	0.00%

版权所有 ©小华半导体有限公司

22.3.3 帧错误检测

当工作在 Mode1/2/3 时，UART 具有帧错误检测功能：

- 如果接收数据时硬件未在预期时间内识别出停止位，从而出现同步失效或过度的噪声，则会检测到帧错误。
- 检测到帧错误时，UART_ISR.FE 置 1。UART_ISR.FE 要及时软件清零。

22.3.4 多机通讯

当工作在 Mode2/3 时，将 UART_SCON.ADRDET 设置为 1，可开启多机通讯地址自动识别功能。主机可以发送地址帧及数据帧，从机可以在收到匹配的地址帧后才接收数据帧。

主机发送地址帧及数据帧

当 UART_SBUF.DATA8 为 1 则发送地址帧，UART_SBUF.DATA 为目标从机的地址。

当 UART_SBUF.DATA8 为 0 则发送数据帧，UART_SBUF.DATA 为待发送的数据。

从机接收地址帧及数据帧

当 UART_SCON.ADRDET 为 1 时，从机只接收与自己地址相匹配的地址帧，忽略数据帧及不匹配的地址帧。当从机从 RXD 接收到地址帧时，硬件自动对比地址帧内的地址与本机地址，只有两者匹配时才会将收到的地址存入 UART_SBUF 寄存器并置位 UART_ISR.RC。

当 UART_SCON.ADRDET 为 0 时，从机只接收数据帧并忽略地址帧。用户程序应当在地址匹配后才设置 UART_SCON.ADRDET 为 0 以接收主机后继发送的数据帧。

从机地址配置

从机地址由广播地址和用户配置地址组成：

- 广播地址：UART_SADDR | UART_SADEN
- 用户配置地址：UART_SADDR & UART_SADEN

收到地址帧时，检测到从总线收到的地址与 UART_SADEN 的值相与后与用户配置地址相同，或收到的地址与广播地址相与后与广播地址相同，则认为收到了与从机地址相匹配的地址帧。

例：UART_SADDR=0x55，UART_SADEN=0xF0，则从机可以匹配的地址为 0xF5、0xF7、0xFD、0xFF（广播地址）和 0x50~0x5F（用户配置地址）。

22.3.5 DMAC 硬件握手

UART 模块支持 DMAC 的硬件握手逻辑。

- 将 UART_SCON.DMACTXEN 设置为 1，可以打开 UART TX 的 DMAC 硬件握手逻辑。

  当发送缓存为空时，UART 会向 DMAC 发出数据搬运请求 TX REQ。DMAC 收到该信号，则从 DMAC 源地址搬运一个帧的发送数据到 UART_SBUF 中。上述步骤重复发生，直到 DMAC 中所配置的数据长度全部搬运完毕。
- 将 UART_SCON.DMACRXEN 设置为 1，可以打开 UART RX 的 DMAC 硬件握手逻辑。

  当一帧接收完成，UART 会向 DMAC 发出数据搬运请求 RX REQ。DMAC 收到该信号，则从 UART_SBUF 中把接收数据搬运至 DMAC 的目标地址中。上述步骤重复发生，直到 DMAC 中所配置的数据长度全部搬运完毕。

22.3.6 硬件流控

通过增加 nCTS 和 nRTS 信号可以实现 UART 硬件流控的功能，即 UART 硬件模块根据 nCTS 和 nRTS 的高低电平自动控制数据的收发，而无需通过软件来判断。两个 UART 模块之间的硬件流控示意图如下：

版权所有 ©小华半导体有限公司

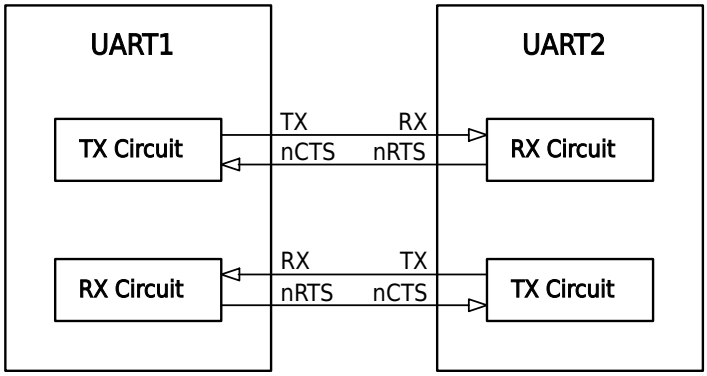


图 22-10 UART 硬件流控

nRTS 流控

nRTS 流控使能时（UART_SCON.RTSEN 设置为 1）：

- 当 UART 接收缓存空时，会将 nRTS 变为有效（连接到低电平）。
- 当接收缓存满时，会将 nRTS 变为无效（连接到高电平），表明发送过程会在当前帧结束后停止。

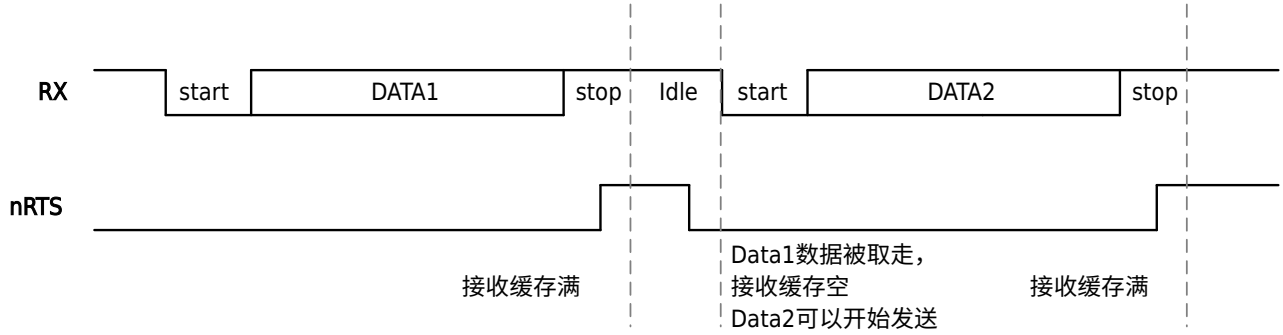


图 22-11 nRTS 硬件流控信号

nCTS 流控

nCTS 流控使能时（UART_SCON.CTSEN 设置为 1），在 UART 发送下一帧数据之前，先判断 nCTS 的高低电平：

- 如果 nCTS 为有效（连接到低电平），则 UART 发送下一帧数据。
- 如果 nCTS 为无效（连接到高电平），则 UART 当前帧发送完成后，暂停发送下一帧数据。

当 nCTS 流控使能时，一旦 nCTS 信号发生翻转，UART_ISR.CTSIF 便会硬件置 1。如果 UART_SCON.CTSIE 置 1，则会产生中断，同时，nCTS 信号的高低电平会记录在 UART_ISR.CTS 标志位中。

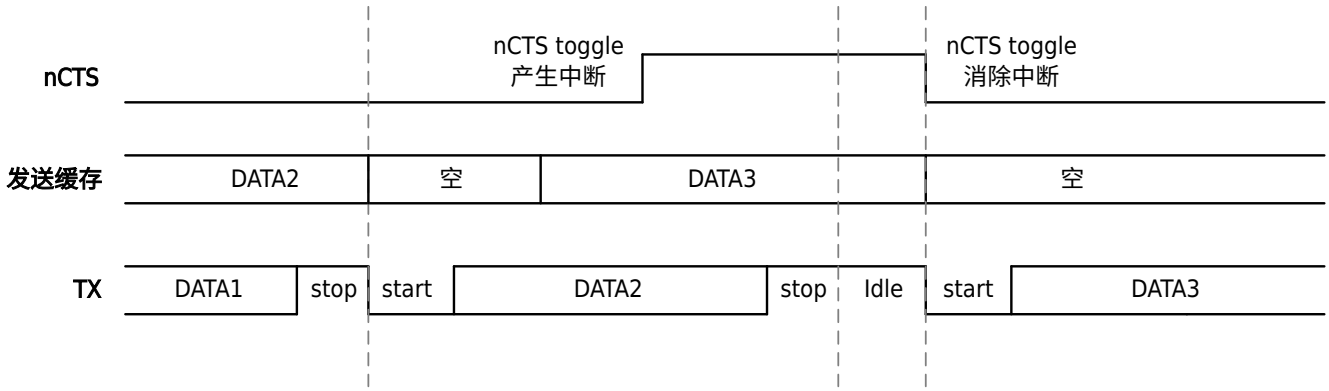


图 22-12 nCTS 硬件流控信号

版权所有 ©小华半导体有限公司

22.3.7 收发端缓存

接收缓存

UART 模块接收端有一个帧（8bits/9bits）的接收缓存，即保存接收的数据帧直至下一帧数据的 Stop 位被接收才更新该数据帧。

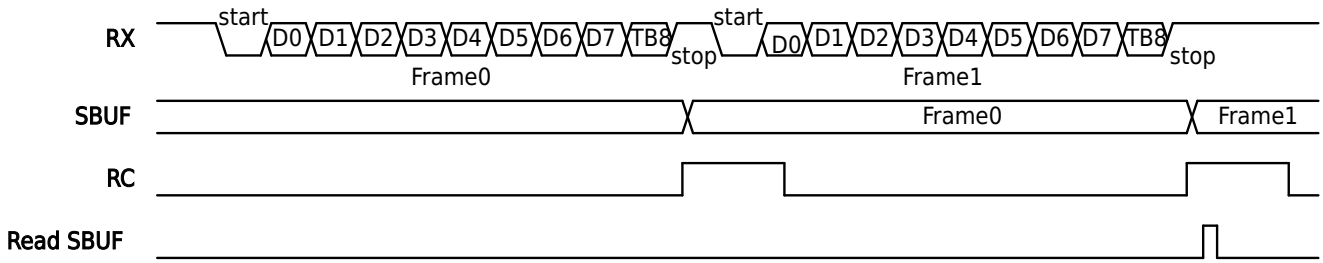


图 22-13 接收缓存

发送缓存

UART 模块发送端有一个帧(8bits/9bits)的发送缓存，当 UART 在发送当前帧时，下一个发送数据软件写入 UART_SBUF。

当 UART_ISR.TXE=0 时，表明当前发送缓存满，UART_SBUF 不能写入下一个发送数据。

当 UART_ISR.TXE=1 时，表明当前发送缓存空，UART_SBUF 可以写入下一个发送数据，在完成当前数据传输后，硬件自动把发送缓存中的数据装载入移位寄存器中发送出去。

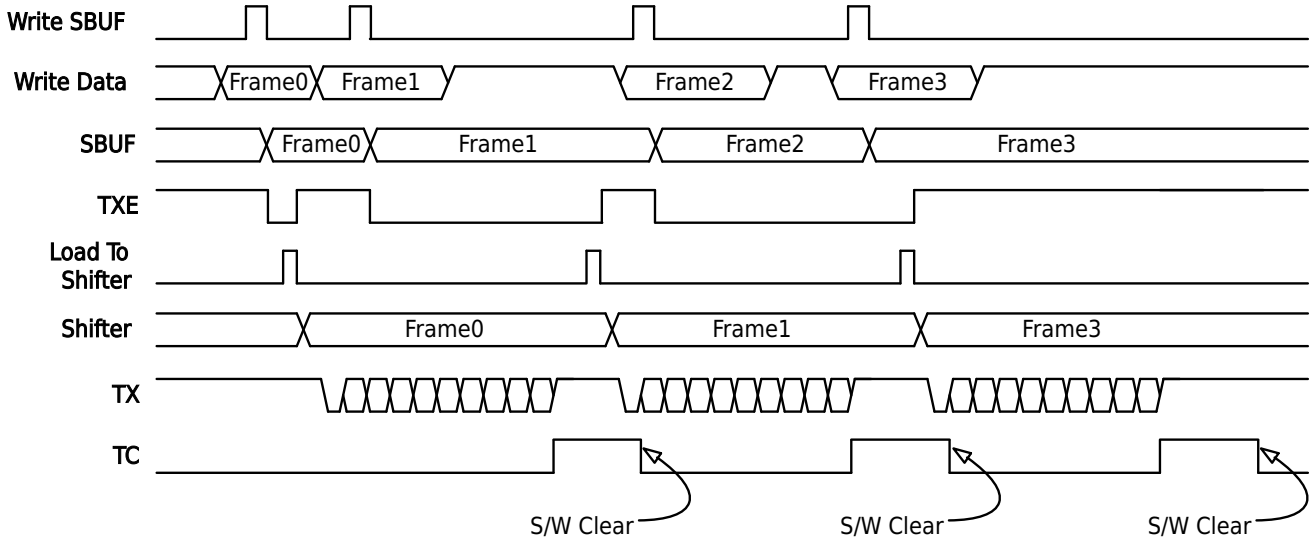


图 22-14 发送缓存

版权所有 ©小华半导体有限公司

22.4 寄存器

22.4.1 寄存器总表

- UART0 基地址：0x40000000
- UART1 基地址：0x40000100
- UART2 基地址：0x40006000
- UART3 基地址：0x40006400

表 22-9 通用同步异步收发器（UART）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	UART_SBUF	数据寄存器	32
0x04	UART_SCON	控制寄存器	32
0x08	UART_SADDR	地址寄存器	32
0x0C	UART_SADEN	地址掩码寄存器	32
0x10	UART_ISR	中断标志位寄存器	32
0x14	UART_ICR	中断标志位清除寄存器	32
0x18	UART_SCNT	波特率寄存器	32

版权所有 ©小华半导体有限公司

22.4.2 数据寄存器（UART_SBUF）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																							DATA8	DATA							
Access																								RW	RW							

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	DATA8	Bit8 数据位 ● 在 Mode0/1 下，读取该位为 0，写入该位无效 ● 在 Mode2/3 下，分以下情况： ▶ 当硬件奇偶校验位开启时，接收时该位为接收数据奇偶校验位，校验由硬件进行，如校验出错，校验错误标志位 PE 置 1；发送时该位无效，发送数据奇偶校验位由硬件计算并发送。 ▶ 当硬件奇偶校验位关闭时，接收时该位为接收数据 Bit8；发送时该位为发送数据 Bit8。 **说明** 当开启多机通讯模式，接收数据奇偶校验自动关闭；发送数据奇偶校验仍受 B8CONT 控制。	RW
7:0	DATA	数据 发送数据时，将发送数据写入该寄存器；接收数据时，数据接收完毕后，从该寄存器中读取	RW

版权所有 ©小华半导体有限公司

22.4.3 控制寄存器（UART_SCON）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved									HDSEL	FEIE	CTSIE	CTSEN	RTSEN	DMATXEN	DMARXEN	STOPBIT	PEIE	Reserved				OVER	TXEIE	SM		ADRDET	REN		B8CONT		TCIE	RCIE
Access										RW	RW	RW	RW	RW	RW	RW	RW	RW					RW	RW	RW		RW	RW		RW		RW	RW

位/位域	标记	功能描述	读写
31:23	*Reserved*	-	-
22	HDSEL	单线半双工模式使能 ● 0b0：禁止 ● 0b1：使能	RW
21	FEIE	帧错误中断使能 ● 0b0：禁止 ● 0b1：使能 数据接收标志产生于数据停止位接收完成，帧错误中断与数据接收中断由于停止位设置不同，帧错误中断会提前于数据接收中断。使用此中断使能时请注意： ● 方法 1：关闭 FEIE 中断使能，接收数据中断后通过软件判断 ISR.FE 帧错误标志是否置起来判断该数据是否正确。 ● 方法 2：关闭 FEIE 中断使能，接收数据中断后通过其他方法判断数据是否正确。	RW
20	CTSIE	CTS 信号翻转中断使能 ● 0b0：禁止 ● 0b1：使能	RW
19	CTSEN	CTS 信号使能控制 ● 0b0：禁止 ● 0b1：使能	RW
18	RTSEN	RTS 信号使能控制 ● 0b0：禁止 ● 0b1：使能	RW
17	DMATXEN	TX DMAC 的硬件握手信号使能 ● 0b0：禁止 ● 0b1：使能	RW
16	DMARXEN	RX DMAC 的硬件握手信号使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
15:14	STOPBIT	Stop Bit 长度选择 ● 0b00：1-bit ● 0b01：1.5-bit ● 0b10：2-bit ● 0b11：禁止设置 **说明** Mode0 时虽然没有 Stop Bit，但仍需把 STOPBIT[1:0]设置为 0b00。	RW
13	PEIE	奇偶校验错误中断使能 ● 0b0：禁止 ● 0b1：使能 数据接收标志产生于数据停止位接收完成，硬件奇偶校验与数据接收中断由于停止位设置不同，奇偶校验错误中断会提前于数据接收中断。使用此中断使能时请注意： ● 方法 1：关闭 PEIE 中断使能，接收数据中断后软件判断 ISR.PE 奇偶校验是否正确。 ● 方法 2：关闭 PEIE 中断使能，接收数据中断通过接收 SBUF.DATA8 软件判断奇偶校验是否正确。	RW
12:10	*Reserved*	-	-
9	OVER	过采样控制 ● Mode0：无效 ● Mode1/3： ▶ 0b0：16 采样分频 ▶ 0b1：8 采样分频 ● Mode2： ▶ 0b0：32 采样分频 ▶ 0b1：16 采样分频	RW
8	TXEIE	TX 空中断使能 ● 0b0：禁止 ● 0b1：使能	RW
7:6	SM	工作模式 ● 0b00：Mode0 ● 0b01：Mode1 ● 0b10：Mode2 ● 0b11：Mode3	RW
5	ADRDET	多机通讯地址自动识别使能 ● 0b0：禁止 ● 0b1：使能	RW
4	REN	接收使能 ● Mode0： ▶ 0b0：发送 ▶ 0b1：接收 ● Mode1/2/3： ▶ 0b0：发送 ▶ 0b1：接收/发送	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
3:2	B8CONT	Bit8 数据控制位 ● 0b00：由软件读写 SBUF.DATA8 来决定 ● 0b01：硬件偶校验 ● 0b10：硬件奇校验 ● 0b11：禁止设置	RW
1	TCIE	发送中断使能 ● 0b0：禁止 ● 0b1：使能	RW
0	RCIE	接收中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

22.4.4 地址寄存器（UART_SADDR）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								SADDR							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	SADDR	从机设备地址寄存器	RW

22.4.5 地址掩码寄存器（UART_SADEN）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								SADEN							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	SADEN	从机设备地址掩码寄存器	RW

版权所有 ©小华半导体有限公司

22.4.6 中断标志位寄存器（UART_ISR）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000008																															
Name	Reserved																									CTS	CTSIF	PE	TXE	FE	TC	RC
Access																										RO	RO	RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	CTS	CTS 信号标志 只能通过硬件清零 ● 0b0：CTS 信号为低电平 ● 0b1：CTS 信号为高电平	RO
5	CTSIF	CTS 中断标志 ● 0b0：CTS 信号没有发生反转 ● 0b1：CTS 信号发生反转	RO
4	PE	奇偶校验错误标志 ● 0b0：无奇偶校验错误 ● 0b1：奇偶校验错误	RO
3	TXE	Tx Buffer 空标志 只能通过硬件清零 ● 0b0：Tx Buffer 非空 ● 0b1：Tx Buffer 空	RO
2	FE	帧错误标志 ● 0b0：未发生帧错误 ● 0b1：已发生帧错误	RO
1	TC	发送完毕中断标志 ● 0b0：发送未完成 ● 0b1：发送完成	RO
0	RC	接收完毕中断标志 ● 0b0：接收未完成 ● 0b1：接收完成	RO

版权所有 ©小华半导体有限公司

22.4.7 中断标志位清除寄存器（UART_ICR）

Offset	Bit Position																													
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000037																															
Name	Reserved																										CTSIFCF	PECF	Reserved	FECF	TCCF	RCCF
Access																											WO	WO		WO	WO	WO

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	CTSIFCF	CTS 中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
4	PECF	奇偶校验错误标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
3	*Reserved*	-	-
2	FECF	帧错误标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	TCCF	发送完毕中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	RCCF	接收完毕中断标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

22.4.8 波特率寄存器（UART_SCNT）

Offset	Bit Position																													
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																SCNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	SCNT	波特率计数器	RW

版权所有 ©小华半导体有限公司

23 低功耗同步异步收发器（LPUART）

23.1 简介

低功耗同步异步接收器（LPUART）是一种允许在微控制器低功耗模式下进行全双工通信的 UART。当微控制器处于 DeepSleep 模式时，LPUART 也可以正常接收 UART 数据帧，通过接收完成中断唤醒微控制器。

23.2 主要特性

- 配置时钟 PCLK
- 传输时钟 SCLK（SCLK 可选择 XTL、RCL 以及 PCLK）
- 支持同步半双工、异步全双工、单线半双工传输
- 可编程串行通信功能
  - 两种字符长度：8 比特、9 比特
  - 三种校验方式：无检验、奇校验、偶校验
  - 三种停止长度：1 比特、1.5 比特、2 比特
- 支持低功耗模式下收发数据
- 16-bit 波特率计数器
- 支持硬件流控（RTS、CTS）
- 支持多机通讯、自动地址识别
- 支持通过 DMA 数据传输

版权所有 ©小华半导体有限公司

23.3 功能说明

23.3.1 功能框图

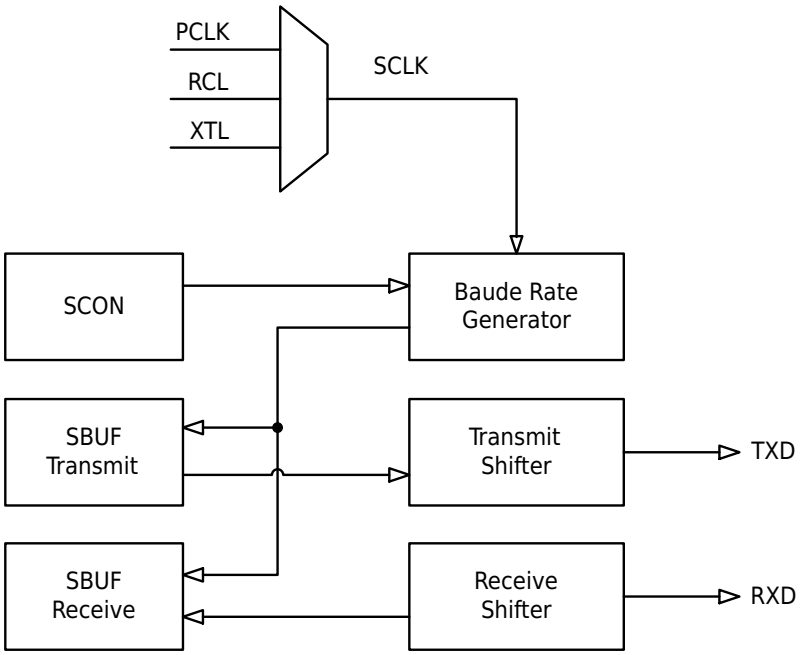


图 23-1 LPUART 功能框图

23.3.2 时钟说明

LPUART 模块有两个时钟：

- 配置时钟 PCLK

  配置时钟用于系统 APB 总线对 LPUART 模块进行寄存器配置，配置时钟固定为 APB 总线时钟 PCLK。当系统进入 DeepSleep 模式，PCLK 时钟将会停止。

- 传输时钟 SCLK

  传输时钟用于 LPUART 数据收发逻辑工作，其时钟来源可选择外部低速晶振时钟（XTL）、内部低速时钟（RCL）以及 PCLK 时钟。

  当系统进入 DeepSleep 模式，如果 SCLK 选择外部低速晶振时钟（XTL）或者内部低速时钟（RCL），LPUART 仍旧可以进行正常的数据收发，而不受系统 DeepSleep 模式的影响。

23.3.3 工作模式

LPUART 支持多种工作模式：同步半双工模式、异步全双工模式、单线半双工模式。

通过 LPUART_SCON.SM 和 LPUART_SCON.HDSEL 搭配，即可配置出所需要的各种工作模式。

版权所有 ©小华半导体有限公司

23.3.3.1 Mode0~Mode3 功能对比

配置 LPUART_SCON.SM 可选择不同的传输模式：Mode0~Mode3。这四种工作模式的主要功能对比如下表所示：

表 23-1 LPUART Mode0/1/2/3 数据结构

工作模式		传输位宽	数据组成	波特率
Mode0	同步半双工模式	8-bit	Data(8bits)	$BaudRate = \frac{f_{SCLK}}{12}$
Mode1	异步全双工模式	10~11-bit	Start(1bit) + Data(8bits) + Stop(1~2bits)	$BaudRate = \frac{f_{SCLK}}{OVER \times SCNT}$
Mode2	异步全双工模式	11~12-bit	Start(1bit) + Data(8bits) + B8(1bit) + Stop(1~2bits)	$BaudRate = \frac{f_{SCLK}}{OVER}$
Mode3	异步全双工模式	11~12-bit	Start(1bit) + Data(8bits) + B8(1bit) + Stop(1~2bits)	$BaudRate = \frac{f_{SCLK}}{OVER \times SCNT}$

说明

- 当 SCLK 选择 XTL（频率 32.768kHz）时，Mode1/2/3 可以支持 9600/4800 波特率，波特率的产生详见寄存器 LPUART_BSEL/LPUART_MODU。
- Mode0 只能作为主机发送 LPUART 同步移位时钟，不可以作为从机接收外部输入的 LPUART 同步移位时钟。
- f_{SCLK} 为 SCLK 的时钟频率。
- OVER 取值：
  - LPUART_SCON.OVER=0b00 时，Mode1/3 模式 OVER 取值为 16；Mode2 模式 OVER 取值为 32。
  - LPUART_SCON.OVER=0b01 时，Mode1/3 模式 OVER 取值为 8；Mode2 模式 OVER 取值为 16。
  - LPUART_SCON.OVER=0b10 时，Mode1/3 模式 OVER 取值为 4；Mode2 模式 OVER 取值为 8。
- SCNT 的定义详见寄存器 LPUART_SCNT 介绍。
- B8 数据位比较特殊，在不同应用下具有不同的含义，请参考以下表格：

表 23-2 B8 数据含义

应用场景	LPUART_SCON.ADRDET	LPUART_SCON.B8CONT[1:0]	B8 数据含义
奇偶校验	-	0b01/0b10	接收时，B8 是所收到的 8bits 数据的奇偶校验位。 发送时，B8 是所发送的 8bits 数据的奇偶校验位。
多机通讯	0b1	-	B8=1，代表当前是地址帧。 B8=0，代表当前是数据帧。
其他	0b0	0b00/0b11	接收/发送数据 Bit8。

当开启多机通讯模式，接收数据奇偶校验自动关闭；发送数据奇偶校验仍受 B8CONT 控制。

版权所有 ©小华半导体有限公司

23.3.3.2 Mode0 数据收发

- Mode0 发送数据

  当设置 LPUART_SCON.REN 为 0 时 LPUART 工作于发送状态，将待发送的数据写入 LPUART_SBUF 寄存器中，则数据将从 RXD 输出（低位在先，高位在后），同步移位时钟从 TXD 输出。

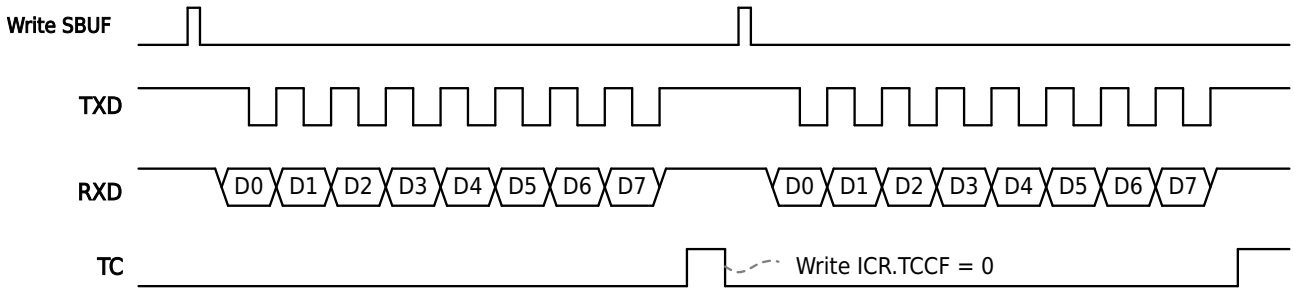


图 23-2 Mode0 发送数据

- Mode0 接收数据

  当设置 LPUART_SCON.REN 为 1 时 LPUART 工作于接收状态。每当 LPUART_ISR.RC 标志为 0 时，TXD 管脚会输出 8 个同步移位时钟，数据将从 RXD 输入（低位在先，高位在后）。每次将 LPUART_ISR.RC 标志清零即可接收下一个字节。

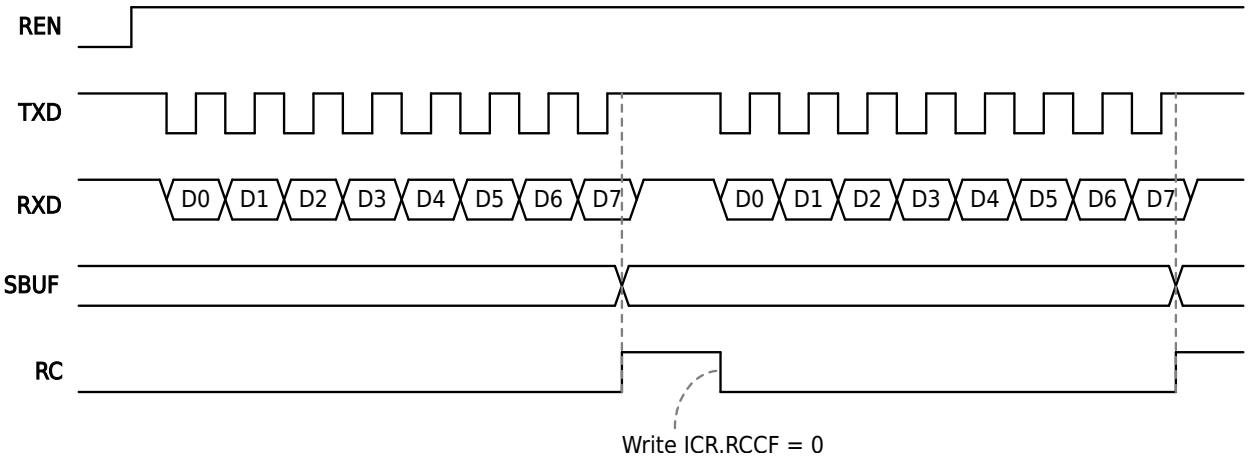


图 23-3 Mode0 接收数据

23.3.3.3 Mode1 数据收发

- Mode1 发送数据

  无论 LPUART_SCON.REN 为 0 或 1，都可以正常发送数据。

  将数据写入 LPUART_SBUF，硬件自动将数据加载到发送移位寄存器并从 TXD 管脚移位输出（低位在先，高位在后），LPUART_ISR.TXE 标志硬件置 1。

  用户查询到 LPUART_ISR.TXE 标志为 1 时，即可向 LPUART_SBUF 寄存器写入下一个待发送的数据。

  每当 TXD 管脚发送完成一帧数据时，LPUART_ISR.TC 标志会被硬件置 1 以指示当前的发送进展。

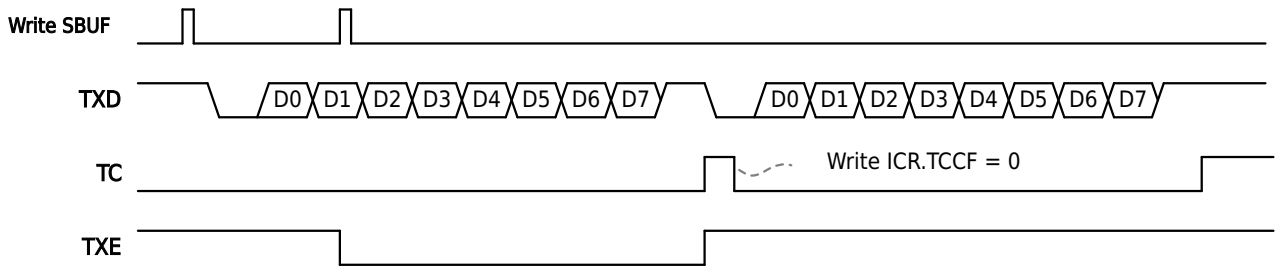


图 23-4 Mode1 发送数据

版权所有 ©小华半导体有限公司

- Mode1 接收数据

  接收数据时，将 LPUART_SCON.REN 设置为 1，并将 LPUART_ISR.RC 位清 0。

  当一帧数据接收完成，LPUART_ISR.RC 标志会被硬件置 1，接收到的数据从 LPUART_SBUF 寄存器中读出。

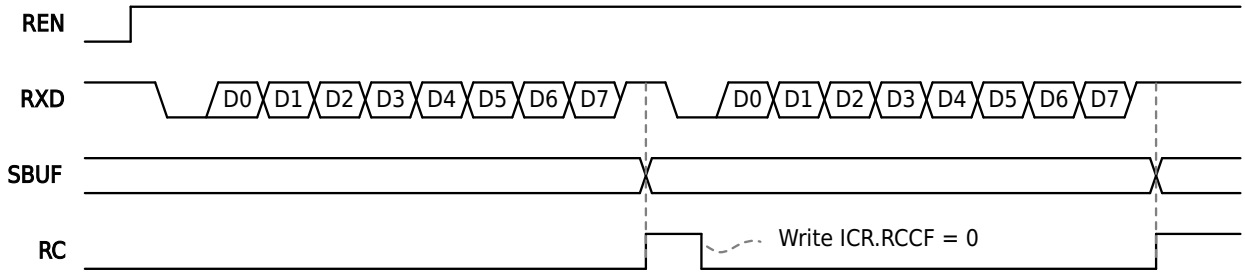


图 23-5 Mode1 接收数据

23.3.3.4 Mode2/Mode3 数据收发

- Mode2/3 发送数据

  无论 LPUART_SCON.REN 为 0 或 1，都可以正常发送数据。

  将数据写入 LPUART_SBUF，硬件自动将数据加载到发送移位寄存器并从 TXD 管脚移位输出（低位在先，高位在后），LPUART_ISR.TXE 标志硬件置 1。

  用户查询到 LPUART_ISR.TXE 标志为 1 时，即可向 LPUART_SBUF 寄存器写入下一个待发送的数据。

  每当 TXD 管脚发送完成一帧数据时，LPUART_ISR.TC 标志会被硬件置 1 以指示当前的发送进展。

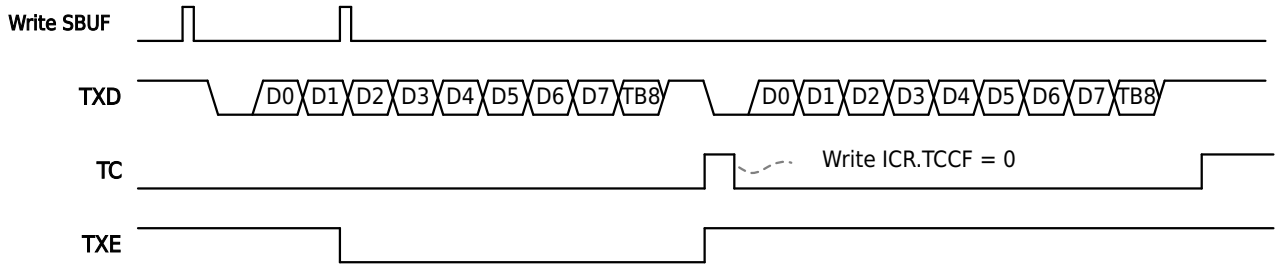


图 23-6 Mode2/Mode3 发送数据

- Mode2/3 接收数据

  接收数据时，需要将 LPUART_SCON.REN 设置为 1，并将 LPUART_ISR.RC 位清 0。

  每当一帧数据接收完成，LPUART_ISR.RC 标志会被硬件置 1，接收到的数据可以从 LPUART_SBUF 寄存器中读出。

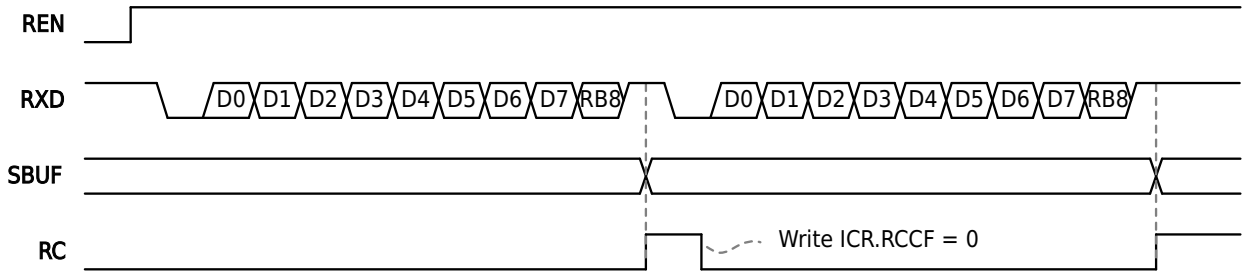


图 23-7 Mode2/Mode3 接收数据

23.3.3.5 单线半双工数据收发

当 LPUART_SCON.HDSEL=0b1，可进入单线半双工传输模式：

- TX 与 RX 信号线在模块内部相连。

版权所有 ©小华半导体有限公司

- RX 信号不再使用，接收发送的数据都经由 TX 信号完成。TX 信号的方向控制由硬件逻辑完成，无需软件控制。
- 配置 LPUART_SCON.HDSEL=0b1 后，要等待一位数据的发送时长（即 1/BaudRate 秒后），才能正常接收。
- 当发送缓存为空时，TX 信号始终为输入（接收状态）。一旦向发送缓存填入一个数据，TX 信号变为输出（发送状态）。当发送完成，发送缓存变为空，TX 信号又回到输入（接收状态）。
- 无数据传输时，TXD 引脚始终处于输入状态。用户程序需配置该引脚为开漏输出并外接上拉电阻。

注意

1. 即使模块处于接收过程中，只要发送缓存被填入数据，TX 信号立即变为输出（发送状态）。接收过程将被打断，并得到一个错误的接收数据。
2. 单线半双工模式与 Mode0 模式的异同：
   - 同：两者都是用一根信号分时复用地完成了数据收发。
   - 异：Mode0 为同步传输，有同步时钟。而单线半双工模式为异步传输，所有的波特率计算还是遵照 Mode1~Mode3 的波特率公式，仅仅是收发功能复用到了 TX 这一根信号上面。

单线半双工传输支持 9600/4800 波特率，但是需要注意，在 9600/4800 波特率下使用单线半双工模式接收数据时，需要遵循以下步骤：

步骤 1. 参考《端口控制器（GPIO）》章节管脚数字复用功能的相关描述，将 TXD 映射到需要的管脚；并配置 TXD 为开漏输出并使能上拉电阻。

步骤 2. 配置 SYSCTRL 模块寄存器 PERI_CLKEN0.LPUARTx 为 1，使能 LPUART 配置时钟及工作时钟。

步骤 3. 配置 LPUART_SCON.SCLKSEL，选择 LPUART 的传输时钟来源。

步骤 4. 配置 LPUART_SCON.HDSEL=0b1，使能单线模式。

步骤 5. 加入至少 500μs 的延时，初始化 TXD 为接收状态。

步骤 6. 配置 LPUART_BSEL 和 LPUART_MODU 寄存器，使能 9600/4800 波特率调制。

步骤 7. 后续步骤参考“接收数据示例”章节。

其他情形，例如在 9600/4800 波特率下使用单线半双工模式发送数据，或采用配置 LPUART_SCNT 的方式进行波特率调制时，均参考“发送数据示例”或“接收数据示例”章节中的步骤正常配置即可。

23.3.4 波特率生成

Mode0~Mode3 生成波特率的公式如下所示：

- Mode0 波特率生成公式：$\text{BaudRate} = \frac{f_{SCLK}}{12}$
- Mode1 波特率生成公式：$\text{BaudRate} = \frac{f_{SCLK}}{\text{OVER} \times \text{SCNT}}$
- Mode2 波特率生成公式：$\text{BaudRate} = \frac{f_{SCLK}}{\text{OVER}}$
- Mode3 波特率生成公式：$\text{BaudRate} = \frac{f_{SCLK}}{\text{OVER} \times \text{SCNT}}$

说明

- f_{SCLK} 为 SCLK 的时钟频率。
- OVER 取值：
  - LPUART_SCON.OVER=0b00 时，Mode1/3 模式 OVER 取值为 16；Mode2 模式 OVER 取值为 32。
  - LPUART_SCON.OVER=0b01 时，Mode1/3 模式 OVER 取值为 8；Mode2 模式 OVER 取值为 16。
  - LPUART_SCON.OVER=0b10 时，Mode1/3 模式 OVER 取值为 4；Mode2 模式 OVER 取值为 8。
- SCNT 的定义详见寄存器 LPUART_SCNT 介绍。

版权所有 ©小华半导体有限公司

Mode1/Mode3 波特率设置示例

表 23-3 SCLK=4MHz 波特率计算表

波特率	SCLK=4MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
2400	417	2398.08	-0.08%	208	2403.85	0.16%	104	2403.85	0.16%
4800	208	4807.69	0.16%	104	4807.69	0.16%	52	4807.69	0.16%
9600	104	9615.38	0.16%	52	9615.38	0.16%	26	9615.38	0.16%
19200	52	19230.77	0.16%	26	19230.77	0.16%	13	19230.77	0.16%
38400	26	38461.54	0.16%	13	38461.54	0.16%	7	35714.29	-6.99%
57600	17	58823.53	2.12%	9	55555.56	-3.55%	4	62500.00	8.51%
76800	13	76923.08	0.16%	7	71428.57	-6.99%	3	83333.33	8.51%
115200	9	111111.11	-3.55%	4	125000.00	8.51%	2	125000.00	8.51%
128000	8	125000.00	-2.34%	4	125000.00	-2.34%	2	125000.00	-2.34%
256000	4	250000.00	-2.34%	2	250000.00	-2.34%	1	250000.00	-2.34%
1000000	1	1000000.00	0.00%	1	/	/	0	/	/

表 23-4 SCLK=8MHz 波特率计算表

波特率	SCLK=8MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
2400	833	2400.96	0.04%	417	2398.08	-0.08%	208	2403.85	0.16%
4800	417	4796.16	-0.08%	208	4807.69	0.16%	104	4807.69	0.16%
9600	208	9615.38	0.16%	104	9615.38	0.16%	52	9615.38	0.16%
19200	104	19230.77	0.16%	52	19230.77	0.16%	26	19230.77	0.16%
38400	52	38461.54	0.16%	26	38461.54	0.16%	13	38461.54	0.16%
57600	35	57142.86	-0.79%	17	58823.53	2.12%	9	55555.56	-3.55%
76800	26	76923.08	0.16%	13	76923.08	0.16%	7	71428.57	-6.99%
115200	17	117647.06	2.12%	9	111111.11	-3.55%	4	125000.00	8.51%
128000	16	125000.00	-2.34%	8	125000.00	-2.34%	4	125000.00	-2.34%
256000	8	250000.00	-2.34%	4	250000.00	-2.34%	2	250000.00	-2.34%
1000000	2	1000000.00	0.00%	1	1000000.00	0.00%	1	/	/
2000000	1	2000000.00	0.00%	1	/	/	0	/	/

表 23-5 SCLK=16MHz 波特率计算表

波特率	SCLK=16MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
2400	1667	2399.52	-0.02%	833	2400.96	0.04%	417	2398.08	-0.08%
4800	833	4801.92	0.04%	417	4796.16	-0.08%	208	4807.69	0.16%
9600	417	9592.33	-0.08%	208	9615.38	0.16%	104	9615.38	0.16%
19200	208	19230.77	0.16%	104	19230.77	0.16%	52	19230.77	0.16%
38400	104	38461.54	0.16%	52	38461.54	0.16%	26	38461.54	0.16%
57600	69	57971.01	0.64%	35	57142.86	-0.79%	17	58823.53	2.12%
76800	52	76923.08	0.16%	26	76923.08	0.16%	13	76923.08	0.16%
115200	35	114285.71	-0.79%	17	117647.06	2.12%	9	111111.11	-3.55%
128000	31	129032.26	0.81%	16	125000.00	-2.34%	8	125000.00	-2.34%

版权所有 ©小华半导体有限公司

波特率	SCLK=16MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
256000	16	250000.00	-2.34%	8	250000.00	-2.34%	4	250000.00	-2.34%
1000000	4	1000000.00	0.00%	2	1000000.00	0.00%	1	1000000.00	0.00%
2000000	2	2000000.00	0.00%	1	2000000.00	0.00%	1	/	/
4000000	1	4000000.00	0.00%	1	/	/	0	/	/

表 23-6 SCLK=24MHz 波特率计算表

波特率	SCLK=24MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
2400	2500	2400.00	0.00%	1250	2400.00	0.00%	625	2400.00	0.00%
4800	1250	4800.00	0.00%	625	4800.00	0.00%	313	4792.33	-0.16%
9600	625	9600.00	0.00%	313	9584.66	-0.16%	156	9615.38	0.16%
19200	313	19169.33	-0.16%	156	19230.77	0.16%	78	19230.77	0.16%
38400	156	38461.54	0.16%	78	38461.54	0.16%	39	38461.54	0.16%
57600	104	57692.31	0.16%	52	57692.31	0.16%	26	57692.31	0.16%
76800	78	76923.08	0.16%	39	76923.08	0.16%	20	75000.00	-2.34%
115200	52	115384.62	0.16%	26	115384.62	0.16%	13	115384.62	0.16%
128000	47	127659.57	-0.27%	23	130434.78	1.90%	12	125000.00	-2.34%
256000	23	260869.57	1.90%	12	250000.00	-2.34%	6	250000.00	-2.34%
1000000	6	1000000.00	0.00%	3	1000000.00	0.00%	2	/	/
2000000	3	2000000.00	0.00%	2	/	/	1	/	/
6000000	1	6000000.00	0.00%	1	/	/	0	/	/

表 23-7 SCLK=32MHz 波特率计算表

波特率	SCLK=32MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
2400	3333	2400.24	0.01%	1667	2399.52	-0.02%	833	2400.96	0.04%
4800	1667	4799.04	-0.02%	833	4801.92	0.04%	417	4796.16	-0.08%
9600	833	9603.84	0.04%	417	9592.33	-0.08%	208	9615.38	0.16%
19200	417	19184.65	-0.08%	208	19230.77	0.16%	104	19230.77	0.16%
38400	208	38461.54	0.16%	104	38461.54	0.16%	52	38461.54	0.16%
57600	139	57553.96	-0.08%	69	57971.01	0.64%	35	57142.86	-0.79%
76800	104	76923.08	0.16%	52	76923.08	0.16%	26	76923.08	0.16%
115200	69	115942.03	0.64%	35	114285.71	-0.79%	17	117647.06	2.12%
128000	63	126984.13	-0.79%	31	129032.26	0.81%	16	125000.00	-2.34%
256000	31	258064.52	0.81%	16	250000.00	-2.34%	8	250000.00	-2.34%
1000000	8	1000000.00	0.00%	4	1000000.00	0.00%	2	1000000.00	0.00%
2000000	4	2000000.00	0.00%	2	2000000.00	0.00%	1	2000000.00	0.00%
4000000	2	4000000.00	0.00%	1	4000000.00	0.00%	1	/	/
8000000	1	8000000.00	0.00%	1	/	/	0	/	/

版权所有 ©小华半导体有限公司

表 23-8 SCLK=48MHz 波特率计算表

波特率	SCLK=48MHz								
	OVER=4			OVER=8			OVER=16		
	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%	SCNT	实际波特率	误差%
2400	5000	2400.00	0.00%	2500	2400.00	0.00%	1250	2400.00	0.00%
4800	2500	4800.00	0.00%	1250	4800.00	0.00%	625	4800.00	0.00%
9600	1250	9600.00	0.00%	625	9600.00	0.00%	313	9584.66	-0.16%
19200	625	19200.00	0.00%	313	19169.33	-0.16%	156	19230.77	0.16%
38400	313	38338.66	-0.16%	156	38461.54	0.16%	78	38461.54	0.16%
57600	208	57692.31	0.16%	104	57692.31	0.16%	52	57692.31	0.16%
76800	156	76923.08	0.16%	78	76923.08	0.16%	39	76923.08	0.16%
115200	104	115384.62	0.16%	52	115384.62	0.16%	26	115384.62	0.16%
128000	94	127659.57	-0.27%	47	127659.57	-0.27%	23	130434.78	1.90%
256000	47	255319.15	-0.27%	23	260869.57	1.90%	12	250000.00	-2.34%
1000000	12	1000000.00	0.00%	6	1000000.00	0.00%	3	1000000.00	0.00%
2000000	6	2000000.00	0.00%	3	2000000.00	0.00%	2	1500000.00	-25.00%
4000000	4	3000000.00	0.00%	2	3000000.00	0.00%	1	3000000.00	0.00%
6000000	3	4000000.00	0.00%	2	/	/	1	/	/
12000000	1	12000000.00	0.00%	1	/	/	0	/	/

23.3.5 帧错误检测

当 LPUART 工作在 Mode1/2/3 时，具有帧错误检测功能：

- 在接收数据时，若未在预期时间内识别出停止位，即为帧错误。
- 检测到帧错误时，LPUART_ISR.FE 会被硬件置 1，用户程序应及时清除该标志。

23.3.6 多机通讯

当工作在 Mode2/3 时，将 LPUART_SCON.ADRDET 设置为 1，可开启多机通讯地址自动识别功能。主机可以发送地址帧及数据帧，从机可以在收到匹配的地址帧后才接收数据帧。

主机发送地址帧及数据帧

当 LPUART_SBUF.DATA8 为 1 则发送地址帧，LPUART_SBUF.DATA 为目标从机的地址。

当 LPUART_SBUF.DATA8 为 0 则发送数据帧，LPUART_SBUF.DATA 为待发送的数据。

从机接收地址帧及数据帧

当 LPUART_SCON.ADRDET 为 1 时，从机只接收与自己地址相匹配的地址帧，忽略数据帧及不匹配的地址帧。当从机从 RXD 接收到地址帧时，硬件自动对比地址帧内的地址与本机地址，只有两者匹配时才会将收到的地址存入 LPUART_SBUF 寄存器并置位 LPUART_ISR.RC。

当 LPUART_SCON.ADRDET 为 0 时，从机只接收数据帧并忽略地址帧。用户程序应当在地址匹配后才设置 LPUART_SCON.ADRDET 为 0 以接收主机后继发送的数据帧。

从机地址配置

从机地址由广播地址和用户配置地址组成：

- 广播地址：LPUART_SADDR | LPUART_SADEN
- 用户配置地址：LPUART_SADDR & LPUART_SADEN

收到地址帧时，检测到从总线收到的地址与 LPUART_SADEN 的值相与后与用户配置地址相同，或收到的地址与广播地址相与后与广播地址相同，则认为收到了与从机地址相匹配的地址帧。

版权所有 ©小华半导体有限公司

例：LPUART_SADDR=0x55，LPUART_SADEN=0xF0，则从机可以匹配的地址为 0xF5、0xF7、0xFD、0xFF（广播地址）和 0x50~0x5F（用户配置地址）。

23.3.7 硬件流控

通过增加 CTS 和 RTS 信号可以实现硬件流控的功能，LPUART 模块会根据 CTS 和 RTS 的高低电平自动控制数据的收发，而无需通过软件来判断。

两个 LPUART 模块之间的硬件流控示意图如下所示：

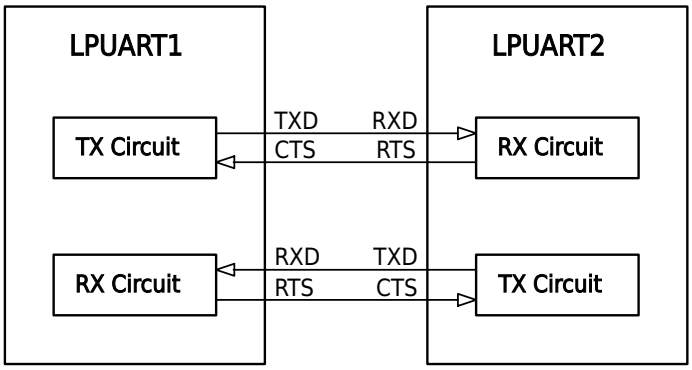


图 23-8 LPUART 硬件流控

RTS 流控

当 RTS 流控使能时（LPUART_SCON.RTSEN 为 1），RTS 管脚指示本模块的接收状态：

- 接收缓存空时，RTS 管脚变为低电平，通知发送端发送下一帧数据。
- 接收缓存满时，RTS 管脚变为高电平，通知发送端暂停发送下一帧数据。

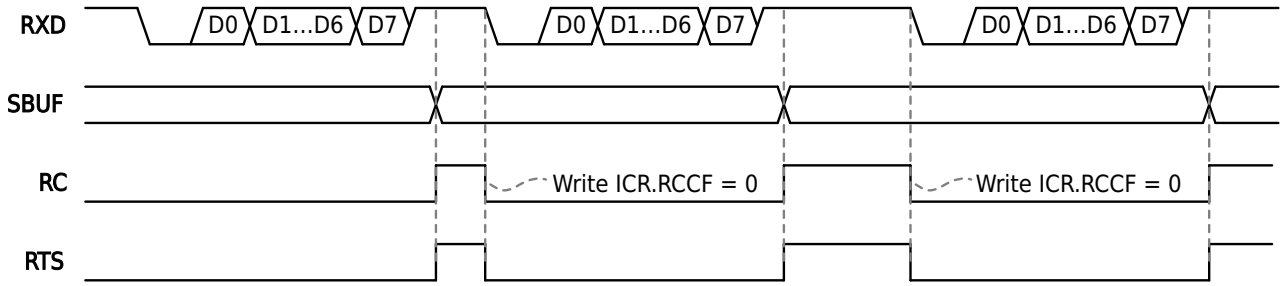


图 23-9 RTS 硬件流控信号

CTS 流控

当 CTS 流控使能时（LPUART_SCON.CTSEN 设置为 1），CTS 管脚指示本模块下一帧数据的发送：

- 若 CTS 低电平，LPUART 发送下一帧数据。
- 若 CTS 高电平，LPUART 发送完当前帧后，等待 CTS 变成低电平再进行下一帧的发送。

当 CTS 电平发生变化，LPUART_ISR.CTSIF 自动置 1，读 LPUART_ISR.CTS 获取当前 CTS 管脚的电平值。

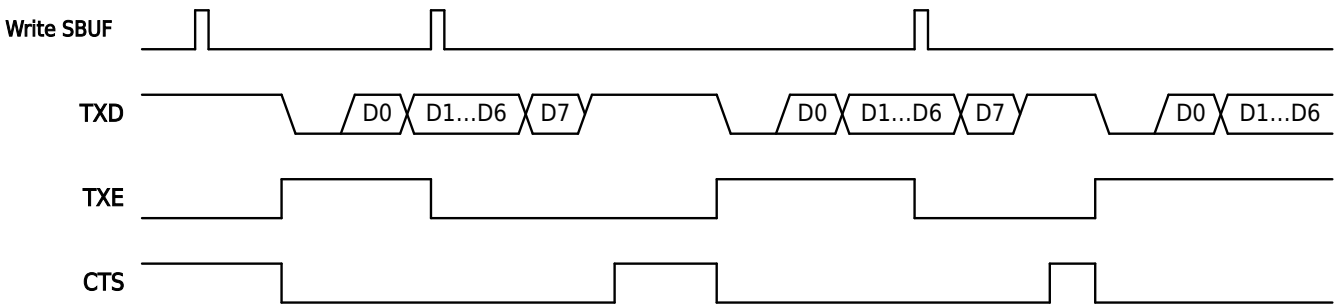


图 23-10 CTS 硬件流控信号

版权所有 ©小华半导体有限公司

23.3.8 DMA 传输

LPUART 模块支持 DMA 的握手协议，可以通过 DMA 进行数据传输。

- 当设置 LPUART_SCON.DMATXEN 为 1 时，可以用 DMA 控制 LPUART 对外发送数据。

  每当 LPUART_ISR.TXE 为 1 时，DMA 会向 LPUART_SBUF 写入一帧待发送的数据，直到 DMA 中所配置的数据全部搬运完毕。当开始使用此功能时，请先配置 DMA 的各个寄存器及使能 DMA，然后再配置 LPUART 的各个寄存器。当要结束此功能时，请先关闭 LPUART_SCON.DMATXEN，再关闭 DMA（如 DMA 的关闭使用的是 DMA 硬件自清，那么一旦查询到 DMA 的使能已经硬件清 0，就立刻关闭 LPUART_SCON.DMATXEN）。
- 当设置 LPUART_SCON.DMARXEN 为 1 时，可以用 DMA 读取并保存 LPUART 收到的数据。

  每当 LPUART_ISR.RC 为 1 时，DMA 会从 LPUART_SBUF 读出一帧接收到的数据，直到 DMA 中所配置的数据全部搬运完毕。

23.3.9 收发端缓存

接收缓存

LPUART 模块接收端有一个帧（8bits/9bits）的接收缓存，即保持接受的数据帧直至下一帧数据的 Stop 位被接收才更新该数据帧。

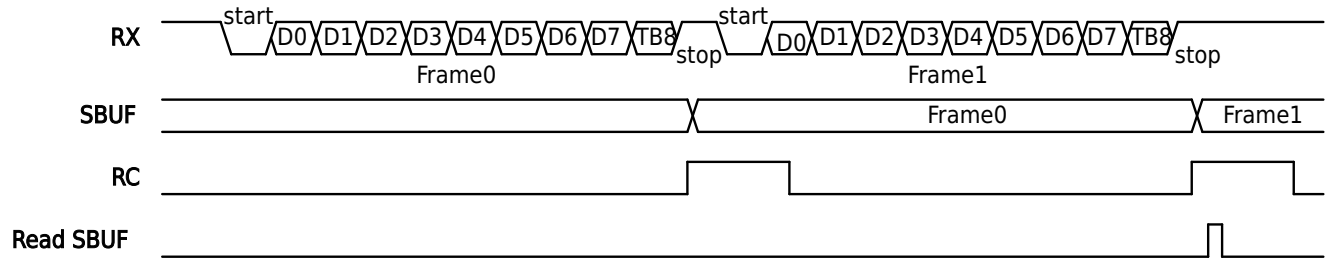


图 23-11 接收缓存

发送缓存

LPUART 模块发送端有一个帧（8bits/9bits）的发送缓存，当 LPUART 在发送当前帧时，下一个发送数据软件写入 LPUART_SBUF。

- 当 LPUART_ISR.TXE=0 时，表明当前发送缓存满，LPUART_SBUF 不能写入下一个发送数据。
- 当 LPUART_ISR.TXE=1 时，表明当前发送缓存空，LPUART_SBUF 可以写入下一个发送数据，在完成当前数据传输后，硬件自动把发送缓存中的数据装载入移位寄存器中发送出去。

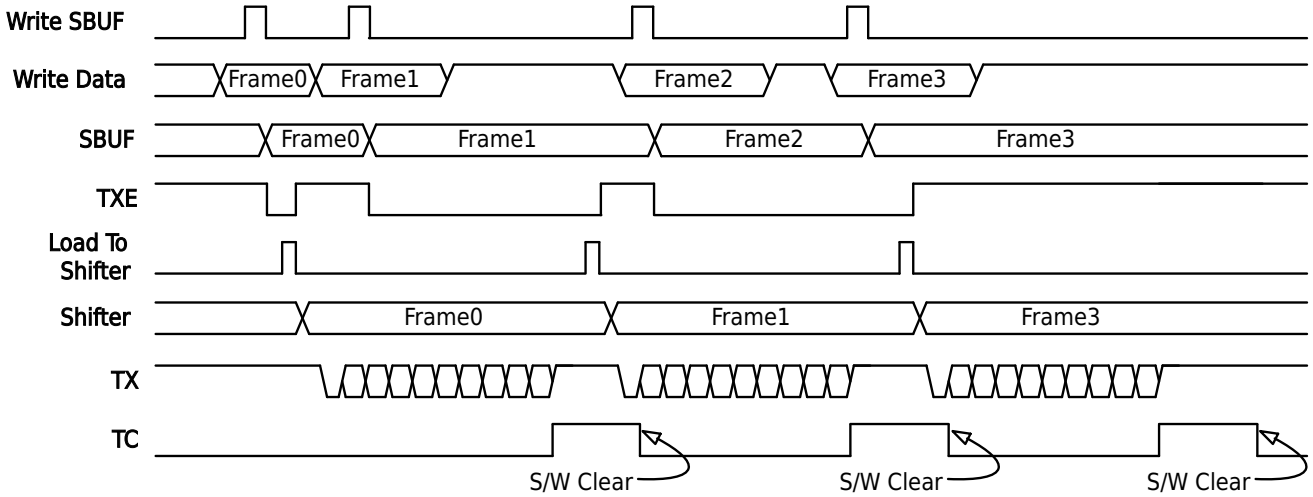


图 23-12 发送缓存

版权所有 ©小华半导体有限公司

23.4 操作示例

23.4.1 发送数据示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节端口数字复用功能的相关描述，将 TXD 映射到需要的管脚；并配置 TXD 为 CMOS 输出。

步骤 2. 配置 SYSCTRL 模块寄存器 PERI_CLKEN0.LPUARTx 为 1，使能 LPUART 配置时钟及工作时钟。

步骤 3. 配置 LPUART_SCON.SCLKSEL，选择 LPUART 的传输时钟来源。

步骤 4. 配置 LPUART_SCON.SM，选择 LPUART 的工作模式。

步骤 5. 配置 LPUART_SCON.OVER 及 LPUART_SCNT 寄存器，配置通信波特率。

步骤 6. 配置 LPUART_SCON.STOPBIT、LPUART_SCON.B8CONT，配置 LPUART 的 STOP 长度，奇偶校验方式。

步骤 7. 向 ICR 寄存器写入 0x00，清除所有状态标志。

步骤 8. 当查询到 ISR.TXE 为 1，向 LPUART_SBUF 寄存器写入一帧待发送的数据。

步骤 9. 查询等待 ISR.TC 变为 1，本次写入的数据帧发送完成。

步骤 10. 向 ICR.TCCF 写入 0x00，清除发送完成标志。

步骤 11. 如待发送的数据未完成，则跳转到步骤 8。

23.4.2 接收数据示例

操作步骤

步骤 1. 参考《端口控制器（GPIO）》章节端口数字复用功能的相关描述，将 RXD 映射到需要的管脚；并配置 RXD 为输入并使能上拉电阻。

步骤 2. 配置 SYSCTRL 模块寄存器 PERI_CLKEN0.LPUARTx 为 1，使能 LPUART 配置时钟及工作时钟。

步骤 3. 配置 LPUART_SCON.SCLKSEL，选择 LPUART 的传输时钟来源。

步骤 4. 配置 LPUART_SCON.SM，选择 LPUART 的工作模式。

步骤 5. 配置 LPUART_SCON.OVER 及 LPUART_SCNT 寄存器，配置通信波特率。

步骤 6. 配置 LPUART_SCON.STOPBIT、LPUART_SCON.B8CONT，配置 LPUART 的 STOP 长度，奇偶校验方式。

步骤 7. 向 ICR 寄存器写入 0x00，清除所有状态标志。

步骤 8. 设置 LPUART_SCON.REN 为 1，使能 RXD 数据接收。

步骤 9. 查询等待 ISR.RC 变为 1，接收完成一帧数据。

步骤 10. 查询 ISR.PE 和 ISR.FE，以确认接收到的数据帧是否有效。若无效则进行出错处理；若有效则从 LPUART_SBUF 寄存器读出数据并保存。

步骤 11. 向 ICR.RCCF 写入 0x00，清除接收完成标志。

步骤 12. 如待接收的数据未完成，则跳转到步骤 9。

版权所有 ©小华半导体有限公司

23.5 寄存器

23.5.1 寄存器总表

- LPUART0 基地址：0x40000200
- LPUART1 基地址：0x40004000

表 23-9 低功耗同步异步收发器（LPUART）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	LPUART_SBUF	数据寄存器	32
0x04	LPUART_SCON	控制寄存器	32
0x08	LPUART_SADDR	地址寄存器	32
0x0C	LPUART_SADEN	地址掩码寄存器	32
0x10	LPUART_ISR	中断标志位寄存器	32
0x14	LPUART_ICR	中断标志位清除寄存器	32
0x18	LPUART_SCNT	波特率寄存器	32
0x1C	LPUART_BSEL	波特率产生寄存器	32
0x20	LPUART_MODU	9600/4800 波特率调制器寄存器	32

版权所有 ©小华半导体有限公司

23.5.2 数据寄存器（LPUART_SBUF）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																							DATA8	DATA							
Access																								RW	RW							

位/位域	标记	功能描述	读写
31:9	*Reserved*	-	-
8	DATA8	Bit8 数据位 ● 在 Mode0/1 下，读取该位为 0，写入该位无效 ● 在 Mode2/3 下，分以下情况： ▶ 当硬件奇偶校验位开启时，接收时该位为接收数据奇偶校验位，校验由硬件进行，如校验出错，校验错误标志位 PE 置 1；发送时该位无效，发送数据奇偶校验位由硬件计算并发送。 ▶ 当硬件奇偶校验位关闭时，接收时该位为接收数据 Bit8；发送时该位为发送数据 Bit8。 **说明** 当开启多机通讯模式，接收数据奇偶校验自动关闭；发送数据奇偶校验仍受 B8CONT 控制。	RW
7:0	DATA	数据 发送数据时，将待发送数据写入该寄存器；接收数据时，从该寄存器读出已收到的数据	RW

版权所有 ©小华半导体有限公司

23.5.3 控制寄存器（LPUART_SCON）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved									HDSEL	FEIE	CTSIE	CTSEN	RTSEN	DMATXEN	DMARXEN	STOPBIT		PEIE	SCLKSEL		OVER	TXEIE	SM	ADRDET	REN	B8CONT		TCIE	RCIE
Access										RW	RW	RW	RW	RW	RW	RW	RW		RW	RW		RW	RW	RW	RW	RW	RW		RW	RW

位/位域	标记	功能描述	读写
31:23	*Reserved*	-	-
22	HDSEL	单线半双工功能使能 ● 0b0：禁止 ● 0b1：使能	RW
21	FEIE	帧错误中断使能 ● 0b0：禁止 ● 0b1：使能	RW
20	CTSIE	CTS 信号翻转中断使能 ● 0b0：禁止 ● 0b1：使能	RW
19	CTSEN	CTS 信号使能控制 ● 0b0：禁止 ● 0b1：使能	RW
18	RTSEN	RTS 信号使能控制 ● 0b0：禁止 ● 0b1：使能	RW
17	DMATXEN	DMA 发送数据使能控制 ● 0b0：禁止 ● 0b1：使能	RW
16	DMARXEN	DMA 接收数据使能控制 ● 0b0：禁止 ● 0b1：使能	RW
15:14	STOPBIT	STOPBIT 位持续时间配置 ● 0b00：1-bit ● 0b01：1.5-bit ● 0b10：2-bit ● 0b11：禁止设置 **注意** Mode0 时必须将该位设置为 0b00。	RW
13	PEIE	奇偶校验错误中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
12:11	SCLKSEL	传输时钟 SCLK 来源选择 ● 0b00：PCLK ● 0b01：禁止设置 ● 0b10：XTL ● 0b11：RCL	RW
10:9	OVER	过采样控制 ● Mode0：无效 ● Mode1/3： ▶ 0b00：16 采样分频 ▶ 0b01：8 采样分频 ▶ 0b10：4 采样分频 ▶ 0b11：禁止设置 ● Mode2： ▶ 0b00：32 采样分频 ▶ 0b01：16 采样分频 ▶ 0b10：8 采样分频 ▶ 0b11：禁止设置	RW
8	TXEIE	TX Buf 空中断使能 ● 0b0：禁止 ● 0b1：使能	RW
7:6	SM	工作模式 ● 0b00：Mode0，同步半双工，Data(8bits) ● 0b01：Mode1，异步全双工，Start(1bit) + Data(8bits) + Stop(1~2bits) ● 0b10：Mode2，异步全双工，Start(1bit) + Data(8bits) + B8(1bit) + Stop(1~2bits) ● 0b11：Mode3，异步全双工，Start(1bit) + Data(8bits) + B8(1bit) + Stop(1~2bits)	RW
5	ADRDET	多机通讯地址自动识别使能 ● 0b0：禁止 ● 0b1：使能	RW
4	REN	接收使能 ● Mode0： ▶ 0b0：发送 ▶ 0b1：接收 ● Mode1/2/3： ▶ 0b0：发送 ▶ 0b1：接收/发送	RW
3:2	B8CONT	DATA8 数据位功能配置 ● 0b00：由软件读写 LPUART_SBUF.DATA8 来决定 ● 0b01：硬件偶校验 ● 0b10：硬件奇校验 ● 0b11：禁止设置	RW
1	TCIE	发送完成中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
0	RCIE	接收完成中断使能 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

23.5.4 地址寄存器（LPUART_SADDR）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								SADDR							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	SADDR	从机设备地址寄存器	RW

23.5.5 地址掩码寄存器（LPUART_SADEN）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								SADEN							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	SADEN	从机设备地址掩码寄存器 每个 Bit 对应一个地址位： ● 0b0：不参与地址匹配 ● 0b1：参与地址匹配	RW

版权所有 ©小华半导体有限公司

23.5.6 中断标志位寄存器（LPUART_ISR）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000008																															
Name	Reserved																									CTS	CTSIF	PE	TXE	FE	TC	RC
Access																										RO	RO	RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6	CTS	CTS 信号标志 只能通过硬件清零 ● 0b0：CTS 信号为低电平 ● 0b1：CTS 信号为高电平	RO
5	CTSIF	CTS 信号翻转标志 ● 0b0：CTS 信号没有发生翻转 ● 0b1：CTS 信号发生翻转	RO
4	PE	奇偶校验错误标志 ● 0b0：无奇偶校验错误 ● 0b1：奇偶校验错误	RO
3	TXE	Tx Buffer 空标志 只能通过硬件清零 ● 0b0：Tx Buffer 非空 ● 0b1：Tx Buffer 空	RO
2	FE	帧错误标志 ● 0b0：未发生帧错误 ● 0b1：已发生帧错误	RO
1	TC	发送完成标志 ● 0b0：发送未完成 ● 0b1：发送完成	RO
0	RC	接收完成标志 ● 0b0：接收未完成 ● 0b1：接收完成	RO

版权所有 ©小华半导体有限公司

23.5.7 中断标志位清除寄存器（LPUART_ICR）

Offset	Bit Position																															
0x14	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000037																															
Name	Reserved																										CTSIFCF	PECF	Reserved	FECF	TCCF	RCCF
Access																											WO	WO		WO	WO	WO

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	CTSIFCF	ISR.CTSIF 标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
4	PECF	ISR.PE 标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
3	*Reserved*	-	-
2	FECF	ISR.FE 标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	TCCF	ISR.TC 标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	RCCF	ISR.RC 标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

23.5.8 波特率寄存器（LPUART_SCNT）

Offset	Bit Position																															
0x18	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																SCNT															
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:0	SCNT	波特率计数器	RW

版权所有 ©小华半导体有限公司

23.5.9 波特率产生寄存器（LPUART_BSEL）

Offset	Bit Position																													
0x1C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														BSEL	
Access																															RW	

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1:0	BSEL	波特率产生方式 ● 0b00-0b01：用 OVER 和 SCNT 产生波特率（即和之前一样） ● 0b10：当 SCLK 选择 XTL 时（LPUART_SCON.SCLKSEL=0b10），用调制方式产生 9600 波特率 ● 0b11：当 SCLK 选择 XTL 时（LPUART_SCON.SCLKSEL=0b10），用调制方式产生 4800 波特率	RW

版权所有 ©小华半导体有限公司

23.5.10 9600/4800 波特率调制器寄存器（LPUART_MODU）

Offset	Bit Position																													
0x20	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000054A																															
Name	Reserved																				MODU											
Access																					RW										

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	MODU	9600/4800 波特率调制器 当 SCLK 选择 XTL 时（LPUART_SCON.SCLKSEL=0b10），并且 BSEL.BSEL=0b10/0b11 时，该寄存器有效： ● BSEL.BSEL=0b10 时，产生 9600 波特率所需的调制器设置，需配此寄存器的值为 0x54A。 ● BSEL.BSEL=0b11 时，产生 4800 波特率所需的调制器设置，需配此寄存器的值为 0xEFB。	RW

产生 9600 波特率原理

当 SCLK 选择 XTL 时（LPUART_SCON.SCLKSEL=0b10），SCLK 频率为 32768，LPUART 波特率为 9600（BSEL.BSEL=0b10），每一位需要 32768/9600=3.413 个 SCLK，如果每一位 3 个 SCLK 则每位的误差为-0.413 个 SCLK，如果每一位 4 个 SCLK 则每位的误差为+0.587 个 SCLK。

Bit	Name	Number of SCLK	LPUART_MODU	Final inaccuracy (number of SCLK)
0	Start	3	0	-0.413
1	DATA[0]	4	1	+0.174(=-0.413+0.587)
2	DATA[1]	3	0	-0.239(=+0.174-0.413)
3	DATA[2]	4	1	+0.348(=-0.239+0.587)
4	DATA[3]	3	0	-0.065(=+0.348-0.413)
5	DATA[4]	3	0	-0.478(=-0.065-0.413)
6	DATA[5]	4	1	+0.109(=-0.478+0.587)
7	DATA[6]	3	0	-0.304(=+0.109-0.413)
8	DATA[7]	4	1	+0.283(=-0.304+0.587)
9	Parity/stop1	3	0	-0.130(=+0.283-0.413)
10	Stop1/stop2	4	1	+0.457(=-0.13+0.587)
11	Stop2	3	0	+0.044(=+0.457-0.413)

产生 4800 波特率原理

当 SCLK 选择 XTL 时（LPUART_SCON.SCLKSEL=0b10），SCLK 频率为 32768，LPUART 波特率为 4800（BSEL.BSEL=0b11），每一位需要 32768/4800=6.827 个 SCLK，如果每一位 6 个 SCLK 则每位的误差为-0.827 个 SCLK，如果每一位 7 个 SCLK 则每位的误差为+0.173 个 SCLK。

Bit	Name	Number of SCLK	LPUART_MODU	Final inaccuracy (number of SCLK)
0	Start	7	1	+0.173

版权所有 ©小华半导体有限公司

Bit	Name	Number of SCLK	LPUART_MODU	Final inaccuracy (number of SCLK)
1	DATA[0]	7	1	+0.346(=+0.173+0.173)
2	DATA[1]	6	0	-0.481(=+0.346-0.827)
3	DATA[2]	7	1	-0.308(=-0.481+0.173)
4	DATA[3]	7	1	-0.135(=-0.308+0.173)
5	DATA[4]	7	1	+0.038(=-0.135+0.173)
6	DATA[5]	7	1	+0.211(=+0.038+0.173)
7	DATA[6]	7	1	+0.384(=+0.211+0.173)
8	DATA[7]	6	0	-0.443(=+0.384-0.827)
9	Parity/stop1	7	1	-0.270(=-0.443+0.173)
10	Stop1/stop2	7	1	-0.097(=-0.270+0.173)
11	Stop2	7	1	+0.076(=-0.097+0.173)

版权所有 ©小华半导体有限公司

24 循环冗余校验（CRC）

24.1 简介

循环冗余校验（CRC）计算单元将数据流或数据块作为输入，在生成多项式的控制下生成一个输出数。该输出数常用于验证数据传输或存储的正确性和完整性。本模块支持计算 CRC 值和检验 CRC 值。

24.2 主要特性

- 一种执行标准：ISO/IEC13239
- 两种编码方式：CRC-16，CRC-32
- 三种写入位宽：8-bit，16-bit，32-bit
- 两种工作模式：CRC 编码模式、CRC 校验模式
- CRC-16 多项式：$x^{16}+x^{12}+x^5+1$
- CRC-32 多项式：$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x+1$

24.3 功能说明

24.3.1 工作模式

本模块支持两种工作模式：CRC 编码模式、CRC 校验模式。

CRC 编码模式是指向 CRC 模块输入一定数量的原始数据，获取 CRC 模块生成的输出值（CRC_RESULT）。

CRC 校验模式是指向 CRC 模块输入一定数量的已编码的数据序列（原始数据+CRC 校验值），验证原始数据与 CRC 校验值是否匹配（CRC_CR.FLAG）。

24.3.2 编码方式

本模块支持两种编码方式 CRC-16、CRC-32，其计算结果分别为 16 比特和 32 比特，可通过 CRC_CR.CR 配置需要使用的编码方式。

CRC-16 编码

该模式下的 CRC 算法模型为 CRC-16-X25：

- 多项式为：$x^{16}+x^{12}+x^5+1$；
- 初始值为：0xFFFFu；
- 结果异或值为：0xFFFFu；
- 数据输入反转：True；
- 数据输出反转：True。

CRC-32 编码

该模式下的 CRC 算法模型为 CRC-32：

- 多项式为：$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x+1$；
- 初始值为：0xFFFFFFFFu；
- 结果异或值为：0xFFFFFFFFu；
- 数据输入反转：True；
- 数据输出反转：True。

版权所有 ©小华半导体有限公司

24.3.3 写入位宽

本模块支持三种写入位宽：8-bit，16-bit，32-bit。不同位宽的写入需要符合“位宽一致、先低后高”的原则，即“每次写入数据，都必须写入到与本次有效数据位宽相等的寄存器中，并且较低位数据的写入先于较高位数据”。

下方展示了同一序列数据采用三种位宽进行写入的方法，其输出结果相同。

- 8-bit 位宽写入：0x00, 0x11, 0x22, 0x33, 0x44, 0x55, 0x66, 0x77
- 16-bit 位宽写入：0x1100, 0x3322, 0x5544, 0x7766
- 32-bit 位宽写入：0x33221100, 0x77665544

24.4 操作示例

24.4.1 CRC-16 编码模式

操作步骤

步骤 1. 向 CRC_CR.CR 写入 0b0，选择 CRC-16。

步骤 2. 向 CRC_RESULT[15:0]写入 0xFFFF，初始化 CRC 计算。

步骤 3. 将待编码的原始数据依次写入 CRC_DATA 寄存器，写入位宽可选择 8-bit、16-bit、32-bit。

步骤 4. 读取 CRC_RESULT[15:0]以获取 CRC-16 的计算结果。

24.4.2 CRC-16 检验模式

操作步骤

步骤 1. 向 CRC_CR.CR 写入 0b0，选择 CRC-16。

步骤 2. 向 CRC_RESULT[15:0]写入 0xFFFF，初始化 CRC 计算。

步骤 3. 将已编码的数据序列（原始数据+CRC 校验值）依次写入 CRC_DATA 寄存器，写入位宽可选择 8-bit、16-bit、32-bit。

步骤 4. 根据 CRC_CR.FLAG 的值判定已编码的数据序列是否被篡改。

24.4.3 CRC-32 编码模式

操作步骤

步骤 1. 向 CRC_CR.CR 写入 0b1，选择 CRC-32。

步骤 2. 向 CRC_RESULT[31:0]写入 0xFFFFFFFF，初始化 CRC 计算。

步骤 3. 将待编码的原始数据依次写入 CRC_DATA 寄存器，写入位宽可选择 8-bit、16-bit、32-bit。

步骤 4. 读取 CRC_RESULT[31:0]以获取 CRC-32 的计算结果。

24.4.4 CRC-32 检验模式

操作步骤

步骤 1. 向 CRC_CR.CR 写入 0b1，选择 CRC-32。

步骤 2. 向 CRC_RESULT[31:0]写入 0xFFFFFFFF，初始化 CRC 计算。

步骤 3. 将已编码的数据序列（原始数据+CRC 校验值）依次写入 CRC_DATA 寄存器，写入位宽可选择 8-bit、16-bit、32-bit。

步骤 4. 根据 CRC_CR.FLAG 的值判定已编码的数据序列是否被篡改。

版权所有 ©小华半导体有限公司

24.5 寄存器

24.5.1 寄存器总表

基地址：0x40020900

表 24-1 循环冗余校验（CRC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	CRC_CR	控制寄存器	32
0x04	CRC_RESULT	结果寄存器	32
0x80	CRC_DATA	数据寄存器	32

版权所有 ©小华半导体有限公司

24.5.2 控制寄存器（CRC_CR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000001																															
Name	Reserved																														FLAG	CR
Access																															RO	RW

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	FLAG	CRC 校验结果 ● 0b0：当前 CRC 校验错误 ● 0b1：当前 CRC 校验正确	RO
0	CR	CRC 编码方式选择 ● 0b0：CRC-16 编码 ● 0b1：CRC-32 编码	RW

24.5.3 结果寄存器（CRC_RESULT）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	RESULT																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	RESULT	CRC 计算结果 读取 RESULT[15:0]以获取 CRC-16 的计算结果 读取 RESULT[31:0]以获取 CRC-32 的计算结果 向 RESULT[15:0]写入 0xFFFF 以初始化 CRC-16 计算 向 RESULT[31:0]写入 0xFFFFFFFF 以初始化 CRC-32 计算	RW

版权所有 ©小华半导体有限公司

24.5.4 数据寄存器（CRC_DATA）

Offset	Bit Position																													
0x80	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	DATA																															
Access	WO																															

位/位域	标记	功能描述	读写
31:0	DATA	需要运算的数据 用于写入需要运算的数据，支持 3 种写入位宽： ● 8-bit 写入方式： * ((uint8_t *)0x40020980) = 0xXX ● 16-bit 写入方式： * ((uint16_t *)0x40020980) = 0xXXXX ● 32-bit 写入方式： * ((uint32_t *)0x40020980) = 0xXXXXXXXX	WO

版权所有 ©小华半导体有限公司

25 真随机数发生器（TRNG）

25.1 简介

真随机数模块产生 64 位真随机数。

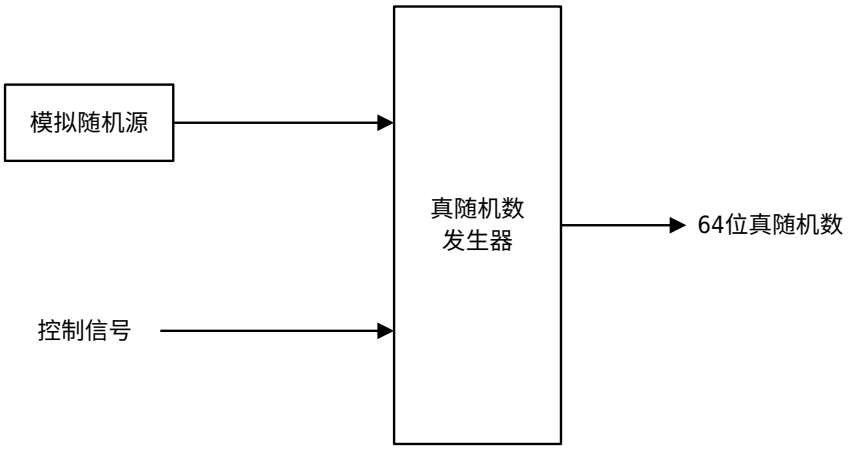


图 25-1 真随机数发生器功能框图

25.2 功能说明

25.2.1 真随机数产生原理

本模块采用内部的模拟随机源，每次启动都可以产生 64bits 真随机数。此外，还可以对真随机数生成的方式进行软件配置，详细内容可查看寄存器描述章节。生成的 64 位真随机数分别存放在 DATA0 和 DATA1 寄存器中。

25.3 操作示例

25.3.1 生成 64bits 真随机数的操作流程（上电第一次）

操作步骤

步骤 1. 打开随机源电路：将 TRNG_CR.TRNGCIR_EN 设置为 0b1，启动随机源电路，开始输出串行真随机数。

步骤 2. 选择重新装载初始值：将 TRNG_MODE.LOAD 设置为 0b1，使新产生的真随机数的初始值从随机源获得。

步骤 3. 选择 PRNG64 的直接反馈的方式：将 TRNG_MODE.FDBK 设置为 0b1，将反馈信号与随机源异或后输入 PRNG 中。

步骤 4. 选择 PRNG64 的移位次数：将 TRNG_MODE.CNT 设置为 0b110，选择移位 256 次。

步骤 5. 生成真随机数：将 TRNG_CR.TRNG_RUN 设置为 0b1，硬件根据真随机数生成配置进行操作，在操作完成后，硬件自动将 TRNG_CR.TRNG_RUN 清零。

步骤 6. 选择不重新装载初始值：将 TRNG_MODE.LOAD 设置为 0b0。

步骤 7. 选择 PRNG64 的直接反馈的方式：将 TRNG_MODE.FDBK 设置为 0b0，将反馈信号直接输入 PRNG 中。

步骤 8. 选择 PRNG64 的移位次数：将 TRNG_MODE.CNT 设置为 0b100，选择移位 64 次。

步骤 9. 生成真随机数：将 TRNG_CR.TRNG_RUN 设置为 0b1，硬件根据真随机数生成配置进行操作，在操作完成后，硬件自动将 TRNG_CR.TRNG_RUN 清零。

版权所有 ©小华半导体有限公司

步骤 10. 读取真随机数：软件在查询到 TRNG_CR.TRNG_RUN 变为“0”后，通过读取 TRNG_DATA0 和 TRNG_DATA1，得到 64-bit 真随机数。

步骤 11. 完成真随机数的生成后，推荐选择关闭随机源电路，节省功耗：将 TRNG_CR.TRNGCIR_EN 设置为 0b0，关闭随机源电路。

25.3.2 生成 64bits 真随机数的操作流程（非上电第一次生成）

操作步骤

步骤 1. 打开随机源电路：将 TRNG_CR.TRNGCIR_EN 设置为 0b1，启动随机源电路，开始输出串行真随机数。

步骤 2. 选择不重新装载初始值：将 TRNG_MODE.LOAD 设置为 0b0。

步骤 3. 选择 PRNG64 的直接反馈的方式：将 TRNG_MODE.FDBK 设置为 0b1，将反馈信号与随机源异或后输入 PRNG 中。

步骤 4. 选择 PRNG64 的移位次数：将 TRNG_MODE.CNT 设置为 0b110，选择移位 256 次。

步骤 5. 生成真随机数：将 TRNG_CR.TRNG_RUN 设置为 0b1，硬件根据真随机数生成配置进行操作，在操作完成后，硬件自动将 TRNG_CR.TRNG_RUN 清零。

步骤 6. 选择 PRNG64 的直接反馈的方式：将 TRNG_MODE.FDBK 设置为 0b0，将反馈信号直接输入 PRNG 中。

步骤 7. 选择 PRNG64 的移位次数：将 TRNG_MODE.CNT 设置为 0b100，选择移位 64 次。

步骤 8. 读取真随机数：软件在查询到 TRNG_CR.TRNG_RUN 变为“0”后，通过读取 TRNG_DATA0 和 TRNG_DATA1，得到 64-bit 真随机数。
如果需要继续生成新的真随机数，请跳转到步骤 2，直到满足要求。

步骤 9. 完成真随机数的生成后，推荐选择关闭随机源电路，节省功耗：将 TRNG_CR.TRNGCIR_EN 设置为 0b0，关闭随机源电路。

版权所有 ©小华半导体有限公司

25.4 寄存器

25.4.1 寄存器总表

基地址：0x40004C00

表 25-1 真随机数发生器（TRNG）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	TRNG_CR	控制寄存器	32
0x04	TRNG_MODE	模式寄存器	32
0x0C	TRNG_DATA0	数据寄存器 0	32
0x10	TRNG_DATA1	数据寄存器 1	32

版权所有 ©小华半导体有限公司

25.4.2 控制寄存器（TRNG_CR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														TRNG_RUN	TRNGCIR_EN
Access																															RW	RW

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	TRNG_RUN	真随机数生成控制 软件写入“1”，开始产生新的 64bits 随机数；运行完毕后，硬件清零 ● 0b0：随机数产生完成 ● 0b1：写 1 启动随机数产生，读 1 表示随机数正在产生	RW
0	TRNGCIR_EN	随机源电路使能 ● 0b0：关闭随机源 ● 0b1：打开随机源	RW

版权所有 ©小华半导体有限公司

25.4.3 模式寄存器（TRNG_MODE）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000010																															
Name	Reserved																											CNT			FDBK	LOAD
Access																												RW			RW	RW

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4:2	CNT	64-bit TRNG 的反馈移位次数 ● 0b000：移位 0 次（即输出随机源的采样值） ● 0b001：移位 8 次 ● 0b010：移位 16 次 ● 0b011：移位 32 次 ● 0b100：移位 64 次 ● 0b101：移位 128 次 ● 0b110：移位 256 次 ● 0b111：禁止设置	RW
1	FDBK	在移位操作时，64-bit TRNG 的反馈信号是否与随机源进行异或操作 ● 0b0：不进行异或操作 ● 0b1：进行异或操作	RW
0	LOAD	在产生新的随机数时，64-bit TRNG 是否从随机源获得新的初始值 ● 0b0：不装载新的初始值（产生伪随机数） ● 0b1：装载新的初始值（产生真随机数）	RW

版权所有 ©小华半导体有限公司

25.4.4 数据寄存器 0（TRNG_DATA0）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	DATA0																															
Access	RO																															

位/位域	标记	功能描述	读写
31:0	DATA0	低 32 位的随机数	RO

25.4.5 数据寄存器 1（TRNG_DATA1）

Offset	Bit Position																													
0x10	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	DATA1																															
Access	RO																															

位/位域	标记	功能描述	读写
31:0	DATA1	高 32 位的随机数	RO

版权所有 ©小华半导体有限公司

26 高级加密标准模块（AES）

26.1 简介

AES（The Advanced Encryption Standard）是美国国家标准技术研究所（NIST）在 2000 年 10 月 2 日正式宣布的新的数据加密标准。

AES 的分组长度固定为 128 位，而密钥长度支持 128、192 和 256 位。对于加密来说，其输入是一个明文分组和一个密钥，输出是一个密文分组；对解密而言，输入是一个密文分组和一个密钥，而输出是一个明文分组。此过程如下所示：

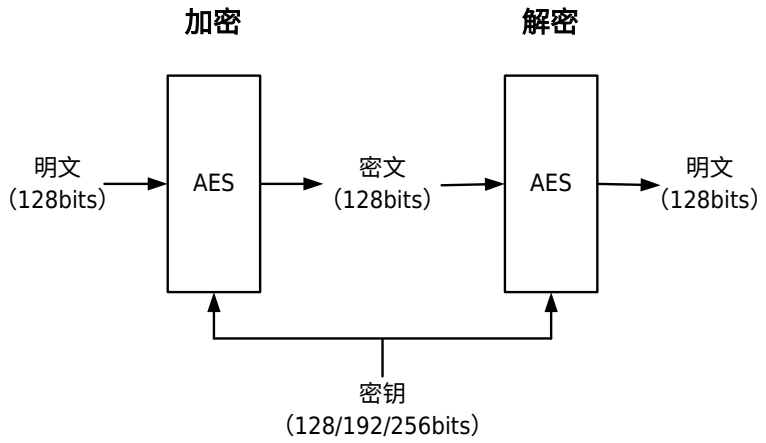


图 26-1 AES 的加解密示意图

AES 算法处理的基本单位是字节，128 位信息被分成 16 个字节，按顺序复制到一个 4×4 的矩阵中，称为状态（state），AES 的所有变换都是基于状态矩阵的变换，该矩阵上保存着计算的中间结果。

AES 是一个密钥迭代分组密码，包含了轮变换对状态的重复作用。AES 的轮变换由四个操作组成：SubBytes、ShiftRows、MixColumns、AddRoundKey。其中，SubBytes 包括求每个字节在 GF（2^8）中的模逆元和一个仿射变换；ShiftRows 是一个字节换位，它将状态中的行按照不同的偏移量进行循环移位；MixColumns 对状态各列进行线性变换；AddRoundKey，状态中的各字节与轮密钥进行逐位异或操作。AES 的加密流程如下所示：

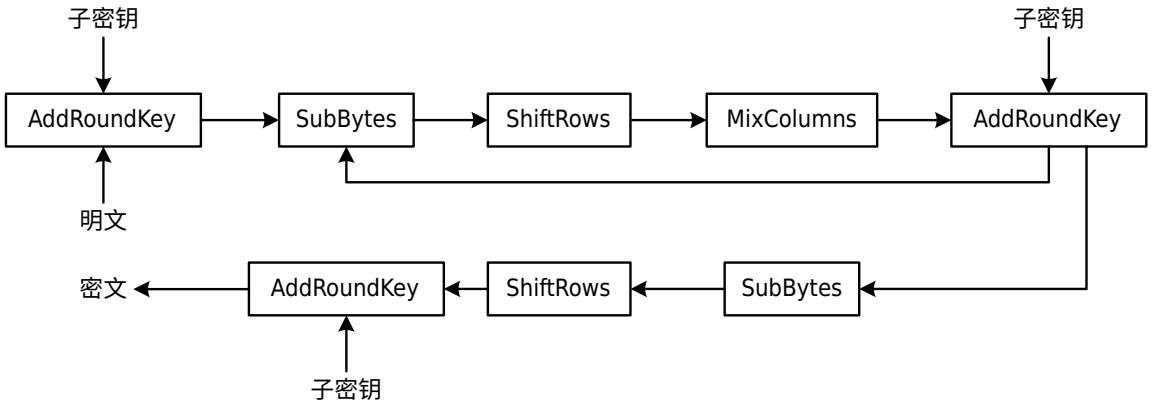


图 26-2 AES 的加密流程图

图中所用子密钥需要由初始密钥扩展而来，且密钥的扩展过程和加密过程是同步进行的。

由于明文固定为 128 位，加密过程运行的轮数就取决于密钥的长度。比如，密钥为 128 位时，运行轮数为 10 轮；密钥为 192 位时，运行轮数为 12 轮；密钥为 256 位时，运行轮数为 14 轮。除了最后一轮缺少 MixColumns 变换，其余各轮均进行完整的轮变换操作。

版权所有 ©小华半导体有限公司

解密流程与加密流程有所区别，首先必须完成所有密钥的扩展，解密过程从扩展的最后一轮子密钥往回使用；然后是轮变换的四个操作变成了相应的逆运算：InvSubBytes、InvShiftRows、InvMixColumns、AddRoundKey。InvSubBytes 中的模逆运算仍然保持，但仿射变换改为逆变换；InvShiftRows 和 InvMixColumns 变成相应的逆变换；AddRoundKey 保持不变。

直接解密流程的轮变换对四个操作的调用顺序为：InvShiftRows、InvSubBytes、AddRoundKey、InvMixColumns，与加密流程的调用顺序不一致，但使用的密钥与加密流程一致；等价解密流程的轮变换对四个操作的调用顺序为：InvSubBytes、InvShiftRows、InvMixColumns、AddRoundKey，与加密流程的调用顺序完全一致，只是每一轮的子密钥需要进行 InvMixColumns 运算。

关于详细的算法表述，可以参见标准《FIPS PUB 197》。

26.2 主要特性

- 执行 AES 算法标准的加密流程和解密流程，其执行结果完全符合《FIPS PUB 197》对算法原理的描述
- 支持 128、192 和 256 位密钥

26.3 功能说明

26.3.1 异常机制

- 只支持 32 位访问，其它位宽的访问会导致系统异常，进入硬件异常中断。
- 访问 AES 模块的偏移地址大于等于 0x80 的地址，会导致系统异常，进入硬件异常中断。

26.3.2 运行时间说明

本模块从启动一次运算（AES_CR.START 写入 1）到该次运算结束（AES_CR.START 恢复到 0）所需时间如下表所示：

表 26-1 AES 加解密运行时间

操作	128 位密钥	192 位密钥	256 位密钥
加密	220 cycles	260 cycles	300 cycles
解密	290 cycles	332 cycles	398 cycles

26.4 操作示例

本模块共有两个功能：加密、解密。对两个功能的操作有一些共同的特点，下面先介绍其共同点，再分别介绍每个功能的标准操作流程。

26.4.1 加解密操作共同点

1. 在 AES 加解密过程中，数据寄存器会改变，如果下次运算的被操作数据就是本次运算的结果，就无需重新写入数据。
2. 支持 128、192 和 256 位密钥，128 位密钥写入偏移地址 0x20~0x2C，192 位密钥写入偏移地址 0x20~0x34，256 位密钥写入偏移地址 0x20~0x3C。
3. 判断模块运算结束的方法：不断读取 AES_CR.START，如果其值变为 0，则表示运算结束。

26.4.2 加密操作流程

操作步骤

步骤 1. 将待加密的 128 位数据写入数据寄存器（AES_DATA）中。

步骤 2. 将加密密钥写入密钥寄存器（AES_KEY）中。

步骤 3. 根据密钥长度设置 AES_CR.KEYSIZE。

步骤 4. 将 AES_CR.MODE 设置为 0，启动加密模式。

版权所有 ©小华半导体有限公司

步骤 5. 向控制寄存器中的 AES_CR.START 写入 1，启动模块进行运算。
步骤 3~5 可以同时进行。

步骤 6. 查询 AES_CR.START，等待 AES_CR.START 的值恢复为 0，模块运算结束。

步骤 7. 读取数据寄存器（AES_DATA），获得 128 位密文。

26.4.3 解密操作流程

操作步骤

步骤 1. 将待解密的 128 位数据写入数据寄存器（AES_DATA）中。

步骤 2. 将解密密钥写入密钥寄存器（AES_KEY）中。

步骤 3. 根据密钥长度设置 AES_CR.KEYSIZE。

步骤 4. 将 AES_CR.MODE 设置为 1，启动解密模式。

步骤 5. 向控制寄存器中的 AES_CR.START 写入 1，启动模块进行运算。
步骤 3~5 可以同时进行。

步骤 6. 查询 AES_CR.START，等待 AES_CR.START 的值恢复为 0，模块运算结束。

步骤 7. 读取数据寄存器（AES_DATA），获得 128 位明文。

26.4.4 数据示例

128 位密钥

128 位明文：0xFFEEDDCCBBAA99887766554433221100

128 位密钥：0x0F0E0D0C0B0A09080706050403020100

128 位密文：0x5AC5B47080B7CDD830047B6AD8E0C469

表 26-2 128 位操作寄存器示例

加密前			
寄存器	**值（密钥）**	**寄存器**	**值（明文）**
AES_KEY0	0x03020100	AES_DATA0	0x33221100
AES_KEY1	0x07060504	AES_DATA1	0x77665544
AES_KEY2	0x0B0A0908	AES_DATA2	0xBBAA9988
AES_KEY3	0x0F0E0D0C	AES_DATA3	0xFFEEDDCC
加密后			
寄存器	**值（密钥）**	**寄存器**	**值（密文）**
AES_KEY0	0x03020100	AES_DATA0	0xD8E0C469
AES_KEY1	0x07060504	AES_DATA1	0x30047B6A
AES_KEY2	0x0B0A0908	AES_DATA2	0x80B7CDD8
AES_KEY3	0x0F0E0D0C	AES_DATA3	0x5AC5B470

版权所有 ©小华半导体有限公司

192 位密钥

128 位明文：0xFFEEDDCCBBAA99887766554433221100

192 位密钥：0x17161514131211100F0E0D0C0B0A09080706050403020100

128 位密文：0x91710DECA070AF6EE0DF4C86A47CA9DD

表 26-3 192 位操作寄存器示例

加密前			
寄存器	**值（密钥）**	**寄存器**	**值（明文）**
AES_KEY0	0x03020100	AES_DATA0	0x33221100
AES_KEY1	0x07060504	AES_DATA1	0x77665544
AES_KEY2	0x0B0A0908	AES_DATA2	0xBBAA9988
AES_KEY3	0x0F0E0D0C	AES_DATA3	0xFFEEDDCC
AES_KEY4	0x13121110		
AES_KEY5	0x17161514		
加密后			
寄存器	**值（密钥）**	**寄存器**	**值（密文）**
AES_KEY0	0x03020100	AES_DATA0	0xA47CA9DD
AES_KEY1	0x07060504	AES_DATA1	0xE0DF4C86
AES_KEY2	0x0B0A0908	AES_DATA2	0xA070AF6E
AES_KEY3	0x0F0E0D0C	AES_DATA3	0x91710DEC
AES_KEY4	0x13121110		
AES_KEY5	0x17161514		

版权所有 ©小华半导体有限公司

256 位密钥

128 位明文：0xFFEEDDCCBBAA99887766554433221100

256 位密钥：0x1F1E1D1C1B1A191817161514131211100F0E0D0C0B0A09080706050403020100

128 位密文：0x8960494B9049FCAEBF456751CAB7A28E

表 26-4 256 位操作寄存器示例

加密前			
寄存器	**值（密钥）**	**寄存器**	**值（明文）**
AES_KEY0	0x03020100	AES_DATA0	0x33221100
AES_KEY1	0x07060504	AES_DATA1	0x77665544
AES_KEY2	0x0B0A0908	AES_DATA2	0xBBAA9988
AES_KEY3	0x0F0E0D0C	AES_DATA3	0xFFEEDDCC
AES_KEY4	0x13121110		
AES_KEY5	0x17161514		
AES_KEY6	0x1B1A1918		
AES_KEY7	0x1F1E1D1C		
加密后			
寄存器	**值（密钥）**	**寄存器**	**值（密文）**
AES_KEY0	0x03020100	AES_DATA0	0xCAB7A28E
AES_KEY1	0x07060504	AES_DATA1	0xBF456751
AES_KEY2	0x0B0A0908	AES_DATA2	0x9049FCAE
AES_KEY3	0x0F0E0D0C	AES_DATA3	0x8960494B
AES_KEY4	0x13121110		
AES_KEY5	0x17161514		
AES_KEY6	0x1B1A1918		
AES_KEY7	0x1F1E1D1C		

版权所有 ©小华半导体有限公司

26.5 寄存器

26.5.1 寄存器总表

基地址：0x40021400

表 26-5 高级加密标准模块（AES）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	AES_CR	控制寄存器	32
0x10+0x4*n	AES_DATAn	数据寄存器 n（n=0~3）	32
0x20+0x4*n	AES_KEYn	密钥寄存器 n（n=0~7）	32
0x40	AES_CRDM	控制寄存器映射地址	32

版权所有 ©小华半导体有限公司

26.5.2 控制寄存器（AES_CR）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																											KEYSIZE		Reserved	MODE	START
Access																												RW			RW	RW

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4:3	KEYSIZE	密钥长度 ● 0b00：密钥长度为 128 位 ● 0b01：密钥长度为 192 位 ● 0b10：密钥长度为 256 位 ● 0b11：密钥长度为 128 位	RW
2	*Reserved*	-	-
1	MODE	运算模式 ● 0b0：加密运算 ● 0b1：解密运算	RW
0	START	运算启动控制 ● 0b0：运算结束或未启动 ● 0b1：启动运算	RW

说明

- AES_CR.START 位的操作方法是：软件对本位写入 1 后，本模块将启动运行，本次运行结束后本模块硬件会自动将本位清 0，软件查询到本位为 0 即表示本次运行完成。
- 对本寄存器的写入操作只能在本模块不处于运算状态时（即 AES_CR.START=0 时）才能进行，否则硬件将自动忽略写操作。读操作则不受此限制。
- AES_CR 寄存器位于 AES 基地址 0 偏移地址处，基地址的 0x40 偏移地址处为 AES_CR 寄存器的映射地址，其访问和操作权限与 AES_CR 寄存器相同。

版权所有 ©小华半导体有限公司

26.5.3 数据寄存器（AES_DATAn）（n=0~3）

偏移地址（Offset）：0x10+0x4*n

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	DATA																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	DATA	明文/密文数据 存放 AES 算法的 128 比特明文/密文	RW

数据寄存器由四个 32 位的寄存器组成 128 位数据，用于在模块运算前存放需要被加密的明文或者需要被解密的密文，并且运算完成后存放加密后的密文或者解密后的明文。

加密运算		解密运算	
运算前	**运算后**	**运算前**	**运算后**
128 位明文	128 位密文	128 位密文	128 位明文

四个 32 位寄存器连接在一起组成一个 128 位的数据，读写操作时需要分别对四个寄存器进行操作。数据寄存器对应填入数据如下（以数据 0xFFEEDDCCBBAA99887766554433221100 为例）：

表 26-11 寄存器填入数据

AES_DATA0	AES_DATA1	AES_DATA2	AES_DATA3
0x33221100	0x77665544	0xBBAA9988	0xFFEEDDCC

说明

- 对于本寄存器的写入只能在本模块没有处于运算状态时（即 AES_CR.START=0 时）才能进行，否则硬件将自动忽略对本寄存器的写操作。
- 对于本寄存器的读取只能在本模块没有处于运算状态时（即 AES_CR.START=0 时）才能进行，否则对本寄存器的读取将得到全 0。

版权所有 ©小华半导体有限公司

26.5.4 密钥寄存器（AES_KEYn）（n=0~7）

偏移地址（Offset）：0x20+0x4*n

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	KEY																															
Access	RW																															

位/位域	标记	功能描述	读写
31:0	KEY	AES 密钥 存放 AES 算法的 128（KEY0~KEY3）、192（KEY0~KEY5）、256（KEY0~KEY7）位密钥	RW

密钥寄存器由 8 个 32 位的寄存器组成，存放输入的初始密钥。写操作时需要分别对 8 个 32 位的寄存器进行操作。寄存器对应填入数据分别参考下述举例。

128 位密钥举例：0x0F0E0D0C_0B0A0908_07060504_03020100

表 26-14 寄存器填入数据-128 位密钥

AES_KEY0	AES_KEY1	AES_KEY2	AES_KEY3
0x03020100	0x07060504	0x0B0A0908	0x0F0E0D0C

192 位密钥举例：0x17161514_13121110_0F0E0D0C_0B0A0908_07060504_03020100

表 26-15 寄存器填入数据-192 位密钥

AES_KEY0	AES_KEY1	AES_KEY2	AES_KEY3	AES_KEY4	AES_KEY5
0x03020100	0x07060504	0x0B0A0908	0x0F0E0D0C	0x13121110	0x17161514

256 位密钥举例：

0x1F1E1D1C_1B1A1918_17161514_13121110_0F0E0D0C_0B0A0908_07060504_03020100

表 26-16 寄存器填入数据-256 位密钥

AES_KEY0	AES_KEY1	AES_KEY2	AES_KEY3	AES_KEY4	AES_KEY5	AES_KEY6	AES_KEY7
0x03020100	0x07060504	0x0B0A0908	0x0F0E0D0C	0x13121110	0x17161514	0x1B1A1918	0x1F1E1D1C

说明

- 对于本寄存器的写入只能在本模块没有处于运算状态时（即 AES_CR.START=0 时）才能进行，否则硬件将自动忽略对本寄存器的写操作。
- 对于本寄存器的读取只能在本模块没有处于运算状态时（即 AES_CR.START=0 时）才能进行，否则对本寄存器的读取将得到全 0。

版权所有 ©小华半导体有限公司

26.5.5 控制寄存器映射地址（AES_CRDM）

Offset	Bit Position																													
0x40	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																											KEYSIZE		Reserved	MODE	START
Access																												RW			RW	RW

位/位域	标记	功能描述	读写
31:5	*Reserved*	-	-
4:3	KEYSIZE	密钥长度 ● 0b00：密钥长度为 128 位 ● 0b01：密钥长度为 192 位 ● 0b10：密钥长度为 256 位 ● 0b11：密钥长度为 128 位	RW
2	*Reserved*	-	-
1	MODE	运算模式 ● 0b0：加密运算 ● 0b1：解密运算	RW
0	START	运算启动控制 ● 0b0：运算结束或未启动 ● 0b1：启动运算	RW

说明

- AES_CR.START 位的操作方法是：软件对本位写入 1 后，本模块将启动运行，本次运行结束后本模块硬件会自动将本位清 0，软件查询到本位为 0 即表示本次运行完成。
- 对本寄存器的写入操作只能在本模块不处于运算状态时（即 AES_CR.START=0 时）才能进行，否则硬件将自动忽略写操作。读操作则不受此限制。

版权所有 ©小华半导体有限公司

27 液晶控制器（LCD）

27.1 简介

LCD 控制器是一款适用于单色无源液晶显示器（LCD）的数字控制器/驱动器，最多具有 8 个公用端子（COM），用以驱动 188（4x47）、270（6x45）或 344（8x43）个 LCD 图像元素。端子的确切数量取决于数据手册中所述的器件引脚。

LCD 由若干区段（像素或完整符号）组成，这些区段均可点亮或熄灭。每个区段都包含一层在两根电极之间对齐的液晶分子。当向液晶施加高于阈值电压的电压时，相应的区段可见。区段电压必须为交流，以避免液晶中出现电泳效应（这将影响显示效果）。之后，必须在区段两端生成波形以避免出现直流。

词汇表

- 液晶（LCD）：无源显示面板，带有直接引向区段的端子。
- 公用（COM）：连接到多个区段的电气连接端子。
- 偏置（BIAS）：驱动 LCD 时使用的电压等级，定义为 1/(驱动 LCD 显示的电压等级数–1)。
- 区段（SEG）：最小可视单元（LCD 显示器上的最小组成元素，线条或点）。
- 占空比（DUTY）：定义为 1/(LCD 显示器上的公用端子数)的数字。
- 帧：写入区段的波形的一个周期。
- 帧速率：每秒帧数，即每秒激励 LCD 区段的次数。

27.2 主要特性

- 高度灵活的帧速率控制
- 支持静态、1/2、1/3、1/4、1/6 和 1/8 占空比
- 支持 1/2、1/3 偏置
- 多达 16 个寄存器的 LCD 数据 RAM
- 可通过软件配置 LCD 的对比度
- 3 种驱动波形生成方式
  - 内部电阻分压、外部电阻分压，外部电容分压方式
  - 可通过软件配置内部电阻分压方式的功耗，从而匹配 LCD 面板所需的电容电荷
- 支持低功耗模式：LCD 控制器可在 Active、Sleep、DeepSleep 模式下进行显示
- 可配置帧中断
- 支持 LCD 闪烁功能且可配置多种闪烁频率
- 未使用的 LCD 区段和公共引脚可配置为数字或模拟功能

版权所有 ©小华半导体有限公司

27.3 功能说明

27.3.1 功能框图

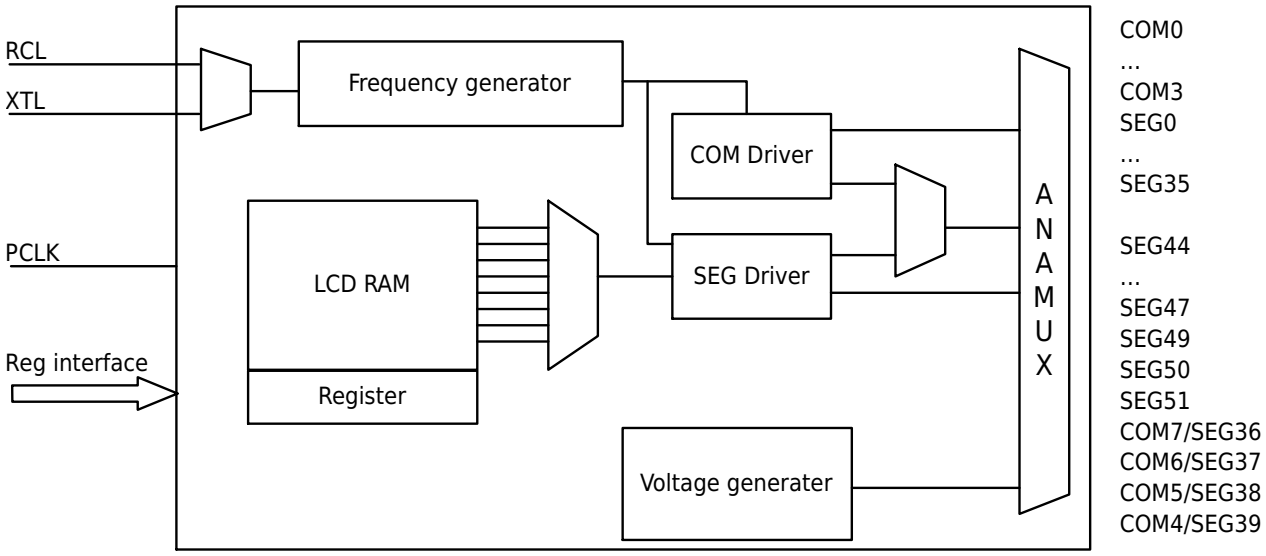


图 27-1 LCD 功能框图

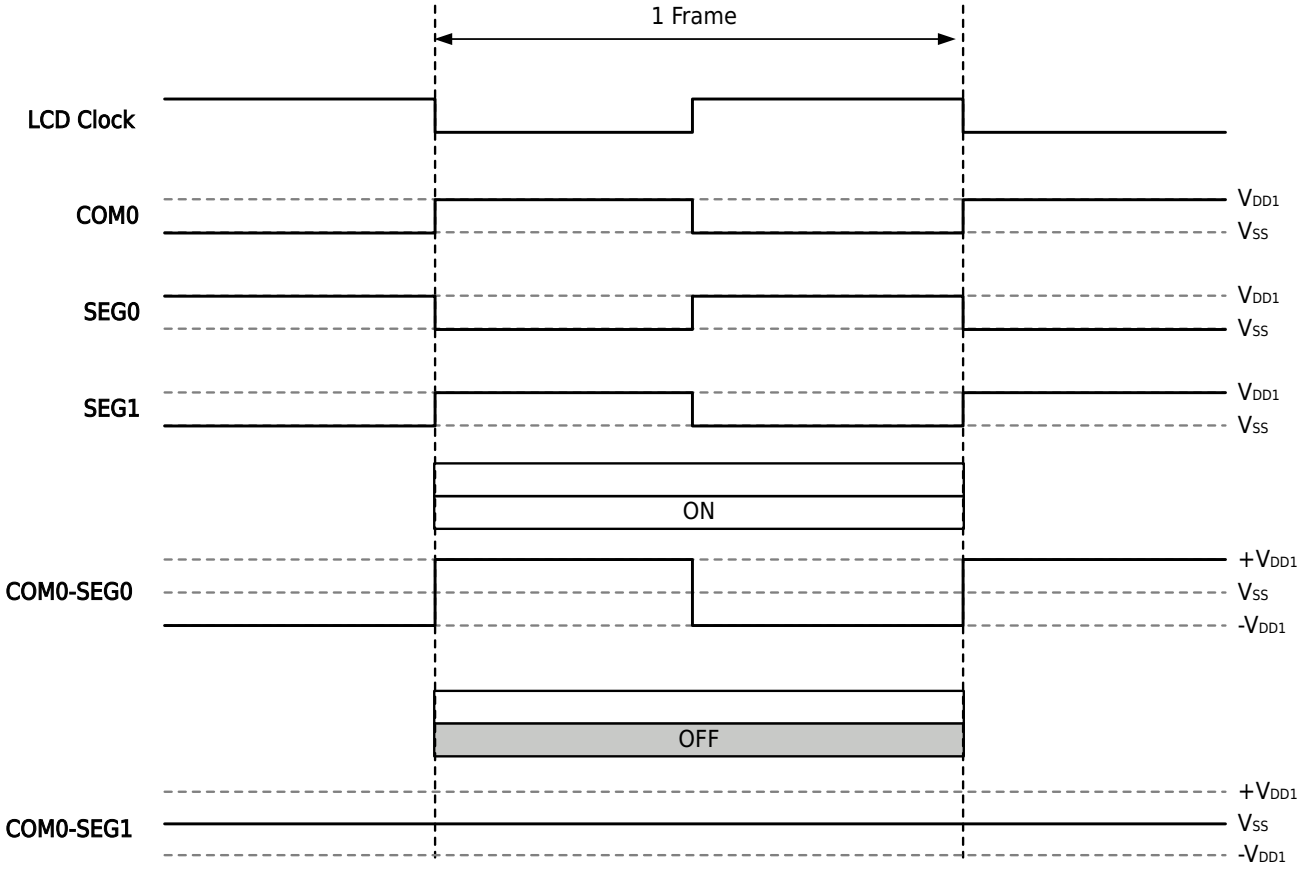
27.3.2 LCD 驱动波形

LCD 支持 6 种占空比（Duty）的驱动波形：静态、1/2、1/3、1/4、1/6 和 1/8，由 LCD_CR0.DUTY 进行设置。LCD 支持 2 种偏置（Bias）的驱动波形：1/2、1/3，由 LCD_CR0.BIAS 进行设置。建议的组合方式如下表所示：

	1/2 Duty	1/3 Duty	1/4 Duty	1/6 Duty	1/8 Duty
1/2 Bias	✔	✔	不推荐	不推荐	不推荐
1/3 Bias	不推荐	不推荐	✔	✔	✔

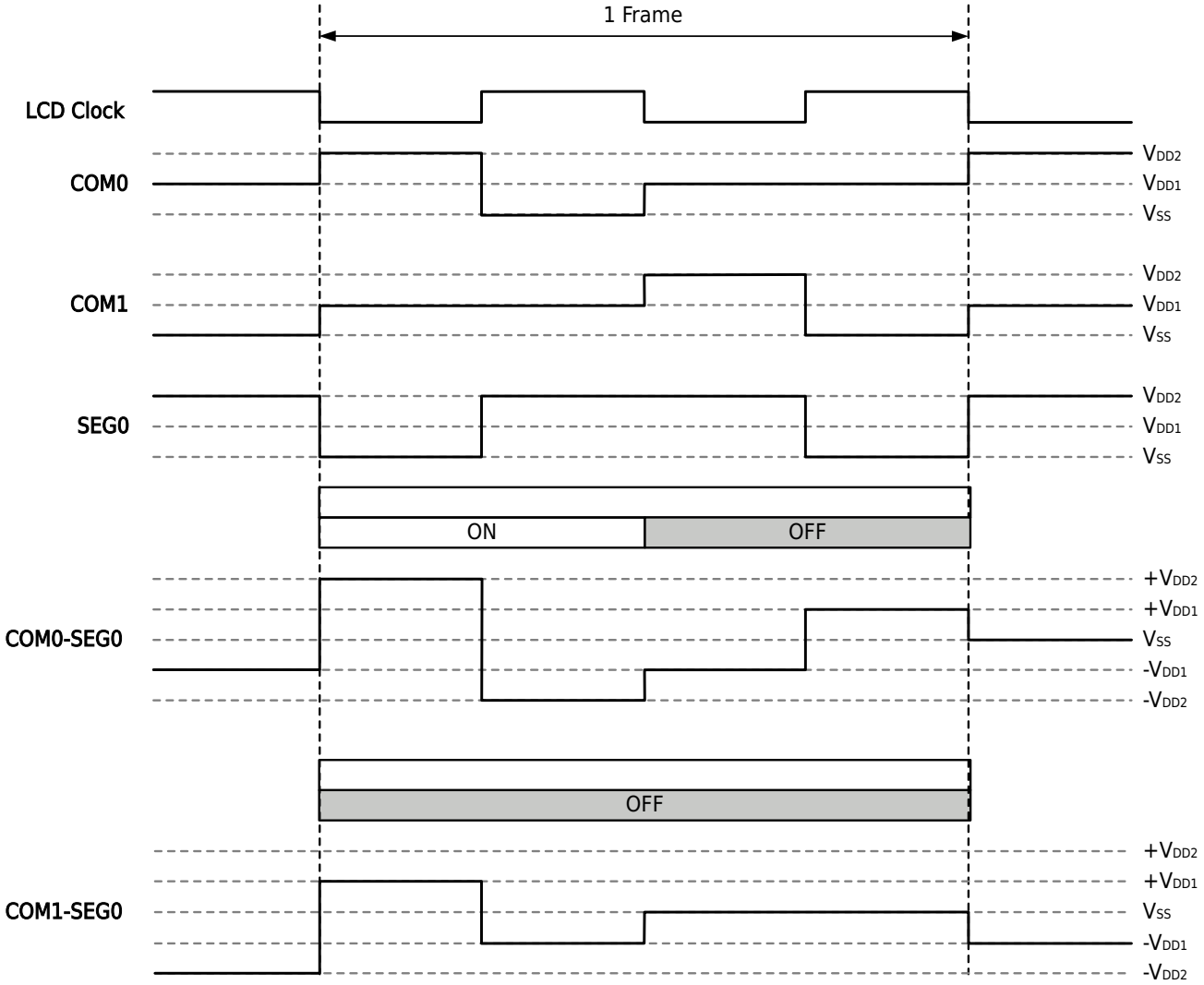
版权所有 ©小华半导体有限公司

静态驱动波形



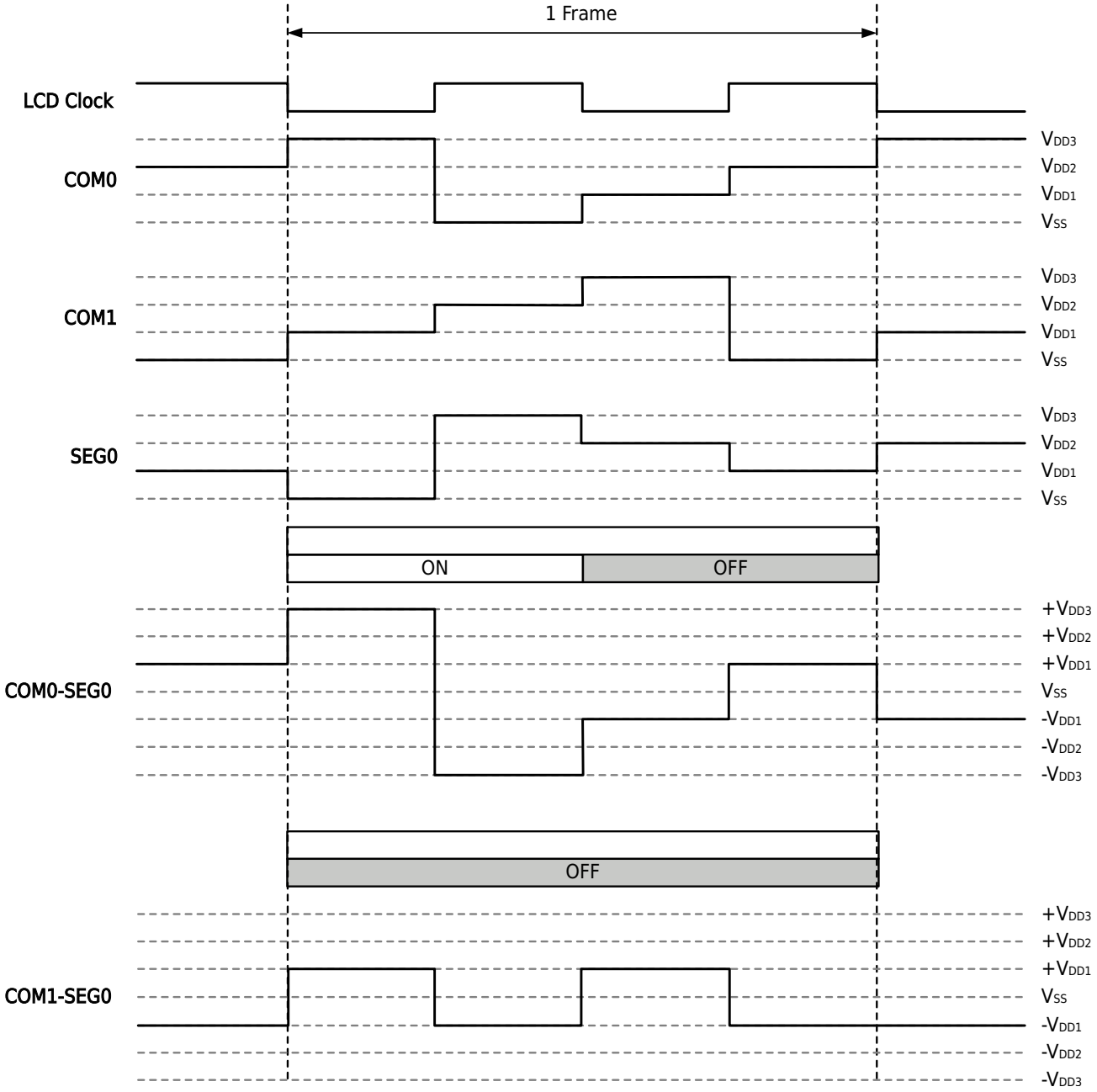
版权所有 ©小华半导体有限公司

1/2Duty 1/2Bias 驱动波形



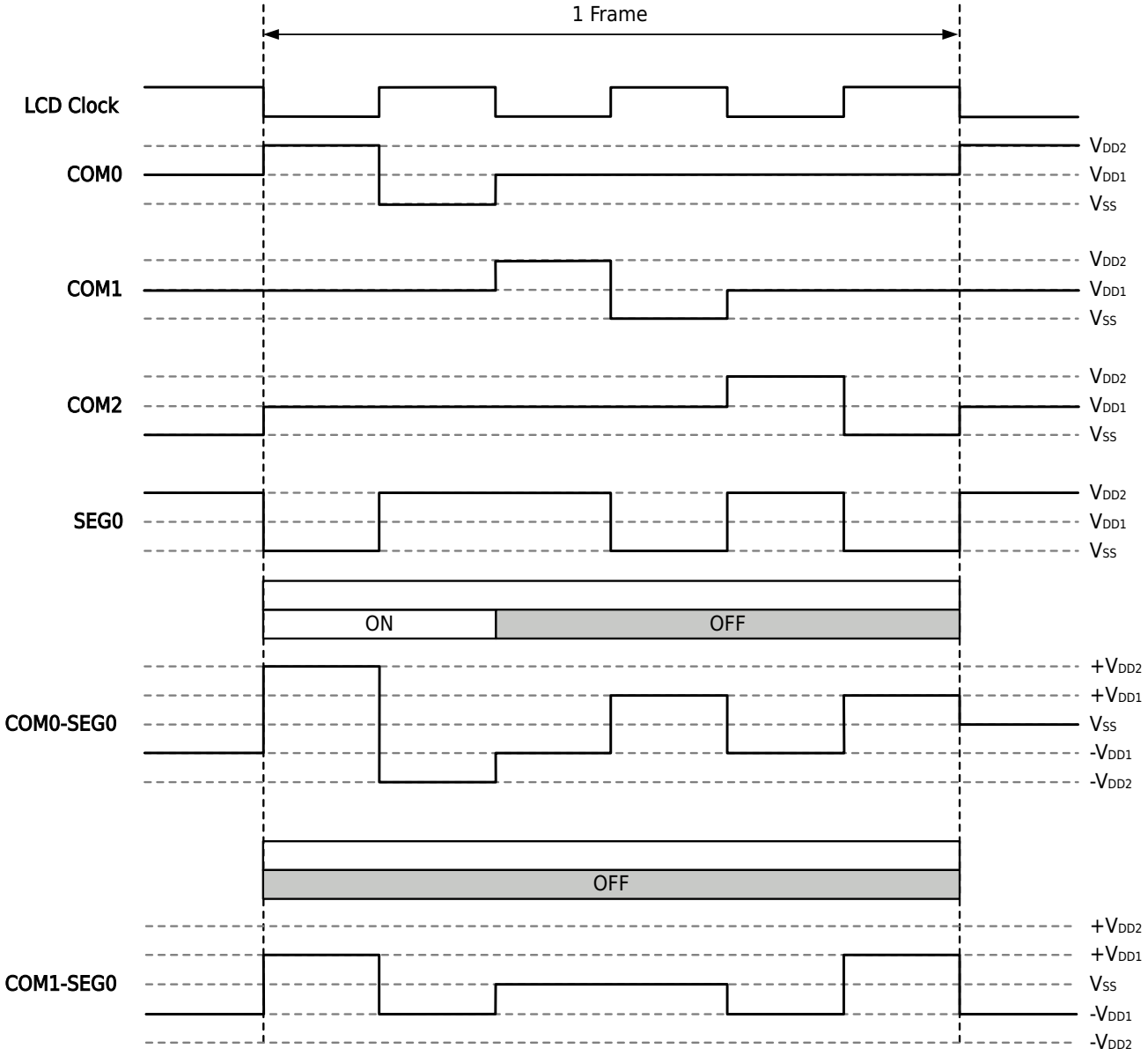
版权所有 ©小华半导体有限公司

1/2Duty 1/3Bias 驱动波形



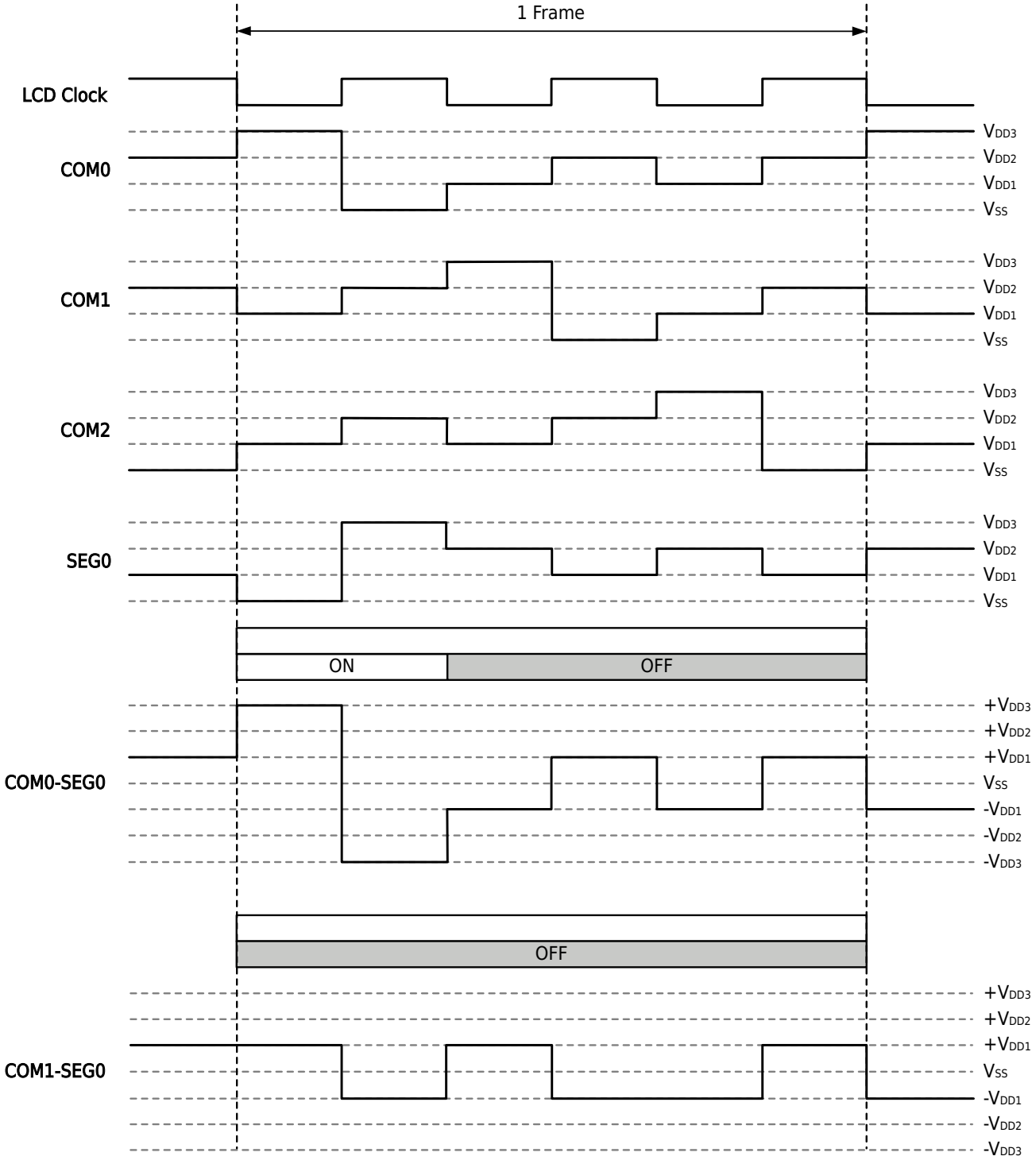
版权所有 ©小华半导体有限公司

1/3Duty 1/2Bias 驱动波形



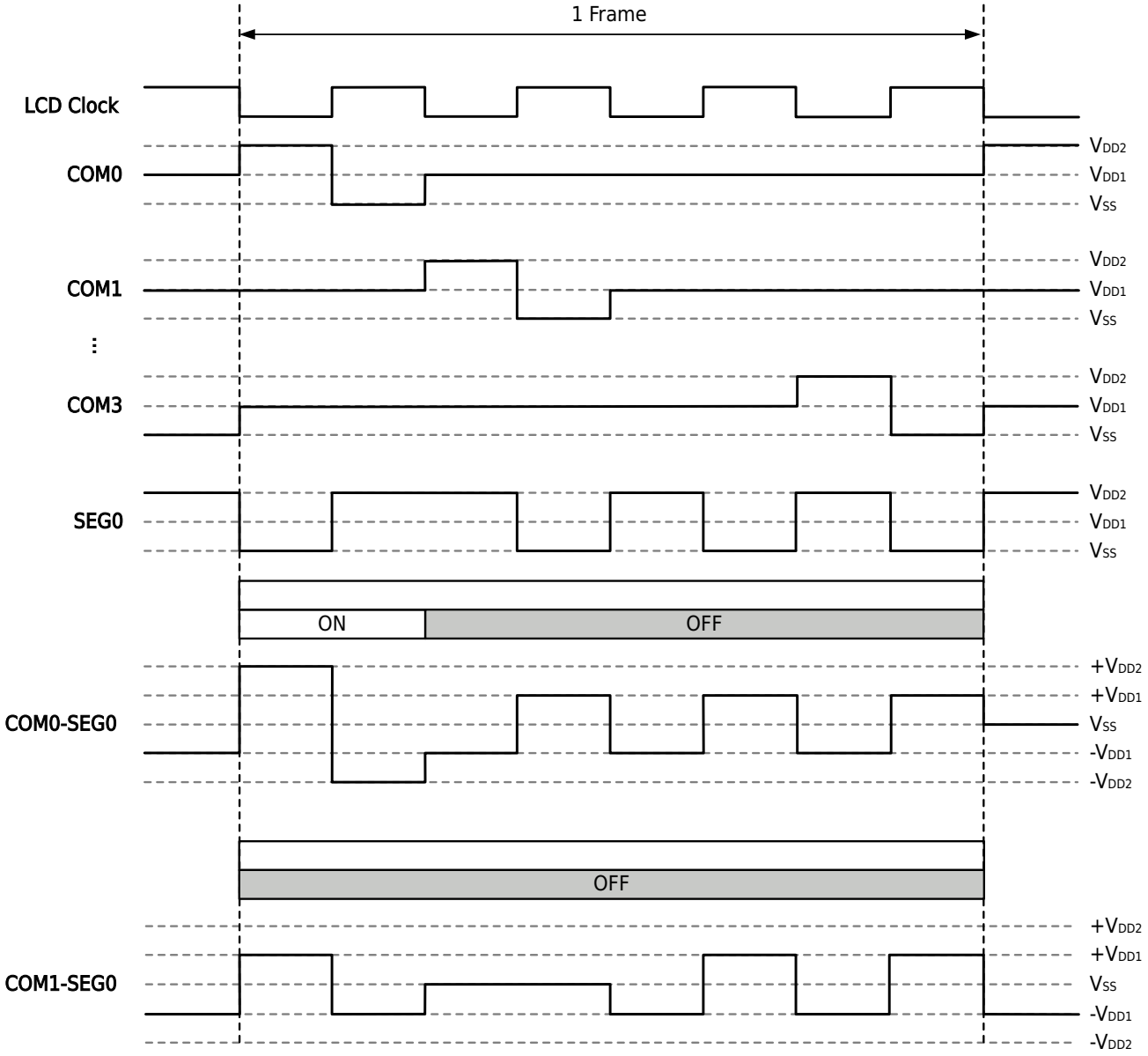
版权所有 ©小华半导体有限公司

1/3Duty 1/3Bias 驱动波形



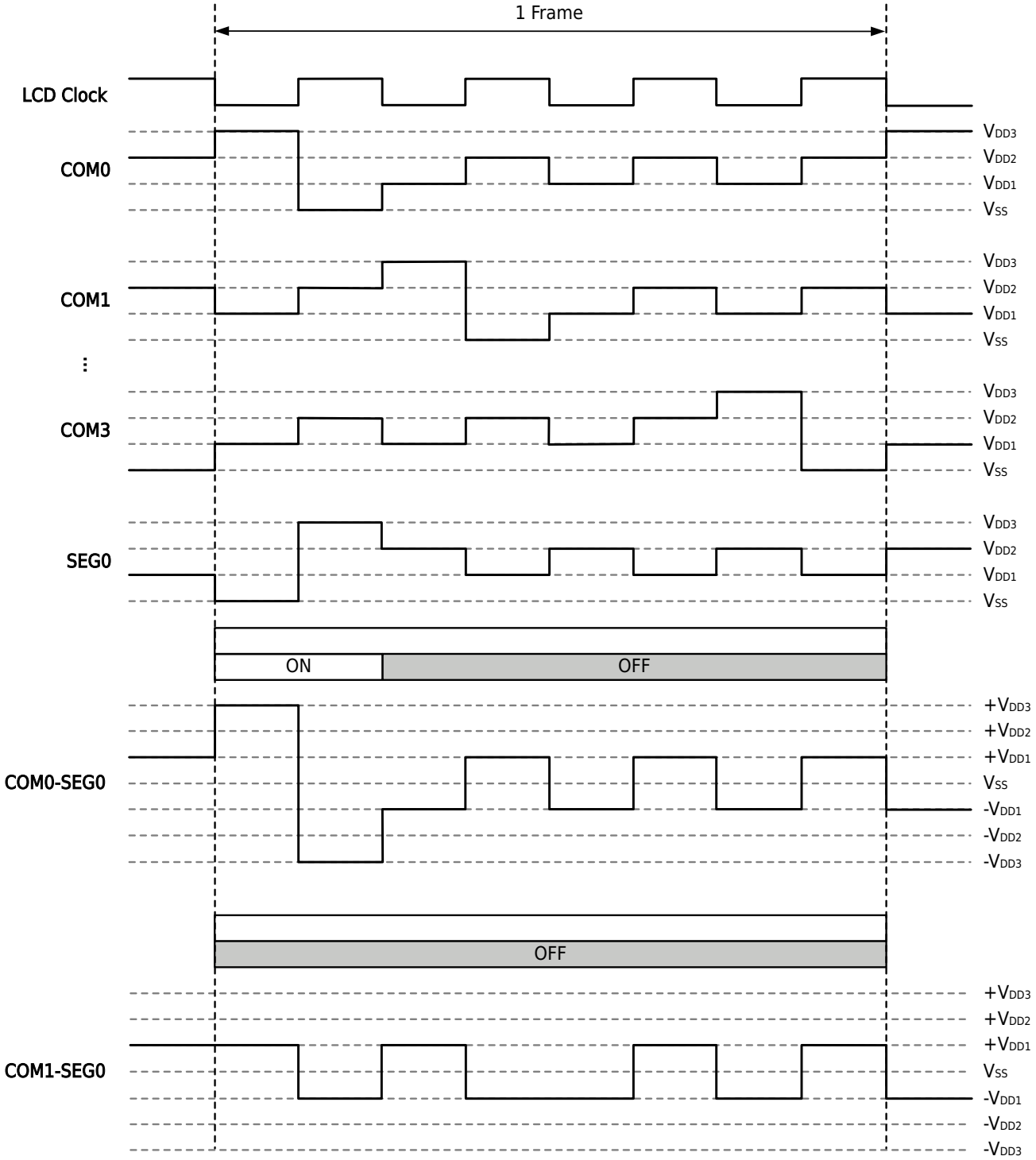
版权所有 ©小华半导体有限公司

1/4Duty 1/2Bias 驱动波形



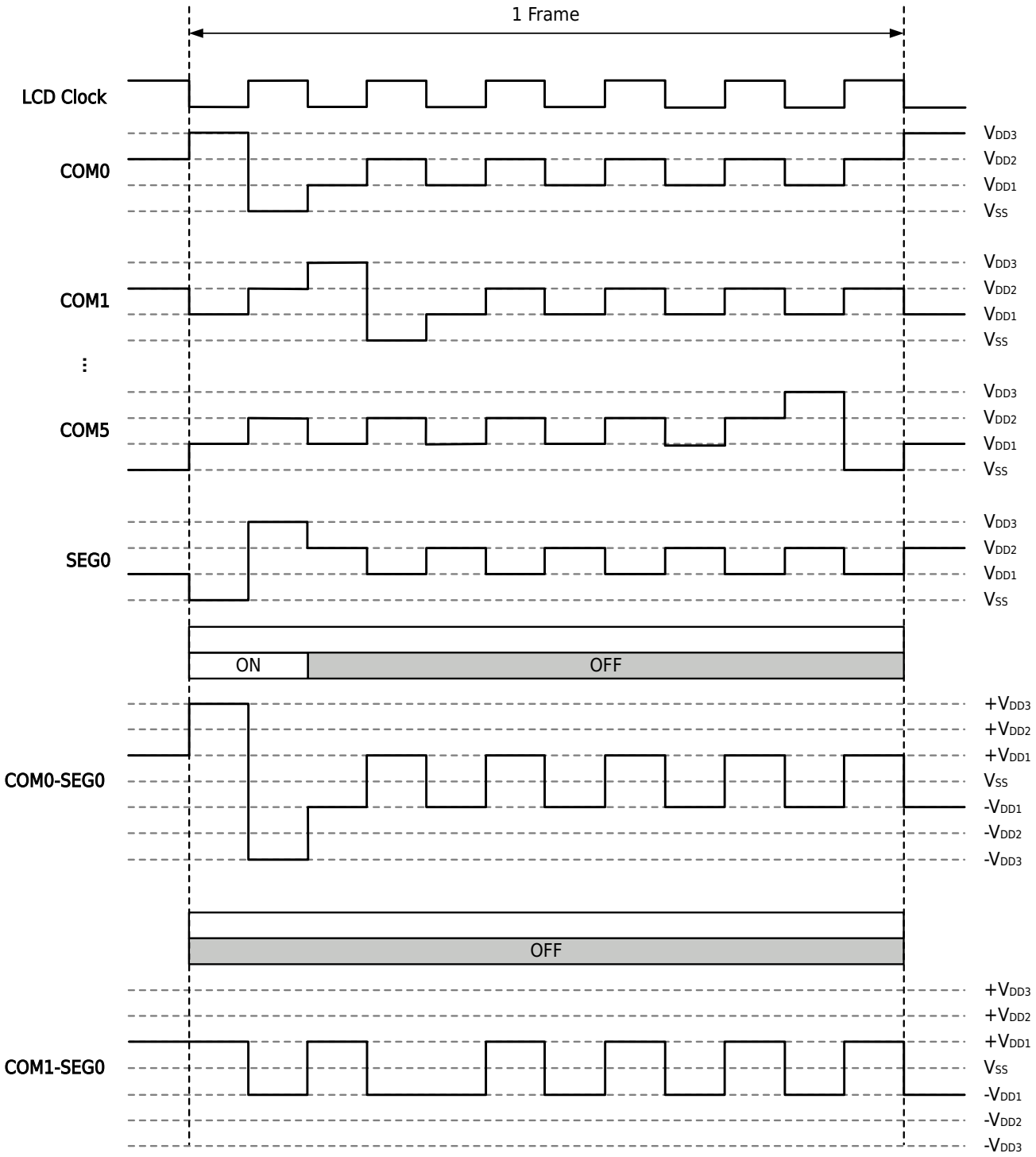
版权所有 ©小华半导体有限公司

1/4Duty 1/3Bias 驱动波形



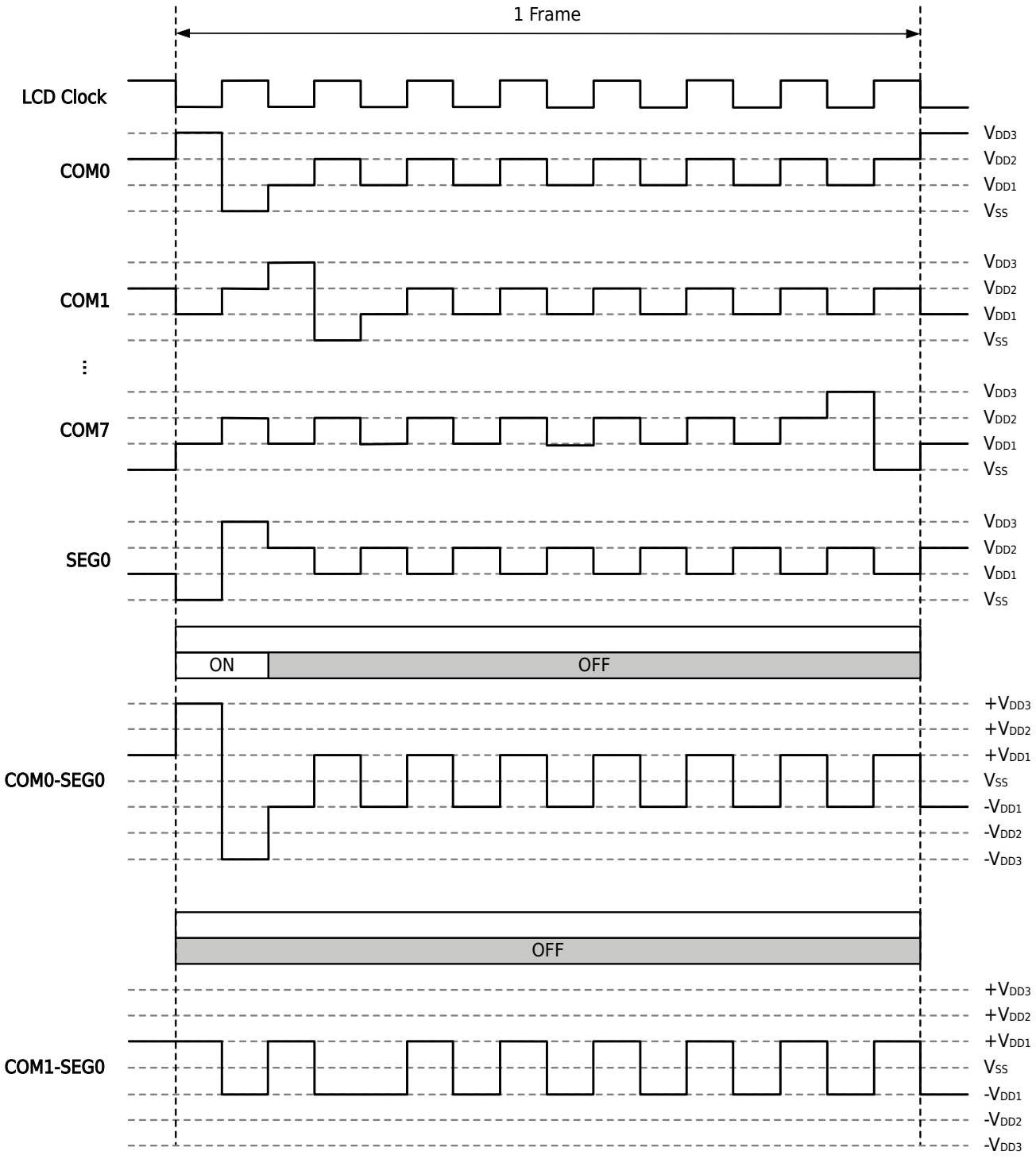
版权所有 ©小华半导体有限公司

1/6Duty 1/3Bias 驱动波形



版权所有 ©小华半导体有限公司

1/8Duty 1/3Bias 驱动波形



27.3.3 LCD Bias 产生电路

LCD 的 Bias 电压具有 3 种来源：内部电阻分压、外部电阻分压、外部电容分压。

1. 当选择内部电阻分压时，芯片会自动切换到内部的电路，这种模式驱动能力较弱。如果需要驱动的 LCD 屏幕较大，建议选择外部电阻分压或外部电容分压模式。也可以通过配置寄存器 LCD_CR1.DRVRES 来增强驱动能力。当选择 1/2 bias 时，大功耗/中功耗/小功耗电阻分别为 240kΩ/360kΩ/720kΩ；当选择 1/3 bias 时，大功耗/中功耗/小功耗电阻分别为 360kΩ/540kΩ/1080kΩ。
2. 当选择外部电阻分压时，根据系统功耗和 LCD 驱动能力来调整阻值，推荐使用 500kΩ 电阻。当选择外部电容分压时，驱动能力较强，推荐使用 100nF 电容。但这两种电路需要用户在芯片的外围引脚搭建相关电路，并占用 4 个 IO 口。

版权所有 ©小华半导体有限公司

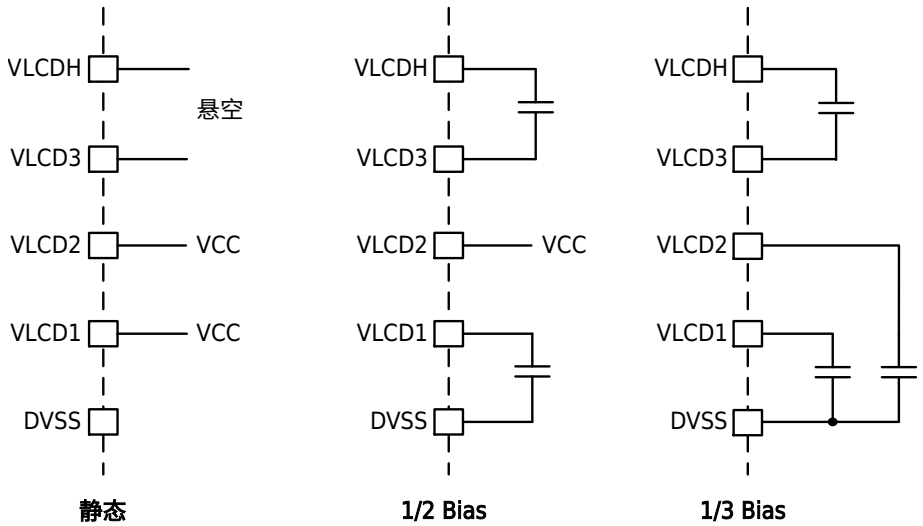
内部电阻模式

内部电阻模式 VLCDH，VLCD1~VLCD3 可以作为 LCD SEG 输出或者 IO 端口使用。

内部电阻模式，LCD 的驱动电压由 CR0.CONTRAST 控制，如下表所示：

CR0.CONTRAST	VLCD(1/3 bias)	VLCD(1/2 bias)
0	1.00*VCC	1.00*VCC
1	0.94*VCC	0.92*VCC
2	0.9*VCC	0.85*VCC
3	0.85*VCC	0.8*VCC
4	0.81*VCC	0.75*VCC
5	0.78*VCC	0.70*VCC
6	0.75*VCC	0.66*VCC
7	0.72*VCC	0.63*VCC
8	0.70*VCC	0.61*VCC
9	0.67*VCC	0.58*VCC
10	0.65*VCC	0.55*VCC
11	0.63*VCC	0.53*VCC
12	0.61*VCC	0.51*VCC
13	0.59*VCC	0.48*VCC
14	0.57*VCC	0.47*VCC
15	0.55*VCC	0.45*VCC

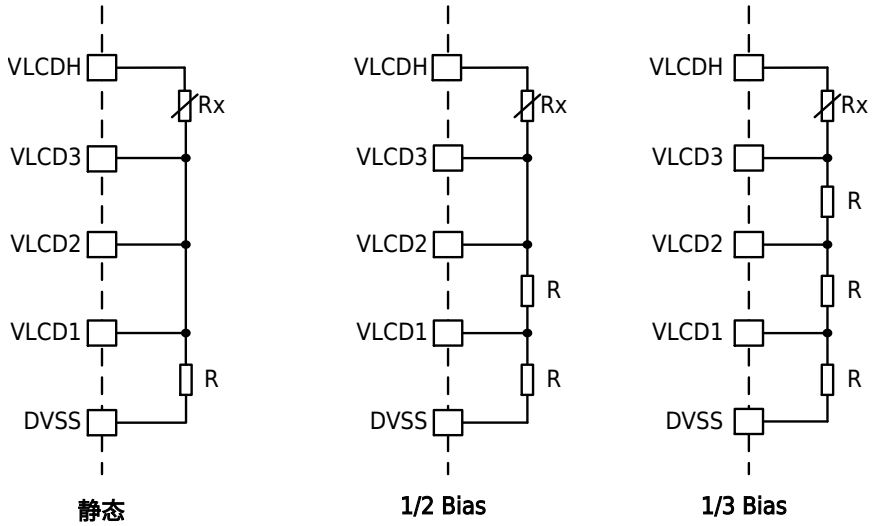
外部电容模式



静态　　1/2 Bias　　1/3 Bias

版权所有 ©小华半导体有限公司

外部电阻模式



说明

- Rx 为可调电阻，用于调节 LCD 显示对比度。
- 根据使用 LCD 屏幕选择合适的电阻 R。

27.3.4 DMA

LCD 支持软件和硬件触发 DMA 数据传输，可以将需要显示的内容从 RAM 或 ROM 中自动搬到 LCD 显示 RAM 中。硬件触发使用的是帧中断信号。

27.3.5 中断

当 LCD 设置有效时，LCD 中断可以配置为帧数产生中断。

27.3.6 LCD 显示模式

LCD 支持两种显示模式。一种以 COM 为显示单元，同一个 SEG 的所有 COM 段在同一字节中（模式 0）。另外一种为同一个 COM 的不同 SEG 在同一个字节中（模式 1）。根据 LCD 面板选择合适的显示方式可以简化程序操作。

版权所有 ©小华半导体有限公司

LCD 显示模式 1（MODE=1）

1/8 Duty

	Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG8	SEG9	SEG10	SEG11	SEG12	SEG13	SEG14	SEG15	SEG16	SEG17	SEG18	SEG19	SEG20	SEG21	SEG22	SEG23	SEG24	SEG25	SEG26	SEG27	SEG28	SEG29	SEG30	SEG31	
COM0																																	LCDRAM0
COM1																																	LCDRAM1
COM2																																	LCDRAM2
COM3																																	LCDRAM3
COM4																																	LCDRAM4
COM5																																	LCDRAM5
COM6																																	LCDRAM6
COM7																																	LCDRAM7
	SEG32	SEG33	SEG34	SEG35									SEG44	SEG45	SEG46	SEG47		SEG49	SEG50	SEG51													
COM0																																	LCDRAM8
COM1																																	LCDRAM9
COM2																																	LCDRAMA
COM3																																	LCDRAMB
COM4																																	LCDRAMC
COM5																																	LCDRAMD
COM6																																	LCDRAME
COM7																																	LCDRAMF

1/6 Duty

	Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG8	SEG9	SEG10	SEG11	SEG12	SEG13	SEG14	SEG15	SEG16	SEG17	SEG18	SEG19	SEG20	SEG21	SEG22	SEG23	SEG24	SEG25	SEG26	SEG27	SEG28	SEG29	SEG30	SEG31	
COM0																																	LCDRAM0
COM1																																	LCDRAM1
COM2																																	LCDRAM2
COM3																																	LCDRAM3
COM4																																	LCDRAM4
COM5																																	LCDRAM5
																																	LCDRAM6
																																	LCDRAM7
	SEG32	SEG33	SEG34	SEG35	SEG36	SEG37							SEG44	SEG45	SEG46	SEG47		SEG49	SEG50	SEG51													
COM0																																	LCDRAM8
COM1																																	LCDRAM9
COM2																																	LCDRAMA
COM3																																	LCDRAMB
COM4																																	LCDRAMC
COM5																																	LCDRAMD
																																	LCDRAME
																																	LCDRAMF

版权所有 ©小华半导体有限公司

1/4 Duty

	Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG8	SEG9	SEG10	SEG11	SEG12	SEG13	SEG14	SEG15	SEG16	SEG17	SEG18	SEG19	SEG20	SEG21	SEG22	SEG23	SEG24	SEG25	SEG26	SEG27	SEG28	SEG29	SEG30	SEG31	
COM0																																	LCDRAM0
COM1																																	LCDRAM1
COM2																																	LCDRAM2
COM3																																	LCDRAM3
																																	LCDRAM4
																																	LCDRAM5
																																	LCDRAM6
																																	LCDRAM7
	SEG32	SEG33	SEG34	SEG35	SEG36	SEG37	SEG38	SEG39					SEG44	SEG45	SEG46	SEG47		SEG49	SEG50	SEG51													
COM0																																	LCDRAM8
COM1																																	LCDRAM9
COM2																																	LCDRAMA
COM3																																	LCDRAMB
																																	LCDRAMC
																																	LCDRAMD
																																	LCDRAME
																																	LCDRAMF

1/3 Duty

	Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG8	SEG9	SEG10	SEG11	SEG12	SEG13	SEG14	SEG15	SEG16	SEG17	SEG18	SEG19	SEG20	SEG21	SEG22	SEG23	SEG24	SEG25	SEG26	SEG27	SEG28	SEG29	SEG30	SEG31	
COM0																																	LCDRAM0
COM1																																	LCDRAM1
COM2																																	LCDRAM2
																																	LCDRAM3
																																	LCDRAM4
																																	LCDRAM5
																																	LCDRAM6
																																	LCDRAM7
	SEG32	SEG33	SEG34	SEG35	SEG36	SEG37	SEG38	SEG39					SEG44	SEG45	SEG46	SEG47		SEG49	SEG50	SEG51													
COM0																																	LCDRAM8
COM1																																	LCDRAM9
COM2																																	LCDRAMA
																																	LCDRAMB
																																	LCDRAMC
																																	LCDRAMD
																																	LCDRAME
																																	LCDRAMF

版权所有 ©小华半导体有限公司

1/2 Duty

	Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG8	SEG9	SEG10	SEG11	SEG12	SEG13	SEG14	SEG15	SEG16	SEG17	SEG18	SEG19	SEG20	SEG21	SEG22	SEG23	SEG24	SEG25	SEG26	SEG27	SEG28	SEG29	SEG30	SEG31	
COM0																																	LCDRAM0
COM1																																	LCDRAM1
																																	LCDRAM2
																																	LCDRAM3
																																	LCDRAM4
																																	LCDRAM5
																																	LCDRAM6
																																	LCDRAM7
	SEG32	SEG33	SEG34	SEG35	SEG36	SEG37	SEG38	SEG39					SEG44	SEG45	SEG46	SEG47		SEG49	SEG50	SEG51													
COM0																																	LCDRAM8
COM1																																	LCDRAM9
																																	LCDRAMA
																																	LCDRAMB
																																	LCDRAMC
																																	LCDRAMD
																																	LCDRAME
																																	LCDRAMF

版权所有 ©小华半导体有限公司

LCD 显示模式 0（MODE=0）

1/8 Duty

Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
COM0	COM1	COM2	COM3	COM4	COM5	COM6	COM7	COM0	COM1	COM2	COM3	COM4	COM5	COM6	COM7	COM0	COM1	COM2	COM3	COM4	COM5	COM6	COM7	COM0	COM1	COM2	COM3	COM4	COM5	COM6	COM7	
SEG0								SEG1								SEG2								SEG3								LCDRAM0
SEG4								SEG5								SEG6								SEG7								LCDRAM1
SEG8								SEG9								SEG10								SEG11								LCDRAM2
SEG12								SEG13								SEG14								SEG15								LCDRAM3
SEG16								SEG17								SEG18								SEG19								LCDRAM4
SEG20								SEG21								SEG22								SEG23								LCDRAM5
SEG24								SEG25								SEG26								SEG27								LCDRAM6
SEG28								SEG29								SEG30								SEG31								LCDRAM7
SEG32																																LCDRAM8
SEG33																SEG49																LCDRAM9
SEG34																SEG50																LCDRAMA
SEG35																SEG51																LCDRAMB
								SEG44																								LCDRAMC
								SEG45																								LCDRAMD
								SEG46																								LCDRAME
								SEG47																								LCDRAMF

1/6 Duty

Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
COM0	COM1	COM2	COM3	COM4	COM5			COM0	COM1	COM2	COM3	COM4	COM5			COM0	COM1	COM2	COM3	COM4	COM5			COM0	COM1	COM2	COM3	COM4	COM5			
SEG0								SEG1								SEG2								SEG3								LCDRAM0
SEG4								SEG5								SEG6								SEG7								LCDRAM1
SEG8								SEG9								SEG10								SEG11								LCDRAM2
SEG12								SEG13								SEG14								SEG15								LCDRAM3
SEG16								SEG17								SEG18								SEG19								LCDRAM4
SEG20								SEG21								SEG22								SEG23								LCDRAM5
SEG24								SEG25								SEG26								SEG27								LCDRAM6
SEG28								SEG29								SEG30								SEG31								LCDRAM7
SEG32																																LCDRAM8
SEG33																SEG49																LCDRAM9
SEG34																SEG50																LCDRAMA
SEG35																SEG51																LCDRAMB
SEG36								SEG44																								LCDRAMC
SEG37								SEG45																								LCDRAMD
								SEG46																								LCDRAME
								SEG47																								LCDRAMF

版权所有 ©小华半导体有限公司

1/4 Duty

Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
COM0	COM1	COM2	COM3					COM0	COM1	COM2	COM3					COM0	COM1	COM2	COM3					COM0	COM1	COM2	COM3					
SEG0								SEG1								SEG2								SEG3								LCDRAM0
SEG4								SEG5								SEG6								SEG7								LCDRAM1
SEG8								SEG9								SEG10								SEG11								LCDRAM2
SEG12								SEG13								SEG14								SEG15								LCDRAM3
SEG16								SEG17								SEG18								SEG19								LCDRAM4
SEG20								SEG21								SEG22								SEG23								LCDRAM5
SEG24								SEG25								SEG26								SEG27								LCDRAM6
SEG28								SEG29								SEG30								SEG31								LCDRAM7
SEG32																																LCDRAM8
SEG33																SEG49																LCDRAM9
SEG34																SEG50																LCDRAMA
SEG35																SEG51																LCDRAMB
SEG36								SEG44																								LCDRAMC
SEG37								SEG45																								LCDRAMD
SEG38								SEG46																								LCDRAME
SEG39								SEG47																								LCDRAMF

1/3 Duty

Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
COM0	COM1	COM2						COM0	COM1	COM2						COM0	COM1	COM2						COM0	COM1	COM2						
SEG0								SEG1								SEG2								SEG3								LCDRAM0
SEG4								SEG5								SEG6								SEG7								LCDRAM1
SEG8								SEG9								SEG10								SEG11								LCDRAM2
SEG12								SEG13								SEG14								SEG15								LCDRAM3
SEG16								SEG17								SEG18								SEG19								LCDRAM4
SEG20								SEG21								SEG22								SEG23								LCDRAM5
SEG24								SEG25								SEG26								SEG27								LCDRAM6
SEG28								SEG29								SEG30								SEG31								LCDRAM7
SEG32																																LCDRAM8
SEG33																SEG49																LCDRAM9
SEG34																SEG50																LCDRAMA
SEG35																SEG51																LCDRAMB
SEG36								SEG44																								LCDRAMC
SEG37								SEG45																								LCDRAMD
SEG38								SEG46																								LCDRAME
SEG39								SEG47																								LCDRAMF

版权所有 ©小华半导体有限公司

1/2 Duty

Bit0	Bit1	Bit2	Bit3	Bit4	Bit5	Bit6	Bit7	Bit8	Bit9	Bit10	Bit11	Bit12	Bit13	Bit14	Bit15	Bit16	Bit17	Bit18	Bit19	Bit20	Bit21	Bit22	Bit23	Bit24	Bit25	Bit26	Bit27	Bit28	Bit29	Bit30	Bit31	
COM0	COM1							COM0	COM1							COM0	COM1							COM0	COM1							
SEG0								SEG1								SEG2								SEG3								LCDRAM0
SEG4								SEG5								SEG6								SEG7								LCDRAM1
SEG8								SEG9								SEG10								SEG11								LCDRAM2
SEG12								SEG13								SEG14								SEG15								LCDRAM3
SEG16								SEG17								SEG18								SEG19								LCDRAM4
SEG20								SEG21								SEG22								SEG23								LCDRAM5
SEG24								SEG25								SEG26								SEG27								LCDRAM6
SEG28								SEG29								SEG30								SEG31								LCDRAM7
SEG32																																LCDRAM8
SEG33																SEG49																LCDRAM9
SEG34																SEG50																LCDRAMA
SEG35																SEG51																LCDRAMB
SEG36								SEG44																								LCDRAMC
SEG37								SEG45																								LCDRAMD
SEG38								SEG46																								LCDRAME
SEG39								SEG47																								LCDRAMF

版权所有 ©小华半导体有限公司

27.4 操作示例

27.4.1 基本配置流程

操作步骤

步骤 1. 开启 LCD 时钟和 GPIO 时钟。

步骤 2. 将 LCD 使用到的管脚配置为模拟功能。

步骤 3. 配置 LCD_POEN0 和 LCD_POEN1 寄存器，使用到的 COM 和 SEG 配置为输出使能，未使用的端口配置为输出关闭。

步骤 4. 配置 Bias 电压来源、Duty、Bias、电压泵时钟频率、扫描频率、LCD RAM 显示模式、LCD 时钟源。

步骤 5. 如果 LCD Bias 电压来源为内部电阻，则根据需要配置合适的对比度和电阻强驱脉冲控制参数。

步骤 6. 使能 LCD。

步骤 7. 向 LCD RAM 写入需要显示的内容。

27.4.2 DMA 数据传送配置流程

操作步骤

步骤 1. 开启 LCD DMA 硬件触发使能

步骤 2. 使能 DMA

步骤 3. 设置传输类型、传输长度、传输方式

步骤 4. 设置源起始地址，目标起始地址

步骤 5. 设置源地址、目标地址的递增方式

步骤 6. 根据需要使能 DMA 中断

步骤 7. DMA 触发源选择 LCD

步骤 8. 使能 DMA 通道

版权所有 ©小华半导体有限公司

27.5 寄存器

27.5.1 寄存器总表

基地址：0x40005C00

表 27-13 液晶控制器（LCD）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	LCD_CR0	LCD 配置寄存器 0	32
0x004	LCD_CR1	LCD 配置寄存器 1	32
0x008	LCD_INTCLR	LCD 中断清除寄存器	32
0x00C	LCD_POEN0	LCD 输出配置寄存器 0	32
0x010	LCD_POEN1	LCD 输出配置寄存器 1	32
0x040	LCD_RAM0	LCD RAM0	32
0x044	LCD_RAM1	LCD RAM1	32
0x048	LCD_RAM2	LCD RAM2	32
0x04C	LCD_RAM3	LCD RAM3	32
0x050	LCD_RAM4	LCD RAM4	32
0x054	LCD_RAM5	LCD RAM5	32
0x058	LCD_RAM6	LCD RAM6	32
0x05C	LCD_RAM7	LCD RAM7	32
0x060	LCD_RAM8	LCD RAM8	32
0x064	LCD_RAM9	LCD RAM9	32
0x068	LCD_RAMA	LCD RAM10	32
0x06C	LCD_RAMB	LCD RAM11	32
0x070	LCD_RAMC	LCD RAM12	32
0x074	LCD_RAMD	LCD RAM13	32
0x078	LCD_RAME	LCD RAM14	32
0x07C	LCD_RAMF	LCD RAM15	32

版权所有 ©小华半导体有限公司

27.5.2 配置寄存器 0（LCD_CR0）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000000DA																															
Name	Reserved																CONTRAST				BSEL			DUTY			BIAS		CPCLK		LCDCLK	EN
Access																	RW				RW			RW			RW		RW		RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:12	CONTRAST	LCD 对比度调整 CONTRAST 值越大，LCD 波形的幅度越小 ● 0b0000：LCD 波形幅度最大，对比度最大 ● …… ● 0b1111：LCD 波形幅度最小，对比度最小 **说明** 仅当 BIAS 电压来源选择内部电阻分压时有效。	RW
11:9	BSEL	BIAS 电压来源选择 ● 0b000：外部电阻模式，需要外部电路配合 ● 0b001：电容分压模式，需要外部电路配合 ● 0b010：内部电阻分压，中功耗模式 ● 0b011：禁止设置 ● 0b100：内部电阻分压，小功耗模式 ● 0b101：禁止设置 ● 0b110：内部电阻分压，大功耗模式 ● 0b111：禁止设置	RW
8:6	DUTY	LCD duty 配置 ● 0b000：静态 ● 0b001：1/2 duty ● 0b010：1/3 duty ● 0b011：1/4 duty ● 0b100：禁止设置 ● 0b101：1/6 duty ● 0b110：禁止设置 ● 0b111：1/8 duty **表 27-16 COMy/SEGx PAD 在不同 duty 下功能配置**	RW

PAD	1/4 duty	1/6 duty	1/8 duty
COM4/SEG39	SEG39	COM4	COM4
COM5/SEG38	SEG38	COM5	COM5
COM6/SEG37	SEG37	SEG37	COM6
COM7/SEG36	SEG36	SEG36	COM7

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
5	BIAS	LCD BIAS 配置 ● 0b0：1/3 bias ● 0b1：1/2 bias	RW
4:3	CPCLK	电压泵时钟频率选择 ● 0b00：2kHz ● 0b01：4kHz ● 0b10：8kHz ● 0b11：16kHz	RW
2:1	LCDCLK	LCD 扫描频率选择 ● 0b00：64Hz ● 0b01：128Hz ● 0b10：256Hz ● 0b11：512Hz **说明** LCD 帧频率 = LCD 扫描频率 × Duty	RW
0	EN	LCD 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

27.5.3 配置寄存器 1（LCD_CR1）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																		DRVRES		INTF	DMAEN	IE	MODE	CLKSRC	BLINKEN	BLINKCNT					
Access																			RW		RO	RW	RW	RW	RW	RW	RW					

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13:12	DRVRES	内部电阻模式强驱脉冲控制 ● 0b00：OFF，关闭增强驱动脉冲 ● 0b01：16μs，低档位增强驱动脉冲 ● 0b10：32μs，中档位增强驱动脉冲 ● 0b11：64μs，高档位增强驱动脉冲	RW
11	INTF	中断标志 ● 0b0：未产生中断 ● 0b1：产生中断	RO
10	DMAEN	DMA 硬件触发使能 ● 0b0：禁止 ● 0b1：使能	RW
9	IE	中断使能 ● 0b0：禁止 ● 0b1：使能	RW
8	MODE	LCD RAM 显示模式选择 ● 0b0：模式 0 ● 0b1：模式 1	RW
7	CLKSRC	LCD 时钟源选择 ● 0b0：RCL ● 0b1：XTL	RW
6	BLINKEN	LCD 闪屏配置 ● 0b0：禁止 ● 0b1：使能	RW
5:0	BLINKCNT	闪屏频率与 LCD 中断间隔设置 LCD 闪烁频率 = LCD 帧频率 / (BlinkCnt+1) LCD 中断间隔 = (1/LCD 帧频率) × (BlinkCnt+1)	RW

版权所有 ©小华半导体有限公司

27.5.4 中断清除寄存器（LCD_INTCLR）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																					INTF	Reserved									
Access																						WO										

位/位域	标记	功能描述	读写
31:11	*Reserved*	-	-
10	INTF	中断标志清除 写 0 清除中断标志，写 1 无效；读出恒为 0	WO
9:0	*Reserved*	-	-

27.5.5 输出配置寄存器 0（LCD_POEN0）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xFFFFFFFF																															
Name	S31	S30	S29	S28	S27	S26	S25	S24	S23	S22	S21	S20	S19	S18	S17	S16	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0
Access	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:0	Sx （x=31~0）	SEGx 输出控制位 ● 0b0：SEG 输出使能 ● 0b1：SEG 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW

版权所有 ©小华半导体有限公司

27.5.6 输出配置寄存器 1（LCD_POEN1）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x01FFFFFF																															
Name	Reserved							C3	C2	C1	C0	S51	S50	S49	S48	S47	S46	S45	S44	MUX	S43	S42	S41	S40	S39C4	S38C5	S37C6	S36C7	S35	S34	S33	S32
Access								RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:25	*Reserved*	-	-
24:21	Cx（x=3~0）	COMx 输出控制位 ● 0b0：COM 输出使能 ● 0b1：COM 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
20:13	Sx （x=51~44）	SEGx 输出控制位 ● 0b0：SEG 输出使能 ● 0b1：SEG 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
12	MUX	SEG32~SEG35 端口功能选择 参数选择详见下表	RW
11:8	Sx （x=43~40）	SEGx 输出控制位 ● 0b0：SEG 输出使能 ● 0b1：SEG 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
7	S39C4	SEG39/COM4 输出控制位 SEG/COM 管脚功能选择由 CR0.DUTY 决定 ● 0b0：SEG/COM 输出使能 ● 0b1：SEG/COM 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
6	S38C5	SEG38/COM5 输出控制位 SEG/COM 管脚功能选择由 CR0.DUTY 决定 ● 0b0：SEG/COM 输出使能 ● 0b1：SEG/COM 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
5	S37C6	SEG37/COM6 输出控制位 SEG/COM 管脚功能选择由 CR0.DUTY 决定 ● 0b0：SEG/COM 输出使能 ● 0b1：SEG/COM 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
4	S36C7	SEG36/COM7 输出控制位 SEG/COM 管脚功能选择由 CR0.DUTY 决定 ● 0b0：SEG/COM 输出使能 ● 0b1：SEG/COM 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW
3:0	Sx （x=35~32）	SEGx 输出控制位 ● 0b0：SEG 输出使能 ● 0b1：SEG 输出关闭，可以使用其他功能，如 IO、模拟输入输出	RW

版权所有 ©小华半导体有限公司

VLCDy/SEGx PAD 状态描述						寄存器配置				
状态		VLCDH/SEG35	VLCD3/SEG34	VLCD2/SEG33	VLCD1/SEG32	MUX	S<35:32>	BSEL		
VLCDy/SEGx PAD 选择 GPIO，LCD disable(LCD_ON=0)时		IO	IO	IO	IO	1	0b1111	-	-	-
VLCDy/SEGx PAD 选择 GPIO，LCD enable(LCD_ON=1)时，这时只能选择内部电阻工作模式	小电阻（大电流）模式	IO	IO	IO	IO	1	0b1111	1	1	0
	中电阻（中电流）模式	IO	IO	IO	IO	1	0b1111	0	1	0
	大电阻（小电流）模式	IO	IO	IO	IO	1	0b1111	1	0	0
选择外部电阻工作模式，内部电阻断路		VOUT	VLCD3	VLCD2	VLCD1	0	0b0000	0	0	0
选择内部电阻工作模式	小电阻（大电流）模式	SEG35/IO	SEG34/IO	SEG33/IO	SEG32/IO	0	-	1	1	0
	中电阻（中电流）模式	SEG35/IO	SEG34/IO	SEG33/IO	SEG32/IO	0	-	0	1	0
	大电阻（小电流）模式	SEG35/IO	SEG34/IO	SEG33/IO	SEG32/IO	0	-	1	0	0
选择外部电容工作模式，内部电阻断路		DH1	DH2	VLCD2	VLCD1	0	0b0000	0	0	1

版权所有 ©小华半导体有限公司

27.5.7 LCD_RAMx（x = 0~7）

偏移地址（Offset）：0x040（LCDRAM0），0x044（LCDRAM1），0x048（LCDRAM2），0x04C（LCDRAM3），0x050（LCDRAM4），0x054（LCDRAM5），0x058（LCDRAM6），0x05C（LCDRAM7）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	D31	D30	D29	D28	D27	D26	D25	D24	D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Access	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:0	Dn （n=31~0）	LCD 点输出 具体显示请参见 LCD 显示模式相关描述。 ● 0b0：对应的 SEG COM 交叉点不亮 ● 0b1：对应的 SEG COM 交叉点亮	RW

27.5.8 LCD_RAMx（x = 8~F）

偏移地址（Offset）：0x060（LCDRAM8），0x064（LCDRAM9），0x068（LCDRAMA），0x06C（LCDRAMB），0x070（LCDRAMC），0x074（LCDRAMD），0x078（LCDRAME），0x07C（LCDRAMF）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved								D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Access									RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:24	*Reserved*	-	-
23:0	Dn （n=23~0）	LCD 点输出 具体显示请参见 LCD 显示模式相关描述。 ● 0b0：对应的 SEG COM 交叉点不亮 ● 0b1：对应的 SEG COM 交叉点亮	RW

版权所有 ©小华半导体有限公司

28 模数转换器（ADC）

28.1 简介

外部的模拟信号需要转变成数字信号才能由 MCU 进一步处理。本产品内部集成了一个 12 位高精度、高转换速率的逐次逼近型模数转换器（SAR ADC）模块。

28.2 主要特性

- 12 位转换精度
- 1Msps 转换速度
- 最多 28 路输入通道，包括 25 路外部管脚输入、1 路内部温度传感器电压、1 路 1/3 AVCC 电压、1 路 DAC 内部输出
- 4 种参考源：AVCC 电压、EXVREF 引脚、内置 1.5V 参考电压、内置 2.5V 参考电压
- ADC 的电压输入范围：0~Vref
- 内置信号跟随器，可转换高阻信号
- 多种转换模式：单次转换、SQR 扫描连续转换、JQR 扫描转换、连续转换累加
- 软件可配置 ADC 的转换速率
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性
- 输入通道电压阈值监测

28.3 功能说明

28.3.1 ADC 框图

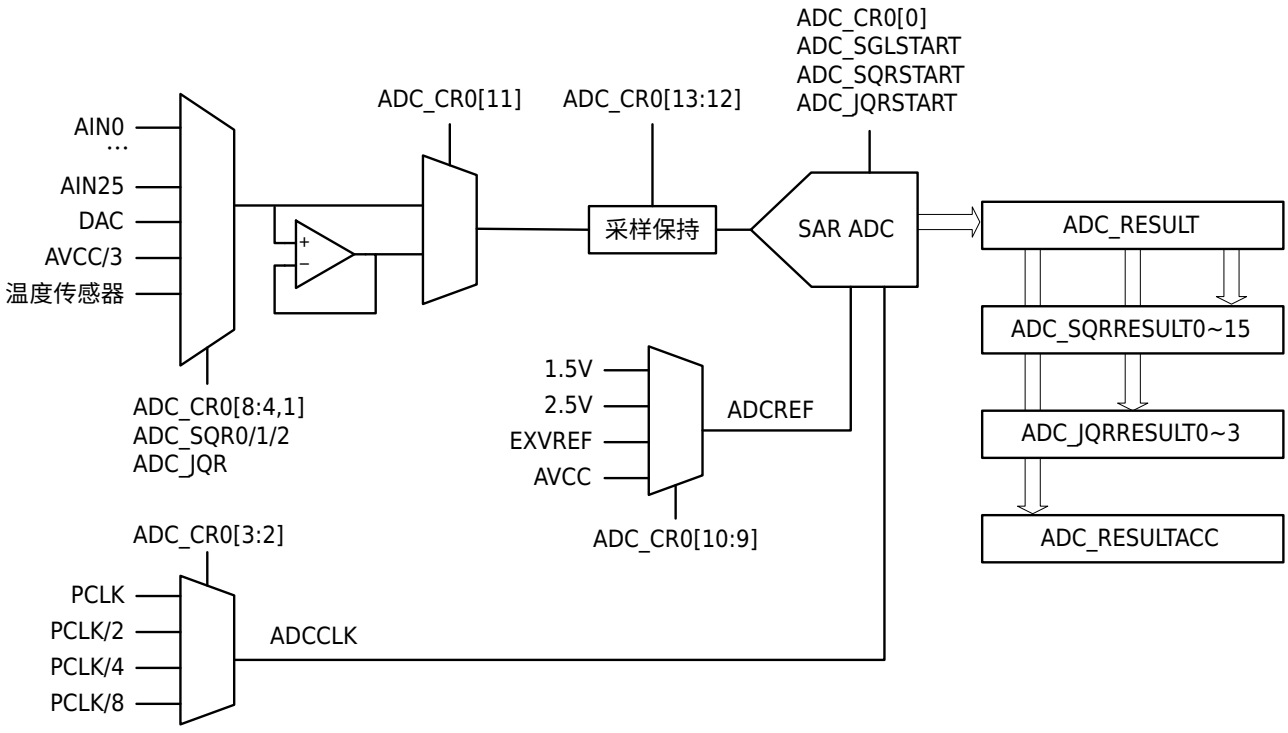


图 28-1 ADC 示意框图

版权所有 ©小华半导体有限公司

28.3.2 转换时序及转换速度

ADC 的转换时序如下图所示：一次完整的 ADC 转换由采样过程及逐次比较过程组成。其中采样过程需要 4~12 个 ADCCLK，由 ADC_CR0.SAM 配置；逐次比较过程需要 16 个 ADCCLK。所以，一次 ADC 转换共需要 20~28 个 ADCCLK。

ADC 转换速度的单位为 sps，即每秒进行多少次 ADC 转换。ADC 转换速度的计算方法为：ADCCLK 的频率/一次 ADC 转换所需要的 ADCCLK 的个数。

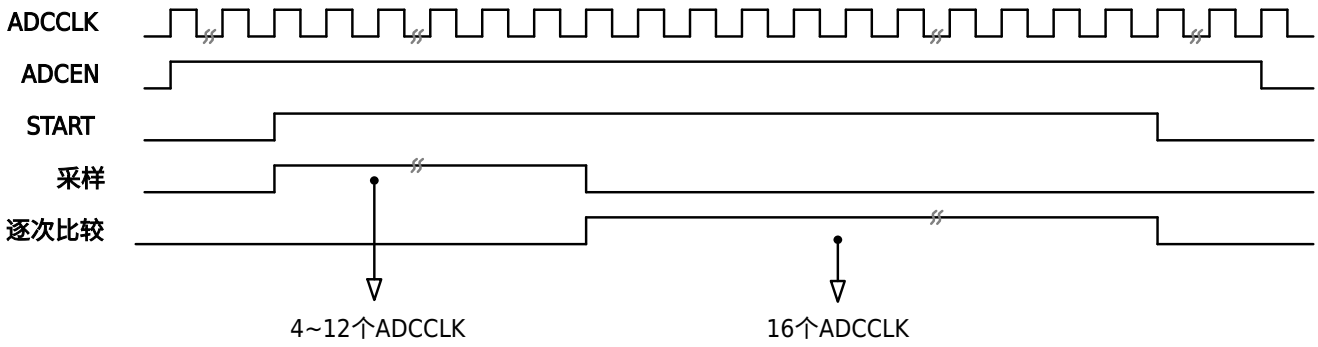


图 28-2 ADC 转换时序图

ADC 转换速度与 ADC 参考电压及 AVCC 电压相关，最高转换速度如下表所示：

ADC 参考电压	AVCC 电压	最高转换速度	最大 ADCCLK 频率
内部 1.5V	1.8~5.5V	200ksps	4MHz
内部 2.5V	2.8~5.5V	200ksps	4MHz
AVCC/EXVREF	1.8~2.4V	200ksps	4.8MHz
AVCC/EXVREF	2.4~2.7V	500ksps	12MHz
AVCC/EXVREF	2.7~5.5V	1Msps	24MHz

28.3.3 单次转换模式

在单次转换模式下，ADC 启动后只执行一次采样转换，可对所有 ADC 通道进行转换。该模式既可通过设置 ADC_SGLSTART.START 位软启动，也可通过设置 ADC_EXTTRIGGER0 的外部触发启动。一旦选定通道的 ADC 转换完成，ADC_IFR.SGLIF 位会自动置 1，转换结果保存在 ADC_RESULT 寄存器中。

如果需要一直转换，可以将 ADC_ALLSTART.START 位设置为 1。

28.3.4 扫描转换模式

扫描转换模式分为 SQR 扫描转换和 JQR 扫描转换两种模式。两种模式各自单独工作时，均可连续对多个通道进行多次转换；两种模式不可同时启动工作，一种模式在工作时候，另一种模式不可以启动。

SQR 扫描转换模式

SQR 扫描转换模式最多可进行 16 次连续转换，转换的总次数由 ADC_SQR2.CNT 进行配置；可配置所有通道进行转换，待转换通道由 ADC_SQRx.CHxMUX 进行配置。该模式既可通过设置 ADC_SQRSTART.START 位启动也可通过设置 ADC_EXTTRIGGER0 的外部触发启动。启动转换后，ADC 模块依次转换 CHxMUX~CH0MUX 中配置的通道直到总转换次数完成。ADC 模块完成总转换次数后，ADC_IFR.SQRIF 位会自动置 1，转换结果保存在转换通道所对应的 ADC_SQRRESULTx~ADC_SQRRESULT0 寄存器中。下图演示了对 AIN0、AIN1、AIN5 进行 8 次转换的 SQR 扫描转换过程。其中 SQR 扫描转换通道 7/4/1 配置为 AIN1，转换通道 6/3/0 配置

版权所有 ©小华半导体有限公司

为 AIN0，转换通道 5/2 配置为 AIN5。ADC_SQRSTART.START 置 1 后，ADC 模块会依次对 SQR 扫描转换通道 7~0 进行转换。

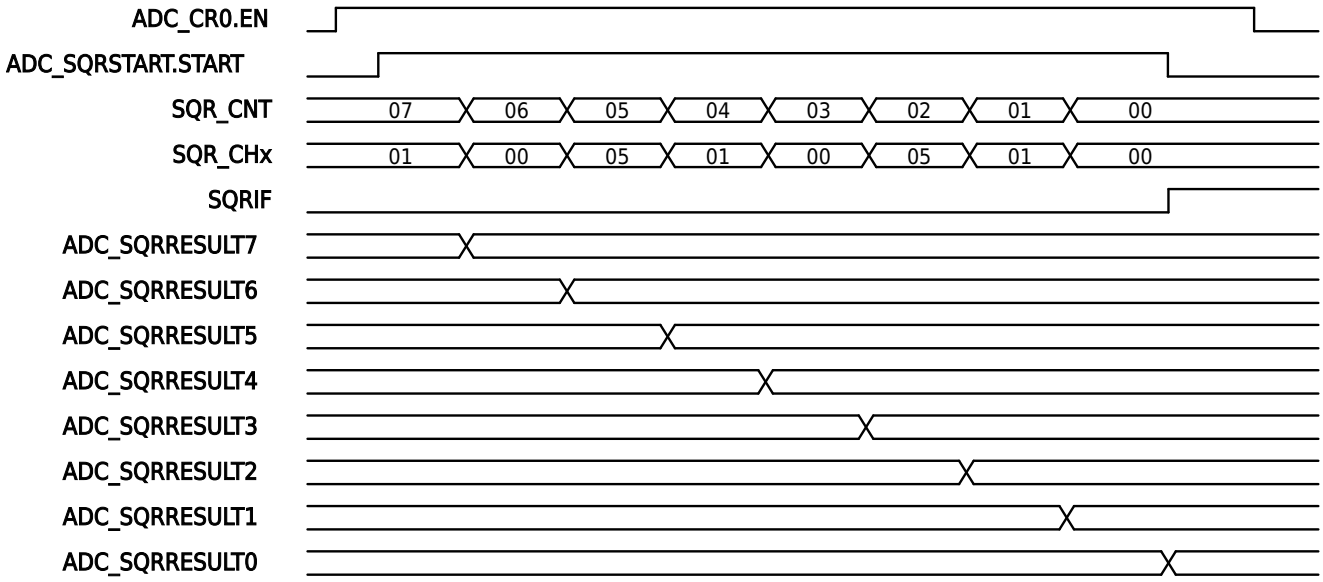


图 28-3 ADC SQR 扫描转换过程示例

JQR 扫描转换模式

JQR 扫描转换模式最多可进行 4 次连续转换，转换的总次数由 ADC_JQR.CNT 进行配置；可配置所有通道进行转换，待转换通道由 ADC_JQR.CHxMUX 进行配置。该模式既可通过设置 ADC_JQRSTART.START 位启动也可通过设置 ADC_EXTTRIGGER1 的外部触发启动。启动转换后，ADC 模块依次转换 CHxMUX~CH0MUX 中配置的通道直到完成总转换次数。ADC 模块完成总转换次数后，ADC_IFR.JQRIF 位会自动置 1，转换结果保存在转换通道所对应的 ADC_JQRRESULTx~ADC_JQRRESULT0 寄存器中。下图演示了对 AIN0、AIN1、AIN5 进行 4 次转换的 JQR 扫描转换的过程。其中 JQR 扫描转换通道 3、2、1、0 分别设置为 AIN5、AIN0、AIN1、AIN5。ADC_JQRSTART.START 置 1 后，ADC 模块会依次对 JQR 扫描转换通道 3~0 进行转换。

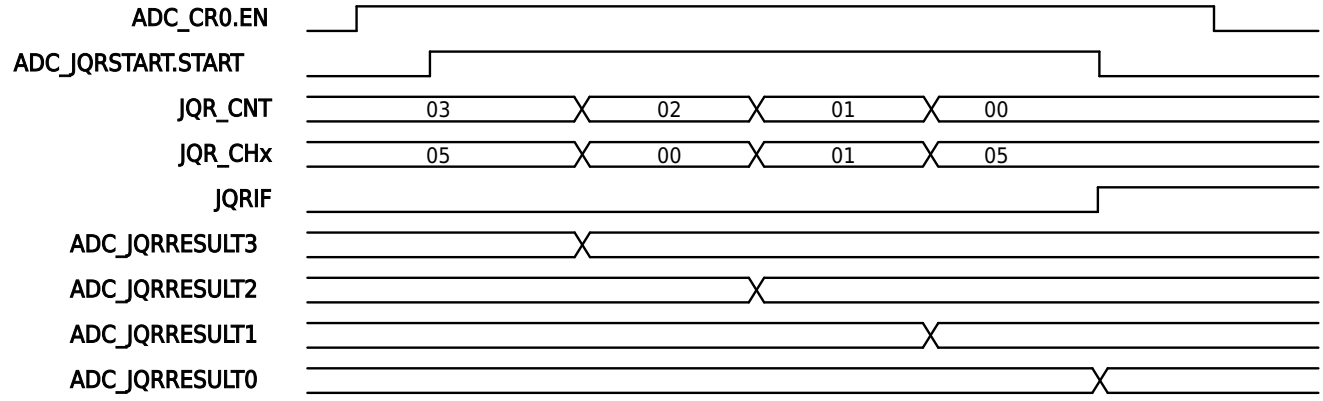


图 28-4 ADC JQR 扫描转换过程示例

说明

SQR 扫描转换在执行时，不可以启动 JQR 扫描转换；JQR 扫描转换在执行时，不可以启动 SQR 扫描转换。

扫描转换触发 DMA 读取

SQR 扫描和 JQR 扫描转换完成后，可自动触发 DMA 读取转换结果。SQR 扫描模式下，通过配置 ADC_CR1.DMASQR 为 1 使能该功能；JQR 扫描模式下，通过配置 ADC_CR1.DMAJQR 为 1 使能该功能。

版权所有 ©小华半导体有限公司

28.3.5 连续转换累加模式

在连续转换累加模式下，启动一次 ADC 可对多个通道进行多次转换并对每次转换的结果进行累加；可配置所有通道进行转换。ADC 转换的总次数由 ADC_SQR2.CNT 进行配置；待转换通道由 ADC_SQRx.CHxMUX 进行配置。该模式既可通过设置 ADC_SQRSTART.START 位启动也可通过设置 ADC_EXTTRIGGER0 的外部触发启动。启动连续转换后，ADC 模块依次转换 CHxMUX~CH0MUX 中配置的通道直到总转换次数完成。ADC 模块完成总转换次数后，ADC_IFR.SQRIF 位会自动置 1，转换结果的累加值保存在 ADC_RESULTACC 寄存器中。

下图演示了对 AIN0、AIN1、AIN5 进行 10 次连续转换累加的过程。SQR 扫描转换通道 9/6/3/0 配置为 AIN0，转换通道 8/5/2 配置为 AIN1，转换通道 7/4/1 配置为 AIN5。ADC_SQRSTART.START 置 1 后，ADC 模块会按照 SQR 扫描转换通道配置依次进行转换，直到 SQR_CNT 的计数值变为 0。每次转换完成时，ADC_RESULTACC 寄存器都会自动进行累加。图中给定的 AIN0、AIN1、AIN5 的转换结果依次为 0x010、0x020、0x040。

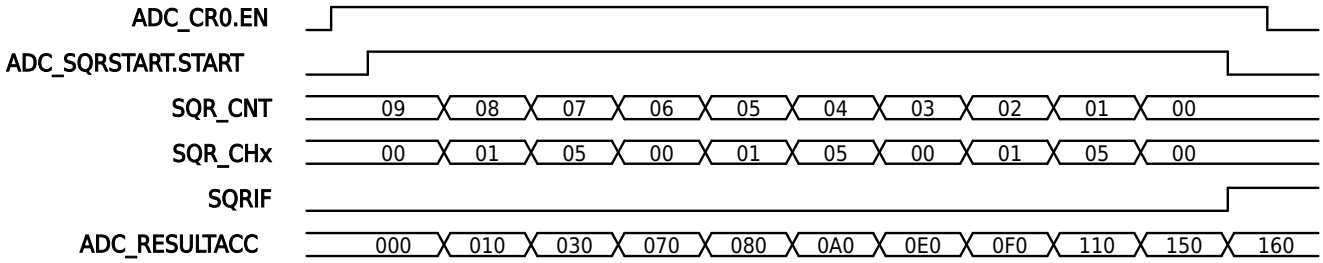


图 28-5 ADC 连续转换累加过程示例

28.3.6 ADC 转换外部触发源

ADC 转换既可通过软件配置启动，也可通过外部触发启动。

配置 ADC_EXTTRIGGER0 寄存器可设置 ADC 单次转换或 SQR 扫描转换的外部触发源。

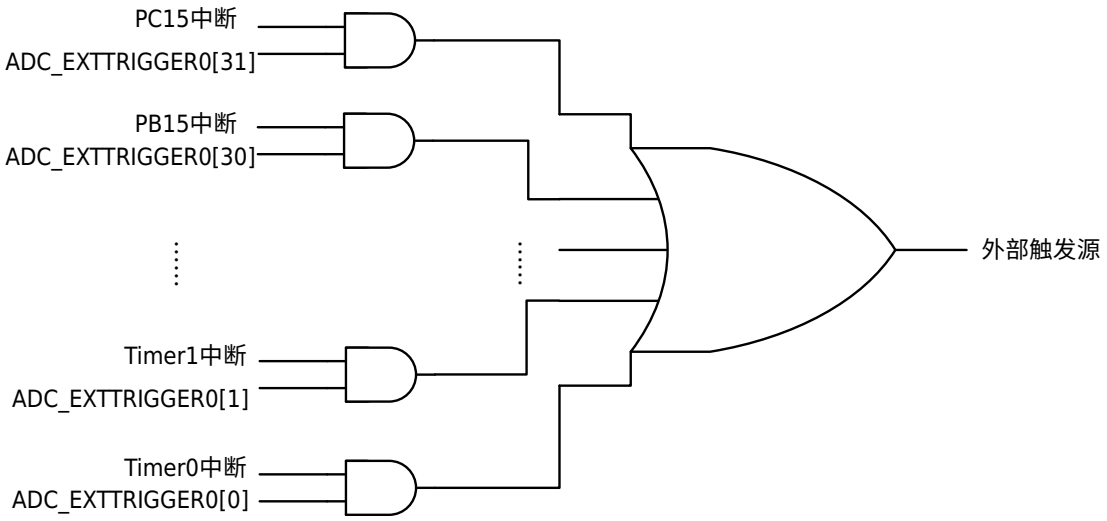


图 28-6 ADC 单次转换或 SQR 扫描转换外部触发源示意图

配置 ADC_EXTTRIGGER1 寄存器可设置 ADC JQR 扫描转换的外部触发源。

版权所有 ©小华半导体有限公司

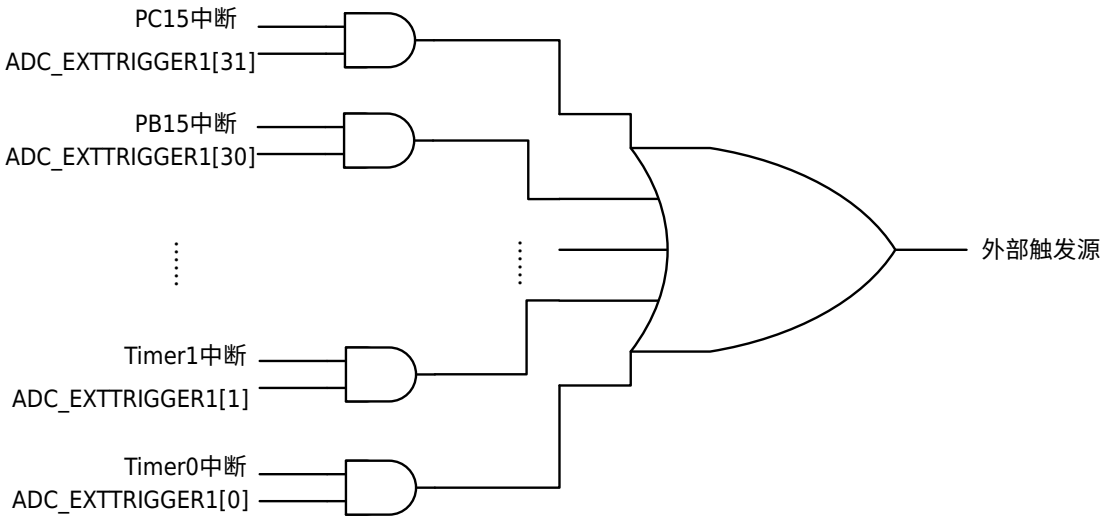


图 28-7 ADC JQR 扫描转换外部触发源示意图

28.3.7 ADC 转换结果比较

ADC 转换完成时，ADC 转换结果可以与用户设定的阈值进行比较，支持上阈值比较、下阈值比较、区间值比较。该功能需要将相应的控制位 ADC_CR1.HTCMP、ADC_CR1.LTCMP、ADC_CR1.REGCMP 置 1。该功能可实现对模拟量的自动监测，直到 ADC 转换结果符合用户预期时才产生中断申请用户程序介入。监测通道选择通过 ADC_CR1.THCH 进行配置。

- 上阈值比较：当 ADC 转换结果位于[ADC_HT, 4095]区间内则 ADC_IFR.HTIF 置 1；向 ADC_ICR.HTIC 写入 0 则清零 ADC_IFR.HTIF。
- 下阈值比较：当 ADC 转换结果位于[0, ADC_LT)区间内则 ADC_IFR.LTIF 置 1；向 ADC_ICR.LTIC 写入 0 则清零 ADC_IFR.LTIF。
- 区间值比较：当 ADC 转换结果位于[ADC_LT, ADC_HT)区间内则 ADC_IFR.REGIF 置 1；向 ADC_ICR.REGIC 写入 0 则清零 ADC_IFR.REGIF。

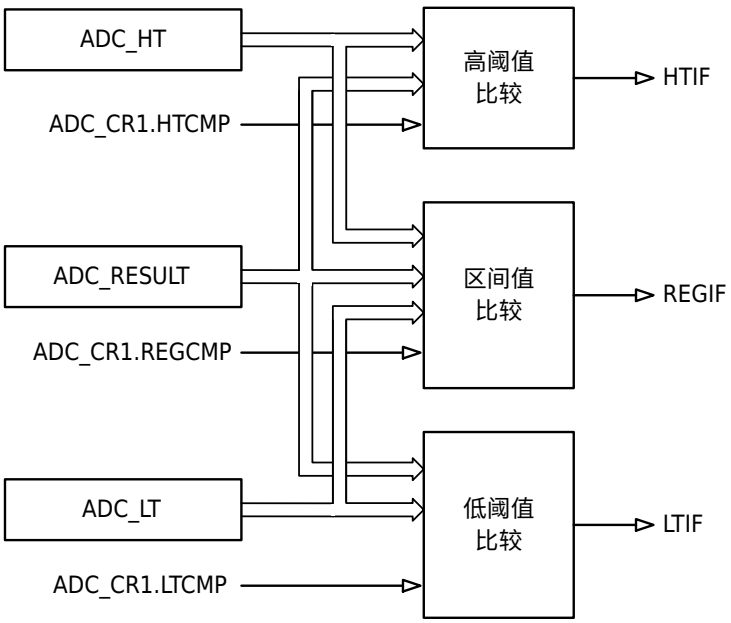


图 28-8 ADC 转换结果比较示意图

版权所有 ©小华半导体有限公司

28.3.8 ADC 中断

ADC 中断请求如下表所示：

表 28-2 ADC 中断

中断源	中断标志	中断使能
ADC JQR 扫描转换完成	ADC_IFR.JQRIF	ADC_CR0.IE
ADC SQR 扫描转换完成	ADC_IFR.SQRIF	
ADC 转换结果位于区间值区域（大于等于下阈值小于上阈值）	ADC_IFR.REGIF	
ADC 转换结果位于上阈值区域(大于等于上阈值)	ADC_IFR.HTIF	
ADC 转换结果比较下阈值区域（小于下阈值）	ADC_IFR.LTIF	
ADC 单次转换完成	ADC_IFR.SGLIF	

28.3.9 使用温度传感器测量环境温度

温度传感器的输出电压会随环境温度的改变而变化，故根据温度传感器的输出电压即可计算出相应的环境温度。当 ADC 模块的测量通道选择温度传感器的输出电压时，即可测量环境温度。

环境温度 T_A 的计算公式如下：

$$T_A(℃) = \frac{1}{16} * [T_N + \frac{T_H + T_L}{D_{H15} - D_{L15}} * (D_{ADC} - D_{N15})], \ldots\ldots\ldots (V_{ref} = 1.5\ V)$$

$$T_A(℃) = \frac{1}{16} * [T_N + \frac{T_H + T_L}{D_{H25} - D_{L25}} * (D_{ADC} - D_{N25})], \ldots\ldots\ldots (V_{ref} = 2.5\ V)$$

其中：

- Vref 为当前 ADC 模块的参考电压，典型值为 1.5V 或 2.5V。
- D_{ADC} 为 ADC 模块测量温度传感器输出电压的结果，取值为 0~4095。
- T_L、T_N、T_H 是在温度测试时记录的环境温度的表征值，其值为实际温度数值的绝对值的 16 倍。
- D_{L15}、D_{L25}、D_{N15}、D_{N25}、D_{H15}、D_{H25}、T_L、T_N、T_H 都是温度测试获得的校准值，计算时需要从 Flash 存储器中读出，其存放地址、位宽详见下表。

表 28-3 温度传感器校准值信息表

温度	校准值名称	校准值存放地址	位宽
低温	D_{L15}	0x00101634~0x00101635	12 bits
	D_{L25}	0x00101636~0x00101637	12 bits
	T_L	0x0010163A~0x0010163B	16 bits
常温	D_{N15}	0x00101BBC~0x00101BBD	12 bits
	D_{N25}	0x00101BBE~0x00101BBF	12 bits
	T_N	0x00101BC0~0x00101BC1	16 bits
高温	D_{H15}	0x00101834~0x00101835	12 bits
	D_{H25}	0x00101836~0x00101837	12 bits
	T_H	0x0010183A~0x0010183B	16 bits

版权所有 ©小华半导体有限公司

计算示例如下：

条件 1：Vref=2.5V，T_L=640，T_N=400，T_H=1680，D_{L25}=1130，D_{N25}=1455，D_{H25}=1825，D_{ADC}=1250：

温度 1：

$$T_A(℃) = \frac{1}{16} * [T_N + \frac{T_H + T_L}{D_{H25} - D_{L25}} * (D_{ADC} - D_{N25})] = \frac{1}{16} * [400 + \frac{1680 + 640}{1825 - 1130} * (1250 - 1455)] = -17.8\ ℃$$

条件 2：Vref=1.5V，T_L=640，T_N=400，T_H=1680，D_{L15}=1880，D_{N15}=2425，D_{H15}=3040，D_{ADC}=2800：

温度 2：

$$T_A(℃) = \frac{1}{16} * [T_N + \frac{T_H + T_L}{D_{H15} - D_{L15}} * (D_{ADC} - D_{N15})] = \frac{1}{16} * [400 + \frac{1680 + 640}{3040 - 1880} * (2800 - 2425)] = 71.9\ ℃$$

28.4 操作示例

28.4.1 通过 ADC_SGLSTART.START 位启动 ADC 单次转换操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 0，选择单次转换模式。

步骤 7. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 8. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 9. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 10. 配置 ADC_CR0.SGLMUX，选择待转换的通道。

步骤 11. 设置 ADC_ICR.SGLIC 为 0，清除 ADC_IFR.SGLIF 标志。

步骤 12. 设置 ADC_SGLSTART.START 为 1，启动 ADC 单次转换。如果还需要一直转换，可以将 ADC_ALLSTART.START 设置为 1。

步骤 13. 等待 ADC_IFR.SGLIF 变为 1，读取 ADC_RESULT 寄存器以获取 ADC 转换结果。

步骤 14. 如需对其它通道进行转换，重复执行步骤 10~13。如果已经设置了一直转换，在对其他通道进行转换前需要将 ADC_ALLSTART.START 设置为 0，停止一直转换后再执行步骤 10~13。

步骤 15. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.2 通过外部触发启动 ADC 单次转换操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

版权所有 ©小华半导体有限公司

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 0，选择单次转换模式。

步骤 7. 设置 ADC_CR0.IE 为 1，使能 ADC 中断。

步骤 8. 使能 NVIC 中断向量表中的 ADC 中断。

步骤 9. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 10. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 11. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 12. 配置 ADC_CR0.SGLMUX，选择待转换的通道。

步骤 13. 设置 ADC_ICR 为 0x0，清除 ADC 中断标志。

步骤 14. 配置 ADC_EXTTRIGGER0，选择外部触发条件。

步骤 15. 当外部触发条件触发 ADC 完成转换时，ADC 模块会产生中断。用户可在 ADC 中断服务程序中读取 ADC_RESULT 寄存器以获取 ADC 转换结果。

步骤 16. 如需对其它通道进行转换，重复执行步骤 12~15。

步骤 17. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.3 通过 ADC_SQRSTART.START 位启动 ADC SQR 扫描转换操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 1，选择扫描转换模式。

步骤 7. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 8. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 9. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 10. 配置 ADC_SQR0.CHxMUX 或 ADC_SQR1.CHxMUX 或 ADC_SQR2.CHxMUX，选择 SQR 扫描转换通道。

步骤 11. 配置 ADC_SQR2.CNT，选择 SQR 扫描转换的总转换次数。
总转换次数需与步骤 10 中配置的转换通道数保持一致。

步骤 12. 设置 ADC_ICR.SQRIC 为 0，清除 ADC_IFR.SQRIF 标志。

步骤 13. 设置 ADC_SQRSTART.START 为 1，启动 ADC SQR 扫描转换。

版权所有 ©小华半导体有限公司

步骤 14. 等待 ADC_IFR.SQRIF 变为 1，读取 ADC_SQRRESULTx~ADC_SQRRESULT0 寄存器以获取相应通道的转换结果。

步骤 15. 如需对其它通道进行转换，重复执行步骤 10~14。

步骤 16. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.4 通过外部触发启动 ADC SQR 扫描转换操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 1，选择扫描转换模式。

步骤 7. 设置 ADC_CR0.IE 为 1，使能 ADC 中断。

步骤 8. 使能 NVIC 中断向量表中的 ADC 中断。

步骤 9. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 10. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 11. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 12. 配置 ADC_SQR0.CHxMUX 或 ADC_SQR1.CHxMUX 或 ADC_SQR2.CHxMUX，选择 SQR 扫描转换通道。

步骤 13. 配置 ADC_SQR2.CNT，选择 SQR 扫描转换的总转换次数。
总转换次数需与步骤 12 中配置的转换通道数保持一致。

步骤 14. 设置 ADC_ICR 为 0x0，清除 ADC 中断标志。

步骤 15. 配置 ADC_EXTTRIGGER0，选择外部触发条件。

步骤 16. 当外部触发条件触发 ADC 完成转换时，ADC 模块会产生中断。用户可在 ADC 中断服务程序中读取 ADC_SQRRESULTx~ADC_SQRRESULT0 寄存器以获取相应通道的转换结果。

步骤 17. 如需对其它通道进行转换，重复执行步骤 12~16。

步骤 18. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.5 通过 ADC_JQRSTART.START 位启动 ADC JQR 扫描转换操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

版权所有 ©小华半导体有限公司

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 1，选择扫描转换模式。

步骤 7. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 8. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 9. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 10. 配置 ADC_JQR.CHxMUX，选择 JQR 扫描转换通道。

步骤 11. 配置 ADC_JQR.CNT，选择 JQR 扫描转换的总转换次数。
总转换次数需与步骤 10 中配置的转换通道数保持一致。

步骤 12. 设置 ADC_ICR.JQRIC 为 0，清除 ADC_IFR.JQRIF 标志。

步骤 13. 设置 ADC_JQRSTART.START 为 1，启动 ADC JQR 扫描转换。

步骤 14. 等待 ADC_IFR.JQRIF 变为 1，读取 ADC_JQRRESULTx~ADC_JQRRESULT0 寄存器以获取相应通道的转换结果。

步骤 15. 如需对其它通道进行转换，重复执行步骤 10~14。

步骤 16. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.6 通过外部触发启动 ADC JQR 扫描转换操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 1，选择扫描转换模式。

步骤 7. 设置 ADC_CR0.IE 为 1，使能 ADC 中断。

步骤 8. 使能 NVIC 中断向量表中的 ADC 中断。

步骤 9. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 10. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 11. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 12. 配置 ADC_JQR.CHxMUX，选择 JQR 扫描转换通道。

步骤 13. 配置 ADC_JQR.CNT，选择 JQR 扫描转换的总转换次数。
总转换次数需与步骤 12 中配置的转换通道数保持一致。

步骤 14. 设置 ADC_ICR 为 0x0，清除 ADC 中断标志。

步骤 15. 配置 ADC_EXTTRIGGER1，选择外部触发条件。

版权所有 ©小华半导体有限公司

步骤 16. 当外部触发条件触发 ADC 完成转换时，ADC 模块会产生中断。用户可在 ADC 中断服务程序中读取 ADC_JQRRESULTx~ADC_JQRRESULT0 寄存器以获取相应通道的转换结果。

步骤 17. 如需对其它通道进行转换，重复执行步骤 12~16。

步骤 18. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.7 通过 ADC_SQRSTART.START 位启动 ADC 连续转换累加操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 1，选择扫描转换模式。

步骤 7. 设置 ADC_CR1.RACCEN 为 1，使能 ADC 转换自动累加功能。

步骤 8. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 9. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 10. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 11. 配置 ADC_SQR0.CHxMUX 或 ADC_SQR1.CHxMUX 或 ADC_SQR2.CHxMUX，选择 SQR 扫描转换通道。

步骤 12. 配置 ADC_SQR2.CNT，选择 SQR 扫描转换的总转换次数。
总转换次数需与步骤 11 中配置的转换通道数保持一致。

步骤 13. 设置 ADC_ICR.SQRIC 为 0，清除 ADC_IFR.SQRIF 标志。

步骤 14. 设置 ADC_CR1.RACCCLR 为 0，清零 ADC_RESULTACC 寄存器。

步骤 15. 设置 ADC_SQRSTART.START 为 1，启动 ADC SQR 扫描转换。

步骤 16. 等待 ADC_IFR.SQRIF 变为 1，读取 ADC_RESULTACC 寄存器以获取转换结果累加值。

步骤 17. 如需对其它通道进行转换，重复执行步骤 11~16。

步骤 18. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.8 通过外部触发启动 ADC 连续转换累加操作流程

操作步骤

步骤 1. 配置 PAADS~PEADS 相应的位，将待转换的 ADC 通道配置为模拟端口。

步骤 2. 设置 PBADS[1]为 1，将 ADC 外部参考电压引脚配置为模拟端口。

> **说明**
> 如果 ADC 参考电压不选择外部参考电压引脚，则可以略过本步骤。

步骤 3. 设置 BGR_CR.BGR_EN 为 1，使能 BGR 模块。

步骤 4. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

版权所有 ©小华半导体有限公司

步骤 5. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 6. 设置 ADC_CR1.MODE 为 1，选择扫描转换模式。

步骤 7. 设置 ADC_CR0.IE 为 1，使能 ADC 中断。

步骤 8. 使能 NVIC 中断向量表中的 ADC 中断。

步骤 9. 设置 ADC_CR1.RACCEN 为 1，使能 ADC 转换自动累加功能。

步骤 10. 配置 ADC_CR0.REF，选择 ADC 的参考电压。

步骤 11. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

> **说明**
> 如果 ADC 参考电压不选择内部参考电压，则可以略过本步骤。

步骤 12. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 13. 配置 ADC_SQR0.CHxMUX 或 ADC_SQR1.CHxMUX 或 ADC_SQR2.CHxMUX，选择 SQR 扫描转换通道。

步骤 14. 配置 ADC_SQR2.CNT，选择 SQR 扫描转换的总转换次数。
总转换次数需与步骤 13 中配置的转换通道数保持一致。

步骤 15. 设置 ADC_ICR 为 0x0，清除 ADC 中断标志。

步骤 16. 设置 ADC_CR1.RACCCLR 为 0，清零 ADC_RESULTACC 寄存器。

步骤 17. 配置 ADC_EXTTRIGGER0，选择外部触发条件。

步骤 18. 当外部触发条件触发 ADC 完成转换时，ADC 模块会产生中断。用户可在 ADC 中断服务程序中读取 ADC_RESULTACC 寄存器以获取转换结果累加值。

步骤 19. 如需对其它通道进行转换，重复执行步骤 13~18。

步骤 20. 设置 ADC_CR0.EN 及 BGR_CR.BGR_EN 为 0，关闭 ADC 模块、BGR 模块。

28.4.9 通过 ADC 测量环境温度操作流程

操作步骤

步骤 1. 设置 BGR_CR 为 3，使能 BGR 模块和温度传感器模块。

步骤 2. 设置 ADC_CR0.EN 为 1，使能 ADC 模块。

步骤 3. 延迟 $T_{ADCSTART}$ 和 $T_{stable(BGR)}$两者中最大的时间（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压/ADC 特性”章节描述），等待 ADC 及 BGR 模块启动完成。

步骤 4. 设置 ADC_CR1.MODE 为 0，选择单次转换模式。

步骤 5. 设置 ADC_CR0.INREFEN 为 1，使能 ADC 内部参考电压。

步骤 6. 配置 ADC_CR0.REF，选择 ADC 的参考电压为内部 1.5V 或内部 2.5V。

步骤 7. 配置 ADC_CR0.SAM 及 ADC_CR0.CLKDIV，设置 ADC 的转换速度。

步骤 8. 设置 ADC_CR0.SGLMUX 为 0x1C，选择待转换的通道为温度传感器的输出。

步骤 9. 设置 ADC_CR0.BUF 为 1，使能输入信号放大器。

步骤 10. 设置 ADC_ICR.SGLIC 为 0，清除 ADC_IFR.SGLIF 标志。

步骤 11. 设置 ADC_SGLSTART.START 为 1，启动 ADC 单次转换。

步骤 12. 等待 ADC_IFR.SGLIF 变为 1，读取 ADC_RESULT 寄存器以获取 ADC 转换结果。

步骤 13. 设置 ADC_CR0.EN 及 BGR_CR 为 0，关闭 ADC 模块、BGR 模块、温度传感器模块。

步骤 14. 读取温度传感器校准值，根据公式计算当前的环境温度。

版权所有 ©小华半导体有限公司

28.5 寄存器

28.5.1 寄存器总表

基地址：0x40002400

表 28-4 模数转换器（ADC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x004	ADC_CR0	ADC 基本配置寄存器 0	32
0x008	ADC_CR1	ADC 基本配置寄存器 1	32
0x040	ADC_SQR0	ADC SQR 扫描转换通道配置寄存器 0	32
0x044	ADC_SQR1	ADC SQR 扫描转换通道配置寄存器 1	32
0x048	ADC_SQR2	ADC SQR 扫描转换通道配置寄存器 2	32
0x04C	ADC_JQR	ADC JQR 扫描转换通道配置寄存器	32
0x050	ADC_SQRRESULT0	ADC SQR 扫描转换通道 0 转换结果寄存器	32
0x054	ADC_SQRRESULT1	ADC SQR 扫描转换通道 1 转换结果寄存器	32
0x058	ADC_SQRRESULT2	ADC SQR 扫描转换通道 2 转换结果寄存器	32
0x05C	ADC_SQRRESULT3	ADC SQR 扫描转换通道 3 转换结果寄存器	32
0x060	ADC_SQRRESULT4	ADC SQR 扫描转换通道 4 转换结果寄存器	32
0x064	ADC_SQRRESULT5	ADC SQR 扫描转换通道 5 转换结果寄存器	32
0x068	ADC_SQRRESULT6	ADC SQR 扫描转换通道 6 转换结果寄存器	32
0x06C	ADC_SQRRESULT7	ADC SQR 扫描转换通道 7 转换结果寄存器	32
0x070	ADC_SQRRESULT8	ADC SQR 扫描转换通道 8 转换结果寄存器	32
0x074	ADC_SQRRESULT9	ADC SQR 扫描转换通道 9 转换结果寄存器	32
0x078	ADC_SQRRESULT10	ADC SQR 扫描转换通道 10 转换结果寄存器	32
0x07C	ADC_SQRRESULT11	ADC SQR 扫描转换通道 11 转换结果寄存器	32
0x080	ADC_SQRRESULT12	ADC SQR 扫描转换通道 12 转换结果寄存器	32
0x084	ADC_SQRRESULT13	ADC SQR 扫描转换通道 13 转换结果寄存器	32
0x088	ADC_SQRRESULT14	ADC SQR 扫描转换通道 14 转换结果寄存器	32
0x08C	ADC_SQRRESULT15	ADC SQR 扫描转换通道 15 转换结果寄存器	32
0x090	ADC_JQRRESULT0	ADC JQR 扫描转换通道 0 转换结果寄存器	32
0x094	ADC_JQRRESULT1	ADC JQR 扫描转换通道 1 转换结果寄存器	32
0x098	ADC_JQRRESULT2	ADC JQR 扫描转换通道 2 转换结果寄存器	32
0x09C	ADC_JQRRESULT3	ADC JQR 扫描转换通道 3 转换结果寄存器	32

版权所有 ©小华半导体有限公司

偏移地址	寄存器	描述	位宽
0x0A0	ADC_RESULT	ADC 转换结果寄存器	32
0x0A4	ADC_RESULTACC	ADC 转换结果累加值寄存器	32
0x0A8	ADC_HT	ADC 比较上阈值寄存器	32
0x0AC	ADC_LT	ADC 比较下阈值寄存器	32
0x0B0	ADC_IFR	ADC 中断标志寄存器	32
0x0B4	ADC_ICR	ADC 中断清除寄存器	32
0x0B8	ADC_EXTTRIGGER0	ADC 单次转换或 SQR 扫描转换外部中断触发源配置寄存器	32
0x0BC	ADC_EXTTRIGGER1	ADC JQR 扫描转换外部中断触发源配置寄存器	32
0x0C0	ADC_SGLSTART	ADC 单次转换启动控制寄存器	32
0x0C4	ADC_SQRSTART	ADC SQR 扫描转换启动控制寄存器	32
0x0C8	ADC_JQRSTART	ADC JQR 扫描转换启动控制寄存器	32
0x0CC	ADC_ALLSTART	ADC 一直转换启动停止控制寄存器	32

版权所有 ©小华半导体有限公司

28.5.2 ADC 基本配置寄存器 0（ADC_CR0）

Offset	Bit Position																													
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x000067F0																															
Name	Reserved																IE	INREFEN	SAM		BUF	REF	SGLMUX					CLKDIV		Reserved	EN
Access																	RW	RW	RW		RW	RW	RW					RW			RW	

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	IE	ADC 中断控制 ● 0b0：禁止 ● 0b1：使能	RW
14	INREFEN	ADC 内部参考电压使能 ● 0b0：禁止 ● 0b1：使能 **注意** 使用内部 1.5V/2.5V 作为 ADC 参考电压时必须将该位设为 1。	RW
13:12	SAM	ADC 采样周期选择 ● 0b00：4 个 ADCCLK ● 0b01：6 个 ADCCLK ● 0b10：8 个 ADCCLK ● 0b11：12 个 ADCCLK **说明** 逐次比较过程单独需要 16 个 ADCCLK。	RW
11	BUF	内置跟随器使能控制 ● 0b0：关闭跟随器，外部输入信号与 ADC 直接相连 ● 0b1：打开跟随器，外部输入信号通过跟随器后与 ADC 相连，用于测量高阻信号 **说明** 使能该功能时，最大速率为 200ksps。以下条件必须使能该功能： ● 待转换的信号输出阻抗较高 ● 待转换的信号为：AVCC/3、内置温度传感器输出电压、DAC 输出	RW
10:9	REF	ADC 参考电压选择 ● 0b00：内部 1.5V ● 0b01：内部 2.5V（电源电压需超过 2.8V） ● 0b10：外部参考电压 EXVREF（PB01） ● 0b11：AVCC 电压	RW
8:4	SGLMUX	单次转换模式转换通道选择 ● 0b00000：AIN0（PA00） ● 0b00001：AIN1（PA01） ● 0b00010：AIN2（PA02）	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
8:4	SGLMUX	● 0b00011：AIN3（PA03） ● 0b00100：AIN4（PA04） ● 0b00101：AIN5（PA05） ● 0b00110：AIN6（PA06） ● 0b00111：AIN7（PA07） ● 0b01000：AIN8（PB00） ● 0b01001：AIN9（PB01） ● 0b01010：AIN10（PC00） ● 0b01011：AIN11（PC01） ● 0b01100：AIN12（PC02） ● 0b01101：AIN13（PC03） ● 0b01110：AIN14（PC04） ● 0b01111：AIN15（PC05） ● 0b10000：AIN16（PB02） ● 0b10001：AIN17（PB10） ● 0b10010：AIN18（PB11） ● 0b10011：AIN19（PB12） ● 0b10100：AIN20（PB13） ● 0b10101：AIN21（PB14） ● 0b10110：AIN22（PB15） ● 0b10111：禁止设置 ● 0b11000：AIN24（PE14） ● 0b11001：AIN25（PE13） ● 0b11010：DAC 输出 ● 0b11011：AVCC/3 ● 0b11100：内置温度传感器输出电压 ● 0b11101：禁止设置 **说明** 设置为 0b11010~0b11100 时，ADC_CR0.BUF 必须为 1。	RW
3:2	CLKDIV	ADC 时钟选择 ● 0b00：PCLK 时钟 ● 0b01：PCLK 时钟 2 分频 ● 0b10：PCLK 时钟 4 分频 ● 0b11：PCLK 时钟 8 分频	RW
1	*Reserved*	-	-
0	EN	ADC 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

28.5.3 ADC 基本配置寄存器 1（ADC_CR1）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00008000																															
Name	Reserved																RACCCLR	REGCMP	HTCMP	LTCMP	RACCEN	MODE	DMAJQR	DMASQR	THCH				ALIGN	Reserved		
Access																	WO	RW	RW	RW	RW	RW	RW	RW	RW				RW			

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	RACCCLR	ADC 转换结果累加寄存器清零 写 0 将 ADC_RESULTACC 寄存器清零，写 1 无效；读出恒为 1	WO
14	REGCMP	ADC 区间比较控制 ● 0b0：禁止 ● 0b1：使能	RW
13	HTCMP	ADC 高阈值比较控制 ● 0b0：禁止 ● 0b1：使能	RW
12	LTCMP	ADC 低阈值比较控制 ● 0b0：禁止 ● 0b1：使能	RW
11	RACCEN	ADC 转换结果自动累加控制 ● 0b0：禁止 ● 0b1：使能	RW
10	MODE	ADC 转换模式选择 ● 0b0：单次转换模式 ● 0b1：扫描转换模式	RW
9	DMAJQR	JQR 扫描触发 DMA 读取控制 ● 0b0：禁止 ● 0b1：使能	RW
8	DMASQR	SQR 扫描触发 DMA 读取控制 ● 0b0：禁止 ● 0b1：使能	RW
7:3	THCH	阈值比较通道选择 设置请参见 ADC_CR0.SGLMUX	RW
2	ALIGN	转换结果对齐控制 ● 0b0：转换结果 16 位右对齐存储 ● 0b1：转换结果 16 位左对齐存储	RW
1:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

28.5.4 ADC SQR 扫描转换通道配置寄存器 0（ADC_SQR0）

Offset	Bit Position																													
0x040	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved		CH5MUX					CH4MUX					CH3MUX					CH2MUX					CH1MUX					CH0MUX			
Access			RW					RW					RW					RW					RW					RW			

位/位域	标记	功能描述	读写
31:30	*Reserved*	-	-
29:25	CH5MUX	SQR 扫描转换通道 5 选择 设置请参见 ADC_CR0.SGLMUX	RW
24:20	CH4MUX	SQR 扫描转换通道 4 选择 设置请参见 ADC_CR0.SGLMUX	RW
19:15	CH3MUX	SQR 扫描转换通道 3 选择 设置请参见 ADC_CR0.SGLMUX	RW
14:10	CH2MUX	SQR 扫描转换通道 2 选择 设置请参见 ADC_CR0.SGLMUX	RW
9:5	CH1MUX	SQR 扫描转换通道 1 选择 设置请参见 ADC_CR0.SGLMUX	RW
4:0	CH0MUX	SQR 扫描转换通道 0 选择 设置请参见 ADC_CR0.SGLMUX	RW

版权所有 ©小华半导体有限公司

28.5.5 ADC SQR 扫描转换通道配置寄存器 1（ADC_SQR1）

Offset	Bit Position																													
0x044	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved		CH11MUX					CH10MUX					CH9MUX					CH8MUX					CH7MUX					CH6MUX			
Access			RW					RW					RW					RW					RW					RW			

位/位域	标记	功能描述	读写
31:30	*Reserved*	-	-
29:25	CH11MUX	SQR 扫描转换通道 11 选择 设置请参见 ADC_CR0.SGLMUX	RW
24:20	CH10MUX	SQR 扫描转换通道 10 选择 设置请参见 ADC_CR0.SGLMUX	RW
19:15	CH9MUX	SQR 扫描转换通道 9 选择 设置请参见 ADC_CR0.SGLMUX	RW
14:10	CH8MUX	SQR 扫描转换通道 8 选择 设置请参见 ADC_CR0.SGLMUX	RW
9:5	CH7MUX	SQR 扫描转换通道 7 选择 设置请参见 ADC_CR0.SGLMUX	RW
4:0	CH6MUX	SQR 扫描转换通道 6 选择 设置请参见 ADC_CR0.SGLMUX	RW

版权所有 ©小华半导体有限公司

28.5.6 ADC SQR 扫描转换通道配置寄存器 2（ADC_SQR2）

Offset	Bit Position																													
0x048	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved								CNT				CH15MUX				CH14MUX				CH13MUX				CH12MUX							
Access									RW				RW				RW				RW				RW							

位/位域	标记	功能描述	读写
31:24	*Reserved*	-	-
23:20	CNT	SQR 扫描转换次数 实际转换次数为 CNT+1 依次转换 SQR 扫描的 CHxMUX~CH0MUX 选择的通道（x=CNT）	RW
19:15	CH15MUX	SQR 扫描转换通道 15 选择 设置请参见 ADC_CR0.SGLMUX	RW
14:10	CH14MUX	SQR 扫描转换通道 14 选择 设置请参见 ADC_CR0.SGLMUX	RW
9:5	CH13MUX	SQR 扫描转换通道 13 选择 设置请参见 ADC_CR0.SGLMUX	RW
4:0	CH12MUX	SQR 扫描转换通道 12 选择 设置请参见 ADC_CR0.SGLMUX	RW

版权所有 ©小华半导体有限公司

28.5.7 ADC JQR 扫描转换通道配置寄存器（ADC_JQR）

Offset	Bit Position																													
0x04C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved										CNT		CH3MUX			CH2MUX			CH1MUX			CH0MUX									
Access											RW		RW			RW			RW			RW									

位/位域	标记	功能描述	读写
31:22	*Reserved*	-	-
21:20	CNT	JQR 扫描转换次数 实际转换次数为 CNT+1 依次转换 JQR 扫描的 CHxMUX~CH0MUX 选择的通道（x=CNT）	RW
19:15	CH3MUX	JQR 扫描转换通道 3 选择 设置请参见 ADC_CR0.SGLMUX	RW
14:10	CH2MUX	JQR 扫描转换通道 2 选择 设置请参见 ADC_CR0.SGLMUX	RW
9:5	CH1MUX	JQR 扫描转换通道 1 选择 设置请参见 ADC_CR0.SGLMUX	RW
4:0	CH0MUX	JQR 扫描转换通道 0 选择 设置请参见 ADC_CR0.SGLMUX	RW

版权所有 ©小华半导体有限公司

28.5.8 ADC SQR 扫描转换通道 x 转换结果寄存器（ADC_SQRRESULTx）（x = 0~15）

偏移地址（Offset）：0x050（SQRRESULT0），0x054（SQRRESULT1），0x058（SQRRESULT2），0x05C（SQRRESULT3），0x060（SQRRESULT4），0x064（SQRRESULT5），0x068（SQRRESULT6），0x06C（SQRRESULT7），0x070（SQRRESULT8），0x074（SQRRESULT9），0x078（SQRRESULT10），0x07C（SQRRESULT11），0x080（SQRRESULT12），0x084（SQRRESULT13），0x088（SQRRESULT14），0x08C（SQRRESULT15）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																				RO RESULT										
Access																					RO										

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	RESULT	ADC SQR 扫描转换通道 x 转换结果	RO

28.5.9 ADC JQR 扫描转换通道 x 转换结果寄存器（ADC_JQRRESULTx）（x = 0~3）

偏移地址（Offset）：0x090（JQRRESULT0），0x094（JQRRESULT1），0x098（JQRRESULT2），0x09C（JQRRESULT3）

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																				RO RESULT										
Access																					RO										

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	RESULT	ADC JQR 扫描转换通道 x 转换结果	RO

版权所有 ©小华半导体有限公司

28.5.10 ADC 转换结果寄存器（ADC_RESULT）

Offset	Bit Position																													
0x0A0	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																				RO RESULT											
Access																					RO											

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	RESULT	ADC 转换结果	RO

28.5.11 ADC 转换结果累加值寄存器（ADC_RESULTACC）

Offset	Bit Position																													
0x0A4	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved												RO RESULTACC																			
Access													RO																			

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19:0	RESULTACC	ADC 转换累加值	RO

版权所有 ©小华半导体有限公司

28.5.12 ADC 比较上阈值寄存器（ADC_HT）

Offset	Bit Position																													
0x0A8	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000FFF																															
Name	Reserved																				HT											
Access																					RW										

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	HT	ADC 转换结果比较上阈值	RW

28.5.13 ADC 比较下阈值寄存器（ADC_LT）

Offset	Bit Position																													
0x0AC	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																				LT											
Access																					RW										

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	LT	ADC 转换结果比较下阈值	RW

版权所有 ©小华半导体有限公司

28.5.14 ADC 中断标志寄存器（ADC_IFR）

Offset	Bit Position																													
0x0B0	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																										JQRIF	SQRIF	REGIF	HTIF	LTIF	SGLIF
Access																											RO	RO	RO	RO	RO	RO

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	JQRIF	ADC JQR 扫描转换完成标志 ● 0b0：转换未完成 ● 0b1：转换完成	RO
4	SQRIF	ADC SQR 扫描转换完成标志 ● 0b0：转换未完成 ● 0b1：转换完成	RO
3	REGIF	ADC 转换结果比较区间标志 ● 0b0：ADC 转换结果位于[ADC_LT，ADC_HT)区间外 ● 0b1：ADC 转换结果位于[ADC_LT，ADC_HT)区间内	RO
2	HTIF	ADC 转换结果比较上阈值标志 ● 0b0：ADC 转换结果位于[ADC_HT，4095]区间外 ● 0b1：ADC 转换结果位于[ADC_HT，4095]区间内	RO
1	LTIF	ADC 转换结果比较下阈值标志 ● 0b0：ADC 转换结果位于[0，ADC_LT)区间外 ● 0b1：ADC 转换结果位于[0，ADC_LT)区间内	RO
0	SGLIF	ADC 单次转换完成标志 ● 0b0：转换未完成 ● 0b1：转换完成	RO

版权所有 ©小华半导体有限公司

28.5.15 ADC 中断清除寄存器（ADC_ICR）

Offset	Bit Position																													
0x0B4	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000003F																															
Name	Reserved																										JQRIC	SQRIC	REGIC	HTIC	LTIC	SGLIC
Access																											WO	WO	WO	WO	WO	WO

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	JQRIC	ADC JQR 扫描转换完成标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
4	SQRIC	ADC SQR 扫描转换完成标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
3	REGIC	ADC 转换结果比较区间标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
2	HTIC	ADC 转换结果比较上阈值标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
1	LTIC	ADC 转换结果比较下阈值标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO
0	SGLIC	ADC 单次转换完成标志清除 写 0 清除标志，写 1 无效；读出恒为 1	WO

版权所有 ©小华半导体有限公司

28.5.16 ADC 单次转换或 SQR 扫描转换外部中断触发源配置寄存器（ADC_EXTTRIGGER0）

Offset	Bit Position																													
0x0B8	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	PC15	PB15	PA15	PC11	PB11	PA11	Reserved	PC07	PB07	PA07	PD03	PC03	PB03	PA03	DMA	SPI1	SPI0	PCA	RTC	VC1	VC0	LPUART1	LPUART0	UART1	UART0	TIM6	TIM5	TIM4	TIM3	TIM2	TIM1	TIM0
Access	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	PC15	PC15 中断触发 ADC 转换	RW
30	PB15	PB15 中断触发 ADC 转换	RW
29	PA15	PA15 中断触发 ADC 转换	RW
28	PC11	PC11 中断触发 ADC 转换	RW
27	PB11	PB11 中断触发 ADC 转换	RW
26	PA11	PA11 中断触发 ADC 转换	RW
25	*Reserved*	-	-
24	PC07	PC07 中断触发 ADC 转换	RW
23	PB07	PB07 中断触发 ADC 转换	RW
22	PA07	PA07 中断触发 ADC 转换	RW
21	PD03	PD03 中断触发 ADC 转换	RW
20	PC03	PC03 中断触发 ADC 转换	RW
19	PB03	PB03 中断触发 ADC 转换	RW
18	PA03	PA03 中断触发 ADC 转换	RW
17	DMA	DMA 中断触发 ADC 转换	RW
16	SPI1	SPI1 中断触发 ADC 转换	RW
15	SPI0	SPI0 中断触发 ADC 转换	RW
14	PCA	PCA 中断触发 ADC 转换	RW
13	RTC	RTC 中断触发 ADC 转换	RW
12	VC1	VC1 中断触发 ADC 转换	RW
11	VC0	VC0 中断触发 ADC 转换	RW
10	LPUART1	LPUART1 中断触发 ADC 转换	RW
9	LPUART0	LPUART0 中断触发 ADC 转换	RW
8	UART1	UART1 中断触发 ADC 转换	RW
7	UART0	UART0 中断触发 ADC 转换	RW
6	TIM6	Timer6 中断触发 ADC 转换	RW
5	TIM5	Timer5 中断触发 ADC 转换	RW
4	TIM4	Timer4 中断触发 ADC 转换	RW
3	TIM3	Timer3 中断触发 ADC 转换	RW
2	TIM2	Timer2 中断触发 ADC 转换	RW
1	TIM1	Timer1 中断触发 ADC 转换	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
0	TIM0	Timer0 中断触发 ADC 转换	RW

说明

- TIM0/1/2/3/4/5/6 触发 ADC 自动转换不需要使能相应中断，配置 TIM 的相应的触发使能寄存器即可，具体操作请参见《通用定时器（TIM0/1/2/3）》的“功能说明-Timer 触发 ADC”章节和《高级定时器（TIM4/5/6）》的“功能说明-内部互联”章节。
- 除 TIM0/1/2/3/4/5/6 外，其他外设触发 ADC 使用的是各中断标志位的上升沿。如果需要重复触发，需要清除中断标志。如果不需要进入中断服务程序，请不要使能 NVIC 的中断使能。

版权所有 ©小华半导体有限公司

28.5.17 ADC JQR 扫描转换外部中断触发源配置寄存器（ADC_EXTTRIGGER1）

Offset	Bit Position																													
0x0BC	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	PC15	PB15	PA15	PC11	PB11	PA11	Reserved	PC07	PB07	PA07	PD03	PC03	PB03	PA03	DMA	SPI1	SPI0	PCA	RTC	VC1	VC0	LPUART1	LPUART0	UART1	UART0	TIM6	TIM5	TIM4	TIM3	TIM2	TIM1	TIM0
Access	RW	RW	RW	RW	RW	RW		RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31	PC15	PC15 中断触发 ADC 转换	RW
30	PB15	PB15 中断触发 ADC 转换	RW
29	PA15	PA15 中断触发 ADC 转换	RW
28	PC11	PC11 中断触发 ADC 转换	RW
27	PB11	PB11 中断触发 ADC 转换	RW
26	PA11	PA11 中断触发 ADC 转换	RW
25	*Reserved*	-	-
24	PC07	PC07 中断触发 ADC 转换	RW
23	PB07	PB07 中断触发 ADC 转换	RW
22	PA07	PA07 中断触发 ADC 转换	RW
21	PD03	PD03 中断触发 ADC 转换	RW
20	PC03	PC03 中断触发 ADC 转换	RW
19	PB03	PB03 中断触发 ADC 转换	RW
18	PA03	PA03 中断触发 ADC 转换	RW
17	DMA	DMA 中断触发 ADC 转换	RW
16	SPI1	SPI1 中断触发 ADC 转换	RW
15	SPI0	SPI0 中断触发 ADC 转换	RW
14	PCA	PCA 中断触发 ADC 转换	RW
13	RTC	RTC 中断触发 ADC 转换	RW
12	VC1	VC1 中断触发 ADC 转换	RW
11	VC0	VC0 中断触发 ADC 转换	RW
10	LPUART1	LPUART1 中断触发 ADC 转换	RW
9	LPUART0	LPUART0 中断触发 ADC 转换	RW
8	UART1	UART1 中断触发 ADC 转换	RW
7	UART0	UART0 中断触发 ADC 转换	RW
6	TIM6	Timer6 中断触发 ADC 转换	RW
5	TIM5	Timer5 中断触发 ADC 转换	RW
4	TIM4	Timer4 中断触发 ADC 转换	RW
3	TIM3	Timer3 中断触发 ADC 转换	RW
2	TIM2	Timer2 中断触发 ADC 转换	RW
1	TIM1	Timer1 中断触发 ADC 转换	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
0	TIM0	Timer0 中断触发 ADC 转换	RW

说明

- TIM0/1/2/3/4/5/6 触发 ADC 自动转换不需要使能相应中断，配置 TIM 的相应的触发使能寄存器即可，具体操作请参见《通用定时器（TIM0/1/2/3）》的“功能说明-Timer 触发 ADC”章节和《高级定时器（TIM4/5/6）》的“功能说明-内部互联”章节。
- 除 TIM0/1/2/3/4/5/6 外，其他外设触发 ADC 使用的是各中断标志位的上升沿。如果需要重复触发，需要清除中断标志。如果不需要进入中断服务程序，请不要使能 NVIC 的中断使能。

版权所有 ©小华半导体有限公司

28.5.18 ADC 单次转换启动控制寄存器（ADC_SGLSTART）

Offset	Bit Position																													
0x0C0	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															START
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	START	ADC 单次转换启动控制 ● 0b0：停止 ● 0b1：启动	RW

版权所有 ©小华半导体有限公司

28.5.19 ADC SQR 扫描转换启动控制寄存器（ADC_SQRSTART）

Offset	Bit Position																													
0x0C4	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														START	
Access																															RW	

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	START	ADC SQR 扫描转换启动控制 ● 0b0：停止 ● 0b1：启动	RW

版权所有 ©小华半导体有限公司

28.5.20 ADC JQR 扫描转换启动控制寄存器（ADC_JQRSTART）

Offset	Bit Position																													
0x0C8	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															START
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	START	ADC JQR 扫描转换启动控制 ● 0b0：停止 ● 0b1：启动	RW

版权所有 ©小华半导体有限公司

28.5.21 ADC 一直转换启动停止控制寄存器（ADC_ALLSTART）

Offset	Bit Position																													
0x0CC	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															START
Access																																RW

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	START	ADC 单次转换一直转换启动控制 ● 0b0：停止 ADC 一直转换，需要等待到当次转换结束 ● 0b1：启动 ADC 一直转换 该位读 0 表示无转换；读 1 表示正在转换。	RW

版权所有 ©小华半导体有限公司

29 数模转换器（DAC）

29.1 简介

DAC 模块是 12 位电压输出型数模转换器。DAC 可以配置为 8 位或 12 位模式；12 位模式时，可以采用左对齐或右对齐方式。DAC 可以与 DMA 控制器配合使用，可使用与 ADC 共享的外部输入参考电压 EXVREF 以获得更精确的转换结果。DAC 的输出连接到 OPA 模块以获取更高的驱动能力。

29.2 主要特性

- 1 个数据保持寄存器
- 2 种数据位宽：8-bit、12-bit
- 2 种对齐方式：左对齐、右对齐，仅 12-bit 位宽时有效
- 两种数学波形：噪声波、三角波
- 4 种参考电压：AVCC、EXVREF 引脚、内置 1.5V、内置 2.5V
- 通过外部触发信号进行转换
- DMA 功能

29.3 功能说明

29.3.1 功能框图

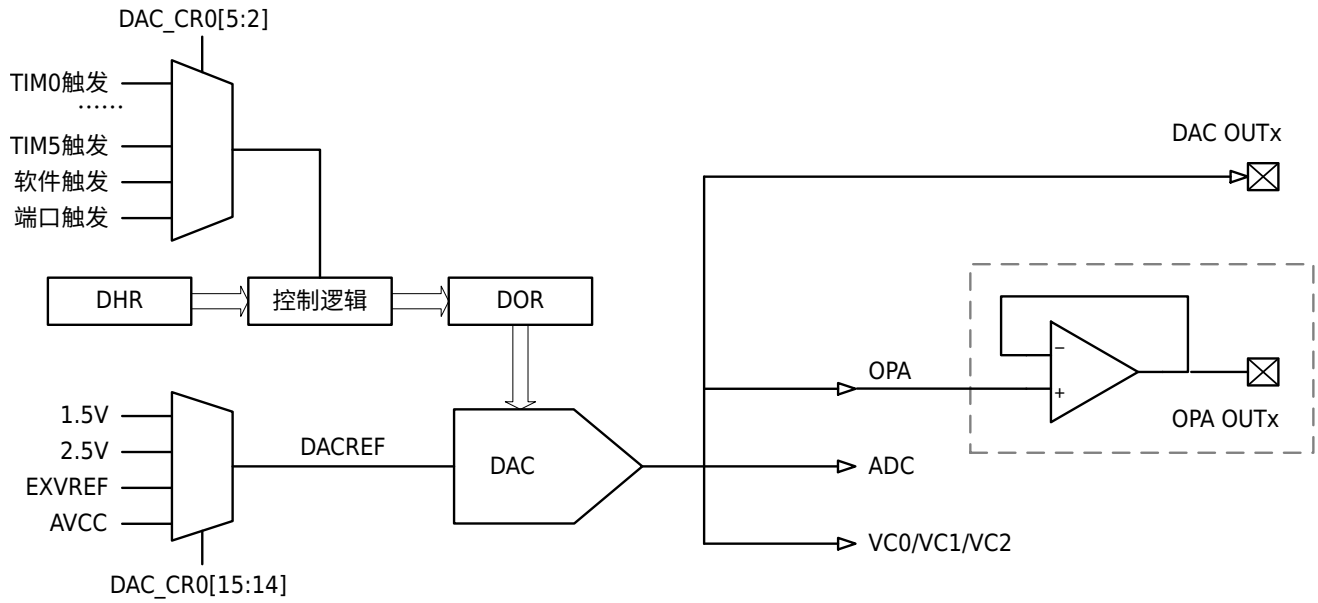


图 29-1 DAC 功能框图

29.3.2 输出电压公式

DOR 寄存器的数值经线性转换后，变为 0 到 DACREF 之间的输出电压。

输出电压通过以下公式确定：

$$DAC_{out} = \frac{V_{ref} \times DOR}{4096}$$

版权所有 ©小华半导体有限公司

29.3.3 输出电压转换

DAC 模块实时将 DAC_DOR0 寄存器的数值转换为模拟电压，该电压可以输出到 DAC_OUT 端口、ADC、VC、OPA。DAC_OUT 端口输出的电压信号基本没有驱动能力，建议使用 OPA_OUTx 端口作为 DAC 的输出。

当 DAC_DOR0 加载了 DAC_DHR0 内容时，模拟输出电压将在一段时间($T_{DACSETTLE}$）后可用，具体时间长短取决于电源电压和模拟输出负载。

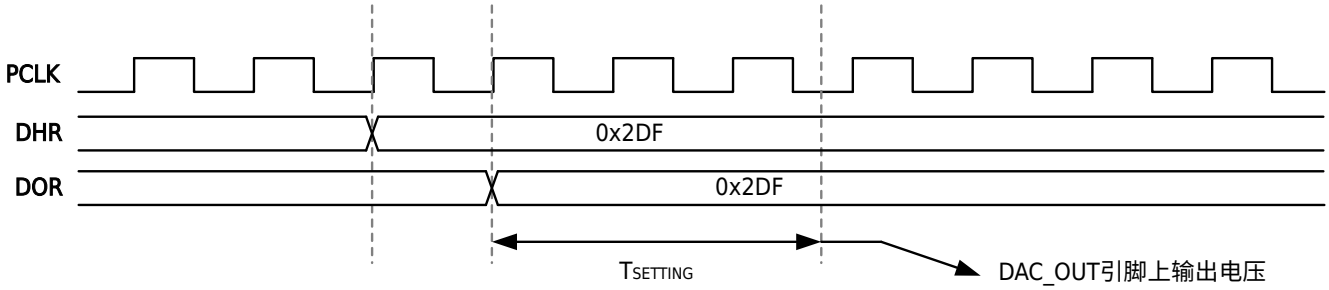


图 29-2 触发不使能时 DAC 转换时序图

DAC_DOR0 寄存器不可直接访问，任何数据都必须通过 DAC_DHR0 寄存器才能传输到 DAC_DOR0 寄存器。若 DAC_CR0.TEN0 为 0，每个 PCLK 时钟发生时，DAC_DHR0 寄存器内的数据将自动转移到 DAC_DOR0 寄存器。若 DAC_CR0.TEN0 为 1 则必须等待触发信号出现时才会将 DAC_DHR0 寄存器的数值传送到 DAC_DOR0 寄存器。

当 DAC 工作于触发模式时，配置 DAC_CR0[7:6]可使 DAC 输出的电压叠加噪声或三角波；所叠加波形的幅度可通过 DAC_CR0[11:8]进行配置。

29.3.4 输出缓冲器

设置 DAC_CR0.BOFF0 为 0，即可用 OPA 作为 DAC 的输出缓冲器，以减小 DAC 的输出阻抗、增加 DAC 的驱动能力。DAC 的输出的电压信号经 OPA 后输出到端口。

注意

需要将 OPA 配置为 DAC 输出跟随器模式。

29.3.5 触发选择

如果 DAC_CR0.TEN0 为 0，则写入 DAC_DHR 寄存器的数值在一个 PCLK 之后到达 DAC_DOR 寄存器。

如果 DAC_CR0.TEN0 为 1，则写入 DAC_DHR 寄存器的数值在触发条件产生后传送到 DAC_DOR 寄存器，该传送过程需要耗费一定的时间。通过触发功能可实现 DAC 输出在指定条件下进行刷新。

DAC 支持三种触发条件：TIM 输出 TRGO 信号、触发端口的上升沿和软件触发。其中 TIM 触发信号和端口触发信号可更新 DAC_DOR 耗时为 3 个 PCLK，软件触发信号更新 DAC_DOR 耗时为 1 个 PCLK。

注意

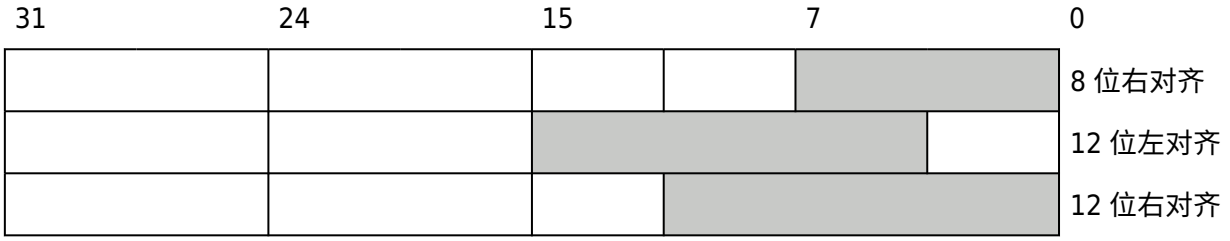
DAC 使能时，不可更改 DAC_CR0[5:3]的内容。

29.3.6 数据对齐方式

本模块支持三种数据对齐方式，配置的数据对齐方式与写入的数据对齐方式必需一致。

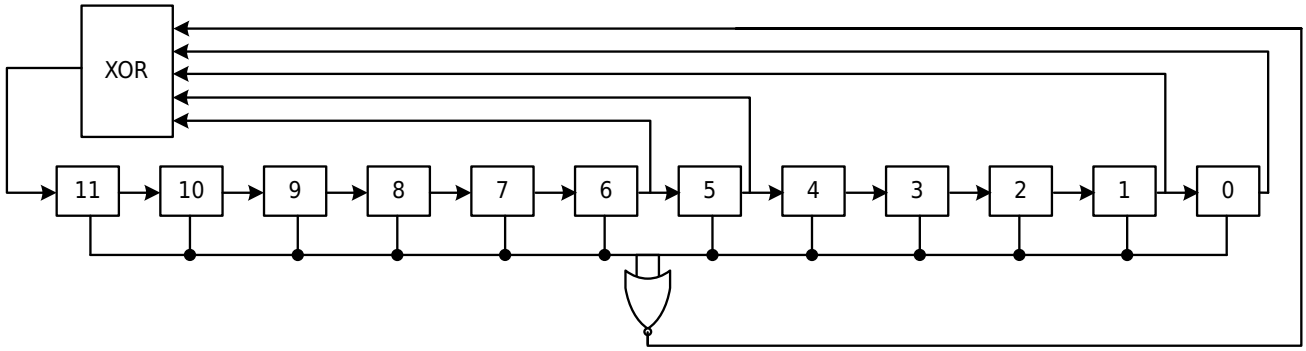
- 8 位右对齐：软件必须将数据加载到 DAC_DHR8R0[7:0]位（实际是存储到 DHR0[11:4]位）
- 12 位左对齐：软件必须将数据加载到 DAC_DHR12L0[15:4]位（实际是存储到 DHR0[11:0]位）
- 12 位右对齐：软件必须将数据加载到 DAC_DHR12R0[11:0]位（实际是存储到 DHR0[11:0]位）

版权所有 ©小华半导体有限公司



29.3.7 噪声生成

为了生成可变振幅的伪噪声，可使用 LFSR（线性反馈移位寄存器）。将 WAVE0[1:0]置为“01”即可选择生成噪声。LFSR 中的预加载值为 0xAAA。在每次发生触发事件后，经过三个 PCLK 时钟周期，该寄存器会依照特定的计算算法完成更新。



LFSR 值可以通过 DAC_CR0 寄存器中的 MAMP0[3:0]位来部分或完全屏蔽，所得到的值将与 DAC_DHR0 的内容相加，然后存储到 DAC_DOR0 寄存器中。如果发生溢出，溢出位将被舍弃。

如果 LFSR 为 0x000，将向其注入“1”（防锁定机制）。

可以通过复位 WAVE0[1:0]位来将 LFSR 波形产生功能关闭。

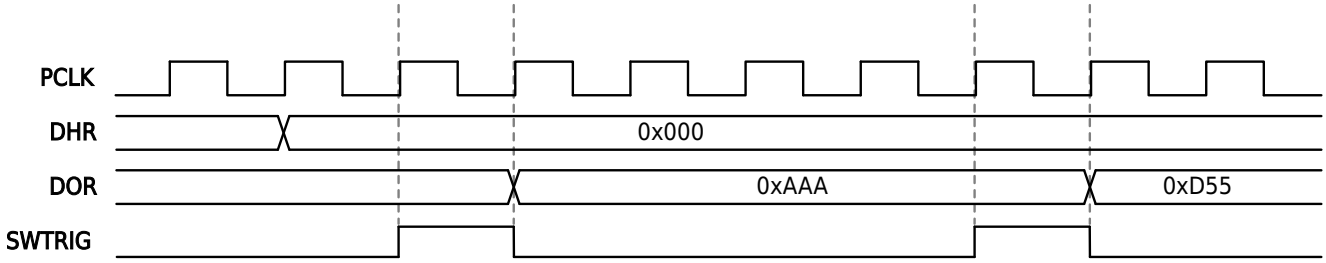


图 29-4 LFSR 产生波形的 DAC 转换（使用软件触发）

29.3.8 三角波生成

可以在直流或慢变信号上叠加一个小幅三角波。将 WAVE0[1:0]置为“10”即可选择 DAC 生成三角波。振幅通过 DAC_CR0 寄存器中的 MAMP0[3:0]位进行配置。每次发生触发事件后，经过三个 PCLK 时钟周期，内部三角波计数器将会递增。在不发生溢出的情况下，该计数器的值将与 DAC_DHR0 寄存器内容相加，所得总和将存储到 DAC_DOR0 寄存器中。只要小于 MAMP0[3:0]位定义的最大振幅，三角波计数器就会一直递增。一旦达到配置的振幅，计数器将递减至零，然后再递增，以此类推。

可以通过复位 WAVE0[1:0]位来将三角波产生功能关闭。

版权所有 ©小华半导体有限公司

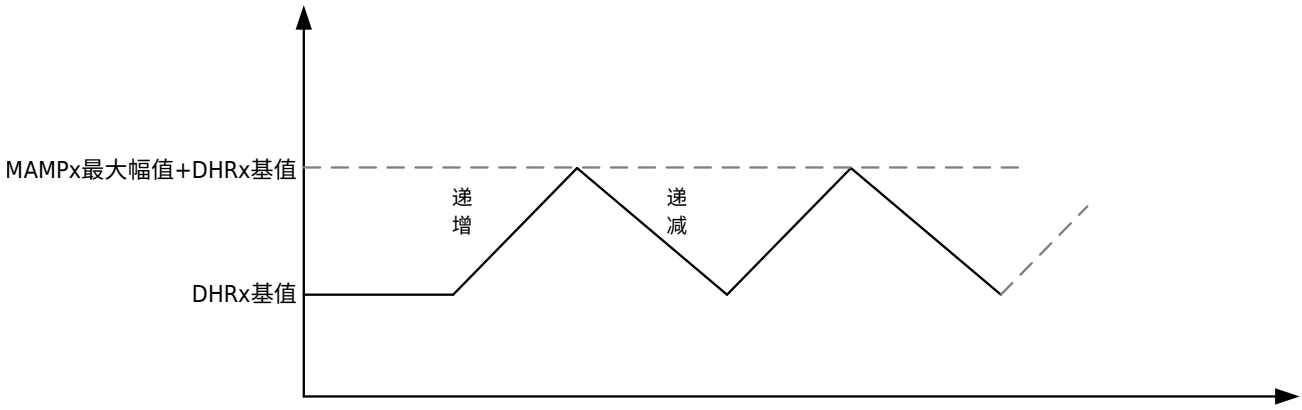


图 29-5 生成 DAC 三角波

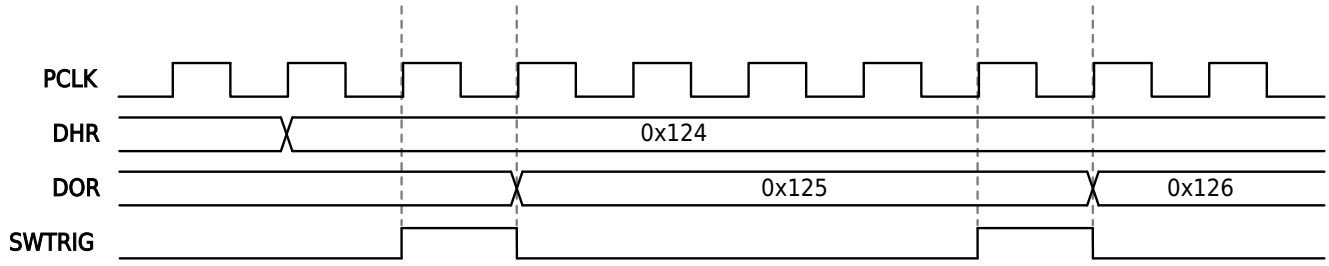


图 29-6 生成三角波波形的 DAC 转换（使能软件触发）

29.3.9 DMA 请求

DAC 通道具有 DMA 功能。DMA 通道用于处理 DAC 通道的 DMA 请求。

当 DMAEN0 位置 1 时，如果发生触发，则将产生 DAC DMA 请求。DAC_DHR0 寄存器的值随后转移到 DAC_DOR0 寄存器。

DMA 下溢

DAC DMA 请求没有缓冲队列，如果第二个外部触发到达时尚未收到第一个外部触发的应答，将不会发出新的请求，并且 DAC_SR 寄存器中的 DMA 通道下溢标志 DMAUDR0 将置 1，以报告这一错误状况。DMA 数据传输随即禁止，并且不再处理其它 DMA 请求。DAC 通道仍将继续转换旧有数据。

软件应通过写入“0”来将 DMAUDR0 标志清零，将所用 DMA 数据流的 DMAEN 位清零，并重新初始化 DMA 和 DAC 通道，以便正确地重新开始 DMA 传输。软件应修改 DAC 触发转换频率或减轻 DMA 工作负载，以避免再次发生 DMA 下溢。最后，可通过使能 DMA 数据传输和转换触发来继续完成 DAC 转换。

对于 DAC 通道，如果使能 DAC_CR0 寄存器中的 DMAUDRIE0 位，还将产生中断。

版权所有 ©小华半导体有限公司

29.4 寄存器

29.4.1 寄存器总表

基地址：0x40002500

表 29-2 数模转换器（DAC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	DAC_CR0	控制寄存器	32
0x004	DAC_SWTR	软件触发寄存器	32
0x008	DAC_DHR12R0	DAC 12 位右对齐数据保持寄存器	32
0x00C	DAC_DHR12L0	DAC 12 位左对齐数据保持寄存器	32
0x010	DAC_DHR8R0	DAC 8 位右对齐数据保持寄存器	32
0x02C	DAC_DOR0	DAC 数据输出寄存器	32
0x034	DAC_SR	状态寄存器	32
0x038	DAC_ETRS	DAC 测试寄存器/外部触发选择寄存器	32

版权所有 ©小华半导体有限公司

29.4.2 DAC 控制寄存器（DAC_CR0）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x0000C000																															
Name	Reserved																SREF0		DMAUDRIE0	DMAEN0	MAMP0				WAVE0		TSEL0			TEN0	BOFF0	EN0
Access																	RW		RW		RW				RW		RW				RW	

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:14	SREF0	DAC 参考电压选择 ● 0b00：内部 1.5V ● 0b01：内部 2.5V ● 0b10：外部参考电压 EXVREF（PB01） ● 0b11：AVCC 电压	RW
13	DMAUDRIE0	DAC DMA 下溢中断使能 ● 0b0：禁止 ● 0b1：使能	RW
12	DMAEN0	DAC 通道 DMA 使能 ● 0b0：禁止 ● 0b1：使能	RW
11:8	MAMP0	DAC 通道掩码/振幅选择器 ● 0b0000：不屏蔽 LFSR 的位 0/三角波振幅等于 1 ● 0b0001：不屏蔽 LFSR 的位[1:0]/三角波振幅等于 3 ● 0b0010：不屏蔽 LFSR 的位[2:0]/三角波振幅等于 7 ● 0b0011：不屏蔽 LFSR 的位[3:0]/三角波振幅等于 15 ● 0b0100：不屏蔽 LFSR 的位[4:0]/三角波振幅等于 31 ● 0b0101：不屏蔽 LFSR 的位[5:0]/三角波振幅等于 63 ● 0b0110：不屏蔽 LFSR 的位[6:0]/三角波振幅等于 127 ● 0b0111：不屏蔽 LFSR 的位[7:0]/三角波振幅等于 255 ● 0b1000：不屏蔽 LFSR 的位[8:0]/三角波振幅等于 511 ● 0b1001：不屏蔽 LFSR 的位[9:0]/三角波振幅等于 1023 ● 0b1010：不屏蔽 LFSR 的位[10:0]/三角波振幅等于 2047 ● 0b1011~0b1111：不屏蔽 LFSR 的位[11:0]/三角波振幅等于 4095	RW
7:6	WAVE0	DAC 通道噪声/三角波生成使能 ● 0b00：禁止生成波 ● 0b01：使能生成噪声波 ● 0b10、0b11：使能生成三角波	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
5:3	TSEL0	DAC 通道触发器选择 ● 0b000：TIM0 TRADC 触发 ● 0b001：TIM1 TRADC 触发 ● 0b010：TIM2 TRADC 触发 ● 0b011：TIM3 TRADC 触发 ● 0b100：TIM4 TRADC 触发 ● 0b101：TIM5 TRADC 触发 ● 0b110：软件触发 ● 0b111：外部端口触发	RW
2	TEN0	DAC 通道触发使能 ● 0b0：禁止 ● 0b1：使能	RW
1	BOFF0	DAC 通道输出缓冲器禁止 ● 0b0：使能 DAC 通道输出缓冲器 ● 0b1：禁止 DAC 通道输出缓冲器 **注意** 应用中需要使能缓冲器，否则 DAC 的输出基本没有驱动能力。	RW
0	EN0	DAC 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

29.4.3 DAC 软件触发寄存器（DAC_SWTR）

Offset	Bit Position																															
0x004	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																															SWTRIG0
Access																																WO

位/位域	标记	功能描述	读写
31:1	*Reserved*	-	-
0	SWTRIG0	DAC 软件触发 自动清零，写 1 产生软件触发，写 0 无效	WO

版权所有 ©小华半导体有限公司

29.4.4 DAC 12 位右对齐数据保持寄存器（DAC_DHR12R0）

Offset	Bit Position																													
0x008	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																				DHR0											
Access																					RW											

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	DHR0	DAC 通道 12 位右对齐数据 这些位由软件写入，用于为 DAC 通道指定 12 位数据	RW

29.4.5 DAC 12 位左对齐数据保持寄存器（DAC_DHR12L0）

Offset	Bit Position																													
0x00C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																DHR0												Reserved			
Access																	RW															

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15:4	DHR0	DAC 通道 12 位左对齐数据 这些位由软件写入，用于为 DAC 通道指定 12 位数据	RW
3:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

29.4.6 DAC 8 位右对齐数据保持寄存器（DAC_DHR8R0）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								DHR0							
Access																									RW							

位/位域	标记	功能描述	读写
31:8	*Reserved*	-	-
7:0	DHR0	DAC 通道 8 位右对齐数据 这些位由软件写入，用于为 DAC 通道指定 8 位数据	RW

29.4.7 DAC 数据输出寄存器（DAC_DOR0）

Offset	Bit Position																													
0x02C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																								DOR0							
Access																									RO							

位/位域	标记	功能描述	读写
31:12	*Reserved*	-	-
11:0	DOR0	DAC 通道的数据输出	RO

版权所有 ©小华半导体有限公司

29.4.8 DAC 状态寄存器（DAC_SR）

Offset	Bit Position																													
0x034	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																		DMAUDR0	Reserved											
Access																			RW											

位/位域	标记	功能描述	读写
31:14	*Reserved*	-	-
13	DMAUDR0	DAC 通道 DMA 下溢标志 写 0 清除标志，写 1 对该位的值无影响 读取： ● 0b0：DAC 通道未发生 DMA 下溢错误 ● 0b1：DAC 通道发生 DMA 下溢错误（当前所选触发源以高于 DMA 服务能力的频率驱动 DAC 通道转换）	RW
12:0	*Reserved*	-	-

29.4.9 DAC 测试寄存器/外部触发选择寄存器（DAC_ETRS）

Offset	Bit Position																													
0x038	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																										PTRIGSEL		Reserved			
Access																											RW					

位/位域	标记	功能描述	读写
31:7	*Reserved*	-	-
6:4	PTRIGSEL	端口触发选择 ● 0b000：PA09 ● 0b001：PB09 ● 0b010：PC09 ● 0b011：PD09 ● 0b1xx：禁止设置	RW
3:0	*Reserved*	-	-

版权所有 ©小华半导体有限公司

30 模拟电压比较器（VC）

30.1 简介

模拟电压比较器 VC 用于比较两个输入模拟电压的大小，并根据比较结果输出高/低电平。

- 当“＋”输入端电压高于“－”输入端电压时，电压比较器输出为高电平；
- 当“＋”输入端电压低于“－”输入端电压时，电压比较器输出为低电平。

30.2 主要特性

- 支持电压比较功能
- 支持内部 64 阶 VCC 分压（使用分压来源电压需要大于 1.8V）
- 支持 16 个内外部信号作为电压比较器正负端输入
- 支持 3 种中断触发方式：高电平触发/上升沿触发/下降沿触发
- 电压比较器的输出可以作为通用定时器和低功耗定时器控制输入
- 电压比较器的输出可以作为高级定时器和通用定时器的刹车输入或者捕获输入
- 支持在深度休眠模式下工作，电压比较器的中断输出可以将芯片从深度休眠模式下唤醒
- 提供软件可配置的滤波时间以增强芯片的抗干扰能力

说明

使用 VC 需要使能 BGR，具体请参见《模拟其他寄存器》章节 BGR 寄存器相关描述。

版权所有 ©小华半导体有限公司

30.3 功能说明

30.3.1 功能框图

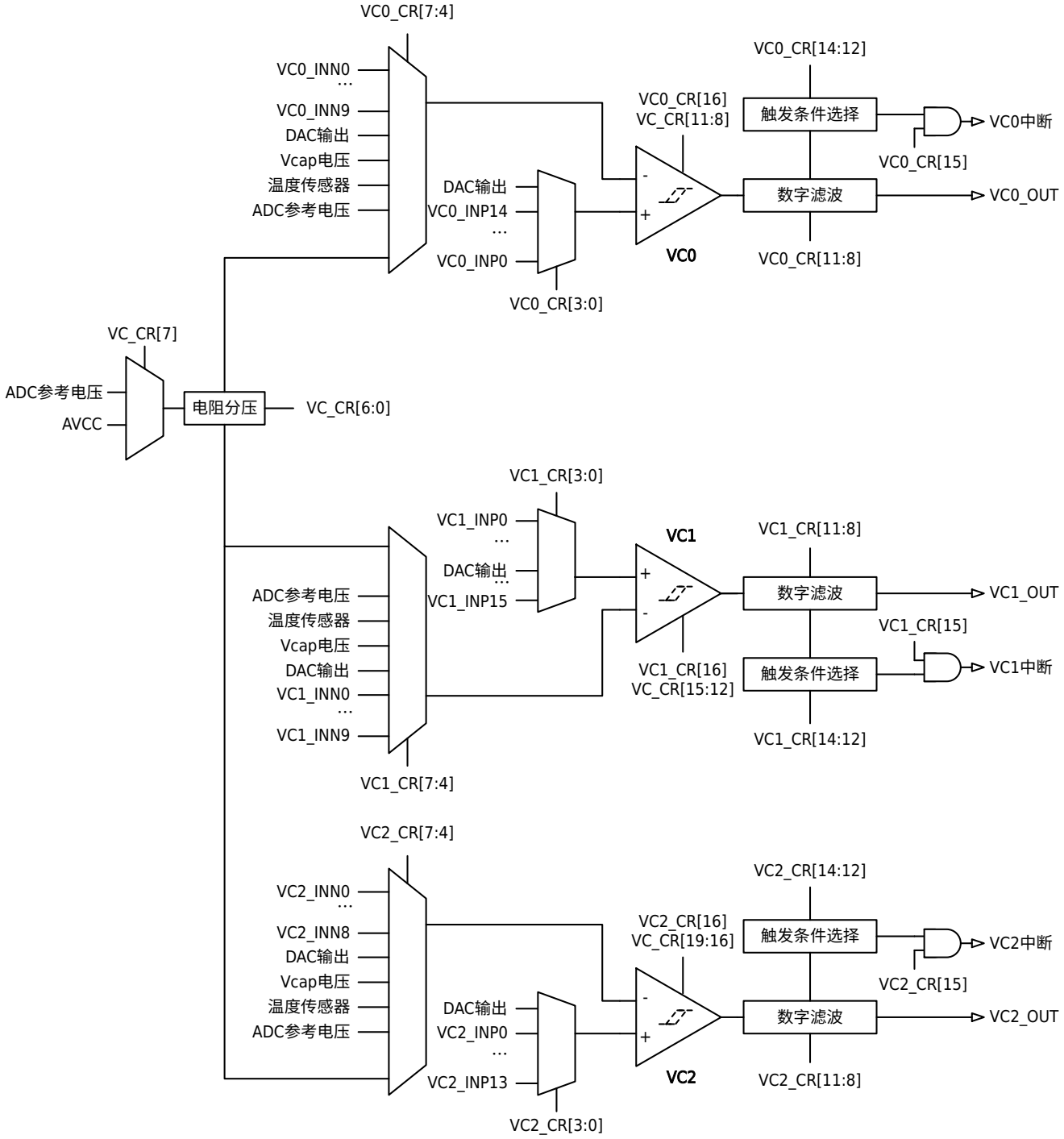


图 30-1 VC 功能框图

30.3.2 建立/响应时间

当使用电压比较器时，从 VC 使能或者 VC 的两端输入电压变化到输出正确结果的时间由 VC_CR.VCx_BIAS_SEL 位决定，电流越大 VC 响应越快，具体时间请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述。

版权所有 ©小华半导体有限公司

当 ADC 参考电压（1.5V 或 2.5V）作为比较基准电压，或者 VC_CR.VCx_BIAS_SEL=0b10/0b11 时，需要启动 BGR（BGR 启动后的稳定时间 T_{warmup} 请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述），电压比较器需要等待内部 BGR 稳定后才能正常输出。

30.3.3 数字滤波

在电压比较器固有的建立/响应时间之外，用户可以设置更长的滤波时间来过滤掉系统噪声，比如马达停止时的大电流噪声。

从寄存器 VC_IFR.VCx_FILTER 可以读出数字滤波后的信号电平；当 GPIO 功能配置为 VCx_OUT 时，数字滤波后的信号可以从 GPIO 输出以方便测量。

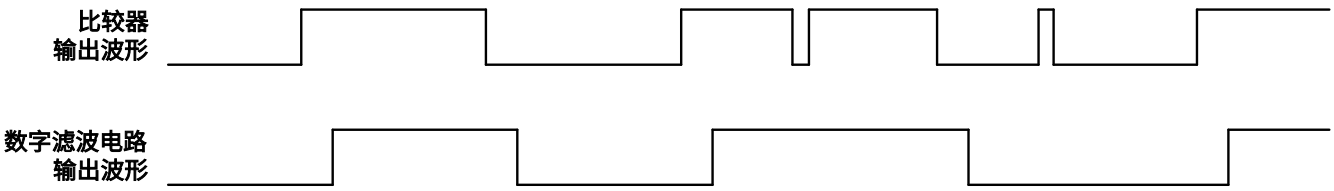


图 30-2 VC 滤波响应时间

30.3.4 迟滞功能

电压比较器可以选择迟滞功能，迟滞功能使能后的图示如下：

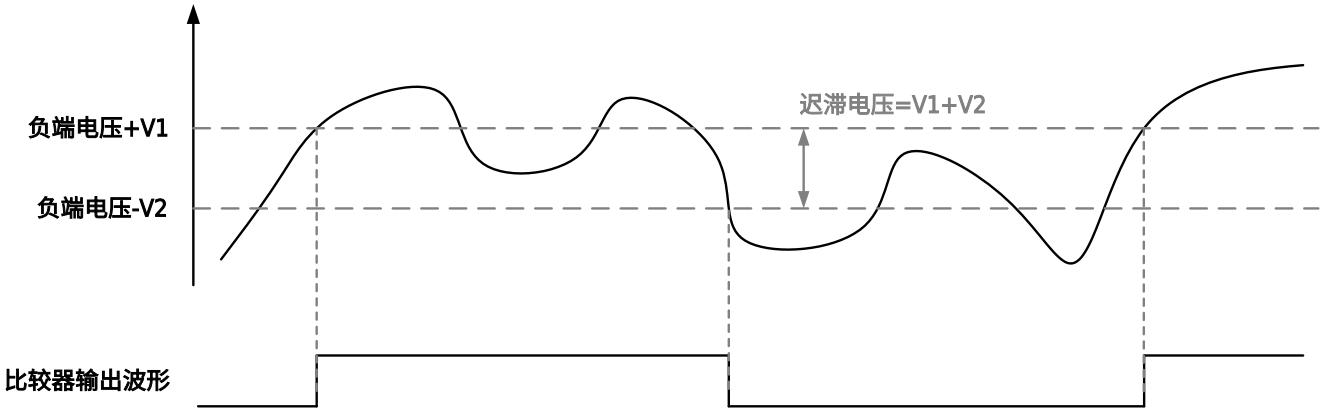


图 30-3 VC 迟滞功能

版权所有 ©小华半导体有限公司

30.4 寄存器

30.4.1 寄存器总表

基地址：0x40002400

表 30-1 模拟电压比较器（VC）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x010	VC_CR	VC0/1 配置寄存器	32
0x014	VC0_CR	VC0 配置寄存器	32
0x018	VC1_CR	VC1 配置寄存器	32
0x01C	VC0_OUT_CFG	VC0 输出配置寄存器	32
0x020	VC1_OUT_CFG	VC1 输出配置寄存器	32
0x024	VC_IFR	VC 中断寄存器	32
0x150	VC2_CR	VC2 配置寄存器	32
0x154	VC2_OUT_CFG	VC2 输出配置寄存器	32

版权所有 ©小华半导体有限公司

30.4.2 VC 配置寄存器（VC_CR）

Offset	Bit Position																													
0x010	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000020																															
Name	Reserved												VC2_HYS_SEL		VC2_BIAS_SEL		VC1_HYS_SEL		VC1_BIAS_SEL		VC0_HYS_SEL		VC0_BIAS_SEL		REF2P5_SEL	DIV_EN	DIV					
Access													RW		RW		RW		RW		RW		RW		RW	RW	RW					

位/位域	标记	功能描述	读写
31:20	*Reserved*	-	-
19:18	VC2_HYS_SEL	VC2 迟滞选择 ● 0b00：没有迟滞 ● 0b01：迟滞电压大约 10mV ● 0b10：迟滞电压大约 20mV ● 0b11：迟滞电压大约 30mV	RW
17:16	VC2_BIAS_SEL	VC2 功耗选择 功耗越大，响应速度越快 ● 0b00：300nA ● 0b01：1.2μA ● 0b10：10μA（需要开启 BGR，并等待 T_{warmup} 时间，具体数值请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述） ● 0b11：20μA（需要开启 BGR，并等待 T_{warmup} 时间，具体数值请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述）	RW
15:14	VC1_HYS_SEL	VC1 迟滞选择 ● 0b00：没有迟滞 ● 0b01：迟滞电压大约 10mV ● 0b10：迟滞电压大约 20mV ● 0b11：迟滞电压大约 30mV	RW
13:12	VC1_BIAS_SEL	VC1 功耗选择 功耗越大，响应速度越快 ● 0b00：300nA ● 0b01：1.2μA ● 0b10：10μA（需要开启 BGR，并等待 T_{warmup} 时间，具体数值请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述） ● 0b11：20μA（需要开启 BGR，并等待 T_{warmup} 时间，具体数值请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述）	RW
11:10	VC0_HYS_SEL	VC0 迟滞选择 ● 0b00：没有迟滞 ● 0b01：迟滞电压大约 10mV ● 0b10：迟滞电压大约 20mV ● 0b11：迟滞电压大约 30mV	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
9:8	VC0_BIAS_SEL	VC0 功耗选择 功耗越大，响应速度越快 ● 0b00：300nA ● 0b01：1.2μA ● 0b10：10μA（需要开启 BGR，并等待 T_{warmup} 时间，具体数值请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述） ● 0b11：20μA（需要开启 BGR，并等待 T_{warmup} 时间，具体数值请参见《数据手册》“电气特性-工作条件-VC 特性”章节描述）	RW
7	REF2P5_SEL	VC_DIV 参考电压 Vref 选择 ● 0b0：AVCC ● 0b1：ADC_CR0.REF 所选择的参考电压	RW
6	DIV_EN	6 位电阻分压使能 ● 0b0：禁止 ● 0b1：使能	RW
5:0	DIV	6 位电阻分压配置 ● 0b000000：1/64 Vref ● 0b000001：2/64 Vref ● 0b000010：3/64 Vref ● 0b000011：4/64 Vref ● … ● 0b111110：63/64 Vref ● 0b111111：Vref	RW

版权所有 ©小华半导体有限公司

30.4.3 VC0 配置寄存器（VC0_CR）

Offset	Bit Position																													
0x014	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved															EN	IE	LEVEL	RISING	FALLING	DEBOUNCE_TIME			FLTEN	N_SEL			P_SEL			
Access																RW	RW	RW	RW	RW	RW			RW	RW			RW			

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16	EN	电压比较器使能 ● 0b0：禁止 ● 0b1：使能	RW
15	IE	VC 中断使能 ● 0b0：禁止 ● 0b1：使能	RW
14	LEVEL	VC 输出信号触发中断选择 ● 0b0：禁止高电平触发 INT flag ● 0b1：使能高电平触发 INT flag	RW
13	RISING	VC 输出信号触发中断选择 ● 0b0：禁止上升沿触发 INT flag ● 0b1：使能上升沿触发 INT flag	RW
12	FALLING	VC 输出信号触发中断选择 ● 0b0：禁止下降沿触发 INT flag ● 0b1：使能下降沿触发 INT flag	RW
11:9	DEBOUNCE_TIME	VC 输出滤波时间配置 ● 0b000：滤波时间大约为 7μs ● 0b001：滤波时间大约为 14μs ● 0b010：滤波时间大约为 28μs ● 0b011：滤波时间大约为 112μs ● 0b100：滤波时间大约为 450μs ● 0b101：滤波时间大约为 1.8ms ● 0b110：滤波时间大约为 7.2ms ● 0b111：滤波时间大约为 28.8ms **说明** 滤波时间的配置只有在 FLTEN=0b1 时才有效。	RW
8	FLTEN	VC 滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
7:4	N_SEL	电压比较器“-”端输入选择	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7:4	N_SEL	● 0b0000：select channel 0 input PA0 ● 0b0001：select channel 1 input PA1 ● 0b0010：select channel 2 input PA2 ● 0b0011：select channel 3 input PA3 ● 0b0100：select channel 4 input PA4 ● 0b0101：select channel 5 input PA5 ● 0b0110：select channel 6 input PA6 ● 0b0111：select channel 7 input PA7 ● 0b1000：select channel 8 input PC4 ● 0b1001：select channel 9 input PC5 ● 0b1010：DAC ● 0b1011：电阻分压输出电压 ● 0b1100：内置温度传感器输出电压 ● 0b1101：禁止设置 ● 0b1110：ADC 的 REF（使用需要使能 ADC） ● 0b1111：VCAP 引脚的电压	RW
3:0	P_SEL	电压比较器“+”端输入选择 ● 0b0000：select channel 0 input PC0 ● 0b0001：select channel 1 input PC1 ● 0b0010：select channel 2 input PC2 ● 0b0011：select channel 3 input PC3 ● 0b0100：select channel 4 input PA0 ● 0b0101：select channel 5 input PA1 ● 0b0110：select channel 6 input PA2 ● 0b0111：select channel 7 input PA3 ● 0b1000：select channel 8 input PA4 ● 0b1001：select channel 9 input PA5 ● 0b1010：select channel 10 input PA6 ● 0b1011：select channel 11 input PA7 ● 0b1100：select channel 12 input PB4 ● 0b1101：select channel 13 input PB5 ● 0b1110：select channel 14 input PB6 ● 0b1111：DAC	RW

版权所有 ©小华半导体有限公司

30.4.4 VC1 配置寄存器（VC1_CR）

Offset	Bit Position																													
0x018	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved															EN	IE	LEVEL	RISING	FALLING	DEBOUNCE_TIME			FLTEN	N_SEL			P_SEL			
Access																RW	RW	RW	RW	RW	RW			RW	RW			RW			

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16	EN	电压比较器使能 ● 0b0：禁止 ● 0b1：使能	RW
15	IE	VC 中断使能 ● 0b0：禁止 ● 0b1：使能	RW
14	LEVEL	VC 输出信号触发中断选择 ● 0b0：禁止高电平触发 INT flag ● 0b1：使能高电平触发 INT flag	RW
13	RISING	VC 输出信号触发中断选择 ● 0b0：禁止上升沿触发 INT flag ● 0b1：使能上升沿触发 INT flag	RW
12	FALLING	VC 输出信号触发中断选择 ● 0b0：禁止下降沿触发 INT flag ● 0b1：使能下降沿触发 INT flag	RW
11:9	DEBOUNCE_TIME	VC 输出滤波时间配置 ● 0b000：滤波时间大约为 7μs ● 0b001：滤波时间大约为 14μs ● 0b010：滤波时间大约为 28μs ● 0b011：滤波时间大约为 112μs ● 0b100：滤波时间大约为 450μs ● 0b101：滤波时间大约为 1.8ms ● 0b110：滤波时间大约为 7.2ms ● 0b111：滤波时间大约为 28.8ms **说明** 滤波时间的配置只有在 FLTEN=0b1 时才有效。	RW
8	FLTEN	VC 滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
7:4	N_SEL	电压比较器“-”端输入选择	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7:4	N_SEL	● 0b0000：select channel 0 input PC0 ● 0b0001：select channel 1 input PC1 ● 0b0010：select channel 2 input PC2 ● 0b0011：select channel 3 input PC3 ● 0b0100：select channel 4 input PA0 ● 0b0101：select channel 5 input PA1 ● 0b0110：select channel 6 input PB0 ● 0b0111：select channel 7 input PB1 ● 0b1000：select channel 8 input PB2 ● 0b1001：select channel 9 input PB3 ● 0b1010：DAC ● 0b1011：电阻分压输出电压 ● 0b1100：内置温度传感器输出电压 ● 0b1101：禁止设置 ● 0b1110：ADC 的 REF（使用需要使能 ADC） ● 0b1111：VCAP 引脚的电压	RW
3:0	P_SEL	电压比较器“+”端输入选择 ● 0b0000：select channel 0 input PA0 ● 0b0001：select channel 1 input PA1 ● 0b0010：select channel 2 input PA2 ● 0b0011：select channel 3 input PA3 ● 0b0100：select channel 4 input PA4 ● 0b0101：select channel 5 input PA5 ● 0b0110：select channel 6 input PB1 ● 0b0111：select channel 7 input PB2 ● 0b1000：select channel 8 input PB10 ● 0b1001：select channel 9 input PB12 ● 0b1010：select channel 10 input PB13 ● 0b1011：select channel 11 input PB14 ● 0b1100：select channel 12 input PB4 ● 0b1101：DAC ● 0b1110：select channel 14 input PB6 ● 0b1111：select channel 15 input PB7	RW

版权所有 ©小华半导体有限公司

30.4.5 VC0 输出配置寄存器（VC0_OUT_CFG）

Offset	Bit Position																													
0x01C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																BRAKE	TIM6	INV_TIM6	TIM5	INV_TIM5	TIM4	INV_TIM4	Reserved			TIMBK	TIM3RCLR	TIM2RCLR	TIM1RCLR	TIM0RCLR	INV_TIMER
Access																	RW	RW	RW	RW	RW	RW	RW				RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	BRAKE	VC0 作为 Advanced Timer 刹车控制 ● 0b0：禁止 ● 0b1：使能	RW
14	TIM6	VC0 filter 结果输出到 TIM6 捕获输入 CHA 使能 ● 0b0：禁止 ● 0b1：使能	RW
13	INV_TIM6	VC0 filter 结果输出到 TIM6 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
12	TIM5	VC0 filter 结果输出到 TIM5 捕获输入 CHA 使能 ● 0b0：禁止 ● 0b1：使能	RW
11	INV_TIM5	VC0 filter 结果输出到 TIM5 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
10	TIM4	VC0 filter 结果输出到 TIM4 捕获输入 CHA 使能 ● 0b0：禁止 ● 0b1：使能	RW
9	INV_TIM4	VC0 filter 结果输出到 TIM4 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
8:6	*Reserved*	-	-
5	TIMBK	VC0 filter 结果输出到 Timer0/1/2/3 刹车控制 ● 0b0：禁止 ● 0b1：使能	RW
4	TIM3RCLR	VC0 filter 结果输出到 TIM3 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
3	TIM2RCLR	VC0 filter 结果输出到 TIM2 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	TIM1RCLR	VC0 filter 结果输出到 TIM1 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
1	TIM0RCLR	VC0 filter 结果输出到 TIM0 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
0	INV_TIMER	VC0 filter 结果输出反向到 TIM0/1/2/3 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW

版权所有 ©小华半导体有限公司

30.4.6 VC1 输出配置寄存器（VC1_OUT_CFG）

Offset	Bit Position																													
0x020	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																BRAKE	TIM6	INV_TIM6	TIM5	INV_TIM5	TIM4	INV_TIM4	Reserved			TIMBK	TIM3RCLR	TIM2RCLR	TIM1RCLR	TIM0RCLR	INV_TIMER
Access																	RW	RW	RW	RW	RW	RW	RW				RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	BRAKE	VC1 作为 Advanced Timer 刹车控制 ● 0b0：禁止 ● 0b1：使能	RW
14	TIM6	VC1 filter 结果输出到 TIM6 捕获输入 CHB 使能 ● 0b0：禁止 ● 0b1：使能	RW
13	INV_TIM6	VC1 filter 结果输出到 TIM6 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
12	TIM5	VC1 filter 结果输出到 TIM5 捕获输入 CHB 使能 ● 0b0：禁止 ● 0b1：使能	RW
11	INV_TIM5	VC1 filter 结果输出到 TIM5 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
10	TIM4	VC1 filter 结果输出到 TIM4 捕获输入 CHB 使能 ● 0b0：禁止 ● 0b1：使能	RW
9	INV_TIM4	VC1 filter 结果输出到 TIM4 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
8:6	*Reserved*	-	-
5	TIMBK	VC1 filter 结果输出到 Timer0/1/2/3 刹车控制 ● 0b0：禁止 ● 0b1：使能	RW
4	TIM3RCLR	VC1 filter 结果输出到 TIM3 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
3	TIM2RCLR	VC1 filter 结果输出到 TIM2 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	TIM1RCLR	VC1 filter 结果输出到 TIM1 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
1	TIM0RCLR	VC1 filter 结果输出到 TIM0 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
0	INV_TIMER	VC1 filter 结果输出反向到 TIM0/1/2/3 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW

版权所有 ©小华半导体有限公司

30.4.7 VC 中断寄存器（VC_IFR）

Offset	Bit Position																													
0x024	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																										VC2_FILTER	VC2_INTF	VC1_FILTER	VC0_FILTER	VC1_INTF	VC0_INTF
Access																											RO	RW	RO	RO	RW	RW

位/位域	标记	功能描述	读写
31:6	*Reserved*	-	-
5	VC2_FILTER	VC2 Filter 后的状态	RO
4	VC2_INTF	VC2 中断标志 写 0 清除中断标志，写 1 对该位的值无影响 读取： ● 0b0：未发生中断 ● 0b1：发生中断	RW
3	VC1_FILTER	VC1 Filter 后的状态	RO
2	VC0_FILTER	VC0 Filter 后的状态	RO
1	VC1_INTF	VC1 中断标志 写 0 清除中断标志，写 1 对该位的值无影响 读取： ● 0b0：未发生中断 ● 0b1：发生中断	RW
0	VC0_INTF	VC0 中断标志 写 0 清除中断标志，写 1 对该位的值无影响 读取： ● 0b0：未发生中断 ● 0b1：发生中断	RW

版权所有 ©小华半导体有限公司

30.4.8 VC2 配置寄存器（VC2_CR）

Offset	Bit Position																													
0x150	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved															EN	IE	LEVEL	RISING	FALLING	DEBOUNCE_TIME			FLTEN	N_SEL			P_SEL			
Access																RW	RW	RW	RW	RW	RW			RW	RW			RW			

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16	EN	电压比较器使能 ● 0b0：禁止 ● 0b1：使能	RW
15	IE	VC 中断使能 ● 0b0：禁止 ● 0b1：使能	RW
14	LEVEL	VC 输出信号触发中断选择 ● 0b0：禁止高电平触发 INT flag ● 0b1：使能高电平触发 INT flag	RW
13	RISING	VC 输出信号触发中断选择 ● 0b0：禁止上升沿触发 INT flag ● 0b1：使能上升沿触发 INT flag	RW
12	FALLING	VC 输出信号触发中断选择 ● 0b0：禁止下降沿触发 INT flag ● 0b1：使能下降沿触发 INT flag	RW
11:9	DEBOUNCE_TIME	VC 输出滤波时间配置 ● 0b000：滤波时间大约为 7μs ● 0b001：滤波时间大约为 14μs ● 0b010：滤波时间大约为 28μs ● 0b011：滤波时间大约为 112μs ● 0b100：滤波时间大约为 450μs ● 0b101：滤波时间大约为 1.8ms ● 0b110：滤波时间大约为 7.2ms ● 0b111：滤波时间大约为 28.8ms **说明** 滤波时间的配置只有在 FLTEN=0b1 时才有效。	RW
8	FLTEN	VC 滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
7:4	N_SEL	电压比较器“-”端输入选择	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7:4	N_SEL	● 0b0000：select channel 0 input PA5 ● 0b0001：select channel 1 input PB1 ● 0b0010：select channel 2 input PE11 ● 0b0011：select channel 3 input PE15 ● 0b0100：select channel 4 input PB11 ● 0b0101：select channel 5 input PB14 ● 0b0110：select channel 6 input PD10 ● 0b0111：select channel 7 input PD11 ● 0b1000：select channel 8 input PC7 ● 0b1001：DAC ● 0b1010：DAC ● 0b1011：电阻分压输出电压 ● 0b1100：内置温度传感器输出电压 ● 0b1101：禁止设置 ● 0b1110：ADC 的 REF（使用需要使能 ADC） ● 0b1111：VCAP 引脚的电压	RW
3:0	P_SEL	电压比较器“+”端输入选择 ● 0b0000：select channel 0 input PA5 ● 0b0001：select channel 1 input PB1 ● 0b0010：select channel 2 input PE9 ● 0b0011：select channel 3 input PE10 ● 0b0100：select channel 4 input PE11 ● 0b0101：select channel 5 input PE13 ● 0b0110：select channel 6 input PE14 ● 0b0111：select channel 7 input PE15 ● 0b1000：select channel 8 input PB11 ● 0b1001：select channel 9 input PB14 ● 0b1010：select channel 10 input PD9 ● 0b1011：select channel 11 input PD10 ● 0b1100：select channel 12 input PD11 ● 0b1101：select channel 13 input PC7 ● 0b1110：DAC ● 0b1111：DAC	RW

版权所有 ©小华半导体有限公司

30.4.9 VC2 输出配置寄存器（VC2_OUT_CFG）

Offset	Bit Position																													
0x154	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																BRAKE	TIM6	INV_TIM6	TIM5	INV_TIM5	TIM4	INV_TIM4	Reserved			TIMBK	TIM3RCLR	TIM2RCLR	TIM1RCLR	TIM0RCLR	INV_TIMER
Access																	RW	RW	RW	RW	RW	RW	RW				RW	RW	RW	RW	RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	BRAKE	VC2 作为 Advanced Timer 刹车控制 ● 0b0：禁止 ● 0b1：使能	RW
14	TIM6	VC2 filter 结果输出到 TIM6 捕获输入 CHB 使能 ● 0b0：禁止 ● 0b1：使能	RW
13	INV_TIM6	VC2 filter 结果输出到 TIM6 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
12	TIM5	VC2 filter 结果输出到 TIM5 捕获输入 CHB 使能 ● 0b0：禁止 ● 0b1：使能	RW
11	INV_TIM5	VC2 filter 结果输出到 TIM5 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
10	TIM4	VC2 filter 结果输出到 TIM4 捕获输入 CHB 使能 ● 0b0：禁止 ● 0b1：使能	RW
9	INV_TIM4	VC2 filter 结果输出到 TIM4 反向使能 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW
8:6	*Reserved*	-	-
5	TIMBK	VC2 filter 结果输出到 Timer0/1/2/3 刹车控制 ● 0b0：禁止 ● 0b1：使能	RW
4	TIM3RCLR	VC2 filter 结果输出到 TIM3 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
3	TIM2RCLR	VC2 filter 结果输出到 TIM2 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
2	TIM1RCLR	VC2 filter 结果输出到 TIM1 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
1	TIM0RCLR	VC2 filter 结果输出到 TIM0 REFCLR 使能控制 ● 0b0：禁止 ● 0b1：使能	RW
0	INV_TIMER	VC2 filter 结果输出反向到 TIM0/1/2/3 ● 0b0：禁止反向，输入与 VC 输出同向 ● 0b1：使能反向	RW

版权所有 ©小华半导体有限公司

31 低电压检测器（LVD）

31.1 简介

LVD 可用于监测 VCC 及芯片管脚的电压。当被监测电压与 LVD 阈值的比较结果满足触发条件时，LVD 会产生中断或复位信号，用户可根据该信号执行一些紧急任务。

31.2 主要特性

- 4 路监测源：AVCC、PC13、PB08、PB07
- 16 阶阈值电压，1.8~3.3V 可选
- 8 种触发条件，高电平、上升沿、下降沿组合
- 2 种触发结果：复位、中断
- 8 阶滤波配置，防止误触发
- 具备迟滞功能，强力抗干扰

31.3 功能说明

31.3.1 LVD 框图

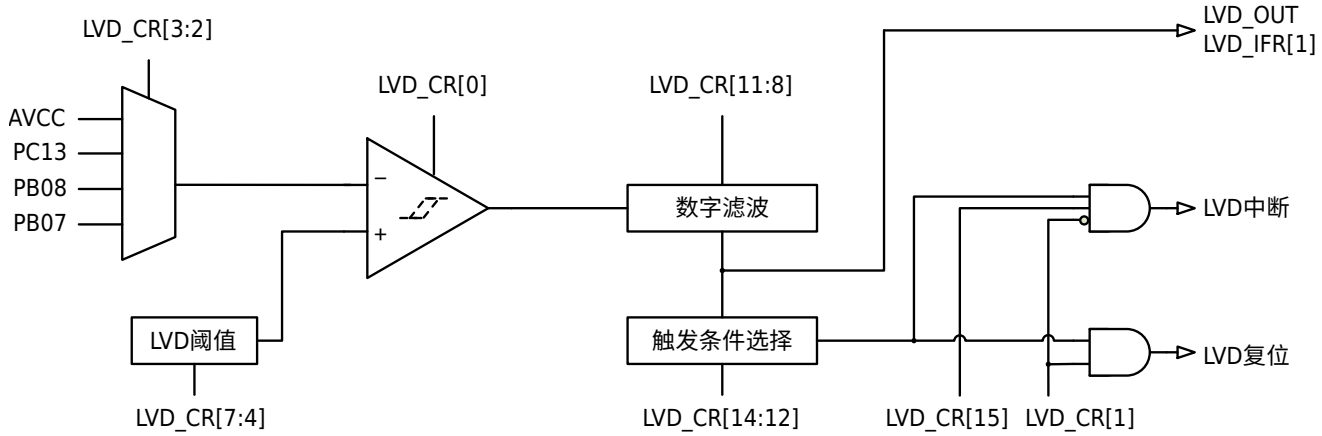


图 31-1 LVD 框图

31.3.2 数字滤波

如果芯片的工作环境恶劣，迟滞比较器的输出会出现噪声信号。使能数字滤波模块，则迟滞比较器的输出波形中脉宽小于 LVD_CR.DEBOUNCE_TIME 的噪声信号都可以被滤除。禁止数字滤波模块，则数字滤波模块的输入输出信号相同。

从寄存器 LVD_IFR[1]可以读出数字滤波后的信号电平；当 GPIO 功能配置为 LVD_OUT 时，数字滤波后的信号可以从 GPIO 输出以方便测量。

使能数字滤波模块，滤波示意如下所示：

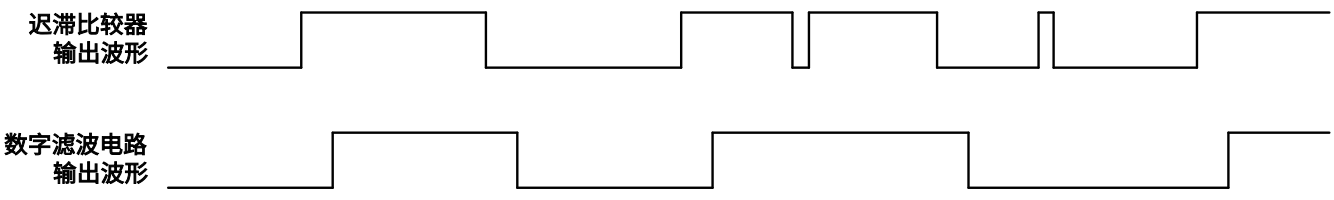


图 31-2 LVD 滤波输出

版权所有 ©小华半导体有限公司

31.3.3 迟滞功能

LVD 内置的电压比较器具有迟滞功能，可以增强芯片的抗干扰能力。LVD 的输出信号会等到输入信号相较阈值电压高于或低于迟滞电压/2 后才发生翻转，其输入输出信号示意如下：

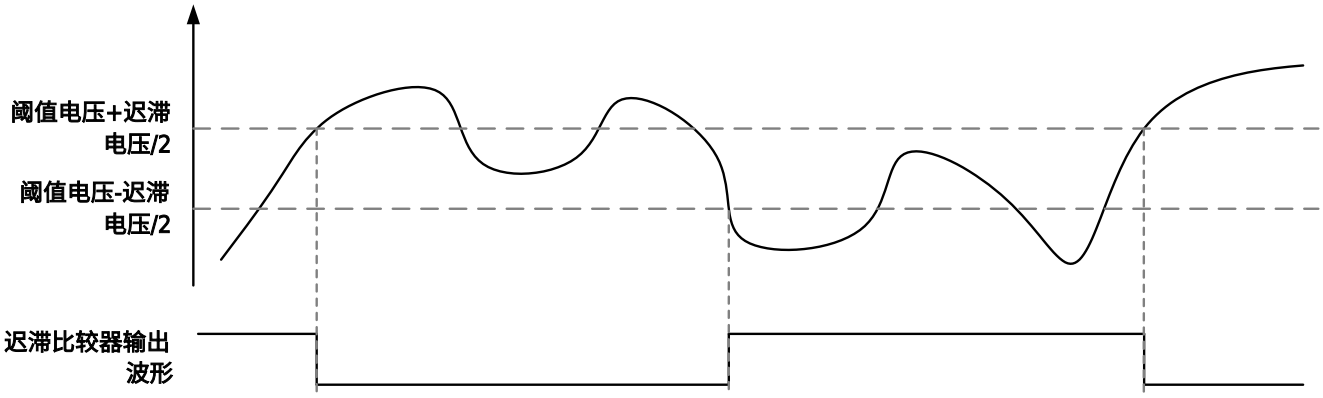


图 31-3 LVD 迟滞响应

31.4 操作示例

31.4.1 LVD 配置为低电压复位

背景信息

在本模式下，监测电压低于阈值电压时复位 MCU。

操作步骤

步骤 1. 配置 LVD_CR.SOURCE_SEL，选择待监测的电压来源。

步骤 2. 配置 LVD_CR.VTDS，选择 LVD 的阈值电压。

步骤 3. 配置 LVD_CR.DEBOUNCE_TIME，选择 LVD 滤波时间。

步骤 4. 配置 LVD_CR.FLTEN，使能 LVD 滤波。

步骤 5. 设置 LVD_CR.HTEN 为 1，选择高电平触发 LVD 动作。

步骤 6. 设置 LVD_CR.ACT 为 1，选择 LVD 动作为复位。

步骤 7. 设置 LVD_CR.LVDEN 为 1，使能 LVD。

31.4.2 LVD 配置为电压变化中断

背景信息

在本模式下，监测电压高于或低于阈值电压时产生中断。

操作步骤

步骤 1. 配置 LVD_CR.SOURCE_SEL，选择待监测的电压来源。

步骤 2. 配置 LVD_CR.VTDS，选择 LVD 的阈值电压。

步骤 3. 配置 LVD_CR.DEBOUNCE_TIME，选择 LVD 滤波时间。

步骤 4. 配置 LVD_CR.FLTEN，使能 LVD 滤波。

步骤 5. 设置 LVD_CR.RTEN 和 LVD_CR.FTEN 为 1，选择电平变化触发 LVD 动作。

步骤 6. 设置 LVD_CR.ACT 为 0，选择 LVD 动作为中断。

步骤 7. 设置 LVD_CR.IE 为 1，使能 LVD 中断。

步骤 8. 使能 NVIC 中断向量表中的 LVD 中断。

步骤 9. 设置 LVD_CR.LVDEN 为 1，使能 LVD。

步骤 10. 在 LVD 的中断服务程序中执行用户需要进行的操作；退出中断服务程序前向 LVD_IFR 写入 0x00 以清除中断标志。

版权所有 ©小华半导体有限公司

31.5 寄存器

31.5.1 寄存器总表

基地址：0x40002400

表 31-1 低电压检测器（LVD）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x028	LVD_CR	LVD 配置寄存器	32
0x02C	LVD_IFR	LVD 中断标志寄存器	32

版权所有 ©小华半导体有限公司

31.5.2 LVD 配置寄存器（LVD_CR）

Offset	Bit Position																													
0x028	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																IE	HTEN	RTEN	FTEN	DEBOUNCE_TIME			FLTEN	VTDS			SOURCE_SEL		ACT	LVDEN
Access																	RW	RW	RW	RW	RW			RW	RW			RW		RW	RW

位/位域	标记	功能描述	读写
31:16	*Reserved*	-	-
15	IE	LVD 中断使能 ● 0b0：禁止 ● 0b1：使能	RW
14	HTEN	高电平触发使能 被监测电压低于阈值电压 ● 0b0：禁止 ● 0b1：使能	RW
13	RTEN	上升沿触发使能 被监测电压从高于阈值电压变为低于阈值电压 ● 0b0：禁止 ● 0b1：使能	RW
12	FTEN	下降沿触发使能 被监测电压从低于阈值电压变为高于阈值电压 ● 0b0：禁止 ● 0b1：使能	RW
11:9	DEBOUNCE_TIME	数字滤波时间配置 ● 0b000：滤波时间大约为 7μs ● 0b001：滤波时间大约为 14μs ● 0b010：滤波时间大约为 28μs ● 0b011：滤波时间大约为 112μs ● 0b100：滤波时间大约为 450μs ● 0b101：滤波时间大约为 1.8ms ● 0b110：滤波时间大约为 7.2ms ● 0b111：滤波时间大约为 28.8ms **说明** 滤波时间的配置只有在 FLTEN=0b1 时才有效。	RW
8	FLTEN	数字滤波使能 ● 0b0：禁止 ● 0b1：使能	RW
7:4	VTDS	LVD 阈值电压选择 ● 0b0000：1.8V	RW

版权所有 ©小华半导体有限公司

位/位域	标记	功能描述	读写
7:4	VTDS	● 0b0001：1.9V ● 0b0010：2.0V ● 0b0011：2.1V ● 0b0100：2.2V ● 0b0101：2.3V ● 0b0110：2.4V ● 0b0111：2.5V ● 0b1000：2.6V ● 0b1001：2.7V ● 0b1010：2.8V ● 0b1011：2.9V ● 0b1100：3.0V ● 0b1101：3.1V ● 0b1110：3.2V ● 0b1111：3.3V	RW
3:2	SOURCE_SEL	LVD 监测来源选择 ● 0b00：AVCC 电源电压 ● 0b01：PC13 端口输入电压 ● 0b10：PB08 端口输入电压 ● 0b11：PB07 端口输入电压	RW
1	ACT	LVD 触发动作选择 ● 0b0：NVIC 中断 ● 0b1：系统复位	RW
0	LVDEN	LVD 使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

31.5.3 LVD 中断标志寄存器（LVD_IFR）

Offset	Bit Position																													
0x02C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														FILTER	INTF
Access																															RO	RW

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	FILTER	数字滤波器输出的电平值 ● 0b0：数字滤波器输出低电平 ● 0b1：数字滤波器输出高电平	RO
0	INTF	LVD 中断标志 写 0 清除中断标志，写 1 对该位的值无影响 读取： ● 0b0：未发生中断 ● 0b1：发生中断	RW

版权所有 ©小华半导体有限公司

32 运算放大器（OPA）

32.1 简介

本产器内建 1 个通用运算放大器 OPA，适合于简易电压放大及电压跟随应用。其输出端可灵活配置到多个不同的管脚。OPA 还可以配置为 DAC 的输出跟随器，以增强 DAC 输出信号的驱动能力。

32.2 主要特性

- 1 个独立运算放大器
- 输入电压范围：0.2V～AVCC-0.2V
- 输出电压范围：0.2V～AVCC-0.2V
- 输出信号管脚：OPA_OUT0～OPA_OUT4
- 两种工作模式：通用运放模式、DAC 输出跟随器模式

32.3 功能说明

32.3.1 通用运算放大器模式

当 OPA_CR0.OPA_EN 为 1 且 OPA_CR0.OPABUFEN 为 0 时，OPA 工作于通用运算放大器模式，配合外部电路可实现通用运放的各种功能。OPA 在该模式具有 5 个输出端口，其中 4 个输出端口可以被关闭。OPA_OUT0 直接连接到本产品的端口，具有最高的驱动能力；OPA_OUT1~OPA_OUT4 通过程控开关后才连接到本产品的端口，具有几百欧姆的内阻。该模式下的框图如下所示：

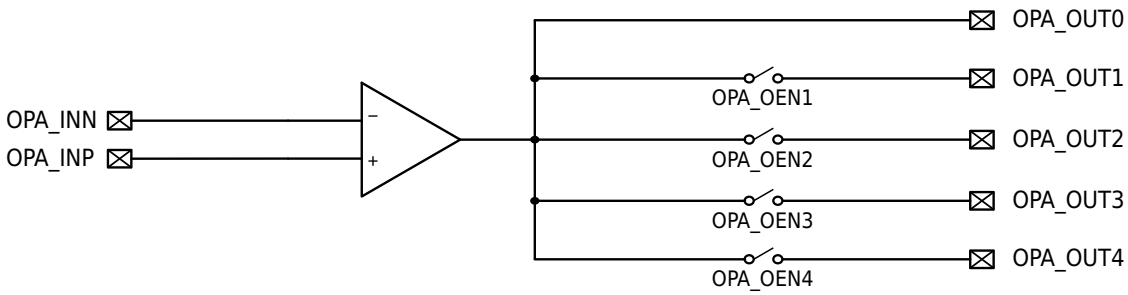


图 32-1 OPA 通用运算放大器模式框图

32.3.2 DAC 输出跟随器模式

当 OPA_CR0.OPA_EN 为 0 且 OPA_CR0.OPABUFEN 为 1 时，OPA 工作于 DAC 电压跟随器模式，该模式用于增强 DAC 的输出能力。该模式下的框图如下所示：

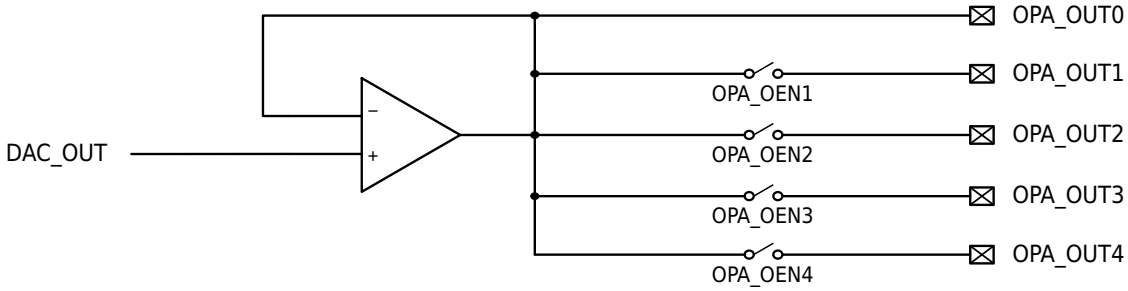


图 32-2 OPA DAC 输出跟随器模式框图

版权所有 ©小华半导体有限公司

32.4 寄存器

32.4.1 寄存器总表

基地址：0x40002430

表 32-1 运算放大器（OPA）寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x00	OPA_CR0	OPA 配置寄存器	32

版权所有 ©小华半导体有限公司

32.4.2 OPA 配置寄存器（OPA_CR0）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000180																															
Name	Reserved																						BIASSEL			OEN4	OEN3	OEN2	OEN1	BUFEN	Reserved	EN
Access																							RW			RW	RW	RW	RW	RW		RW

位/位域	标记	功能描述	读写
31:10	*Reserved*	-	-
9:7	BIASSEL	调试控制位 必须保持默认值	RW
6	OEN4	OPA_OUT4 输出使能控制 ● 0b0：OPA_OUT4 与 OPA 输出信号断开 ● 0b1：OPA_OUT4 与 OPA 输出信号连接	RW
5	OEN3	OPA_OUT3 输出使能控制 ● 0b0：OPA_OUT3 与 OPA 输出信号断开 ● 0b1：OPA_OUT3 与 OPA 输出信号连接	RW
4	OEN2	OPA_OUT2 输出使能控制 ● 0b0：OPA_OUT2 与 OPA 输出信号断开 ● 0b1：OPA_OUT2 与 OPA 输出信号连接	RW
3	OEN1	OPA_OUT1 输出使能控制 ● 0b0：OPA_OUT1 与 OPA 输出信号断开 ● 0b1：OPA_OUT1 与 OPA 输出信号连接	RW
2	BUFEN	DAC 输出跟随器模式控制 ● 0b0：禁止 ● 0b1：使能	RW
1	*Reserved*	-	-
0	EN	通用运算放大器模式使能控制 ● 0b0：禁止 ● 0b1：使能	RW

版权所有 ©小华半导体有限公司

33 模拟其他寄存器

33.1 寄存器总表

基地址：0x40002400

表 33-1 模拟其他寄存器偏移地址

偏移地址	寄存器	描述	位宽
0x000	BGR_CR	BGR 控制寄存器	32

版权所有 ©小华半导体有限公司

33.2 BGR 控制寄存器（BGR_CR）

Offset	Bit Position																													
0x000	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved																														TS_EN	BGR_EN
Access																															RW	RW

位/位域	标记	功能描述	读写
31:2	*Reserved*	-	-
1	TS_EN	内置温度传感器使能控制 ● 0b0：禁止内部温度传感器 ● 0b1：使能内部温度传感器， 必须使能 BGR **说明** 温度传感器使能 20μs 后，才能输出稳定信号。	RW
0	BGR_EN	BGR 使能控制 ● 0b0：禁止 BGR ● 0b1：使能 BGR **说明** ● PERI_CLKEN0.ADC 为 1 时，才可以操作此寄存器。 ● BGR 使能 $T_{stable(BGR)}$时间后（具体数值请参见《数据手册》“电气特性-工作条件-内置的参考电压”章节描述），才能输出稳定的高精度参考电压。BGR 稳定后才可以被其它模块使用，故用户操作中应加入等待 BGR 稳定的步骤。 ● 当使用 ADC/OPA/PLL 时，必须使能 BGR。 ● 当使用 VC 时，需根据 VC 寄存器的配置决定是否使能 BGR。	RW

版权所有 ©小华半导体有限公司

34 SWD 调试接口

34.1 简介

本系列产品使用 ARM Cortex-M0+内核，该处理器内核具有硬件调试模块 SWD，支持复杂的调试操作。硬件调试模块允许内核在取指（指令断点）或访问数据（数据断点）时停止。内核停止时，内核的内部状态和系统的外部状态都可以在 IDE 中进行查询。完成查询后，内核和外设可以被复原，程序将继续执行。当本系列微控制器连接到调试器并开始调试时，调试器将使用内核的硬件调试模块进行调试操作。

说明

SWD 能把 DeepSleep 唤醒，请注意不要以 SWD 接口断开作为 DeepSleep 的状态。

34.2 功能说明

34.2.1 调试系统框图

本产品使用了 ARM Cortex-M0+内核，包含用于高级调试功能的硬件扩展，因此本产品所拥有的调试功能与 Cortex-M0+一致。调试扩展允许内核可以在取指（指令断点）或取访问数据（数据断点）时停止内核。内核停止时，可以查询内核的内部状态和系统的外部状态。查询完成后，将恢复内核和系统并恢复程序执行。

当调试主机与 MCU 相连并进行调试时，将使用调试功能。

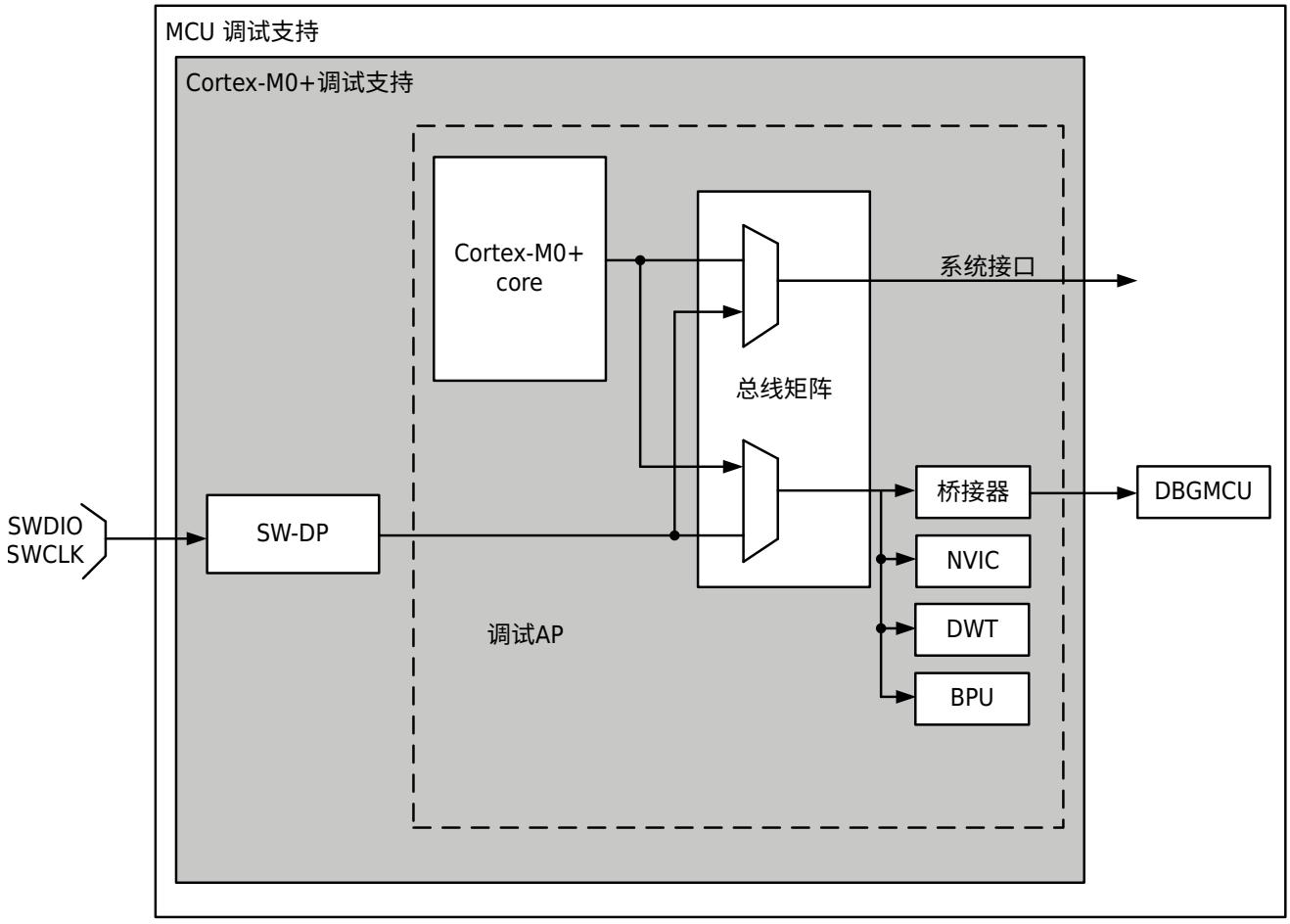


图 34-1 调试支持框图

Cortex-M0+内核中内置的调试功能是 ARM® CoreSight 设计套件的一部分。

ARM® Cortex-M0+内核提供集成片上调试支持，包括：

版权所有 ©小华半导体有限公司

- SW-DP：串行线
- BPU：断点单元
- DWT：数据观察点触发

说明

有关 ARM® Cortex-M0+内核支持的调试功能的详细信息，请参见《Cortex-M0+技术参考手册》。

34.2.2 ARM®参考文档

- Cortex-M0+技术参考手册（TRM）
  可从 developer.arm.com 获取。
- ARM®调试接口 V5
- ARM® CoreSight 设计套件版本 r1p1 技术参考手册
- ARMv6-M Architecture Reference Manual

34.2.3 调试端口引脚

SWD 端口引脚

本系列的 SWD 接口，需要用到 2 个引脚，如下表所示。

SWD 端口名称	调试功能	引脚分配
SWCLK	串行时钟	PA14
SWDIO	串行数据输入/输出	PA13

SW-DP 引脚分配

如果烧录程序时使能了【加密芯片】选项，则上电后 SWD 调试功能被禁止。如果烧录程序时没有使能【加密芯片】选项，则上电后 PA13/PA14 引脚均被初始化为可被调试器使用的专用引脚。用户可设置 SYSCTRL1.SWD_USE_IO 寄存器来禁止 SWD 引脚的调试功能，SWD 引脚将被释放以用作普通 GPIO。SWD 引脚的配置与功能小结如下表所示：

【加密芯片】选项	SWD_USE_IO 配置	PA13/PA14 功能
加密	0	-
加密	1	GPIO
不加密	0	SWD
不加密	1	GPIO

SWD 引脚上的内部上拉

用户软件释放 SW I/O 后，GPIO 控制器便会控制这些引脚。GPIO 控制寄存器的复位状态会将 I/O 置于等效的状态：

- SWDIO：输入上拉
- SWCLK：输入上拉

由于内置上拉和下拉电阻，因此无需添加外部电阻。

版权所有 ©小华半导体有限公司

34.2.4 SWD 端口

34.2.4.1 SWD 协议简介

此同步串行协议使用两个引脚：

- SWCLK：从主机到目标的时钟
- SWDIO：双向

利用该协议，可以同时读取和写入两组寄存器组（DPACC 寄存器组和 APACC 寄存器组）。传输数据时，LSB 在前。

对于 SWDIO 双向管理，必须在电路板上对线路进行上拉（ARM®建议采用 100k）。这些上拉电阻可在内部配置，无需外部上拉电阻。

每次在协议中更改 SWDIO 的方向时，都会插入转换时间，此时线路即不受主机驱动也不受目标驱动。默认情况下，此转换时间为一位时间，但可以通过配置 SWCLK 频率来调整。

34.2.4.2 SWD 协议序列

每个序列包括三个阶段：

1. 主机发送的数据包请求（8 位）
2. 目标发送的确认响应（3 位）
3. 主机或目标发送的数据传输阶段（33 位）

表 34-3 主机发送的数据包请求

位	名称	说明
0	启动	必须为 0b1
1	APnDP	● 0b0：DP 访问 ● 0b1：AP 访问
2	RnW	● 0b0：写请求 ● 0b1：读请求
4:3	A[3:2]	DP 或 AP 寄存器的地址字段
5	奇偶校验	前面几位的单位奇偶校验
6	停止	0b0
7	驻留	不受主机驱动。由于存在上拉，因此必须由目标读为 0b1

有关 DPACC 和 APACC 寄存器的详细说明，请参见《Cortex-M0+技术参考手册》。

数据包请求后面始终为转换时间（默认 1 位），此时主机和目标都不会驱动。

表 34-4 目标发送的确认响应

位	名称	说明
2:0	ACK	● 0b001：FAULT ● 0b010：WAIT ● 0b100：OK

仅当发生 READ 事务或者接收到 WAIT 或 FAULT 确认时，ACK 响应后才必须是转换时间。

版权所有 ©小华半导体有限公司

表 34-5 主机或目标发送的数据传输

位	名称	说明
31:0	WDATA 或 RDATA	写入或读取数据
32	奇偶校验	32 个数据位的单奇偶校验

仅当发生 READ 事务时，DATA 传输后才必须是转换时间。

34.2.4.3 SW-DP 状态机（复位、空闲状态、ID 代码）

SW-DP 的状态机有一个用于标识 SW-DP 的内部 ID 代码，该代码符合 JEP-106 标准，此 ID 代码是默认的 ARM®代码，设置为 **0x0BC11477**（相当于 Cortex®-M0+）。

说明

在目标读取此 ID 代码前，SW-DP 状态机是不工作的。

- 在上电复位后或者线路处于高电平超过 50 个周期后，SW-DP 状态机处于复位状态。
- 如果在复位状态后线路处于低电平至少两个周期，SW-DP 状态机处于空闲状态。
- 复位状态后，该状态机必须首先进入空闲状态，然后对 DP-SW ID CODE 寄存器执行读访问。否则，目标将在另一个事务上发出 FAULT 确认响应。

有关 SW-DP 状态机的更多详细信息，请参见《Cortex-M0+技术参考手册》和《ARM® CoreSight 设计套件版本 r1p1 技术参考手册》。

34.2.4.4 DP 和 AP 读/写访问

- 不延迟对 DP 的读访问：可以立即发送目标响应（如果 ACK=OK），也可以延迟发送目标响应（如果 ACK=WAIT）。
- 延迟对 AP 的读访问。这意味着会在下次传输时返回访问结果。如果要执行的下次访问不是 AP 访问，则必须读取 DP-RDBUFF 寄存器来获取结果。
- 每次进行 AP 读访问或 RDBUFF 读请求时都会更新 DP-CTRL/STAT 寄存器的 READOK 标志，以便了解 AP 读访问是否成功。
- SW-DP 有写缓冲区（用于 DP 或 AP 写入），这样即使在其它操作仍未完成时，也可以接受写入操作。如果写缓冲区已满，则目标确认响应为 WAIT。但 IDCODE 读取、CTRL/STAT 读取或 ABORT 写入除外，这几项操作在写缓冲区已满时也会被接受。
- 由于存在异步时钟域 SWCLK 和 HCLK，因此写操作后（奇偶校验位后）还需要两个额外的 SWCLK 周期，以使写入操作在内部生效。应在将线路驱动为低电平时（空闲状态）应用这些周期。

在写 CTRL/STAT 寄存器以提出一个上电请求时，这一点特别重要。否则下一个操作（在内核上电后才有效的操作）会立即执行，这将导致失败。

34.2.4.5 SW-DP 寄存器

当 APnDP=0 时能够访问这些寄存器：

A[3:2]	RW	SELECT 寄存器的 CTRLSEL 位	寄存器	说明
0b00	读取	-	IDCODE	制造商代码设置为 Cortex®-M0+的默认 ARM®代码。 **0x0BC11477**（标识 SW-DP）
0b00	写	-	ABORT	-

版权所有 ©小华半导体有限公司

A[3:2]	RW	SELECT 寄存器的 CTRLSEL 位	寄存器	说明
0b01	读/写	0	DP-CTRL/STAT	目的： ● 请求系统或调试上电 ● 配置 AP 访问的传输操作 ● 控制比较和验证操作 ● 读取一些状态标志（上溢和上电确认）
0b01	读/写	1	WIRE CONTROL	用于配置物理串行端口协议（如转换时间的持续时间）
0b10	读取	-	READ RESEND	允许从已损坏的调试软件传输中恢复读取数据，无需重复执行原始 AP 传输。
0b10	写	-	SELECT	用于选择当前访问端口和活动的 4 字寄存器窗口
0b11	读/写	-	READ BUFFER	由于已发出 AP 访问，因此该读缓冲区非常有用（在执行下个 AP 事务时提供读取 AP 请求的结果）。 此读取缓冲区捕获 AP 中的数据，显示为前一次读取的结果，无需启动新操作。

34.2.4.6 SW-AP 寄存器

当 APnDP=1 时能够访问这些寄存器：

有多个 AP 寄存器，这些寄存器按以下组合进行寻址：

- 移位值 A[3:2]
- DP SELECT 寄存器的当前值

地址	A[3:2]值	说明
0x0	0b00	Reserved，必须保持复位值。
0x4	0b01	DP CTRL/STAT 寄存器。用于： ● 请求系统或调试上电 ● 配置 AP 访问的传输操作 ● 控制比较和验证操作 ● 读取一些状态标志（上溢和上电确认）
0x8	0b10	DP SELECT 寄存器：用于选择当前访问端口和活动的 4 字寄存器窗口。 ● Bit[31:24]：APSEL，选择当前 AP(select the current AP) ● Bit[23:8]：Reserved ● Bit[7:4]：APBANKSEL，在当前 AP 上选择活动的 4 字寄存器窗口 ● Bit[3:0]：Reserved

版权所有 ©小华半导体有限公司

地址	A[3:2]值	说明
0xC	0b11	DP RDBUFF 寄存器：用于通过调试器在执行一系列操作后获取最后结果（无需请求新的 JTAG-DP 操作）

34.2.5 内核调试

通过内核调试寄存器调试内核。通过调试访问端口调试访问这些寄存器。它由四个寄存器组成：

寄存器	说明
DHCSR	32 位调试停止控制和状态寄存器 此寄存器提供有关处理器状态的信息，能够使内核进入调试停止状态并提供处理器步进功能。
DCRSR	17 位调试内核寄存器选择器寄存器 此寄存器选择需要进行读写操作的处理器寄存器。
DCRDR	32 位调试内核寄存器数据寄存器 此寄存器保存在寄存器与 DCRSR（选择器）寄存器选择的处理器之间读取和写入的数据。
DEMCR	32 位调试异常和监视控制寄存器 此寄存器提供向量捕获和调试监视控制。

这些寄存器在系统复位时不复位。它们只能通过上电复位来复位。有关更多详细信息，请参见《Cortex-M0+技术参考手册》。

为了在复位后立即使内核进入调试停止状态，必须：

- 使能调试和异常监视控制寄存器的位 0（VC_CORRESET）
- 使能调试停止控制和状态寄存器的位 0（C_DEBUGEN）

34.2.6 BPU（断点单元）

Cortex-M0+ BPU 实现提供 4 个断点寄存器。

处理器断点实现了基于 PC 的断点功能。

有关 BPU CoreSight 标识寄存器及其地址和访问类型的更多信息，请参见《ARMv6-M Architecture Reference Manual》和《ARM® CoreSight 组件技术参考手册》。

34.2.7 DWT（数据观察点）

Cortex-M0+ DWT 实现提供了两个观察点寄存器组。

DWT 功能

处理器观察点实现了数据地址和基于 PC 的观察点功能（即 PC 采样寄存器），并支持比较器地址掩码，详细描述请参见《ARMv6-M Architecture Reference Manual》。

DWT 程序计数器采样寄存器

实现数据观察点单元的处理器还实现了 ARMv6-M 可选 DWT 程序计数器采样寄存器（DWT_PCSR）。此寄存器允许调试程序定期采样 PC，无需停止处理器，可提供粗略分析。详细描述请参见《ARMv6-M Architecture Reference Manual》。

Cortex-M0+ DWT_PCSR 记录通过条件代码和指令以及未通过条件代码的指令。

版权所有 ©小华半导体有限公司

34.2.8 MCU 调试组件（DBG）

MCU 调试组件帮助调试器为以下各项提供支持：

- 低功耗模式
- 断点期间的定时器、看门狗的时钟控制

对低功耗模式的调试支持

要进入低功耗模式，必须执行指令 WFI 或 WFE。

MCU 支持多个低功耗模式，这些模式可以禁止 CPU 时钟或降低 CPU 功耗。

内核不允许在调试会话期间关闭 FCLK 或 HCLK。由于调试期间需要使用它们进行调试连接，因此其必须保持激活状态。MCU 集成了特殊方法，允许用户在低功耗模式下调试软件。

对定时器、看门狗的调试支持

断点期间，必须选择定时器和看门狗的计数器的行为方式：

- 在产生断点时，计数器继续计数。用于 PWM 控制电机时需要使用这种方式。
- 在产生断点时，计数器停止计数。用于看门狗时需要使用这种方式。

版权所有 ©小华半导体有限公司

35 器件电子签名

35.1 简介

电子签名存放在闪存存储器模块的系统存储区域，可以通过 SWD 或者 CPU 读取。它包含的芯片识别信息在出厂时编写，用户固件或者外部设备可以读取电子签名，用以自动匹配不同配置的微控制器。

35.2 功能说明

35.2.1 产品唯一身份标识（UID）

唯一身份标识符典型应用场景：

- 用作序列号
- 在对内部 Flash 进行编程前将 UID 与软件加密原语和协议结合使用时用作安全密钥以提高 Flash 中代码的安全性
- 激活安全自举过程等

唯一身份标识符提供了一个对于任何设备和任何上下文都唯一的参考号码。用户永远不能改变这些位。唯一身份标识符也可以以单字节/半字/字等不同方式读取，然后使用自定义算法连接起来。

版权所有 ©小华半导体有限公司

35.3 寄存器

35.3.1 产品唯一身份标识（UID）寄存器（80 位）

基地址：0x00101E94

Offset	Description	UID Bits（80bits）							
		7	6	5	4	3	2	1	0
0	Y Coordinate on the wafer	UID[7:0]							
1	X Coordinate on the wafer	UID[15:8]							
2	Wafer Number	UID[23:16]							
3	Lot Number	UID[31:24]							
4		UID[39:32]							
5		UID[47:40]							
6		UID[55:48]							
7		UID[63:56]							
8		UID[71:64]							
9		UID[79:72]							

35.3.2 产品型号寄存器

0x00101B40~0x00101B4F 存储了产品型号的 ASCII 码。如产品型号不足 16 字节，则以 0x00 进行填充。

例：484333324C3136364D43544100000000 所代表的产品型号为 HC32L166MCTA。

版权所有 ©小华半导体有限公司

35.3.3 FLASH 容量寄存器

基地址：0x00101B60

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	-																															
Name	FLASHSIZE																															
Access	RO																															

位/位域	标记	功能描述	读写
31:0	FLASHSIZE	产品内置 Flash 的容量 以 Byte 为单位 0x00020000 代表 Flash 容量为 128K Byte ……	RO

35.3.4 RAM 容量寄存器

基地址：0x00101B64

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	-																															
Name	RAMSIZE																															
Access	RO																															

位/位域	标记	功能描述	读写
31:0	RAMSIZE	产品内置 RAM 的容量 以 Byte 为单位 0x00004000 代表 RAM 容量为 16K Byte 0x00008000 代表 RAM 容量为 32K Byte	RO

版权所有 ©小华半导体有限公司

35.3.5 管脚数量/Flash 扇区 Size 配置寄存器

基地址：0x00101B68

Offset	Bit Position																													
-	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	-																															
Name	PINCOUNT																FLASHSECTORSIZE															
Access	RO																RO															

位/位域	标记	功能描述	读写
31:16	PINCOUNT	产品管脚的数量 以只为单位 0x0020 代表产品管脚数量为 32 0x0030 代表产品管脚数量为 48 0x0050 代表产品管脚数量为 80 ……	RO
15:0	FLASHSECTORSIZE	Flash 扇区 Size 以 Byte 为单位 0x0200 代表 512Byte	RO

版权所有 ©小华半导体有限公司

36 SysTick 定时器

36.1 简介

OS 要想支持多任务，就需要周期执行上下文切换，这样就需要有定时器之类的硬件资源打断程序执行。当定时器中断产生时，处理器就会在异常处理中进行 OS 任务调度，同时还会进行 OS 维护的工作。Cortex-M0+处理器中有一个称为 SysTick 的简单定时器，用于产生周期性的中断请求。

SysTick 为 24 位的定时器，并且向下计数。定时器的计数减到 0 后，就会重新装载一个可编程的数值，并且同时产生 SysTick 异常（异常编号为 15），该异常事件会引起 SysTick 异常处理的执行，这个过程是 OS 的一部分。

对于不需要 OS 的系统，SysTick 定时器也可以用作其他用途，比如定时、计时或者为需要周期执行的任务提供中断源。SysTick 异常的产生是可控的，如果异常被禁止，仍然可以用轮询的方法使用 SysTick 定时器，比如检查当前的计数值或者轮询计数标志。

36.2 操作示例

36.2.1 设置 SysTick

背景信息

由于 SysTick 定时器的重载值和当前值在复位时都是未定义的，为了防止产生异常结果，对 SysTick 的配置需要遵循一定的流程。

操作步骤

步骤 1. 配置 SysTick->CTRL.ENABLE 为 0，禁止 SysTick。

步骤 2. 配置 SysTick->CTRL.CLKSOURCE，选择 SysTick 的时钟源。

步骤 3. 配置 SysTick->LOAD，选择 SysTick 的溢出周期。

步骤 4. 向 SysTick->VAL 写入任意值，清零 SysTick->VAL 及 SysTick->CTRL.COUNTFLAG。

步骤 5. 配置 SysTick->CTRL.TICKINT 为 1，使能 SysTick 中断。

步骤 6. 配置 SysTick->CTRL.ENABLE 为 1，使能 SysTick。

步骤 7. 在中断服务程序中读取 SysTick->CTRL 以清除溢出标志。

Systick 溢出周期为 SysTick->LOAD+1，配置示例如下：

时钟源	SysTick->LOAD	溢出周期
HCLK 4MHz	3999	1ms
XTL 32.768kHz	327	10.01ms

版权所有 ©小华半导体有限公司

36.3 寄存器

36.3.1 寄存器总表

基地址：0xE000E010

表 36-2 SysTick 定时器寄存器偏移地址

偏移地址	寄存器	CMSIS 符号	描述	位宽
0x00	SYS_CSR	SysTick->CTRL	SysTick 控制和状态寄存器	32
0x04	SYS_RVR	SysTick->LOAD	SysTick 重装载寄存器	32
0x08	SYS_CVR	SysTick->VAL	SysTick 当前值寄存器	32
0x0C	SYS_CALIR	SysTick->CALIB	SysTick 校准值寄存器	32

版权所有 ©小华半导体有限公司

36.3.2 SysTick 控制和状态寄存器（CTRL）

Offset	Bit Position																													
0x00	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0x00000000																															
Name	Reserved															COUNTFLAG	Reserved													CLKSOURCE	TICKINT	ENABLE
Access																RO														RW	RW	RW

位/位域	标记	功能描述	读写
31:17	*Reserved*	-	-
16	COUNTFLAG	SysTick 定时器溢出标志 读该寄存器可清除 COUNTFLAG 标志 ● 0b0：SysTick 定时器未发生溢出 ● 0b1：SysTick 定时器发生下溢出	RO
15:3	*Reserved*	-	-
2	CLKSOURCE	SysTick 时钟源选择 ● 0b0：使用参考时钟（XTL） ● 0b1：使用内核时钟（HCLK） **说明** 当选择参考时钟作为 SysTick 的时钟源时，需要同步使能 XTL 时钟源及 SYSCTRL 模块寄存器 PERI_CLKEN0.TICK。	RW
1	TICKINT	SysTick 中断使能 ● 0b0：禁止 ● 0b1：使能	RW
0	ENABLE	SysTick 定时器使能 ● 0b0：禁止 ● 0b1：使能	RW

36.3.3 SysTick 重载寄存器（LOAD）

Offset	Bit Position																													
0x04	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved																RELOAD															
Access																	RW															

位/位域	标记	功能描述	读写
31:24	*Reserved*	-	-
23:0	RELOAD	SysTick 定时器重载值	RW

版权所有 ©小华半导体有限公司

36.3.4 SysTick 当前值寄存器（VAL）

Offset	Bit Position																													
0x08	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	Reserved								CURRENT																							
Access									RW																							

位/位域	标记	功能描述	读写
31:24	*Reserved*	-	-
23:0	CURRENT	SysTick 定时器的当前计数值 读寄存器获取 SysTick 定时器的当前计数值 写任意值到寄存器将会清零该寄存器及 COUNTFLAG	RW

36.3.5 SysTick 校准值寄存器（CALIB）

Offset	Bit Position																													
0x0C	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reset	0xXXXXXXXX																															
Name	NOREF	SKEW	Reserved																		TENMS											
Access	RO	RO																			RO											

位/位域	标记	功能描述	读写
31	NOREF	SysTick 计数时钟是否支持参考时钟标志 ● 0b0：支持使用参考时钟（XTL） ● 0b1：不支持使用参考时钟（XTL） **说明** 当该位为 1 时，CTRL.CLKSOURCE 必须设置为 1。	RO
30	SKEW	TENMS 精度指示 ● 0b0：TENMS 值代表精确的 10ms ● 0b1：TENMS 值代表粗略的 10ms	RO
29:24	*Reserved*	-	-
23:0	TENMS	10 毫秒校准值	RO

版权所有 ©小华半导体有限公司

A 术语表

术语	全称	说明
Byte	-	字节，8 位数据
Half Word	-	半字，16 位数据
Word	-	字，32 位数据
Double Word	-	双字，64 位数据
IAP	-	指可以在用户程序运行期间对微控制器的 Flash 进行重新编程（在应用中编程）
ICP	-	指可以在器件安装于用户应用电路板上时使用 JTAG 协议、SWD 协议或自举程序对微控制器的 Flash 进行编程（在线编程）
AHB	Advanced High-performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	低速外设总线
DMA	Direct Memory Access	直接存储器访问
TIM/TMR	-	定时器

版权所有 ©小华半导体有限公司

修订记录

文档版本日期	修改说明
Rev1.30 2026/08/28	1. 通用同步异步收发器（UART）：“多机通讯”章节描述优化； 2. 低功耗同步异步收发器（LPUART）：“多机通讯”章节优化从机地址配置描述； 3. 通用定时器（TIM0/1/2/3）：“模式 2/3 比较捕获模式-捕获输入”章节 CH0B 的捕获输入描述优化，当 MSCR.IB0S 配置为 1 时，不支持 MSCR.TS 选择 CH0B 滤波信号； 4. SWD 调试接口：SW-DP 的内部 ID 代码修改为“0x0BC11477”；
Rev1.20 2026/02/12	1. 系统控制器（SYSCTRL）：“PLL 控制寄存器（PLL_CR）”章节 Bit[12:11]和 Bit[10:9]位功能描述由“建议保持默认值”修改为“必须保持默认值”；“复位标识寄存器（RESET_FLAG）”章节新增说明“上电复位时复位值为 0x03。程序判断本次复位源后应该清除该寄存器，以便下次发生复位后判断复位源”，同时优化每个位的功能描述； 2. FLASH 控制器（FLASH）：“FLASH 安全保护”章节“需要通过写序列方式才能更改的寄存器”中移除只读的 FLASH_LOCK_ST。 3. 通用定时器（TIM0/1/2/3）：“模式 0 计数定时器功能”章节功能框图 GATEP 极性修改，计数功能描述优化，新增 ETR 的时钟频率约束；“模式 2/3 比较捕获模式-单脉冲输出”章节脉冲计数时序图细节优化，新增相关说明；“主从模式控制寄存器（TIM_MSCR）”章节 Bit12 位功能描述删除说明“当 PWM 中心对齐互补输出时自动选择 GATE 端口作为 CH0B 的输入”；”模式 2/3 比较捕获模式寄存器-主从模式控制寄存器（TIM_MSCR）“章节 Bit[2:0]位功能描述中 MMS=0 时 TIM3 支持“软件更新 TG，写 M23CR.TG”； 4. 实时时钟（RTC）：“控制寄存器 0（RTC_CR0）”章节补充 PRDS 设置为 1 分钟、1 小时、1 天和 1 月的具体时间描述； 5. 低功耗同步异步收发器（LPUART）：“单线半双工数据收发”章节新增描述“配置 LPUART_SCON.HDSEL=0b1 后，要等待一位数据的发送时长（即 1/BaudRate 秒后），才能正常接收”，新增 9600/4800 波特率下使用单线半双工模式接收数据时的配置指导； 6. 运算放大器（OPA）：“OPA 配置寄存器（OPA_CR0）”章节 Bit[9:7]位功能描述由“建议保持默认值”修改为“必须保持默认值”；
Rev1.03 2025/05/12	1. 寄存器位/位域功能描述，取值中“Reserved”修改为“禁止设置”。 2. 系统控制器（SYSCTRL）：原“复位控制”章节内容移入本章；“系统控制寄存器 1（SYSCTRL1）”章节 Bit2 位功能描述新增说明“使用 PF00 作为时钟输入时，必须配置 SYSCTRL0.WAKEUP_BYRCH 为 1，否则低功耗模式下电流异常”；“外围模块复位控制寄存器 0（PERI_RESET0）”章节 Bit17 位名描述由“VC、LVD 模块复位使能”修改为“VC 模块复位使能”； 3. 端口控制器（GPIO）：“端口辅助功能定时器门控选择（GPIO_TIMGS）”章节 TIM3_G 的 0b011/0b100 取值描述由“UART2/UART3”修改为“LPUART0/LPUART1”； 4. 串行外设接口（SPI）：“主要特性”删除关于主从机最高通信速率的描述。 5. 时钟校准模块（CTRIM）：“操作示例-RCH/RC48M 时钟自动校准示例”章节 X 移除 RCH 相关描述，只保留 RC48M； 6. DMA 控制器（DMAC）：“硬件 Block 传输模式”和“硬件 Burst 传输模式”章节 DMA 支持的硬件 request 信号描述优化。

版权所有 ©小华半导体有限公司

文档版本日期	修改说明
Rev1.03 2025/05/12	7. 通用定时器（TIM0/1/2/3）：“输入互联”章节描述简化，详细信息参考对应 GPIO 寄存器；“DMA”章节描述由表格修改为实现框图； 8. 低功耗定时器（LPTIM）：调整部分内容排版，新增“功能框图”、“工作模式”章节；新增“主要特性”章节；“工作模式”章节 LPTimer 工作模式图优化；“GATE 互联”和“ETR 互联”章节描述简化，详细信息参考对应 GPIO 寄存器；“中断标志寄存器（LPTIM_IFR）”、“中断标志清除寄存器（LPTIM_ICLR）”章节 Bit0 位名统一修改为“OV”； 9. 实时时钟（RTC）：时钟误差补偿精度由“0.95ppm”修改为“0.96ppm”；计数寄存器的复位值写作形式优化，由二进制修改为十六进制。 10. 液晶控制器（LCD）：“DMA”章节删除描述“LCD 使用的 DMA 通道号为[6]”； 11. 模拟电压比较器（VC）：“功能框图”电压比较器输入信号标识刷新与数据手册保持一致。 12. SysTick 定时器：“SysTick 校准值寄存器（CALIB）”章节 Bit31 位名描述和功能说明语言优化。
Rev1.02 2025/01/06	1. 系统控制器（SYSCTRL）：“时钟架构图”章节图中外部晶振 XTH 频率改为 8M-32M；“时钟启动过程”章节图形优化；“标准的时钟切换流程”章节步骤 4 和步骤 7 描述由“FLASH_WAIT 寄存器”修改为“FLASH_CR.WAIT”。 2. 中断控制器（NVIC）：“中断输入和挂起行为”章节描述由“NVIC_CLRPEND 寄存器”修改为“NVIC_ICPR 寄存器”；“中断等待”章节描述由“SCS_PRIMASK”修改为“PRIMASK”；“中断结构图”章节描述由“SCS_SEPEND”修改为“NVIC_ISPR”；“NVIC 中断屏蔽”章节寄存器由“SCS_PRIMASK”修改为“PRIMASK”； 3. 端口控制器（GPIO）：寄存器写作形式优化，合并端口功能选择寄存器； 4. I2C 总线（I2C）：“状态码表述”章节中 0x38 的描述由“在非 ACK 中丢失仲裁”修改为“在 NACK 中丢失仲裁（即主机在回复 ACK 时发现 SDA 已经被其他器件拉低）”；“操作示例”章节描述“I2C_CR.EN”修改为“I2C_CR.ENS”；“主机发送示例”和“主机接收示例”章节步骤 8 描述由“Start 信号已发送到总线上”修改为“Start 信号已发送到总线上，设置 I2C_CR.STA 为 0”；“配置寄存器（I2C_CR）”章节 Bit5 位描述增加说明“START 发送完成后，用户程序应设置该位为 0”，Bit4 位描述增加说明“STOP 发送完成后硬件自动设置该位为 0”；“状态寄存器（I2C_STAT）”章节的位名由“STA”修改为“STAT”。 5. 时钟校准模块（CLKTRIM）：“中断标志位清除寄存器（CLKTRIM_ICLR）”章节复位值由“0x0000001F”修改为“0x0000000F”，同时修改 Bit4 位功能描述内容。 6. 时钟校准模块（CTRIM）：“RCH/RC48M 时钟自动校准示例”和“RCL 时钟自动校准示例”章节中步骤 6 描述由“CTRIM_CR0.FLIM”修改为“CTRIM_FLIM”；CTRIM_TVAL 寄存器名称由“TrimCode 寄存器”修改为“TRIM 结果寄存器”，位名描述中新增说明“如在 TRIM 过程中软件读，需要读两次相同有效”，同时删除寄存器总表相关描述。 7. FLASH 控制器（FLASH）："连续写操作（Cont-Program）"章节描述由“用户软件应等待该操作完成（FLASH_IFR.BUSY 变为 0）”修改为“用户软件应等待该操作完成（FLASH_CR.BUSY 变为 0）”。 8. 通用定时器（TIM0/1/2/3）：“模式 0 计数定时器功能”章节涉及的寄存器名称 CR 修改为 M0CR，“模式 0 计数定时器自由计数框图”和“模式 0 计数定时器重载计数框图”描述由“PRS[2:0]”修改为“M0CR.PRS”；“模式 2/3 比较捕获模式”、“模式 2/3 从模式”、“Timer 触发 ADC”、“逐波限流和刹车控制”、“模式 2/3 比较捕获模式设置示例”、“定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM0 的 CTEN 触发

版权所有 ©小华半导体有限公司

文档版本日期	修改说明
Rev1.02 2025/01/06	TIM1/2）示例”、“定时器 TIM0/1/2 同时启动 PWM 输出设置（使用 TIM1 的 UG 触发 TIM0/2）示例”和”主从模式控制寄存器（TIM_MSCR）“章节涉及的寄存器名称 CR 修改为 M23CR；“独立 PWM 输出”章节描述由“CRCHx”修改为“FLTR”；“模式 2/3 比较捕获模式寄存器-16 位模式计数寄存器（TIM_CNT）”章节位描述由“使用 PWM 比较输出时，初始化 CNT 值需要小于 ARR 的值”修改为“使用 PWM 比较输出，三角波模式或者锯齿波模式上计数时，初始化 CNT 值需要小于 ARR 的值”；“控制寄存器（TIM_M23CR）”章节 Bit[22:21]位名由“中心对齐 A 比较匹配模式”修改为“通道 A 比较匹配模式”，功能描述增加说明“通道 B 比较匹配模式由 CRCHx 寄存器 CISB 位控制”；“主从模式控制寄存器（TIM_MSCR）”章节 Bit12 位功能描述说明由“当 PWM 互补输出时自动选择 GATE 端口作为 CH0B 的输入”修改为“当 PWM 中心对齐互补输出时自动选择 GATE 端口作为 CH0B 的输入”，Bit11 位功能描述由“CH0A ETR GATE XOR（TIM0）”修改为“CH0A ETR GATE XOR（TIM0/1/2）”；“通道 0 控制寄存器（TIM_CRCH0）”、“通道 1 控制寄存器（TIM_CRCH1）”、“通道 2 控制寄存器（TIM_CRCH2）”章节复位值由“0x00000000”修改为“0x00003000”；“重复周期设置值（TIM_RCR）”章节 RCR 位描述由“设置 RCR+1 个周期个上溢出下溢出后产生事件更新”修改为“设置 RCR+1 个周期，由[9:8]控制的溢出产生事件更新”。 9. 高级定时器（TIM4/5/6）：“正交编码计数-位置计数模式”中图“位置模式时相位差计数动作设定(2 倍)”和图“位置模式时相位差计数动作设定(4 倍)”中的图注条件由“HCUPR.HCDO”修改为“HCDOR.HCDO”；“周期间隔响应”章节图形优化。 10. 实时时钟（RTC）：“1Hz 输出”章节步骤 3 寄存器由“1HZOE”修改为“HZ1OE”，步骤 4 寄存器由“1HZSEL”修改为“HZ1SEL”；“时计数寄存器（RTC_HOUR）”章节 12 小时制的描述由“HOURH[5]=0 表示 AM；HOURH[5]=1 表示 PM”修改为“Bit5=0 表示 AM，则 01~12 表示上午；Bit5=1 表示 PM，则 21~32 表示下午”。 11. 低功耗同步异步收发器（LPUART）：“Mode0 数据收发”章节图 Mode0 接收数据中描述由“Write ICR.TCCF=0”修改为“Write ICR.RCCF=0”；多机通讯”章节描述由“ADEDET”修改为“ADRDET”；“控制寄存器（LPUART_SCON）”章节 Bit[10:9]位功能描述形式优化为列表，Bit[12:11]位 0b1 取值由“PCLK”修改为“Reserved”。 12. 高级加密标准模块（AES）：“主要特性”章节删除描述“AES 加密算法提供了多种不同的工作模式，但本 IP 仅支持 ECB 模式”；“数据示例”章节中 192 位密钥的密文由“0x5AC5B47080B7CDD830047B6AD8E0C469”修改为“0x91710DECA070AF6EE0DF4C86A47CA9DD”，256 位密钥的密文由“0x5AC5B47080B7CDD830047B6AD8E0C469”修改为“0x8960494B9049FCAEBF456751CAB7A28E”。 13. 模数转换器（ADC）：“ADC 框图”章节图形描述由“ANx”修改为“AINx”；“通过外部触发启动 ADC 单次转换操作流程”章节步骤 13、“通过外部触发启动 ADC SQR 扫描转换操作流程”章节步骤 14、“通过外部触发启动 ADC JQR 扫描转换操作流程”章节步骤 14、“通过外部触发启动 ADC 连续转换累加操作流程”章节步骤 15 描述由“设置 ADC_IFR 为 0x0”修改为“设置 ADC_ICR 为 0x0”；“ADC 基本配置寄存器 1（ADC_CR1）”章节 Bit15 功能描述修改为“写 0 将 ADC_RESULTACC 寄存器清零，写 1 无效；读出恒为 1”。 14. 低电压检测器（LVD）：“迟滞功能”章节图形输出波形高低电平互换。

版权所有 ©小华半导体有限公司

文档版本日期	修改说明
Rev1.01 2024/05/17	新增： 1. “端口控制器（GPIO）”章节“功能说明-端口数字复用功能”增加 PF11 端口；“寄存器-端口 PF 功能选择寄存器”增加“PF11_SEL 寄存器”。 修改： 1. “SWD 调试接口”章节 DEBUG_ACTIVE 寄存器的 Bit3 名称修改为 LPTIM0； 2. “模数转换器（ADC）”章节 ADC_CR0 寄存器的 Bit14 位 INREFEN 新增说明“使用内部 1.5V/2.5V 作为 ADC 参考电压时必须将该位设为 1”。
Rev1.00 2024/04/22	第一次正式发布。

版权所有 ©小华半导体有限公司